DISS. ETH Nr. 17428

Indirekte Sparse–Matrix Konverter

ABHANDLUNG
zur Erlangung des Titels
DOKTOR DER TECHNISCHEN
WISSENSCHAFTEN

der
EIDGENÖSSISCHEN TECHNISCHEN
HOCHSCHULE
ZÜRICH

vorgelegt von
FRANK SCHAFMEISTER
Dipl.-Ing. Universität Paderborn
geboren am 14. Mai 1974
von Warburg, Deutschland

Angenommen auf Antrag von:
Prof. Dr. J.W. Kolar, Referent
Prof. Dr. M. Braun, Korreferent

2008

Vorwort

Die vorliegende Arbeit entstand im Rahmen meiner Tätigkeit als wissenschaftlicher Mitarbeiter an der Professur für Leistungselektronik und Messtechnik (*PES*) der ETH Zürich.

Allen, die durch ihre Unterstützung in vielfältiger Weise zum Gelingen dieser Arbeit beigetragen haben, möchte ich hiermit herzlichst danken.

Allen voran richtet sich mein besonderer Dank an Herrn Professor Dr. J.W. Kolar für die jahrelange Förderung, Anregung und Betreuung, sowie das stets intensive Interesse an Inhalt und Fortschritt der Arbeit.

Herrn Professor Dr.-Ing. M. Braun bin ich sehr dankbar für die freundliche Übernahme des Korreferats und den anregenden fachlichen Austausch im Kontext der Blindleistungskopplung beim Matrix Konverter.

Wichtig ist mir auch der Dank an alle meine Kollegen der Professur. Der stets angenehme Austausch von Erfahrungen und Fachwissen hat mich immer motiviert – genauso wie die freundschaftliche Atmosphäre, die weit über wissenschaftliche Belange hinausging.
Gerne hervorheben möchte ich Gerold Laimer, unter dessen Federführung das kompakte DSP-basierte Digitalregelsystem entstand, ohne das die zahlreichen Modulationsstrategien nicht auf den Prototypen hätten implementiert werden können. Oft konnte ich von seiner Kompetenz in digitaler- und analoger Schaltungstechnik profitieren.

Weiterhin gilt mein Dank meinen Bürokollegen Thomas Nussbaumer, Simon Herold, Florian Krismer, Thomas Friedli, Daniel Aggeler und John Pellegrini, für ein gutes Arbeitsklima, den regen Ideenaustausch und wertvolle Diskussionen, sowie die immer hilfreiche Unterstützung.
Den Mitarbeitern des Elektroniklabors Hansueli Altorfer und Peter Seitz möchte ich für die engagierte Mithilfe beim Hardware-Aufbau danken. Ebenso danke ich unserem Systemadministrator Markus Berger, sowie unserem Materialverwalter Peter Albrecht für die vorbildliche Infrastruktur. Der selbe Dank geht an das gut organisierte und freundliche Sekretariat.

Mit ihren Abschlussarbeiten trugen auch Mario Häfliger und Christoph Rytz zu den Inhalten dieser Arbeit bei. Insbesondere letzterem möchte ich nochmals herzlich danken für seine fundierten theoretischen Analysen.

Meinen Eltern und meiner Freundin Cathrin danke ich schliesslich für die geduldige Unterstützung und Rücksichtnahme während meiner Doktorarbeit. Ihr Beistand war mir stets eine grosse Hilfe.

Inhaltsverzeichnis

Kurzfassung

Die meisten herkömmlichen drehzahlvariablen Antriebssysteme setzen hochfrequent getaktete Zwischenkreis-Umrichter als leistungselektronische Stellglieder ein. Vom öffentlichen Stromnetz versorgt steuern sie heute vor allem Drehstrommotoren mit variabel vorgebbarer Spannungsamplitude und -frequenz entsprechend an. Derartige Umrichter benötigen prinzipiell voluminöse, reaktive Energiespeicherelemente (Kondensatoren bzw. Drosseln) im Zwischenkreis. So erfordert die dominant verbreitete Schaltung des Spannungszwischenkreis-Umrichters typischerweise einen Elektrolytkondensator, dessen kapazitive Eigenschaften zum Einen nur über eine recht beschränkte Lebensdauer, wie zum Anderen über einen sehr begrenzten Temperaturbereich gewährleistet sind.

Für geregelte Drehstromantriebe, die am dreiphasigen Versorgungsnetz angeschlossen sind und zudem die freiwerdende Bremsenergie des Motors dorthin zurückspeisen sollen, stellen Matrix Konverter eine interessante Alternative dar. Ihr Wirkprinzip ist durch die direkte Energiekonversion gekennzeichnet, sodass, abgesehen vom vergleichsweise kleinen Eingangsfilter, keine reaktiven Bauelemente zur Energiespeicherung zwischen Netz und Last bereitzustellen sind. Die dem Netz entzogenen Ströme sind dabei sinusförmig und lastunabhängig stets in Phase zur Netzspannung, d.h. der netzseitige Leistungsfaktor kann dicht bei Eins gehalten werden (PFC-Fähigkeit), während der Wirkungsgrad gegenüber herkömmlichen, zwischenkreisspeicherbehafteten Umrichtern vergleichbarer Funktionalität gesteigert werden kann.

Diese dreiphasigen Matrix Topologien können bezüglich ihrer ein- (*CMC*), bzw. zweistufigen (*IMC*) Ausführungsform klassifiziert werden. Dabei benötigt der *CMC* grundsätzlich 18 Leistungstransistoren und darüberhinaus eine aufwändige Vier-Schritt Kommutiersequenz, wohingegen die Klasse der *IMC* Topologien den Betrieb mit einem einfachen, wie robusten Konzept zur Kommutierung erlaubt, welches darüberhinaus auch die Realisierung von *IMC* Eingangsstufen mit *verminderter* Transistoranzahl gestattet. Die so entstehenden drei topologischen Untervarianten seien als *Sparse Matrix* Konverter (*SMC*) bezeichnet und gebrauchen insgesamt lediglich 15 / 12 / 9 Leistungstransistoren.

Nach der Vorstellung sämtlicher relevanter Matrix Topologien werden im **Kapitel 2** auch die verschiedenen Kommutierungsstrategien veranschaulicht und diskutiert.
Die Grundprinzipien der indirekten Matrix-Modulation, welche als kombinierte Raumzeigertheorie des vertrauten Spannungszwischenkreis-Wechselrichters mit jener des Stromzwischenkreis-Gleichrichters aufgefasst und hergeleitet werden kann, werden im **Kapitel 3** eingehend erklärt. Desweiteren werden hier grundlegende Betriebsgrenzen, sowie charakteristische Zeitverläufe und Spektren aussagekräftiger Konvertergrössen aufgezeigt.

Kapitel 4 widmet sich verschiedenartigen, erweiterten Modulationsansätzen, die einen unter gegebenen Betriebsbedingungen verfügbaren Optimierungsspielraum einerseits hinsichtlich vermindeter Konverterverluste, wie auch andererseits bezüglich reduzierter Gleichtaktstöraussendungen nutzen können.
Darüberhinaus ist ebenfalls ein Verlustvergleich der *SMC* mit dem gleichartig (d.h. indirekt) modulierten *CMC* vorgenommen und die Wirksamkeit der zuvor gefundenen, erweiterten Ansätze wird nach Übertragung auf den einstufigen *CMC* für diesen gesondert diskutiert.

Erweiterte Modulationsverfahren, die auf eine maximale Ausbeute der Eingangsblindleistung zielen, werden in **Kapitel 5** thematisiert. Dort vorgestellt sind zwei Verfahren, von denen sich das erste speziell an die *IMC* Topologien richtet und deren mit der unipolaren Zwischenkreisspannung einhergehende Einschränkung aufhebt. Das zweite Verfahren hingegen weitet ebenfalls für den *CMC* den Gesamtsteuerbereich im Fall dominanter lastseitiger Blindströme entscheidend aus. Praktisch kann dadurch selbst im ausgeprägten Schwachlastbetrieb noch eine weitgehende Aufrechterhaltung der PFC-Funktionalität gewährleistet werden.

Eine Methodik zur relativ genauen Auswertung und Vorhersage der Konverterverluste ist in **Kapitel 6** vorgestellt. Beispielsweise liefert die Messung einzelner Schalthandlungen eine Datenbasis zur Interpolation, deren resultierende Abhängigkeitsbeziehungen nach adäquater analytischer Behandlung schliesslich zu verlässlichen Dimensionierungsrichtlinien für die Konverterauslegung (Leistungshalbleiter, Eingangsfilterkondensatoren und Kühlkörper) führen.
Hierzu werden zwei relevante Arbeitspunkte für sämtliche *IMC*-Topologien, für die *CMC*-Schaltung, sowie für die herkömmliche rückspeisefähige Anordnung, den bidirektionalen Spannungszwischenkreis-Umrichter (*BBC*) ausgewertet.

Darauf beruhend wurden, wie in **Kapitel 7** dokumentiert, vergleichend ein *SMC*, sowie ein *BBC* Prototyp (6.8kVA) unter äquivalenten Spezifikationen und mit entsprechenden elektrischen, wie mechanischen Grundkonzepten aufgebaut. Im gegebenen Fall ist das Volumen des *SMC* Aufbaus mit etwa 60% deutlich kleiner als das des *BBC*.
Aufgrund des quasi-identischen Ausgangsverhaltens (abgesehen vom, beim Matrix Konverter grundsätzlich auf maximal 86.6% beschränkten Spannungsübersetzungsverhältnis), stimmt die implementierte Motorregelung mit dem polaradorientierten Standardkonzept einer *BBC*-gespiesenen PSM überein und ermöglicht auch in Kombination mit dem Matrix Konverter eine servo-taugliche Dynamik. Darüberhinaus ist noch das vorgeschlagene Schutzkonzept des *IMC* erläutert, welches aus schaltungs- und steuerungstechnischen Massnahmen besteht und unter anderem auch eine kurzzeitige Überbrückung von Netzausfällen beinhaltet.
Die verschiedenen, im Zuge dieser Arbeit vorgestellten, Prinzipien sind grösstenteils experimentell nachgewiesen.

Abstract

In order to supply AC motors with adjustable voltage amplitude and frequency conventionally DC link-based PWM frequency inverters are used as actuating elements for most of today's motion controlled applications. In principle those inverters require reactive energy storage components in the DC link which are typically bulky. Moreover, the usually preferred voltage source DC link inverter typically employs electrolytic capacitors which are limited in lifetime as well as in the tolerable range of operating temperature.

For three-phase mains-operated AC(-drive) applications which require a bi-directional power flow (i.e. the regeneration of braking energy back to the mains) the matrix topologies are an interesting alternative. They can perform direct energy conversion - apart from a small input filter without any storage components needed between the mains and the load. The drawn input currents are sinusoidal and the input displacement factor seen at the supply side can be adjusted to unity irrespective of the type of load (PFC capability), whereas efficiency can be improved in comparison to conventional DC link-based systems of similar functionality.
These three-phase AC-AC matrix topologies can be classified according to a single-stage (Conventional Matrix Converter, *CMC*) and a two-stage circuit structure (Indirect Matrix Converter, *IMC*). While the *CMC* requires 18 power transistors and moreover a complex multi-step commutation scheme the class of *IMC* topologies can be operated with a simple and robust concept of commutation which additionally enables the

realization of an *IMC* input stage with *less* power transistors. The resulting three topology options are denoted as *Sparse Matrix* Converters, *SMC* and employ only 15 / 12 / 9 power transistors in total.

After introducing all relevant matrix topologies in **chapter 2** the different commutation strategies are visualized and discussed.
The basic modulation principles which can be interpreted and derived by combining the well-known operation of a voltage source inverter with that of a current source rectifier is comprehensively explained in **chapter 3**. In addition basic operating limits, waveforms (time domain) and spectra (frequency domain) are presented.

Chapter 4 is dedicated to various advanced modulation approaches utilizing optimization potential for certain operating points/applications with regard to the overall converter losses as well as common mode noise reduction.
Moreover a theoretical loss comparison to an equivalently modulated *CMC* is undertaken and the advantageous schemes for this single-stage topology are identified.

Extended modulation schemes aiming for a maximum achievable amount of input reactive power are subject of **chapter 5**. Two methods are presented – while the first one overcomes the *IMC* specific restriction coupled to the unipolar DC link voltage, the second one for *IMC and CMC* topologies provides a largely expanded overall control range in case of mainly reactive power at the load side. Due to that PFC functionality can be widely maintained even at low load conditions.

A method to accurately evaluate and predict the converter overall switching and conduction losses is proposed in **chapter 6**. This principle is based on the measurement of single IGBT/diode switching actions which offer data for an interpolation. The gained interpolation coefficients can be treated analytically finally leading to results providing a reliable basis for the dimensioning of the converter hardware (power semiconductors, input filter capacitors and heatsink).

There two relevant operating points are considered for all *IMC* topologies, for the *CMC* circuit and for the conventional bidirectional solution, i.e. the Back-to-Back voltage DC link inverter with an active front end (*BBC*).

Based on that, as documented in **chapter 7**, *SMC* and *BBC* prototypes (6.8kVA) were realized for equivalent specifications and with analogous electrical/mechanical concepts. In the given case the *SMC* volume could be reduced to approx. 60% of the *BBC* volume.
Because of the identical output behavior (apart from the maximum voltage transfer ratio which is limited for matrix converters to 86.6%) the implemented drive control meets the standard field oriented concept of *BBC*-fed PSM which is capable to ensure servo-like dynamics. Moreover *IMC* protection strategies consisting of circuit and control level measures are discussed. Therein included is a „Ride Through“-operation mode to bridge mains loss situations of short duration.
Experimental results verify the various concepts proposed within this work.

Symbolverzeichnis und Abkürzungen

Bezeichnungsgrundsätze

x, $x(t)$	Kleinbuchstaben kennzeichnen zeitvariable Grössen
$\hat{X}$	Amplitudenwert
$\hat{x}$	Spitzenwert einer zeitvariablen Grösse
$\bar{x}$	Kurzzeitmittelwert einer zeitvariablen Grösse
$\tilde{\bar{x}}$	aktiver Mittelwert einer Zwischenkreisgrösse
$\hat{\bar{x}}$	Maximum des über die therm. Halbleiterzeitkonstante gemittelten Zeitverlaufs
x^*	Sollwert
Δx	Differenz, Schwankungsbreite, „Ripple“
x_r	normierter Wert
x_N	Nominalwert
X	Gleichgrösse, auch: globaler Mittelwert
X_{rms}	(globaler) Effektivwert
$\underline{x}$	Vektor
$\underline{X}$	Matrix
$\underline{X}^{-1}$	invertierte Matrix
$\underline{X}^T$	transponierte Matrix

Symbole

a_N, b_N, c_N	Netzphasen
u_{Na}, u_{Nb}, u_{Nc}	Netzspannungen (Bezug: Netzsternpunkt)
$\underline{u}_N$	komplexe Netzspannung
a, b, c	Eingangsphasen (der Halbleitereinheit)
u_a, u_b, u_c	Spannungen an Eingangsklemmen (Bezug: Netzsternpunkt)
$\underline{u}_1$	komplexe Eingangsspannung
u_{ab}, u_{bc}, u_{ca}	verkettete Eingangsspannungen
A, B, C	Ausgangs- bzw. Lastphasen
u_A, u_B, u_C	Spannungen an Ausgangsklemmen (Bezug: Laststernpunkt)
$\underline{u}_2$	komplexe Ausgangsspannung
u_{AB}, u_{BC}, u_{CA}	verkettete Ausgangsspannungen
u_{A_0}, u_{B_0}, u_{C_0}	Spannungen an Ausgangsklemmen (Bezug: Netzsternpunkt)
u	Zwischenkreisspannung
i_{Na}, i_{Nb}, i_{Nc}	Netzströme
$\underline{i}_N$	komplexer Netzstrom
i_a, i_b, i_c	Eingangsströme (in Halbleitereinheit)
$\underline{i}_1$	komplexer Eingangsstrom
i_A, i_B, i_C	Ausgangsströme, bzw. Lastströme
$\underline{i}_2$	komplexer Laststrom
i	Zwischenkreisstrom
S_x	Bezeichnung Transistor x
s_x	Schaltsignal für Transistor x
D_x	Bezeichnung Diode x
$\underline{S}_{GR}$	Spannungs-Übertragungsmatrix GR-Stufe
$\underline{S}_{WR}$	Spannungs-Übertragungsmatrix WR-Stufe
$\underline{S}_{GR}^T$	Strom-Übertragungsmatrix GR-Stufe
$\underline{S}_{WR}^T$	Strom-Übertragungsmatrix WR-Stufe
$\hat{U}_1$	Eingangsspannungsamplitude
φ_{u1}	Phasenlage der Eingangsspannung
φ_1	Phasenlage des Eingangsstroms
ω_1	Netzkreisfrequenz ($\omega_1 \hat{=} \omega_N$)
f_1	Netzfrequenz ($f_1 \hat{=} f_N$)
T_1	Netzperiodendauer ($T_1 \hat{=} T_N$)
Φ_1	Phasenverschiebung zwischen Eingangsstrom u. -spannung; $\Phi_1 > 0$: induktiv

$\hat{I}_2$	Laststromamplitude
φ_{i2}	Phasenlage des Laststroms
φ_2	Phasenlage der Ausgangsspannung
ω_2	Lastkreisfrequenz
f_2	Lastfrequenz
T_2	Lastperiodendauer
Φ_2	Phasenverschiebung zwischen Ausgangsstrom u. -spannung, Lastphasenverschieb.; $\Phi_2 > 0$: induktiv
$\hat{U}_2$	vorzugebende Ausgangsspannungsamplitude
$\hat{I}_1$	Eingangsstromamplitude
f_P	Effektive Schaltfrequenz
T_P	Effektive Pulsperiodendauer
f_{P1}	Schaltfrequenz, GR-Stufe
T_{P1}	Pulsperiodendauer, GR-Stufe
f_{P2}	Schaltfrequenz, WR-Stufe
T_{P2}	Pulsperiodendauer, WR-Stufe
d_x	relative Einschaltzeit des GR-Schaltzustands x
d_x^q	relative Einschaltzeit des eingangsblindstrom-bildenden Schaltzustands x
δ_x	relative Einschaltzeit des WR-Schaltzustands x
$\delta_{x,y}$	relative Einschaltzeit des Konverter-Schaltzustands (x, y)
$\tau_{x,y}$	absolute Einschaltzeit des Konverter-Schaltzustands (x, y)
δ_Σ	relative Gesamteinschaltzeit der aktiven Schaltzustände
MU	Spannungsübersetzung
MI	Stromübersetzung
MI^q	Blindstromübertragungsrate
M	globaler Aussteuergrad
m	lokaler Aussteuergrad
p_1	momentane Wirkleistung am Konvertereingang
p	momentane Wirkleistung im Zwischenkreis
p_2	momentane Wirkleistung am Konverterausgang
θ_1	sektorrelative Phasenlage des Eingangsstroms
θ_2	sektorrelative Phasenlage der Ausgangsspannung
C_F	Hauptkapazität des Eingangsfilters
L_S	Stator- bzw. Lastinduktivität
S_1, S_2	stationäre Ein-, bzw. Ausgangsscheinleistung
Q_1, Q_2	stationäre Ein-, bzw. Ausgangsblindleistung
P	stationär übertragene Wirkleistung

C_{DC}	Zwischenkreiskapazität beim Spannungszwischenkreis-Umrichter
L_{DC}	Zwischenkreisinduktivität beim Stromzwischenkreis-Umrichter
M_M	Motormoment
M_L	Lastmoment
n_M	Motordrehzahl
u_{SA}, u_{SB}, u_{SC}	innere Motorspannung
$\underline{u}_S$	komplexe innere Motorspannung
Ψ_P	Polradfluss
i_{2d}	zum Polradfluss ausgerichtete Laststromkomponente
i_{2q}	dem Polradfluss um 90° voreilende Laststromkomponente
u_{2d}, u_{2q}	zugehörige Ausgangsspannung in den polradfesten Koordinaten d, bzw. q
u_{Sx}, u_{Dx}	Spannung am Transistor x, bzw. Diode x
i_{Sx}, i_{Dx}	Strom durch Transistor x, bzw. Diode x
p_{Sx}, p_{Dx}	Verlustleistung in Transistor x, bzw. Diode x
u_0	Gleichtaktspannung
i_0	Gleichtaktstrom, Ableitstrom
C_P	parasitäre Kapazität
ΔU_0	Gleichtaktbewertungskriterium, globaler Effektivwert der über eine Pulsperiode aufsummierten Gleichtaktspannungs*flanken*
p_{Sw}, p_C	Schalt-, bzw. Leitverlustleistung
u_{Sw}	Schaltspannung
i_{Sw}	Schaltstrom
u_S	Spannung über *CMC*-Schaltelement
i_S	Strom durch *CMC*-Schaltelement
w_{Sw}	Schaltverlustenergie (des einzelnen Vorgangs)
$w_{\Sigma on\text{-}off}$	Schaltverlustenergiesumme über eine Pulsperiode
τ_{th}	thermische Zeitkonstante der Leistungshalbleiter; entspricht Verzugsdauer bis 90% des Temperaturstationärwerts an der Sperrschicht erreicht sind

Abkürzungen

AC	*A*lternating *C*urrent, Wechselgrösse allgemein
DC	*D*irect *C*urrent, Gleichgrösse allgemein
IGBT	*I*nsulated *G*ate *B*ipolar *T*ransistor
RB-IGBT	*R*everse *B*locking *I*nsulated *G*ate *B*ipolar *T*ransistor
SiC	*Si*lizium-*C*arbid
PWM	*P*ulse *W*idth *M*odulation, Pulsbreitenmodulation
PFC	*P*ower *F*actor *C*orrection, Leistungsfaktorkorrektur
Spgs.	*Sp*annun*g*s-
AP	*A*rbeits*p*unkt
ASM	*As*ynchron*m*aschine (Kurzschlussläufer)
PSM	*p*ermanenterregte *S*ynchron*m*aschine
PCB	*P*rinted *C*ircuit *B*oard, Leiterplatte
A/D	*A*nalog/*D*igital
DSP	*D*igitaler *S*ignal*p*rozessor
(C)PLD	(*C*omplex) *P*rogrammable *L*ogic *D*evice
FPGA	*F*ield *P*rogrammable *G*ate *A*rray
VHDL	*V*ery high speed *H*ardware *D*escription *L*anguage
DM	*D*ifferential *M*ode, Gegentakt-
CM	*C*ommon *M*ode, Gleichtakt-
CISPR	*C*omité *I*nternational *S*peciál des *P*erturbations *R*adioélectriques
THD	*T*otal *H*armonic *D*istortion, entspr. „Klirrfaktor“
PC	*P*ersonal *C*omputer
GR	GR-Stufe
ZK	*Z*wischen*k*reis
WR	WR-Stufe
BBC	*B*ack-to-*B*ack *C*onverter, rückspeisefähiger Spannungszwischenkreis-Umrichter
CMC	*C*onventional *M*atrix *C*onverter
IMC	*I*ndirect *M*atrix *C*onverter
C-IMC	*C*onventional-*I*ndirect *M*atrix *C*onverter
RB-IMC	*R*everse *B*locking IGBT-*I*ndirect *M*atrix *C*onverter
SMC	*S*parse *M*atrix *C*onverter
VSMC	*V*ery *S*parse *M*atrix *C*onverter
USMC	*U*ltra *S*parse *M*atrix *C*onverter
KONV	*Konv*entionelle Modulation
OCL	*O*ptimal *Cl*amping, Verlustminimale Strategie der WR-Klemmung
CMCL	*C*ommon *M*ode optimal *Cl*amping, gleichtaktminimale WR-Klemmung
LOV	*L*ow *O*utput *V*oltage Modulation
SLS	*S*witching *L*oss *S*hifting, Schaltverlustauftrilung zw. GR- & WR-Stufe
WR-LOV	WR-seitiges *LOV*-Verfahren
LOPP	*L*oss *O*ptimized *P*ulse *P*attern

Kapitel 1

Einführung

Drehzahlvariable elektrische Antriebe sind in unserer gegenwärtigen technischen Welt in nahezu allen Bereichen zahlreich vertreten. Obwohl bereits ein beachtlicher Markt besteht, sind auch künftig andauernde Wachstumstendenzen zu erwarten.
Begründet ist diese Erwartung einerseits mit dem weiter fortschreitenden Automatisierungsgrad der industriellen Fertigungsprozesse und andererseits auch vor dem Hintergrund des allgemein steigenden Interesses an zielgerichteten Massnahmen zur Einsparung von Primärenergien und der daraus resultierenden verstärkten Nachfrage nach wirkungsgradverbesserten Lösungen.

So können sowohl im Bereich von Gebäudeautomation und -energiemanagement, als auch vielfach im Verkehrstechniksektor, einschliesslich Automobilbau und Luftfahrtindustrie, zunehmend neue Anwendungsgebiete entstehen.
Da beispielsweise viele fluidische Prozesse (innerhalb von Pumpen, Turbinen, etc.) nur bei einer festen Drehzahl wirkungsgradoptimal verlaufen, ist es sinnvoll die betreffenden Antriebe individuell zu steuern, anstatt sie nach herkömmlichem Konzept mechanisch an einen drehzahlschwankenden Hauptantrieb zu koppeln.

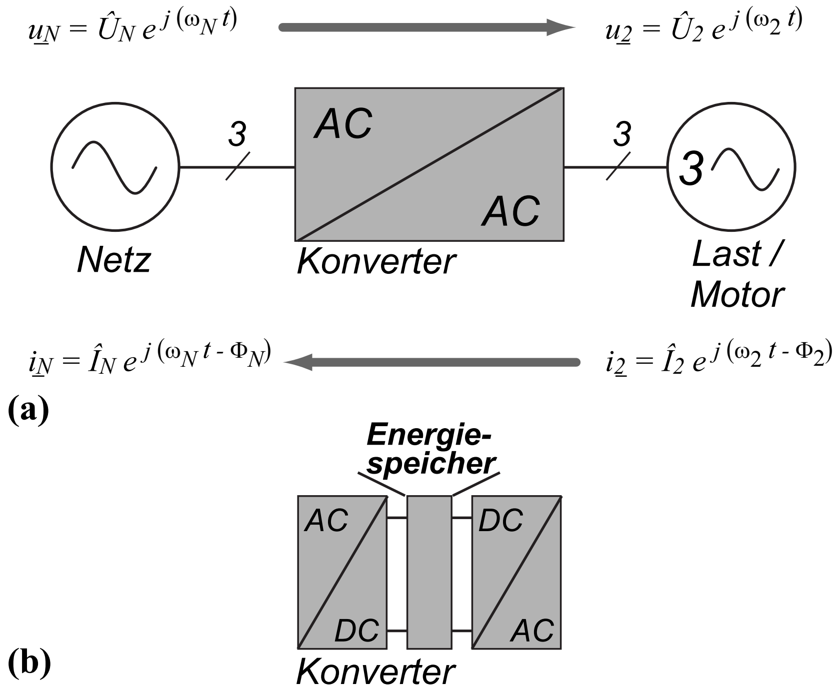


Abbildung 1.1: Grundschema eines dreiphasigen Antriebssystems.
(a) Spannungs- und Stromkonversion zwischen Netz und Last.
(b) Herkömmliche Konvertersysteme setzen sich aus zwei Stromrichterstufen zusammen, die an einen gemeinsamen Zwischenkreis mit *Energiespeicher* angebunden sind.

Praktisch jedes moderne drehzahlvariable elektrische Antriebssystem nutzt eine hochfrequent getaktete, selbstgeführte[1] Stromrichterschaltung als leistungselektronisches Stellglied zwischen versorgendem Netz und angetriebenem Motor. Je nach bereitgestellter sensorischer und steuerungs- bzw. regelungstechnischer Umgebung dieses Systems lassen sich damit beliebige Antriebsaufgaben – von einfacher Drehzalsteuerung über dynamische Drehmoment- und Drehzahlregelungen bis hin zu höchstdynamischen Positionierprozessen in der Robotik – realisieren. Die erzielbaren Dynamikeigenschaften des Antriebs sind dabei primär durch die verwendete Taktfrequenz (auch Schaltfrequenz f_P) des Stromrichters, sowie durch die Abtast- bzw. Rechenzykluszeiten seiner zumeist digital ausgeführten Steuereinheit bestimmt. Bedingt durch die stetig fortschreitenden Verbesserungen sowohl im Bereich der Leistungshalbleiter, als auch auf

[1] ausgenommen sei hier der obere Leistungsbereich

dem Gebiet der digitalen Signalverarbeitung konnten Schalt- und Rechenfrequenzen kontinuierlich gesteigert werden, sodass Dynamikgrenzen in der heutigen Antriebstechnik eher nur in Ausnahmefällen limitierend sind.

Seit dem Rückzug der netzgeführten Thyristortechnik (in den 1980er Jahren), die vor allem variable Gleichspannungen zu liefern vermochte, werden im industriellen Umfeld die weitaus meisten drehzahlvariablen Antriebsmotoren als bürstenlose, dreiphasige *Wechselstrommotoren* ausgeführt. Aufgrund des fehlenden mechanischen Kommutators sind diese sehr robust, wartungsarm und kompakt.
Da das versorgende Drehstromnetz selbst auch dreiphasig ist, ergibt sich für ein allgemeines Antriebssystem das in Abbildung 1.1(a) dargestellte, schematische Blockschaltbild der AC→AC Energiekonversion.

Die Aufgabe der Stromrichterschaltung (auch Konverter) ist es, die beiden konstanten Kenngrössen Amplitude $\hat{U}_N$ und (Kreis-)Frequenz ω_N des Netzspannungssystems lastseitig in *variable Werte* $\hat{U}_2$, sowie ω_2 umzusetzen, die dem jeweils gewünschten Motorarbeitspunkt entsprechen.
Je nach mechanischer Belastung verlangt der Motor dem Konverter eine gewisse Laststromamplitude $\hat{I}_2$ ab. Zudem befinden sich Motorspannung und Motorstrom nicht zwingend in Phase, sondern sind (insbesondere bei Asynchronmotoren) um den Verschiebungswinkel Φ_2 versetzt. Simultan zur Spannungskonversion muss der Stromrichter also auch das Stromsystem konvertieren, damit dem Netz ein Strom – zumindest ein Stromanteil – der Speisefrequenz ω_N und so überhaupt Wirkleistung entzogen werden kann.

Hier liegt gerade das *Hauptunterscheidungsmerkmal* verschiedener Konverterschaltungen – wird dem Netz lediglich ein Strom*anteil* (Grundschwingung) mit Netzspannungsfrequenz ω_N entzogen, so bilden sich darüberhinaus signifikante Stromoberschwingungen in den Zuleitungen aus, die als Blindleistung einerseits die Leitungen selbst nutzlos belasten und andereseits auch weitere am Netz befindliche Verbraucher empfindlich stören können. Um gegebene Normvorgaben bezüglich tolerierbarer Netzstromoberschwingungen erfüllen zu können, ist dem Konverter in diesem Fall ein dämpfungsstarkes Filter hinzuzufügen.

Wird dem Netz jedoch ausschliesslich ein *sinusförmiger* Strom $\underline{i}_N$ der Speisefrequenz ω_N entzogen, dann gilt für dessen Zeitverhalten der in Abbildung 1.1(a) angegebene Ausdruck und das gesamte Antriebssystem verhält sich aus Netzperspektive ideal (sofern $\Phi_1 = 0$) wie ein ohmscher Verbraucher. Dieses Eingangsklemmenverhalten wird bei Stromrichtern als „netzfreundlich" bezeichnet und erfordert zumeist eine selbstgeführte, höherfrequent getaktete Eingangsstufe mit abschaltbaren Leistungshalbleitern, dafür jedoch deutlich weniger Netzfilteraufwand. Da der netzseitige Phasenverschiebungswinkel zwischen Spannung und Strom Φ_1 je nach Konvertertyp mehr oder weniger frei einstellbar ist, lässt sich das Auftreten von Eingangsblindleistung (mit Setzen von $\Phi_1 \approx 0$) nahezu ganz vermeiden, bzw. der Leistungsfaktor $\cos \Phi_1$ nahe dem Idealwert Eins halten. In diesem Zusammenhang erklärt sich der zugehörige englischsprachige Ausdruck „Power Factor Correction" (PFC).

Für viele Anwendungen, die einen häufigen Bremsbetrieb des Antriebsmotors einschliesssen, ist es aus wirtschaftlichen und nicht zuletzt ökologischen Gesichtspunkten sinnvoll, den Konverter auf einen *bidirektionalen* Leistungstransfer (AC$\leftrightarrows$AC) auszurichten. Derartige rückspeisefähige Stromrichter sind in der Lage, die freiwerdende Bremsenergie dem Netz zuzuführen und so die Energiebezugsbilanz deutlich zu verbessern.
Beispielhaft für diese Anwendungsklasse seien Kran- oder Aufzugsantriebe genannt, wie auch solche, die hochdynamisch nennenswerte Massen abbremsen müssen.

Herkömmliche Konvertersysteme die, die beiden Eigenschaften

- sinusförmiger Netzstrombezug (PFC-Funktionalität) und
- Rückspeisefähigkeit (bidirektionaler Leistungsfluss)

aufweisen und somit Netz- und Energieressourcen weniger beanspruchen, sind *nicht direkt*, sondern gemäss Abbildung 1.1(b) dreistufig aufgebaut.

So setzen sie sich aus zwei Einzelstromrichtern – einer Gleichrichter- und einer Wechselrichterstufe – zusammen, die an einen gemeinsamen Gleichspannungs- oder Gleichstromzwischenkreis angebunden sind. Charakteristisch für die konventionellen bidirektionalen Konverter ist die Existenz eines *Energiespeichers* im Zwischenkreis.

Dieser ist (vgl. Abbildung 1.2) aus passiven reaktiven Bauelementen aufgebaut, die eine gewisse Masse und ein gewisses Volumen aufweisen. Obwohl der Energiespeicher für einige Anwendungen unbestreitbare Vorteile hat, ruft er zudem in *beiden* Einzelstromrichtern Schaltverluste hervor und verringert damit den Gesamtwirkungsgrad des bidirektionalen Konvertersystems.
Die zwei energiespeicherbasierten Schaltungskonzepte, die konventionell zum bidirektionalen Leistungstransfer eingesetzt werden, sind im nachfolgenden Abschnitt 1.1 kurz erläutert.

Das alternative energiespeicher*lose* Grundkonzept des *Matrix Konverters*, welches aufgrund seiner unmittelbaren Wirkungsweise angemessen durch den in Abbildung 1.1(a) gezeigten Einzelblock repräsentiert wird und in verschiedenen Ausführungsformen Gegenstand der vorliegenden Arbeit ist, wird in Abschnitt 1.2 dargelegt.

1.1 Konventionelle Schaltungen zur bidirektionalen dreiphasigen Energiekonversion

Spannungszwischenkreis-Umrichter
Abbildung 1.2(a) zeigt das Konverterkonzept, welches vom industriellen Verbreitungsgrad her unangefochten ist.
Als Energiespeicher nutzt es eine Kapazität C_{DC}, die im Zwischenkreis für eine konstante Spannungseinprägung U sorgt.
Die Konverterhälfte, die mit der Zwischenkreiskapazität beginnt und an den Ausgangsklemmen (A,B,C) endet, wird allgemein als *Spannungszwischenkreis-Wechselrichter* bezeichnet (und kann in seiner Wirkungsweise anhand eines Raumzeigerdiagramms gemäss Abbildung 1.10(b) beschrieben werden).

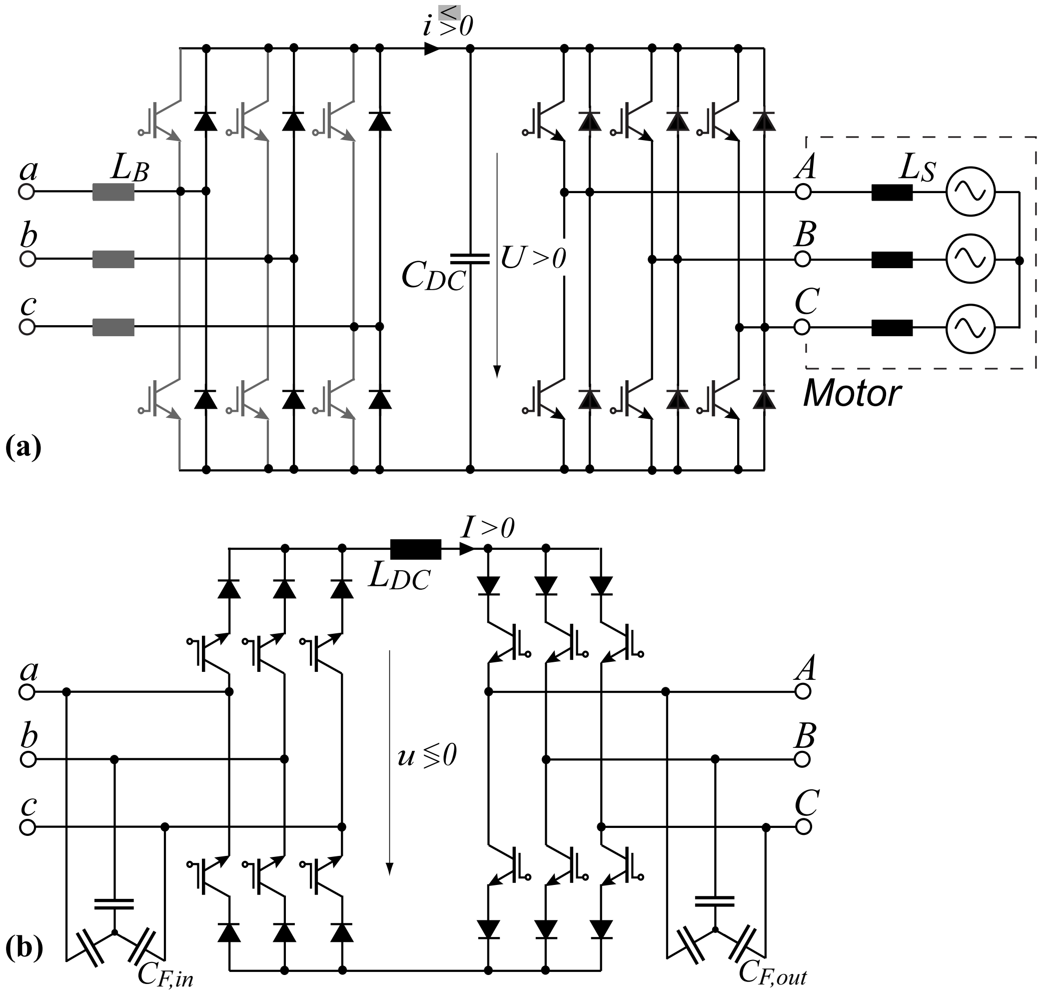


Abbildung 1.2: Rückspeisefähige Zwischenkreisumrichter.
(a) Bidirektionaler Konverter mit Spannungszwischenkreis (BBC).
(b) Bidirektionaler Konverter mit Stromzwischenkreis.

Die Gesamtschaltung aus Abbildung 1.2(a), wird häufig auch als Spannungszwischenkreis-*Umrichter* bezeichnet, wobei dieser Begriff die *zwei* möglichen Ausführungsformen der netzseitigen Konverterhälfte nicht unterscheidet.
Bei Weglassung der in grau eingezeichneten Bauelementsymbole kann der Zwischenkreisstrom i topologiebedingt nur in positiver Zählpfeilrichtung fliessen ($i > 0$). Bei ebenfalls unipolarer Zwischenkreisspannung $U > 0$ kann damit ausschliesslich ein *unidirektionaler* Leistungstransfer vom Netz zur Last stattfinden. Die beim Abbremsen des rotierenden Systems freiwerdende Energie ist in diesem Fall über einen zu C_{DC} parallel geschalte-

ten Bremswiderstand in Wärme umzuwandeln und abzuführen. Ist seine Eingangsstufe also als passive Diodenbrücke realisiert, dann ist der Spannungszwischenkreis-Umrichter *nicht rückspeisefähig* und auch *nicht netzfreundlich*. Aufgrund der Einfachheit der Eingangsstufe ist diese Variante jedoch die kostengünstigste und deshalb diejenige, die vor allem im unteren[2] Leistungsbereich dominant eingesetzt wird.

Erst der rückspeisefähige (und netzfreundliche) Spannungszwischenkreis-Umrichter, der sich unter Einbeziehung der in Abbildung 1.2(a) grau gezeichneten Elemente ergibt, ist in seinen Fähigkeiten mit dem Matrix Konverter vergleichbar.
Die erweiterte Eingangsstufe bietet nun einen Rückpfad für den Zwischenkreisstrom $i < 0$ ins Netz und stellt sich als strukturell identisch zur Ausgangsstufe dar - entsprechend ist auch sie nun selbstgeführt (d.h. hochfrequent getaktet) zu betreiben.

Neben dem Hinzufügen von sechs Leistungstransistoren erweitert sich die Schaltung auch um die netzseitigen Speicherinduktivitäten L_B, die erst den obligatorischen Hochsetzstellerbetrieb ermöglichen.

Aufgrund der in Bezug auf den Zwischenkreisquerzweig spiegelsymmetrischen Schaltungsstruktur wird der bidirektionale Spannungszwischenkreis-Umrichter im englischen Sprachgebrauch auch als „*B*ack-to-*B*ack *C*onverter“ bezeichnet und daher im folgenden zuweilen mit *BBC* abgekürzt.

Der *BBC* ist das konventionelle Schaltungskonzept, mit dem der Matrix Konverter vornehmlich in Konkurrenz zu treten hat. Grundsätzlich ist anzumeken, dass der *BBC* höhere Schaltverluste verursacht und unter Wirkungsgradaspekten allenfalls bei geringen Schaltfrequenzen vergleichbare Werte erzielt.

Stromzwischenkreis-Umrichter
Unter Betrachtung der Zwischenkreisgrössen (u,i) ist die in Abbildung 1.2(b) dargestellte Schaltung die funktionale Umkehrung des bidirektionalen Spannunngszwischenkreis-Umrichters aus Bildteil (a).

[2] aufgrund des dann noch begrenzten Eingangsfilteraufwands

So ist beim *Strom*zwischenkreis-Umrichter der Strom $I > 0$ unipolar in der Zwischenkreis-Induktivität L_{DC} eingeprägt. Eine Zwischenkreisstromwendung ist topologiebedingt nicht möglich und prinzipbedingt nicht nötig, da bei nun umkehrbarer Zwischenkreisspannung $u \lesseqgtr 0$ der Leistungsfluss auf jeden Fall bidirektional ist.

In der Konsequenz sind an die Schaltelemente entgegengesetzte Anforderungen zu stellen wie beim *BBC* in Abbildung 1.2(a) - müssen dort Ströme in beiden Richtungen fliessen können, aber Spannungen nur einer Polarität gesperrt werden, so verhält es sich hier beim Stromzwischenkreis-Umrichter genau andersherum.

Weiterhin folgt aus der Umkehrung des Funktionsprinzips, dass der Stromzwischenkreis-Umrichter ein- wie ausgangsseitig eine Spannungseinprägung erfordert.
Dieser Sachverhalt stellt aber gerade einen Nachteil der Topologie dar, weil sie damit nicht – wie der *BBC* – die motorinhärente, stromeinprägende Statorinduktivität L_S für ihr Wirkprinzip nutzen kann, sondern stattdessen zusätzlich *explizite* Ausgangskapazitäten $C_{F,out}$ zur Entkopplung von L_{DC} und L_S verlangt.

Ferner weist der Stromzwischenkreis-Umrichter im Vergleich zum *BBC* etwas erhöhte Leitverluste auf, da hier jederzeit *acht* Leistungshalbleiter im Konverterstrompfad liegen, gegenüber nur *sechs* bestromten Elementen beim *BBC*.

Aufgrund beider vorgenannter Punkte wird der Stromzwischenkreis-Umrichter zwar industriell vertrieben, aber eher vereinzelt für Spezialanwendungen eingesetzt.

Prädestinierte Anwendungen für den Stromzwischenkreis-Umrichter sind beispielsweise Antriebe mit äusserst *niederinduktiven* Motoren, wie sie typischerweise für Hochgeschwindigkeitsapplikationen vorzufinden sind.
Ist L_S äusserst gering, so würde der spannungseinprägende *BBC* einen hohen schaltfrequenten Motorstromripple in den Statorwicklungen hervorrufen, der sowohl zu einem ausgeprägten Drehmomentripple führt, als auch unverhältnismässig hohe Schaltverluste bewirkt.

In einem solchen Fall wären deshalb konventionell drei explizite Glättungsdrosseln in Serie zum Motor zu schalten, um die Gesamtinduktivität zu erhöhen.
Beim Stromzwischenkreis-Umrichter hingegen kann darauf verzichtet werden, weil er inhärent über *eine* stromeinprägende Zwischenkreis-Induktivität verfügt, welche den Motorstromripple ebenso in spezfizierten Grenzen hält, wie die *drei* Zusatzdrosseln des *BBC*.
Hinzu kommt der begünstigende Umstand, dass der Kapazitätsbedarf der Ausgangskondensatoren $C_{F,out}$ mit sinkenden Statorinduktivitäten L_S ebenfalls sinkt.

Ebenso, wenn ohnehin ein Ausgangsfilter vorgesehen ist (insbesondere auch bei hohen Schaltfrequenzen zur Abschwächung der Gleichtakteffekte eine sinnvolle Massnahme), gewinnt der Stromzwischenkreis-Umrichter an Attraktivität, weil seine obligatorischen Ausgangskapazitäten in diesem Fall keinen Zusatzaufwand bedeuten.
Auch dieses Argument kann bei Hochgeschwindigkeitsantrieben zum Tragen kommen, da die hohen Motorstromgrundfrequenzen bei gegebener Frequenzauflösung ebenfalls hohe Schaltfrequenzen erfordern.

Angesichts der obigen Ausführungen konkurriert der Stromzwischenkreis-Umrichter mit dem Matrix Konverter nur bei sehr niederinduktiven Lasten.
Da die Schaltverluste beim Matrix Konverter unter begrenztem Laststomripple prinzipiell geringer sind, kann er bei sinkender Lastinduktivität seine Schaltfrequenz erhöhen um den Ripple zu reduzieren. Ist die Schaltfrequenz jedoch so hoch anzusetzen, dass auch der Matrix Konverter ein Ausgangsfilter erfordert und/oder sind explizite Glättungsdrosseln einzusetzen, so ist fallspezifisch zu erörtern, ob der Stromzwischenkreis-Umrichter möglicherweise das vorteilhaftere Konverterkonzept darstellt.

Hinsichtlich des stromeinprägenden Verhaltens ihrer Eingangsstufen sind Matrix Konverter und Stromzwischenkreis-Umrichter (dessen Eingangsstufe wird als *Stromzwischenkreis-Gleichrichter* bezeichnet) vergleichbar und können in ihrer Wirkungsweise jeweils anhand des Raumzeigerdiagramms in Abbildung 1.10(a) beschrieben werden.

Anmerkungen zu beiden Schaltungen
Beide bidirektionale Topologien konventionellen Konzepts weisen nach Abbildung 1.2 mit jeweils

– 12 Leisungstransistoren und
– 12 Dioden

einen identischen Halbleiterbedarf auf.

Zudem benötigen beide Schaltungen passive reaktive Bauelemente im Zwischenkreis zur Energiespeicherung.
Einen Vorteil stellt diese Eigenschaft unter solchen Einsatzbedingungen dar, wo eine Kurzzeitpufferung der Energie prinzipiell sinnvoll ist – dies ist insbesondere der Fall für

– schwache Netze, die in ihrer Spannungsamplitude deutlich schwanken
– stark unsymmetrische Netze, deren Amplitude grundsätzlich netzfrequent variiert.

1.2 Direkter- und Indirekter Matrix Konverter

Konverterkonzepte die prinzipiell *ohne* einen Zwischenkreis-Energiespeicher auskommen, werden als *Matrix Konverter*[3] bezeichnet.

Matrix Konverter sind allgemein *netzfreundlich* (sinusförmiger Eingangsstrombezug, PFC) und *bidirektional*, also rückspeisefähig.
Wenngleich hinzuzufügen ist, dass in dieser Arbeit auch zwei indirekt ausgeführte Matrix Konverter*varianten* vorgestellt werden, die bei reduzierter Anzahl von Leistungstransistoren nur einen *unidirektionalen* Leistungsfluss zulassen.

[3] In einschlägigen deutschsprachigen Veröffentlichungen wird zuweilen die Bezeichnung „Direktumrichter“ als Oberbegriff für Konverterkonzepte ohne Zwischenkreis-Energiespeicher angeführt. In Anlehnung an die englischsprachige Literatur soll hier abweichend davon die Bezeichnung *Matrix Konverter* zur Betitelung des selben Oberbegriffs dienen.

Der Matrix Konverter zeichnet sich also dadurch aus, dass er *keine reaktiven Bauelemente* im Zwischenkreis verwendet.

Dies ist in mehrfacher Hinsicht *vorteilhaft*:

- Da Kondensatoren oder Drosseln, wie sie konventionell im Zwischenkreis eingesetzt werden, voluminös und schwer sind, ermöglicht das Matrix Konverter Konzept einen *kompakteren und leichteren* Aufbau.

- Da insbesondere die herkömmlich im Zwischenkreis eingesetzten Elektrolytkondensatoren altern und ihre Eigenschaften mit steigender Einsatzdauer einbüssen, ist ein Matrix Konverter deutlich *weniger lebensdauerbegrenzt.*

- Während ein Zwischenkreis-Energiespeicher die Teilstromrichter der Ein- und Ausgangsstufe hinsichtlich ihrer Schaltvorgänge entkoppelt und so in beiden Stufen Schaltverluste hervorruft, entstehen beim energiespeicherlosen Matrix Konverter – unabhängig von direkter oder indirekter Ausführungsform – nur in *einer* Stufe Schaltverluste. Der Matrix Konverter zeigt damit – sofern die Schaltfrequenzen nicht ausgesprochen gering gewählt sind – einen *gesteigerten Wirkungsgrad.*

Als *nachteilige* Konsequenz des nicht existenten Zwischenkreis-Energiespeichers ist zu werten:

- Die stationär maximal realisierbare Ausgangsspannungsamplitude beträgt nur $\sqrt{3}/2 \mathrel{\hat{=}} 86.6\%$ der Netzspannungsamplitude.

  Insofern sind für ein dynamisches Antriebssystem keine Standardmotoren verwendbar, sondern es sind vorteilhaft spezifische Motoren auszulegen.

  Alternativ kann bei Verwendung von Standardmotoren (insbesondere bei solchen synchroner Bauart) mit einem Feldschwächkonzept zur Reduzierung des Spannungsbedarfs gearbeitet werden.

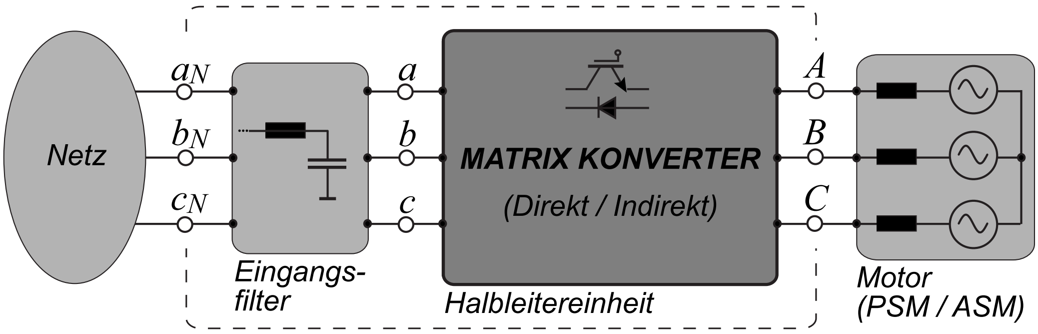


Abbildung 1.3: Dreiphasiges Gesamtsystem eines Matrix-Antriebs.
Netzseitig ist vor die Halbleitereinheit des Matrix Konverters ein Eingangsfilter geschaltet.

Wie beim bidirektionalen Spannungs- bzw. Stromzwischenkreis-Umrichter ist auch beim Matrix Konverter neben dem Ausgangsspannungssystem die eingangsseitig bezogene Blindleistung (über den Phasenverschiebungswinkel Φ_1) *variabel einstellbar*.

Ein vollständiges matrix-basiertes Antriebssystem ist in Abbildung 1.3 veranschaulicht.
Zwischen das Netz und die Halbleitereinheit des Matrix Konverters ist ein Eingangsfilter geschaltet. Dieses dient dazu, die schaltfrequenten Anteile (sowie deren Harmonische) des vom Konverter eingeprägten Eingangsstroms von Netz und Zuleitungen fernzuhalten, die netzfrequente Stromgrundschwingung jedoch passieren zu lassen. Das Filter kann aus einer oder mehreren L–C-Stufen aufgebaut sein und beinhaltet die *einzigen reaktiven* Bauelemente (Filterdrosseln, Folienkondensatoren) des Konvertersystems. Zugleich stellt das Filter mit seinen halbleiterseitigen Kapazitäten die an den Klemmen (a,b,c) erforderliche Spannungseinprägung bereit.
Das Eingangsfilter unterscheidet sich pinzipiell nicht von dem eines Stromzwischenkreis-Umrichters und strukturell auch nicht vom Netzfilter eines rückspeiserfähigen Spannungszwischenkreis-Umrichters. So ist beiden in Abbildung 1.2 gezeigten Schaltungen ebenfalls ein Filterblock gemäss Abbildung 1.3 vorzuschalten.

Als Antriebsmotor eignen sich sowohl Asynchrone- (ASM),

wie auch permanenterregte Synchrone-Drehstrommotoren (PSM).
Unter verschiedenen Gesichtspunkten erweist sich das Lastverhalten des Synchronmotors jedoch als leicht vorteilhaft für die meisten im Rahmen dieser Arbeit vorgestellten Konverterschaltungen. Dies trifft sich im übrigen mit dem andauernden Trend des vermehrten Einsatzes[4] von PSM, die sich durch eine erhöhte elektromagnetische Leistungsdichte auszeichnen.

Der eigentliche Konverter, also die Matrix-Schaltstufe, besteht ausschliesslich aus Leistungshalbleitern. Wie nachfolgend in 1.2.1 dargelegt wird, kann diese Schaltstufe bei quasi unveränderter Funktionalität in verschiedenen Strukturen ausgeführt sein.
Zu unterscheiden ist dabei primär die *direkte-*, sowie die *indirekte* Ausführungsform.

Mit Betrachten der folgenden Grundeigenschaften,

- kein Bremswiderstand und keine Wärmeabfuhr desselben erforderlich aufgrund der Rückspesefähigkeit
- keine reaktiven Bauelemente im Zwischenkreis erforderlich
- geringerer Kühlbedarf erforderlich wegen erhöhtem Wirkungsgrad
- keine netzseitigen Stromsensoren erforderlich,

zeigt sich der Matrix Konverter prädestiniert für *kompakte Bauformen* mit hoher Leistungsdichte.

Insofern scheint er sich beispielsweise für den Einsatz in *motorintegrierten* Komplettlösungen zu empfehlen, wie sie angesichts des allgemeinen Trends zu dezentralen Antriebs- und Automatisierungssystemen angestrebt werden.
Die Motorintegration stellt aufgrund begrenzter Bauraum- und Kühlmöglichkeiten generell hohe Anforderungen an den Stromrichter. Bei einem ohnehin integrierten Antriebssystem würde sich die in Bezug auf den Matrix Konverter günstige Möglichkeit bieten, einen vom Spannungsbedarf zugeschnittenen Motor einzusetzen.

[4] vor allem im Bereich der Servo-Antriebe

Auch „publikumsnahe“ Applikationen, wie *Personenlifte* und Rolltreppen, die aufgrund einer möglichen schaltfrequenten Geräuschentwicklung bevorzugt mit hohen, jenseits der menschlichen Hörschwelle liegenden, Schaltfrequenzen betrieben werden, stellen ein sinnvolles Einsatzgebiet dar. Insbesondere auch deshalb, weil beide Anwendungen bei Abwärtsfahrten einen hohen Energieanteil ins Netz zurückspeisen können. Im Bereich der Liftantriebe wird vermehrt (vor allem in Fernost) dazu übergegangen, die in sehr flacher „Pancake“-Bauweise konstruierten Stromrichter platzsparend direkt an der Innenwand des Aufzugsschachts zu platzieren. Matrix Konverter würden sich gut für diese Rahmenbedingungen eignen.

Ein weiteres potentielles Anwendungsfeld für den Matrix Konverter ist der *Luftfahrtsektor*.
Dort sind Bauvolumen, sowie vor allem Gewicht entscheidende Bewertungskriterien. Darüberhinaus ist am fliegenden Gerät die Verwendung von Elektrolytkondensatoren aufgrund von Zuverlässigkeitsbedenken angesichts signifikanter Temperatur- und Luftdruckschwankungen ohnehin nicht zulässig.

Eine industrielle Umsetzung des Matrix Konverterkonzepts gab es in der Vergangenheit noch nicht. Allerdings sind aktuell zwei (japanische) Hersteller dabei, entsprechende kommerzielle Produkte auf dem Markt zu positionieren.
Industrieseitiges Forschungsinteresse besteht bereits seit einigen Jahren und ist wohl auch nicht auf die beiden derzeitigen Anbieter beschränkt.

Allerdings konzentrierten sich die bisherigen Forschungsarbeiten – akademischen wie industriellen Hintergrunds – mehrheitlich auf die ursprüngliche *direkte* Matrix Topologie (vgl. Abbildung 1.4) und leisteten vor allem Beiträge ([1], [2], [3], [4], [5], [6]) zu deren Reifeprozess.
Gerade unter dem Gesichtspunkt der praktischen Umsetzung und Nutzung erscheint jedoch auch die *indirekte* Matrix Grundtopologie (Abbildung 1.7) als überaus interessant.
Zunächst vorgeschlagen in [7], [8], [9] fanden die resultierenden indirekten Topologievarianten erst in letzter Zeit, etwa mit Er-

scheinen von [10], [11], zunehmend Beachtung.

Das praktische Potential des *Indirekten Matrix Konverters* liegt zum Einen im einfachen und robusten Kommutierungskonzept, welches durch seine zweistufige Struktur ermöglicht wird und jenem des direkt ausgeführten Konvertertyps überlegen scheint. Zum Anderen lassen sich verschiedene topologische Untervarianten mit weniger Leistungstransistoren (*„Sparse Matrix Konverter“*) und damit unter geringerem wirtschaftlichen Aufwand realisieren.

So ist es das ***Ziel der vorliegenden Arbeit*** nach der Vorstellung der verschiedenen Topologievarianten insbesondere das indirekte Matrix Konzept sowohl theoretisch, beispielsweise hinsichtlich der Steuerungsmöglichkeiten und der resultierenden Leistungshalbleiterbeanspruchungen, als auch unter praktischen Aspekten zu untersuchen.

Einen Schwerpunkt bildet hier die eingehende Darlegung der vielseitigen Steuervarianten, die sich im Detail vielfach von denen des Direkten Matrix Konverters unterscheiden und eigene Optimierungsspielräume bieten. Diese können zur weiteren Verlustminimierung/Wirkungsgradsteigerung, zur Minimierung von unerwünschten Gleichtakteffekten und zur Maximierung des gesamthaften Steuerraums (Eingangsblindleistung vs. Ausgangsspannung) genutzt werden. Während das grundlegende Modulationsverfahren ohnehin äquivalent ist, kann bezüglich dieser fortgeschrittenen Steuerungsmöglichkeiten vorab festgestellt werden, dass das indirekte Matrix Konzept der direkten Schaltung nahezu in Nichts nachsteht und darüberhinaus auch spezifische Vorteile bieten kann.
Zur Einordnung des Indirekten Matrix Konverters wird dieser in relevanten Punkten mit dem Direkten Matrix Konverter und mit dem rückspeisefähigen Spannungszwischenkreis-Umrichter (*BBC*) verglichen. So zeigt die indirekte Matrix Topologie beispielsweise eine sehr ähnliche Leitverlustcharakteristik wie der bekannte *BBC* – demnach nehmen die Leitverluste für sinkende Ausgangsspannung $\hat{U}_2$ oder bei steigender Lastphasenverschiebung Φ_2 (vgl. Abbildung 1.1) in beiden Schaltungen ab, während sie beim Direkten Matrix Konverter stets konstant sind.

Weiterhin werden in vorliegender Arbeit analytische Berechnungsverfahren vorgestellt, die basierend auf Testmessungen verlässliche Kennwerte zur Dimensionierung der verschiedenen Leistungshalbleiterelemente, sowie des erforderlichen Kühlsystems liefern.
Schliesslich ist auch der Aufbau und reale Betrieb eines kompakten Prototypen des Indirekten Matrix Konverters – einschliesslich dynamisch implementierter PSM-Drehzahlregelung – dokumentiert. Zudem wird ein entsprechender Vergleichsprototyp des *BBC* gezeigt.

Der folgende Abschnitt 1.2.1 erläutert einige allgemeine Grundlagen des Matrix Konverters und arbeitet den Übergang von der direkten zur indirekten Grundtopologie heraus. Die Ausführungen unterscheiden darüberhinaus noch keine Topologieuntervarianten und gehen zunächst von idealen Bauelementen aus.
Weitergehende topologische Details, sowie Strategien zur Ansteuerung der realen Schaltelemente sind in Kapitel 2 aufgeführt.

1.2.1 Von direkter (*CMC*) zu indirekter (*IMC*) Topologie

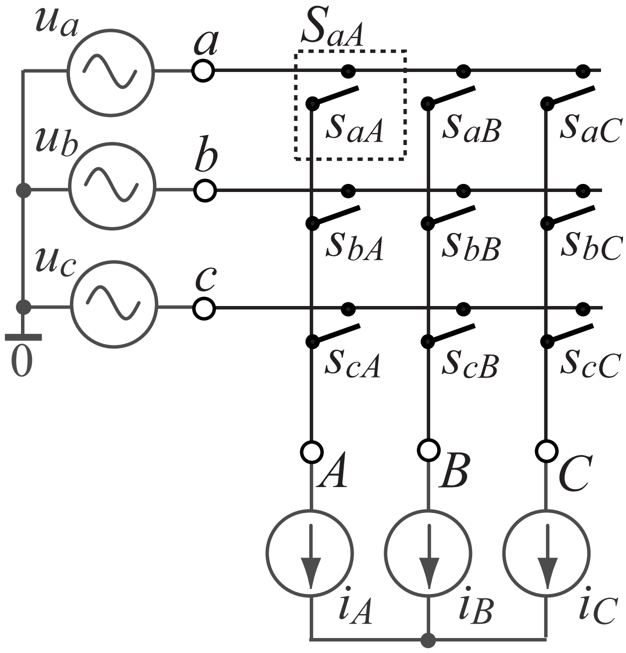


Abbildung 1.4: Grundtopologie des Direkten Matrix Konverters (*CMC*).
Prinzipbedingt ist eingangsseitig eine Spannungs-, sowie ausgangsseitig eine Stromeinprägung erforderlich.

Die Grundschaltung des Direkten Matrix Konverters – selbstgeführt erstmals vorgestellt in [12] – ist in Abbildung 1.4 dargestellt. Diese einstufige Topologie, die es erlaubt, jede der Ausgangsphasen (A, B, C) jederzeit mit jeder der Eingangsphasen (a, b, c) zu verbinden, weist offensichtlich die namensgebende Matrixstruktur auf und wird im folgenden auch mit dem Kürzel *CMC* („*C*onventional *M*atrix *C*onverter“[5]) bezeichnet.

Im Normalfall einer *dreiphasigen Ein- wie Ausgangsseite* ist die übertragene Wirkleistung jederzeit konstant[6] und unterliegt keinen netzharmonischen Leistungspendelungen.
Um die drei Eingangsphasen (bzw. Netzphasen) a, b, c unabhängig voneinander an jede der drei Ausgangsphasen (bzw. Lastphasen) A, B, C durchschalten zu können, sind $3 \times 3 = 9$ *bidi-*

[5] Notation gemäss [11]
[6] sofern der entsprechende Stationärwert nicht variiert

rektionale Schaltelemente $S_{i,\,j}$, mit $(i,\,j) \in (\{a, b, c\}, \{A, B, C\})$ erforderlich, die Spannungen beider Polaritäten sperren und Ströme beider Richtungen leiten können müssen. Details zur Realisierung sowie auch zum korrekten Umschalten (Kommutieren) der bidirektionalen Schalter werden in Kapitel 2 angesprochen.

Bezüglich der verwendeten *Notation* sei angemerkt, dass die Schaltelemente selbst durch Grossbuchstaben $S_{i,\,j}$ und die zugehörigen Schaltsignale (resp. Schaltzustände) $s_{i,\,j} \in \{0,\,1\}$ durch Kleinbuchstaben repräsentiert sind.
Weiterhin sind die Eingangsphasen (a, b, c) durchgängig mit Kleinbuchstaben, sowie die Ausgangsphasen (A, B, C) mit Grossbuchstaben gekennzeichnet. Die zugehörigen Phasengrössen (Spannungen, Ströme) sind mit entsprechenden Indices versehen.

Prinzipbedingt ist beim energiespeicherlosen Matrix Konverter (unabhängig von direkter, oder indirekter Ausführungsform) generell eine eingangsseitige Spannungseinprägung, sowie eine ausgangsseitige Stromeinprägung (wie bei induktiver Last gegeben) erforderlich. Dieser Sachverhalt ist in Abbildung 1.4 durch die entsprechenden Quellen symbolisiert.

$$\begin{pmatrix} u_{A_0} \\ u_{B_0} \\ u_{C_0} \end{pmatrix} = \underbrace{\begin{pmatrix} s_{aA} & s_{bA} & s_{cA} \\ s_{aB} & s_{bB} & s_{cB} \\ s_{aC} & s_{bC} & s_{cC} \end{pmatrix}}_{\underline{S}_{CMC}} \cdot \begin{pmatrix} u_a \\ u_b \\ u_c \end{pmatrix} \tag{1.1}$$

Die Beziehung (1.1) drückt mittels der Schaltzustandsmatrix $\underline{S}_{CMC}$ des *CMC* die dreiphasige Spannungsübertragung von der Ein- zur Ausgangsseite aus. Da die Matrix $\underline{S}_{CMC}$ diskrete Schaltzustände $s_{i,\,j} \in \{0,\,1\}$ beinhaltet, stellt sie die Übertragung der Spannungs*momentanwerte*[7] dar – sie wird im folgenden auch als „Spannungs-Übertragungsmatrix“ bezeichnet.

Mit Betrachten der Gleichung (1.1), bzw. der Abbildung 1.4

[7]Bezugspotential ist der *eingangsseitige* Sternpunkt 0.

lassen sich zwei physikalische *Zwangsbedingungen* an die Schaltzustandsmatrix $\underline{S}_{CMC}$ stellen:

1. Zwei Netzphasen dürfen niemals kurzgeschlossen werden, d.h.: $u_{ab}, u_{bc}, u_{ca} \neq 0 \quad \forall\, t.$

   Ansonsten würden aufgrund der eingangsseitigen Spannungseinprägung unbegrenzte Kurzschlussströme fliessen.

2. Der Strompfad einer Lastphase darf niemals unterbrochen werden, d.h.: $i_A, i_B, i_C \neq 0 \quad \forall\, t.$

   Ansonsten würden aufgrund der ausgangsseitigen Stromeinprägung unbegrenzte Spannungspulse entstehen.

Diese Zwangsbedingungen sind in (1.2) mathematisch zusammengefasst. Demnach muss die Elementensumme über eine jede Zeile von $\underline{S}_{CMC}$ *kleiner gleich* Eins sein, um netzseitige Kurzschlüsse zu verhindern, aber andererseits *grösser gleich* Eins sein, um lastseitige Strompfadunterbrechungen zu vermeiden.

$$s_{a,\,i} + s_{b,\,i} + s_{c,\,i} = \begin{cases} \leq 1 & \text{damit } u_{ab,bc,ca} \neq 0 \\ \geq 1 & \text{damit } i_{A,B,C} \neq 0 \end{cases} \tag{1.2}$$
$$\text{mit } i \in \{A,\, B,\, C\}$$

In Konsequenz von (1.2) folgt die Einschränkung (1.3), welche beide Bedingungen erfüllt. Ihr zu Folge muss jede Ausgangsphase mit *genau einer* der drei Eingangsphasen verbunden sein.

$$s_{a,\,i} + s_{b,\,i} + s_{c,\,i} \stackrel{!}{=} 1 \tag{1.3}$$
$$\text{mit } i \in \{A,\, B,\, C\}$$

Gruppe	$A\,B\,C$	u_{AB}	u_{BC}	u_{CA}	i_a	i_b	i_c
I - positiv rotierend	$a\ b\ c$	u_{ab}	u_{bc}	u_{ca}	i_A	i_B	i_C
	$b\ c\ a$	u_{bc}	u_{ca}	u_{ab}	i_C	i_A	i_B
	$c\ a\ b$	u_{ca}	u_{ab}	u_{bc}	i_B	i_C	i_A
I - negativ rotierend	$b\ a\ c$	$-u_{ab}$	$-u_{ca}$	$-u_{bc}$	i_B	i_A	i_C
	$a\ c\ b$	$-u_{ca}$	$-u_{bc}$	$-u_{ab}$	i_A	i_C	i_B
	$c\ b\ a$	$-u_{bc}$	$-u_{ab}$	$-u_{ca}$	i_C	i_B	i_A
II - A	$a\ c\ c$	$-u_{ca}$	0	u_{ca}	i_A	0	$-i_A$
	$b\ c\ c$	u_{bc}	0	$-u_{bc}$	0	i_A	$-i_A$
	$b\ a\ a$	$-u_{ab}$	0	u_{ab}	$-i_A$	i_A	0
	$c\ a\ a$	u_{ca}	0	$-u_{ca}$	$-i_A$	0	i_A
	$c\ b\ b$	$-u_{bc}$	0	u_{bc}	0	$-i_A$	i_A
	$a\ b\ b$	u_{ab}	0	$-u_{ab}$	i_A	$-i_A$	0
II - B	$c\ a\ c$	u_{ca}	$-u_{ca}$	0	i_B	0	$-i_B$
	$c\ b\ c$	$-u_{bc}$	u_{bc}	0	0	i_B	$-i_B$
	$a\ b\ a$	u_{ab}	$-u_{ab}$	0	$-i_B$	i_B	0
	$a\ c\ a$	$-u_{ca}$	u_{ca}	0	$-i_B$	0	i_B
	$b\ c\ b$	u_{bc}	$-u_{bc}$	0	0	$-i_B$	i_B
	$b\ a\ b$	$-u_{ab}$	u_{ab}	0	i_B	$-i_B$	0
II - C	$c\ c\ a$	0	u_{ca}	$-u_{ca}$	i_C	0	$-i_C$
	$c\ c\ b$	0	$-u_{bc}$	u_{bc}	0	i_C	$-i_C$
	$a\ a\ b$	0	u_{ab}	$-u_{ab}$	$-i_C$	i_C	0
	$a\ a\ c$	0	$-u_{ca}$	u_{ca}	$-i_C$	0	i_C
	$b\ b\ c$	0	u_{bc}	$-u_{bc}$	0	$-i_C$	i_C
	$b\ b\ a$	0	$-u_{ab}$	u_{ab}	i_C	$-i_C$	0
III - 0	$a\ a\ a$	0	0	0	0	0	0
	$b\ b\ b$	0	0	0	0	0	0
	$c\ c\ c$	0	0	0	0	0	0

Tabelle 1.1: Schaltzustände des *CMC*.
Die $3^3 = 27$ Einzelzustände lassen sich in *drei* Hauptgruppen einteilen.

Diese Aussage impliziert direkt, dass die Anzahl der *erlaubten* Schaltzustände auf insgesamt $3^3 = 27$ begrenzt ist.
Diese erlaubten Schaltzustände des *CMC* sind in Tab. 1.1 zusammengestellt und lassen sich in *drei* Hauptgruppen einteilen[8].

Gruppe I beinhaltet diejenigen Zustände, die jede Ausgangsphase mit einer jeweils anderen Eingangsphase verbinden.
Die Zustände dieser Gruppe werden auch als „rotierende“ Zustände bezeichnet, da sie an den Ausgangsklemmen ein netzfrequentes Drehfeld bewirken. Je nachdem, ob die Netzphasen in zyklischer oder anti-zyklischer Reihenfolge an die Ausgangsklemmen A, B, C durchgeschaltet sind, ergibt sich eine positive oder negative Drehrichtung des Ausgangsspannungszeigers. Insofern lassen sich die sechs Zustände der Gruppe I in „positiv-“ und „negativ rotierend“ unterteilen.

Gruppe II umfasst solche Schaltzustände, die jeweils zwei der Ausgangsphasen an dieselbe Eingangsphase legen.
Eine Unterklassifizierung kann daher sinnvoll anhand der Ausgangsphase (A,B,C) erfolgen, die alleinig an eine Netzphase geschaltet ist und damit auch den Momentanbetrag der resultierenden Eingangsströme i_a,i_b,i_c definiert.

Gruppe III schliesslich vereinigt die Zustände, die alle drei Ausgangsphasen mit ein und derselben Eingangsphase verbinden.
Damit befinden sich sämtliche Ausgangsklemmen auf gleichem Netzpotential und so können keine verketteten Ausgangsspannungen u_{AB},u_{BC},u_{CA} abgegriffen werden. Der Laststrom zirkuliert vollständig über den Konverterstrang der betreffenden Eingangsphase, sodass kein Stromanteil über die Eingangsklemmen ins Netz gelangt. Folgerichtig stellen die drei Schaltzustände der Gruppe III Nullzustände (bzw. Freilaufzustände) dar.

Synthese der Spannungs-Übertragungsmatrix $\underline{S}_{CMC}$ aus zwei Teilmatrizen

Die mathematische Voraussetzung zum Erhalt eines zweistufigen, Indirekten Matrix Konverters ist die adäquate Synthetisierbarkeit der (3×3)-Matrix $\underline{S}_{CMC}$ aus zwei Teilmatrizen.

[8]Darstellung gemäss [13].

Für diese Matrixsynthese bieten sich die folgenden drei Ansätze an:

(3 × 3)-Matrixsynthese gemäss (3 × 1) · (1 × 3)
Den einfachsten Syntheseansatz bildet nach (1.4) die Multiplikation einer (3 × 1)- mit einer (1 × 3)-Matrix.

$$\underline{S}_{CMC} = \begin{pmatrix} s_{pA} \\ s_{pB} \\ s_{pC} \end{pmatrix} \cdot \begin{pmatrix} s_{apa} & s_{bpb} & s_{cpc} \end{pmatrix} =$$

$$= \begin{pmatrix} s_{pA}\, s_{apa} & s_{pA}\, s_{bpb} & s_{pA}\, s_{cpc} \\ s_{pB}\, s_{apa} & s_{pB}\, s_{bpb} & s_{pB}\, s_{cpc} \\ s_{pC}\, s_{apa} & s_{pC}\, s_{bpb} & s_{pC}\, s_{cpc} \end{pmatrix} \qquad (1.4)$$

Mit Betrachten der in (1.4) resultierenden Matrix $\underline{S}_{CMC}$ wird beim Elementenvergleich mit jener in (1.1) deutlich, dass die zwingend einzuhaltende Einschränkung (1.3) zum Einen unmittelbar $s_{pA} = s_{pB} = s_{pC} = 1$ verlangt und zum Anderen, dass genau eines der (1 × 3)-Matrixelemente gleich Eins sein muss, d.h.: $s_{apa} = 1 \vee s_{bpb} = 1 \vee s_{cpc} = 1$.

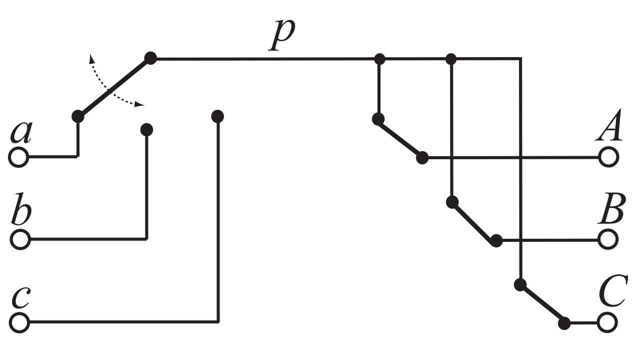


Abbildung 1.5: Topologische Entsprechung des zweistufigen Matrix-Ansatzes nach (1.4).
Es können lediglich die Nullzustände in Gruppe III (vgl. Tab. 1.1) realisiert werden.

In diesem Fall ist also eine der Matrixspalten mit Einsen besetzt, was bedeutet, dass alle drei Ausgangsphasen mit ein und derselben (wählbaren) Eingangsphase verbunden sind – so, wie es nach Tab. 1.1 gerade für die Nullzustände in Gruppe III zutrifft.

Insofern stellt die Schaltung in Abbildung 1.5 die topologische Entsprechung des zweistufigen Syntheseansatzes (1.4) dar.

Da offensichtlich ausschliesslich Nullzustände realisiert werden können, ist mit Ansatz (1.4), bzw. mit der Schaltungsstruktur nach Abbildung 1.5 *keinerlei* Spannungs- oder Stromübetragung zu bewerkstelligen.

(3 × 3)-Matrixsynthese gemäss (3 × 2) · (2 × 3)
Der nächste naheliegende Syntheseansatz (1.5) basiert auf der Multiplikation einer (3 × 2)- mit einer (2 × 3)-Matrix:

$$\underline{S}_{CMC} = \underbrace{\begin{pmatrix} \boldsymbol{s_{pA}} & s_{An} \\ s_{pB} & \boldsymbol{s_{Bn}} \\ s_{pC} & s_{Cn} \end{pmatrix}}_{\underline{S}_{WR}} \cdot \underbrace{\begin{pmatrix} \boldsymbol{s_{apa}} & s_{bpb} & s_{cpc} \\ s_{ana} & \boldsymbol{s_{bnb}} & s_{cnc} \end{pmatrix}}_{\underline{S}_{GR}} = \tag{1.5}$$

$$= \begin{pmatrix} \boldsymbol{s_{apa}}\,\boldsymbol{s_{pA}} + s_{ana}\,s_{An} & s_{bpb}\,s_{pA} + s_{bnb}\,s_{An} & s_{cpc}\,s_{pA} + s_{cnc}\,s_{An} \\ s_{apa}\,s_{pB} + s_{ana}\,s_{Bn} & s_{bpb}\,s_{pB} + \boldsymbol{s_{bnb}}\,\boldsymbol{s_{Bn}} & s_{cpc}\,s_{pB} + s_{cnc}\,s_{Bn} \\ \boldsymbol{s_{apa}}\,s_{pC} + s_{ana}\,s_{Cn} & s_{bpb}\,s_{pC} + \boldsymbol{s_{bnb}}\,s_{Cn} & s_{cpc}\,s_{pC} + s_{cnc}\,s_{Cn} \end{pmatrix}$$

Die Betrachtung der sich auf der rechten Seite von (1.5) einstellenden Matrixelemente zeigt, dass aufgrund der nun erweiterten Termstruktur im Vergleich zum einfachen Ansatz (1.4) mehr erlaubte Schaltzustände realisierbar sind. Unter Berücksichtigung von Einschränkung (1.3) können so pro jeweiligem Schaltzustand bis zu zwei der drei Matrixspalten ein Einselement enthalten. Visualisiert werden soll dieser Sachverhalt mit Hilfe der beispielhaft hervorgehobenen Schaltsignalsymbole:
Um die erste Spalte mit einer Eins zu besetzen, werde zunächst das oberste Element dieser Spalte aktiviert. Hierzu falle die Wahl exemplarisch auf die Einzelsignale $s_{apa} = 1$ und $s_{pA} = 1$. Das Einselement der zweiten Matrixzeile soll in der nächsten (d.h. in der mittleren) Spalte gesetzt werden. Damit ist das Einzelsignal s_{pB} auf den Wert Null festgelegt, da andernfalls mit $s_{apa} = 1$ abermals die erste Matrixspalte mit einer Eins bedient würde. Folglich ist bestimmt: $s_{bnb} = 1$ und $s_{Bn} = 1$. Für die dritte Zeile ist nun die Platzierung eines Einselements in der verbleibenden, dritten Matrixspalte unmöglich. Da s_{apa}

und s_{bnb} ohnehin gesetzt sind, entscheidet das Aktivieren von s_{pC} oder s_{Cn} lediglich darüber, ob die erste oder die zweite Spalte mit einer weiteren Eins besetzt wird.

Die Feststellung, dass mit einem einzelnen Schaltzustand nicht alle drei – sondern maximal zwei – Matrixspalten von $\underline{S}_{CMC}$ gleichzeitig aktiviert werden können, ist äquivalent mit der Einbusse der sechs rotierenden Zustände, die in Abbildung 1.6 nocheinmal gesondert dargestellt sind und gemäss Tab. 1.1 die Gruppe I bilden. Alle anderen 21 Schaltzustände (Gruppe II und Gruppe III) des *CMC* können jedoch mit Syntheseansatz (1.5) richtiggehend abgebildet werden.

Da also prinzipiell jederzeit mindestens zwei Lastphasen an derselben Eingangsphase liegen, entspricht der mathematische Ansatz (1.5) der in Abbildung 1.7 gezeigten, zweistufigen Grundtopologie, welche Ein- und Ausgangsstufe über *zwei*

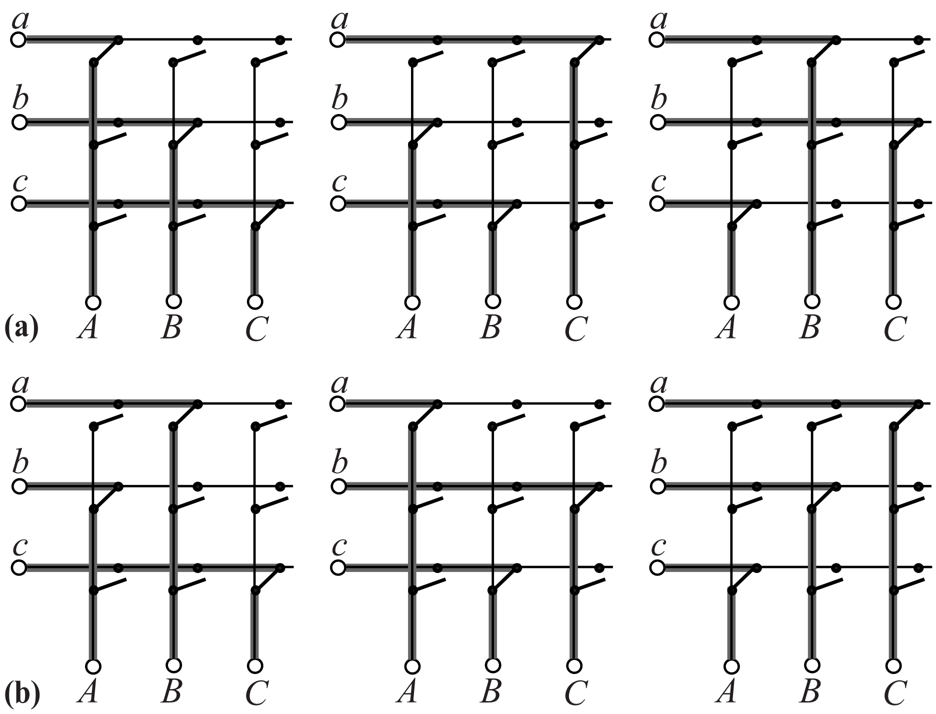


Abbildung 1.6: Rotierende Schaltzustände des *CMC*.
(a) In positiver Drehrichtung rotierende Zustände.
(b) In negativer Drehrichtung rotierende Zustände.
Rotierende Zustände (vgl. Gruppe I in Tab. 1.1) können mit einem *IMC* grundsätzlich *nicht* realisiert werden.

Zwischenkreis-Schienen (p, n) miteinander verbindet.
Diese zweisträngige Verbindung ergibt sich dabei aufgrund der jeweils einander zugewandten Dimension *Zwei* der beiden Teilmatrizen.

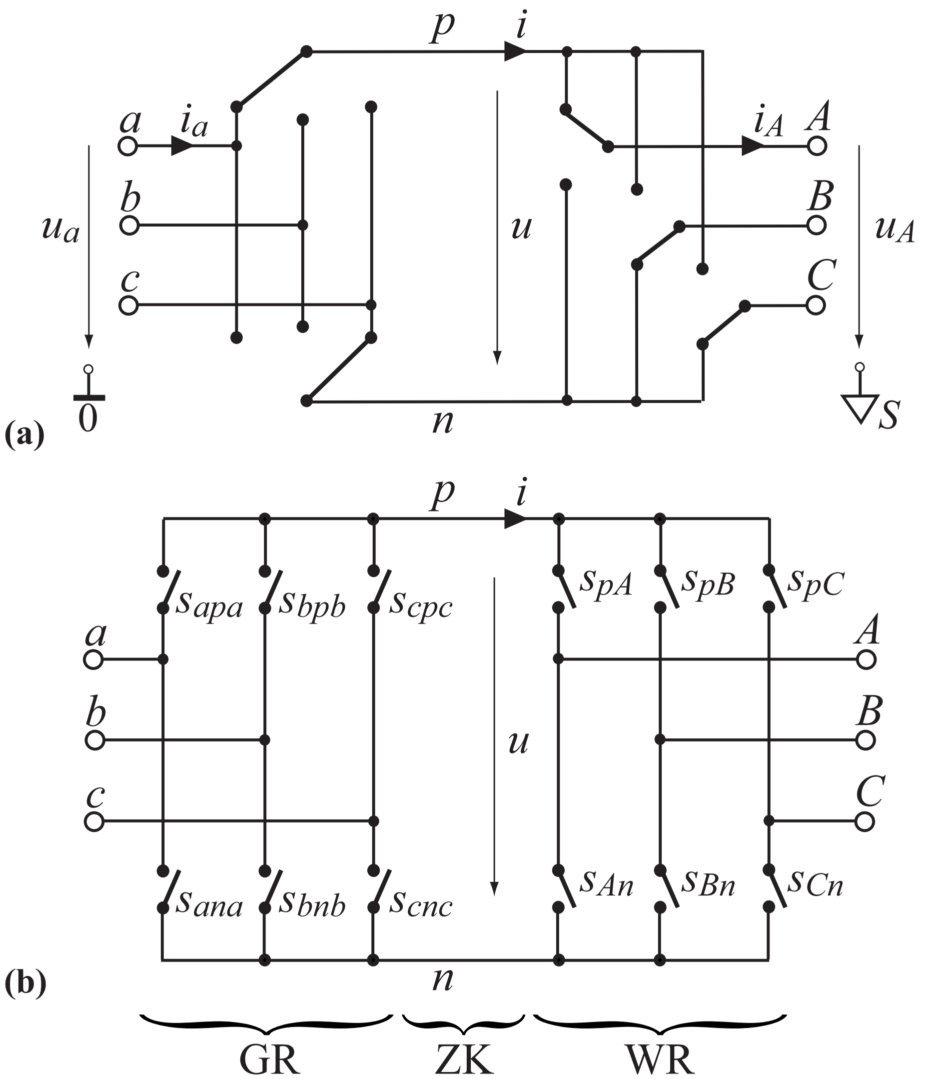


Abbildung 1.7: Die Grundtopologie des Indirekten Matrix Konverters (*IMC*) ist die strukturelle Entsprechung des $(3 \times 2) \cdot (2 \times 3)$-Ansatzes in (1.5).
Die Verbindung zwischen GR- und WR-Stufe wird durch *zwei* ZK-Schienen (p, n) bewerkstelligt.
(a) Ideale *IMC*-Grundtopologie der erlaubten Schaltzustände.
(b) Reale *IMC*-Grundtopologie aller möglichen Schaltzustände.

Die zweistufige Topologieanordnung aus Abbildung 1.7 erinnert strukturell an herkömmliche Konverterkonzepte mit einem energiespeicherbehafteten Zwischenkreis. Da die Eingangsstufe grundsätzlich auch so angesteuert werden kann, dass die Potentialdifferenz u der Zwischenkreisschienen stets eine feste Polarität[9] (z.B. positiv, d.h. $u > 0$) hat, kann dieser netzseitige Konverterteil funktional als *Gleichrichter*-Stufe bezeichnet werden. Analog ist die ausgangsseitige Stufe als *Wechselrichter* anzusehen, der die polaritätsfeste Spannung u in ein dreiphasiges Wechselspannungssystem umsetzt.
Da an den Eingangsklemmen eine Spannungseinprägung vorliegt, setzt sich diese über die Gleichrichter-Stufe zunächst bis an die Zwischenkreisschienen fort. Dies bedeutet, dass auch die Wechselrichter-Stufe (von links) eine eingeprägte unipolare Eingangsspannung u erhält. Somit unterliegt die Ausgangsstufe den gleichen Grundverhältnissen, wie ein herkömmlicher dreiphasiger Wechselrichter mit eingangsseitiger Spannungseinprägung über einen kapazitiven Zwischenkreis.
In analoger Weise setzt sich die lastseitige Stromeinprägung über den Wechselrichter in den energiespeicherlosen Zwischenkreis fort, wo die Gleichrichter-Stufe den eingeprägten Zwischenkreisstrom i abgreifen kann. Damit gelten für die Eingangsstufe des Indirekten Matrix Konverters äquivalente Verhältnisse wie beim herkömmlichen Stromzwischenkreis-Gleichrichter.

Abgesehen vom fehlenden Zwischenkreis-Energiespeicher, der bei herkömmlichen Systemen jeweils eine der beiden Zwischenkreisgrössen u, i konstant hält, gelten hier offenbar für beide Konverterstufen prinzipiell gleichwertige Verhältnisse, wie sie für die wohlbekannten dreiphasigen Gleichrichter-, bzw. Wechselrichterschaltungen vorliegen. Daraus folgen weitere Konsequenzen:

1. Zum Einen rechtfertigt dies die (virtuelle oder reale) Auftrennung des Matrix Konverters in zwei Stufen, die über zwei Stränge (p, n) miteinander verbunden sind.
   Insofern werde zunächst die folgende Kurznotation zur Bezeichnung der drei Konverterfunktionsgruppen eingeführt:
   GR : *Gleichrichter*

[9] wenn auch nicht einen konstanten Betrag

ZK : *Zwischenkreis* (lediglich Verbindungsschienen)
WR : *Wechselrichter*
Gesamthaft wird die *indirekte* Grundtopologie aus Abbildung 1.7 nachfolgend auch mit der Abkürzung *IMC* (*I*ndirect *M*atrix *C*onverter, vgl. [11]) bezeichnet.

In Übereinstimmung mit der Benennung der *IMC*-Konverterstufen sollen auch die beiden zugehörigen Teilmatrizen aus (1.5) ihrer jeweiligen Bedeutung entsprechend, mit $\underline{S}_{GR}$ und $\underline{S}_{WR}$ bezeichnet werden.

2. Die prinzipielle Äquivalenz bedeutet insbesondere auch, dass die mit Ansatz (1.5) einhergehende Einbusse der sechs rotierenden Schaltzustände (vgl. Abbildung 1.6) zu *keiner* ansteuerbedingten Betriebseinschränkung gegenüber herkömmlichen, energiespeicherbehafteten Konvertersystemen führt und insofern auch nicht weiter beachtet werden muss.

3. Wie in Abschnitt 1.2.2 zunächst kurz angesprochen (und in Kapitel 3 ausführlich dargelegt), folgt aus dem vorgenannten Punkt auch, dass die Steuerung eines Matrix Konverters (unabhängig von direkter (*CMC*) oder indirekter (*IMC*) Ausführungsform) analog zur *bekannten Raumzeigermodulation* des Stromzwischenkreis-Gleichrichters kombiniert mit jener des Spannungzwischenkreis-Wechselrichters durchgeführt werden kann. Ursprünglich vorgeschlagen in [13] wird dieses anschauliche Grundverfahren als *indirekte Modulation* bezeichnet.

Ausdrücklich erwähnt werden soll in diesem Zusammenhang die doppelsinnige Bedeutung der Abbildung 1.7:

- Einerseits ist die indirekte Topologiedarstellung nur ein *Ersatzschaltbild* des *CMC* unter Weglassung der rotierenden Schaltzustände. Basierend auf diesem Ersatzschaltbild lässt sich anschaulich die zuvor erwähnte indirekte Modulation begründen, deren Raumzeigerinterpretation die rotierenden Zustände ohnehin nicht auffassen kann.
  Hier ist also von einer *virtuellen* Auftrennung des *CMC*

zu sprechen. So existieren beispielsweise keine physikalischen ZK-Schienen an denen die ZK-Spannung u abgegriffen werden könnte.

- Andereseits lässt sich diese Auftrennung der Matrixfunktionalität in zwei Stufen aber auch *real* – d.h. in der entsprechenden hardwaremässigen Anordnung der Leistungshalbleiter – ausführen (vgl. [7], [8], [10], [11]), ohne dass das Prinzip der Raumzeigermodulation davon beeinflusst wird.
  In diesem Fall gilt die Darstellung in Abbildung 1.7(b) als *konkrete Schaltung* (mit idealisierten Halbleiterschaltelementen), auf die sich auch ausschliesslich das Kürzel *IMC* bezieht.

Die Einführung der *IMC* Topolgie ist deshalb sinnvoll, weil sie im Wesentlichen *zwei Vorteile* gegenüber der einstufigen *CMC* Schaltung bietet:

- Die Kommutierung ist – im Gegensatz zum *CMC* – jederzeit absolut *sicher*.
  Gerade die Zweistufigkeit des *IMC* bietet einen Freiheitsgrad, der im Sinne gänzlich unkritischer (d.h. messgrössenunabhängiger) Umschaltvorgänge genutzt werden kann.
  Einzelheiten zur Kommutierungsproblematik des *CMC* sind Kapitel 2.2, sowie Kapitel 4.3 zu entnehmen.

- Obwohl die Anzahl der idealen Schaltelemente in Abbildung 1.7(b) grösser ist als diejenige beim *CMC* in Abbildung 1.4, so ist es beim *IMC* doch möglich, die Zahl der real benötigten Leistungshalbleiter gegenüber der *CMC* Topologie zu *reduzieren*.
  Dieser Umstand folgt aus der Tatsache, dass der *IMC* über ZK-Schienen verfügt. Deren Spannungsdifferenz $u = u_p - u_n$ kann im Rahmen der Raumzeigermodulation vorteilhaft stets unipolar (z.B. $u > 0$) gehalten werden – solange der ZK-Strom $i \gtrless 0$ reversierbar ist, bleibt der bidirektionale Leistungsfluss durch den Konverter davon unberührt. Aufgrund der jederzeit eindeutigen Potentialrelation ($u_p > u_n$) der ZK-Schienen, muss dann beim

IMC jedoch *nicht mehr* jedes Schaltelement aus Abbildung 1.7(b) zwingend bidirektional[10] ausgeführt sein.

So genügt für die Ausgangsstufe generell die Halbleiterstruktur eines herkömmlichen Wechselrichters und für die Eingangsstufe ergeben sich darüberhinaus verschiedene Möglichkeiten zur Verringerung der Leistungstransistorenanzahl.
Die Bezeichnung *IMC* meint dabei immer die allgeimeine Grundschaltung nach Abbildung 1.7(b) und stellt insofern eine Topologie*klasse* dar.
Die in der GR-Stufe modifizierten – d.h. hinsichtlich der Transistoranzahl minimierten – Topologien werden bezugnehmend auf [11] auch als *Sparse Matrix* Konverter bezeichnet und lassen sich je nach Ausführungsform aus

- 15 oder
- 12 oder
- 9 Leisungstransistoren realisieren,

wohingegen der *CMC*

- 18 Transistoren erfordert.

Die einzelnen Untertopologien des *IMC* sind in Kapitel 2.1 ausführlich zusammengestellt, klassifiziert und verglichen.
Ebenso werden in Kapitel 4.3 weitere charakteristische Unterschiede von *CMC* und *IMC* Topologie herausgearbeitet und diskutiert.

(3×3)-Matrixsynthese gemäss $(3 \times 3) \cdot (3 \times 3)$

Der letzte sinnvoll erscheinende Syntheseansatz sei vor allem im Interesse der Vollständigkeit genannt und beruht konsequenterweise auf der Multiplikation einer (3×3)- mit einer weiteren (3×3)-Matrix.
Es ist plausibel, dass dieser Ansatz nun auch die rotierenden Schaltzustände bereitzustellen vermag[11]. Jedoch sind für diese zweistufige Ausführungsform bereits $2 \cdot 9 = 18$ Schaltverbindungen notwendig, die im Einzelnen zwar nicht vollständig bidirektional auszuführen, aber dennoch nicht mit weniger als 24

[10] Die bipolare Spannungssperrfähigkeit ist hier also teils hinfällig.

[11] Ein etwaiger Syntheseansatz gemäss $(3 \times n) \cdot (n \times 3)$ mit $n \geq 4$ würde im Übrigen keinerlei Vorteile gegenüber $n = 3$ bewirken.

Leistungstransistoren zu realisieren sind und somit einen deutlich höheren Halbleiteraufwand erfordern, als die ursprüngliche *CMC* Topologie.
Im Anbetracht des gesteigerten Realisierungsaufwands bei unveränderter Funktionalität wird eine solche indirekte Konverterausführung mit dann *drei* ZK-Schienen im Folgenden nicht weiter behandelt.

Ausgenommen sei allerdings die entsprechende *unidirektionale* Ausführungsform, die nachfolgend kurz beschrieben wird und trotz eines gewissen Halbleiterbedarfs vor allem hinsichtlich Wirkungsgrad interessant erscheint.

Ausblick:
Unidirektionaler Matrix Konverter mit drei ZK-Schienen

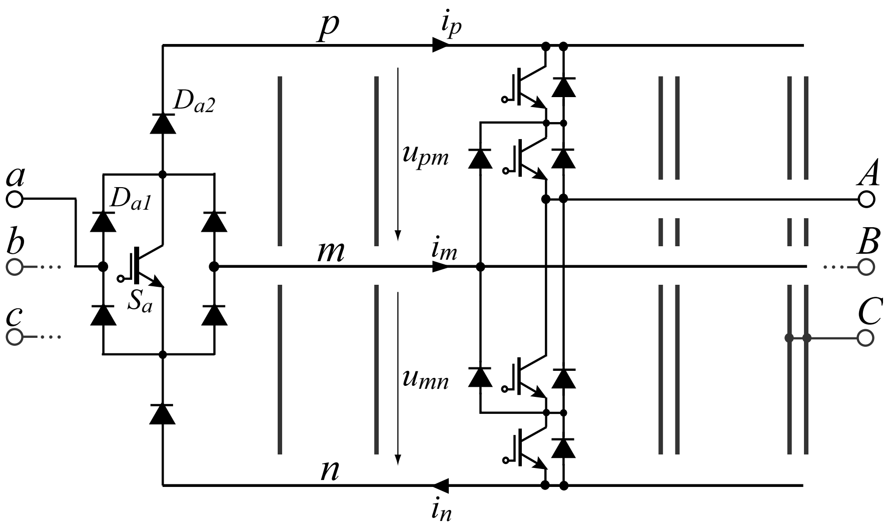


Abbildung 1.8: Der unidirektionale Matrix Konverter mit *drei ZK-Schienen* (p,m,n) beruht auf der $(3\times\mathit{3})\cdot(\mathit{3}\times 3)$-Schaltmatrixsynthese.
Die GR-Stufe kann mit Brückenzweigen einer „Vienna-Rectifier“-Dreipunktstruktur realisiert werden und benötigt lediglich eine netzfrequente Taktung. Die Ausgangsstufe entspricht einem gewöhnlichen (NPC-)Dreipunkt-Wechselrichter. Für die ZK-Gössen gilt: $i_p > 0$, $i_m \gtrless 0$, $i_n > 0$, $u_{pm} \geq 0$, $u_{mn} \geq 0$.

Ist für eine gegebene Anwendung (beispielsweise Pumpen- oder Lüfterantriebe mit Synchronmotor) primär nur ein *unidirektionaler* Leistungsfluss durch den Konverter erforderlich, so kann die GR-Stufe des „dreischienigen Matrix Konverters" gemäss Abbildung 1.8 aus drei Brückenzweigen mit „Vienna-Rectifier"-Dreipunktstruktur aufgebaut werden. Somit lassen sich also sämtliche GR-Schaltverbindungen mit lediglich drei Leistungstransistoren bewerkstelligen, die nur zweifach netzfrequent (zudem strom- und nahezu spannungslos) umzuschalten sind, um das jeweils mittlere Netzpotential an die m-Schiene zu legen.
Die ausgangsseitigen Verbindungen zu den drei ZK-Schienen können mit der Brückenzweigstruktur eines herkömmlichen Dreipunkt-Wechselrichters realisiert werden.
In Summe ergibt sich damit ein Gesamtbedarf von 15 Leistungstransistoren (gegenüber 18 für die bidirektionale *CMC* Topologie).
Jedoch ist die Schaltverlustbelastung aller Halbleiter *minimal*, woraus ein hoher Wirkungsgrad resultiert. Gemäss einer ersten Vergleichsrechnung ergibt sich für den Gesamtkonverter im Regulärbetrieb eine *Schaltverlustreduktion von 4.5%* gegenüber den ohnehin geringen Verlustwerten eines konventionellen Dreipunkt-Wechselrichters mit kapazitivem Spannungszwischenkreis. Herauszustellen ist dabei allerdings, dass beim konventionellen Vergleichssystem die netzseitige Eingangsstufe unberücksichtigt ist, während die Schaltung nach Abbildung 1.8 inhärent Netzströme sinusförmigen Mittelwerts liefert. Im Vergleich zu den zweischienigen *IMC* Schaltungen ist eine *Schaltverlustreduktion von über 40%* möglich.

Der abgebildete dreischienige Matrix Konverter kann einige der Vorteile von *IMC* und *CMC* Topologie vereinen, ohne dass dafür nennenswerte Nachteile in Kauf zu nehmen sind.
So bietet dieser Konvertertyp einerseits die uneingeschränkte *Kommutierungssicherheit* des *IMC* und andererseits die *rotierenden Schaltzustände* des *CMC*.

Obwohl die rotierenden Zustände im Allgemeinen keine besondere Verwendung finden und daher für die *IMC* Topologien eben auch grundsätzlich verzichtbar sind, so lassen sie sich dennoch für zwei spezielle Steuerungsoptionen – jeweils zum Zweck der *massiven Schaltverlustherabsetzung* – vorteilhaft nutzen:

1. Ausschliessliches Umschalten zwischen den beiden minimalen Netzleiterspannungen („LOPP“-Verfahren, siehe Kapitel 4.3.3, [14]) führt über den gesamten Aussteuerbereich zu ähnlich geringen Verlusten, wie bei einer herkömmlichen Dreipunkt-Ausgangsstufe.

   Beim *CMC* lässt sich dieses Verfahren aufgrund der zuweilen ungewissen Kommutierungsverhältnisse nicht durchgängig sicher einsetzen – beim unidirektionalen dreischienigen Konverter ist dies topologiebedingt jederzeit möglich.

   Zudem lassen einzig zweistufige Konverter ein WR-seitiges Klemmverfahren zur Schaltverlustreduktion (*OCL*-Verfahren, siehe Kapitel 4.1.1) zu, welches konsequent nur die beiden betragsminimalen Lastströme schaltet. Die dreischienige Schaltungsstruktur könnte als einzige *beide* verlustminimierten Verfahren (LOPP und *OCL*) in Kombination nutzen.

2. Soll ein weniger anspruchsvoller Antrieb vorwiegend im Bereich der Nenndrehzahl betrieben werden, so erlauben die rotierenden Schaltzustände ein direktes Durchverbinden der Eingangs- auf die Ausgangsklemmen (vgl. Kapitel 4.3.2.3). Damit steht nach entsprechender Synchronisation (ggf. unter transienter Nutzung der Feldschwächbetriebs) die einfache Option der *Netzsteuerung* bereit, die für den dreischienigen Konverter nur noch zweifach netzfrequent auftretende Schaltvorgänge bedeutet.

   In diesem Fall sind die Schaltverluste *vollständig vernachlässigbar*, zumal sämtliche Umschaltungen praktisch spannungslos stattfinden.

Zur Aufnahme im Realbetrieb kurzzeitig auftretender, negativer ZK-Strompulse $i_p, i_n < 0$ ist eine Schutzbeschaltung an die äusseren ZK-Schienen (p, n) anzuschliessen. Ein kompaktes und aufwandsarmes Konzept ist in Kapitel 7.3.1 im Zusammenhang mit dem unidirektionalen *zwei*schienigen (*USMC*) Matrix Konverter dokumentiert.

An dieser Stelle soll der kurze Exkurs zum *dreischienigen* Matrix Konverter enden.
Alle folgenden Ausführungen konzentrieren sich auf *CMC*, sowie vor allem auf (*zwei*schienige) *IMC* Topologien.

1.2.2 Spannungs- und Stromkonversion beim Matrix Konverter

Die Richtung der Spannungskonversion von den Eingangs- an die Ausgangsklemmen, sowie der gleichzeitig gegensinnig stattfindenden Stromkonversion ist in Abbildung 1.9 für jeweils eine beispielhafte *CMC* und *IMC* Topologie visualisiert.
Anzumerken ist, dass für beide Schaltungsdarstellungen die eingangsseitig notwendige Spannungseinprägung anhand der Eingangsfilterkapazitäten ausgedrückt ist. Diese allein wären zur Filterung der Eingangsströme jedoch nicht ausreichend. So sind im realen Gesamtsystem zusätzlich noch Filterdrosseln vorgeschaltet.

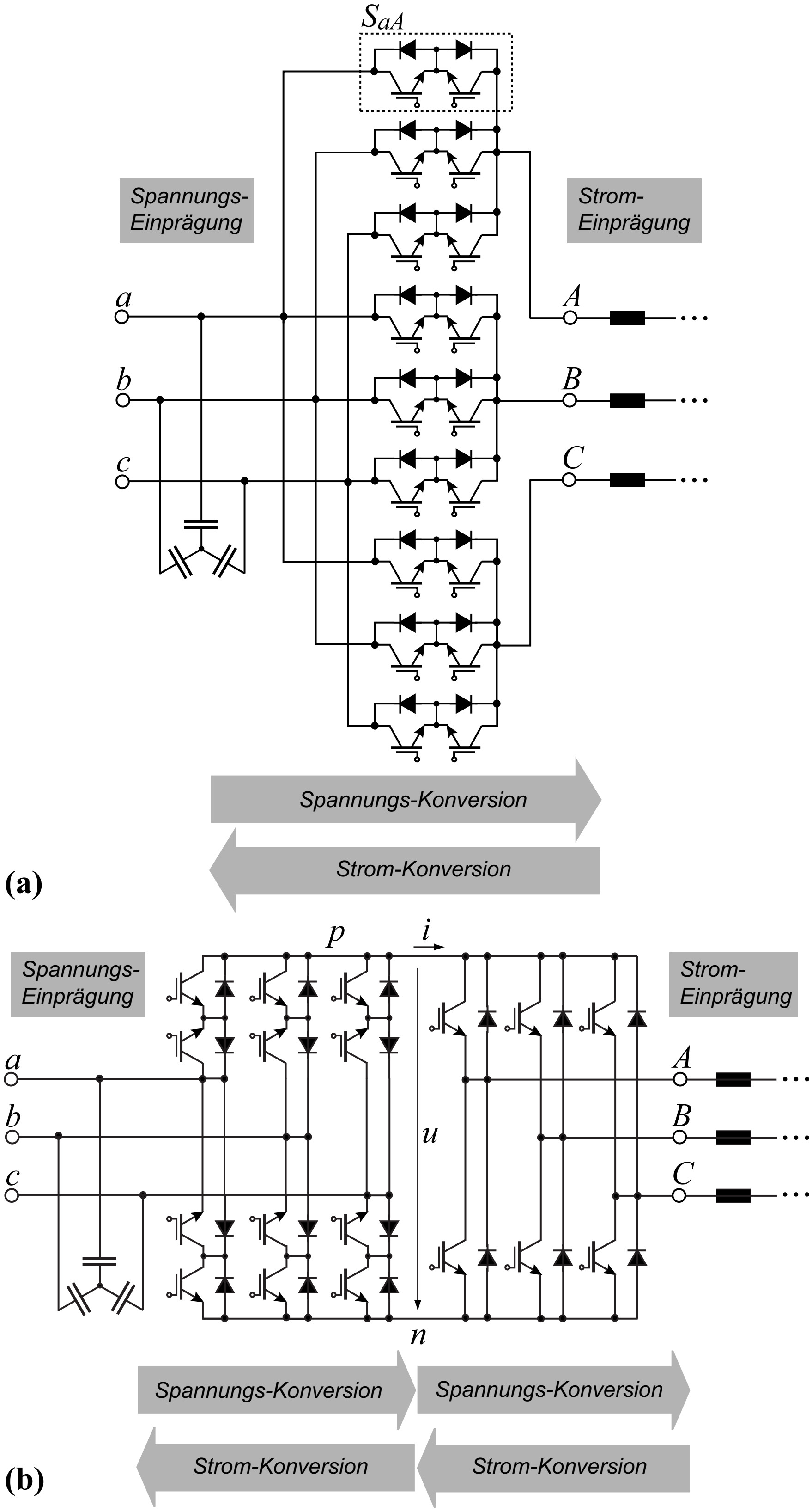
Die gemäss (1.5) bzw. Abbildung 1.7 vorgenommene Auftrennung des Matrix Konverters in zwei Stufen, die durch ebenfalls zwei ZK-Schienen miteinander verbunden sind, bringt die beiden ZK-Grössen u und i mit sich, die für den *CMC* virtuelle Rechengrössen und für den *IMC* real abgreifbare Messgrössen (vgl. Abbildung 1.9(b)) darstellen.

Die ZK-Spannung lässt sich demnach unter Verwendung der in (1.5) eingeführten Gleichrichter-Spannungs-Übertragungsmatrix $\underline{S}_{GR}$ als Vektorausdruck berechnen

$$\begin{pmatrix} u_p \\ u_n \end{pmatrix} = \underline{S}_{GR} \cdot \begin{pmatrix} u_a \\ u_b \\ u_c \end{pmatrix}, \tag{1.6}$$

der die beiden Schienenpotentiale als Elemente enthält.
Der skalare Spannungswert u folgt somit direkt zu

$$u = u_p - u_n, \tag{1.7}$$



(a) (b)

Abbildung 1.9: Spannungs- und Stromkonversion.
(a) Für exemplarische *CMC* Topologie. **(b)** *IMC* Topologie.

wobei für eine *IMC* Topologie mit einer nach Abbildung 1.9(b) ausgeführten WR-Stufe $u \geq 0$ gelten muss.

Der nachfolgende Konversionsschritt der WR-Stufe kann durch Multiplikation des ZK-Spannungsvektors aus (1.6) mit der Wechselrichter-Spannungs-Übertragungsmatrix $\underline{S}_{WR}$ (definiert gemäss (1.5)) beschrieben werden:

$$\underline{u}_{2_0} \hat{=} \begin{pmatrix} u_{A_0} \\ u_{B_0} \\ u_{C_0} \end{pmatrix} = \underline{S}_{WR} \cdot \begin{pmatrix} u_p \\ u_n \end{pmatrix}. \tag{1.8}$$

Das Zusammenfassen von (1.8) und (1.6), d.h. von WR- und GR-Funktion, liefert schliesslich die ursprüngliche Gesamtbeziehung der Spannungsübertragung nach (1.5).

Die Berechnung des *Eingangsstromvektors* aus dem Laststromvektor über die Zwischengrösse ZK-Strom kann in völlig analoger Weise zum obigen Vorgehen erfolgen.
Wie im Anhang A.1 ausführlich gezeigt ist, ergeben sich die Strom-Übertragungsmatrizen dabei generell aus der jeweiligen *Transponierten* der zugehörigen Spannungs-Übertragungsmatrix ($\underline{S}_{CMC}$, $\underline{S}_{GR}$, $\underline{S}_{WR}$). Dieser Sachverhalt folgt aus dem Erhaltungssatz der ein- und ausgangsseitig fliessenden Wirkleistung, die beim energiespeicherlosen Matrix Konverter jederzeit identisch sein muss.

So gilt für den Vektorausdruck des ZK-Stroms

$$\begin{pmatrix} i_p \\ i_n \end{pmatrix} = \underline{S}_{WR}^T \cdot \begin{pmatrix} i_A \\ i_B \\ i_C \end{pmatrix}, \tag{1.9}$$

wobei $\underline{S}_{WR}^T$ der Strom-Übertragungsmatrix der WR-Stufe entspricht und die beiden ZK-Stromkomponenten aufgrund der Knotenregel einen identischen Betrag bei entgegengesetzter Flussrichtung aufweisen.

Orientiert am eingezeichneten Zählpfeil der p-Schiene folgt für den Skalarwert des ZK-Stroms

$$i = i_p.\ ^{12} \tag{1.10}$$

Der zweite Schritt der Stromkonversion wird von der GR-Stufe übernommen. Ihre Wirkung wird durch die Strom-Übertragungsmatrix $\underline{S}^T_{GR}$ beschrieben, so dass sich der Eingangstromvektor zu

$$\underline{i}_1 \hat{=} \begin{pmatrix} i_a \\ i_b \\ i_c \end{pmatrix} = \underline{S}^T_{GR} \cdot \begin{pmatrix} i_p \\ i_n \end{pmatrix} \tag{1.11}$$

ergibt.

Mit Einsetzen von (1.9) in (1.11) erhält man die direkte Beschreibungsform der Stromkonversion und entsprechend die Strom-Übertragungsmatrix des *CMC* zu

$$\underline{S}^T_{CMC} = \underline{S}^T_{GR} \cdot \underline{S}^T_{WR}. \tag{1.12}$$

Somit sind nun die Momentanwerte von ZK-Grössen, sowie von Ausgangsspannungen bzw. Eingangsströmen in Abhängigkeit der eingeprägten Grössen (Eingangsspannung, Ausgangsstrom) und des jeweiligen Schaltzustands ($\underline{S}_{GR}$, $\underline{S}_{WR}$) bekannt. Diese Momentanwerte können angesichts des begrenzten Satzes an möglichen Schaltzuständen (vgl. Tab. 1.1) lediglich diskrete Wertzustände annehmen.

Deshalb wird – wie in der Leistungselektronik im Sinne einer Pulsbreitenmodulation (PWM) allgemein üblich – mittels adäquater zeitlicher Gewichtung von mindestens zwei Wertzuständen über eine gewisse Pulsperiodendauer T_P, ein Kurzzeitmittelwert (*lokaler* Mittelwert) dem kontinuierlich fortschreitenden

[12] alternativ zu (1.10) kann auch angesetzt werden: $i = \frac{1}{2} \cdot (i_p - i_n)$

Sollwert nachgebildet. Ist T_P hinreichend gering, d.h. vernachlässigbar gegenüber den Grundfrequenzen von Netzspannung und Laststrom, so kann das oben angesprochene Eingangsfilter, sowie die abgebildete Lastinduktivität die entstehenden schaltfrequenten Oberschwingungen genügend stark bedämpfen. Auf Netz- wie Lastseite verbleibt sodann ideal lediglich die Wirkung der bewusst geführten lokalen Mittelwerte.

In Bezug auf die ZK-Grössen beispielsweise bilden sich die lokalen Mittelwerte $\bar{u}$, $\bar{i}$ über die Pulsperiodendauer T_P also gemäss

$$\bar{u} = \frac{1}{T_P} \cdot \int_{T_P} u\,dt \qquad\qquad \bar{i} = \frac{1}{T_P} \cdot \int_{T_P} i\,dt. \tag{1.13}$$

Die im Rahmen dieser Arbeit ausgeführten Verfahren zur Konvertersteuerung, d.h. zur Realisierung gewünschter lokaler Mittelwerte von Ausgangsspannung $\underline{\bar{u}}_2$ bzw. Eingangsstrom $\underline{\bar{i}}_1$ basieren auf der *Raumzeigermodulation*.
Die entsprechenden Diagramme sind in Abbildung 1.10 dargestellt. Jeder der dort um 60° versetzt abgebildeten Vektoren repräsentiert einen diskreten Momentanwert. In Bildteil (a) handelt es sich dabei um diskrete Eingangsstromzeiger, die mit den verschiedenen Schaltzuständen der GR-Stufe aktiviert werden können. Abbildung 1.10(b) zeigt hingegen diskrete Ausgangsspannungszeiger, welche jeweils mit Anwählen eines bestimmten WR-Schaltzustands resultieren.
Die im Index der diskreten Zeigerbezeichnungen erscheinenden Kürzel stellen eine eindeutige Kurznotation der Schaltmatrizen $\underline{S}_{GR}$, bzw. $\underline{S}_{WR}$ dar.

Die Länge der diskreten Zeiger wird von den skalaren ZK-Grössen festgelegt.
Wie bei einem herkömmlichen Stromzwischenkreis-Gleichrichter erscheint der ZK-Strom i der GR-Stufe als eingeprägte Grösse und bestimmt insofern über den diskreten Stromzeigerbetrag auch den Radius des aufgespannten Hexagons.
Analog wirkt die ZK-Spannung u auf die WR-Stufe als von aussen eingeprägt. Damit legt sie, wie beim gewöhnlichen Spannungszwischenkreis-Wechselrichter, die Beträge der diskreten

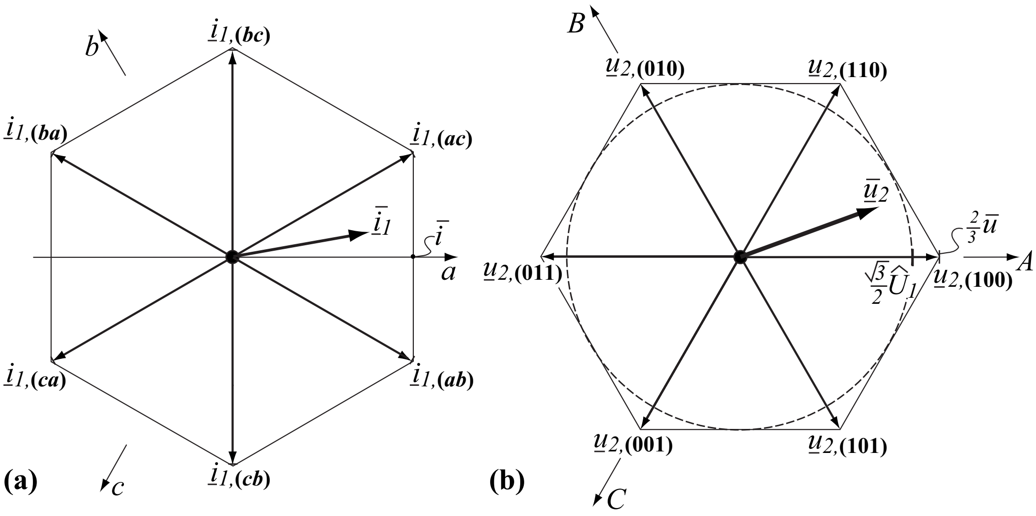


Abbildung 1.10: Raumzeigerrepräsentation.
(a) Strombildung der GR-Stufe.
(b) Spannungsbildung der WR-Stufe.
Sowohl *IMC* als auch *CMC* lassen sich hinsichtlich Spannungs- und Strombildung durch die beiden simultan wirkenden Raumzeigerdiagramme darstellen.

Spannungszeiger und so auch den Radius des begrenzenden WR-Hexagons fest. Damit die Phasenspannungen direkt aus der Zeigerprojektion abgelesen werden können, wird konventionell mit dem Vorfaktor $^2\!/_3$ skaliert.

Abweichend von den herkömmlichen, energiespeicherbehafteten Konvertersystemen sind die ZK-Grössen – und folglich die diskreten Zeigerlängen sowie auch die Hexagonradien – beim Matrix Konverter *nicht* konstant. Hieraus folgen zwei Konsequenzen:

- Es ist praktisch sinnvoll, anstelle der Momentanwerte die lokalen Mittelwerte der ZK-Grössen $\bar{i}$, $\bar{u}$ als längenbestimmende Bezugsbasis der Raumzeiger zu verwenden.

  Auch die lokalen Mittelwerte (1.13) sind je nach konkreter Modulationsmethode (bzw. auch Interpretation) nicht notwendigerweise konstant, sondern können ebenfalls *zeitlich variieren*, $\bar{i} = \bar{i}(t)$, $\bar{u} = \bar{u}(t)$, und damit das gesamte Diagramm auf- und abskalieren.

- Bedingt durch die zeitliche Variation, bzw. das Fehlen eines jeglichen Energiespeichers im ZK ist die Ausgangsspannungsamplitude über eine vollständige Netz- *und* Lastperiode im ungünstigsten, jedoch periodisch auftretenden Fall auf $\sqrt{3}/2 \mathrel{\hat{=}} 86.6\%$ der Eingangsspannungsamplitude begrenzt. Damit ist dies also der maximale Ausgangsspannungswert, der stationär aufrechterhalten werden kann. Grafisch entspricht dem der in Abbildung 1.10(b) eingeschriebene Kreis.

Einzelheiten zur Interpretation der Matrix-Raumzeigerdiagramme und zur Rechnung mit diesen sind im Modulationskapitel 3 dargelegt.

Abschliessend sei noch der Zusammenhang der *CMC*-Schaltzustände nach Tab. 1.1 mit der raumzeigerbasierten *IMC*-Schaltzustandsdarstellung gemäss Abbildung 1.10 erläutert.
Wie geschildert repräsentiert jeder diskrete Zeiger aus Abbildung 1.10(a) einen Schaltzustand der GR-Stufe, sowie jeder aus Bildteil (b) einen der WR-Stufe. Die Nullzustände beider Stufen rufen dabei Nullzeiger hervor, die aufgrund ihrer nicht vorhandenen Ausdehnung im Diagramm nicht sichtbar sind. Alle anderen, von Null verschiedenen Zeiger seien auch als „Wirkzeiger“ bezeichnet – die zugehörigen Schaltzustände als „Wirkzustände“.

Da die Wirkzustände von GR- und WR-Stufe unabhängig voneinander ausgewählt werden können, ergeben sich im Prinzip $6 \cdot 6 = 36$ mögliche Konverterwirkzustände. Von diesen stellt aber nur die *halbe Anzahl* auch wirklich verschiedene Schaltzustände dar.
Denn die Verbindung einer Eingangs- mit einer Ausgangsklemme kann grundsätzlich über die p- wie *ebenso* über die n-Schiene erfolgen. So beschreibt beispielsweise die Kürzelkombination $(100), ab$ dieselbe Verbindung (bzw. denselben Schaltzustand) wie die Kombination $(011), ba$. Mathematisch folgt diese Identität deshalb, weil in der Spannungs-Übertragungsmatrix der WR-Stufe $\underline{S}_{WR}$ die beiden Spalten und in der GR-Matrix $\underline{S}_{GR}$ gleichzeitig die beiden Zeilen vertauscht sind.
Somit resultieren also $6 \cdot 6 \cdot {}^{1}\!/_{2} = 18$ unterschiedliche *IMC*-Wirkzustände, die exakt jenen der Gruppe II aus Tab. 1.1 entsprechen.

Analoges gilt für die Umsetzung der Nullzustände. Zwar können beide *IMC*-Konverterstufen prinzipiell unabhängig voneinander *je* drei Freilaufzustände zur Verfügung stellen, aber schlussendlich wirken sie sich lediglich in den *drei* verschiedenen Verbindungen der Gruppe III (nach Tab. 1.1) aus.
Die zweistufig angesetzte Raumzeigermodulation gemäss Abbildung 1.10 nutzt also *genau die 21* unterschiedlichen Schaltzustände der *CMC*-Gruppen II und III.

1.3 Weitere aktuelle Topologien vergleichbarer Funktionalität

An dieser Stelle soll ein kurzer Ausblick auf weitere alternative rückspeisefähige Schaltungskonzepte gegeben werden, die ebenfalls eine kompakte Bauart begünstigen und deshalb verschiedenenorts Gegenstand aktueller Forschungen sind.

Da die Grundprinzipien der bidirektionalen Leistungskonversion mit den drei zuvor geschilderten Konzepten

- Spannungseinprägender-Energiespeicher,
- Stromeinprägender-Energiespeicher und
- Direktkonversion ohne Energiespeicher

erschöpft sind, sind die im Folgenden beschriebenen Schaltungsansätze mehr oder weniger als Sonderformen obiger Konzepte zu verstehen.

1.3.1 BBC ohne Zwischenkreiskapazität

Praktisch nicht uninteressant ist die in Abbildung 1.11 gezeigte Schaltung [15], die topologisch einem bidirektionalen Spannungszwischenkreis-Umrichter unter Weglassung der Zwischenkreiskapazität sowie der netzseitigen Speicherinduktivitäten entspricht.

Funktional allerdings korrespondiert diese Schaltung mit einem *netzseitig blockgetakteten Matrix Konverter.*

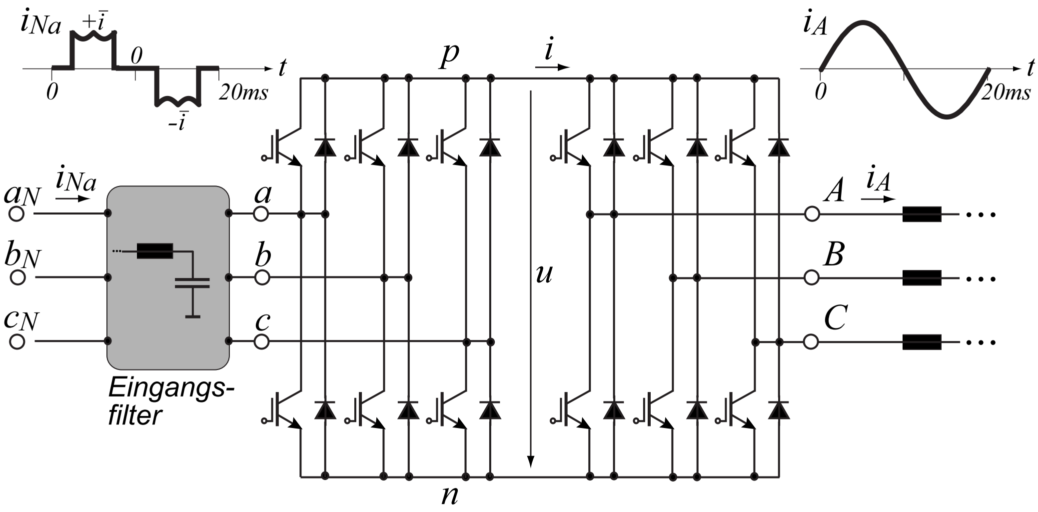


Abbildung 1.11: BBC ohne Zwischenkreiskapazität. Die GR-Topologie erlaubt nur eine eingangsseitige *Blocktaktung*. Der resultierende Netzstrom ist daher nicht sinusförmig.

Die Ausgangsstufe arbeitet also spannungseinprägend und unter hoher Schaltfrequenz, sodass sie sinusförmige Lastströme (vgl. i_A) führen kann. Die Eingangsstufe, die die Stromeinprägung des Zwischenkreises erfährt, kann ihre Leitzustände jedoch nur mit wechselnden Netzpotentialverhältnissen ändern. Somit entsprechen die Zwischenkreispotentiale (p, n) grundsätzlich jenen einer passiven B6-Diodenbrücke. Die Transistoren der Eingangsstufe stellen lediglich den zugehörigen Rückpfad für den Zwischenkreisstrom $i < 0$ bereit.

Das netzseitige Verhalten (nach Herausfiltern der von der Ausgangsstufe verursachten schaltfrequenten Stromanteile) ist von daher für $i > 0$ identisch mit dem eines unidirektional ausgeführten[13] Stromzwischenkreis-Umrichters, oder – gleichbedeutend – mit dem eines anschnittgesteuerten Gleichstromantriebs in Thyristortechnik (für $\alpha = 0$).
Wie in Abbildung 1.11 angedeutet, resultieren im Zeitverlauf des gefilterten Netzstroms i_{Na} über eine Netzperiode drei 120°-breite Segmente mit den Pegeln $+\bar{i}(t)$, 0, $-\bar{i}(t)$. Im zugehörigen Spektrum äussert sich dies mit einem etwa 20% Anteil[14] der *fünften Netzharmonischen.*

[13] d.h. Eingangsstufe: B6-Diodenbrücke
[14] Bezug: Netzstromgrundschwingungsamplitude

Insofern kann die Schaltung aus Abbildung 1.11 als *bidirektional* aber *nicht netzfreundlich* bezeichnet werden.
Dabei sind die von ihr bezogenen Netzströme dennoch sinusähnlicher, als die eines konventionell eingesetzten, unidirektionalen Spannungszwischenkreis-Umrichters. In der Konsequenz ist auch ein demgegenüber reduziertes Eingangsfilter hier ausreichend.

Folglich stellt dieses Schaltungskonzept mit nur 12 erforderlichen Leistungstransistoren, keinen Zwischenkreisspeicherelementen, sowie einem etwas vereinfachten Eingangsfilter eine *aufwandsarme* und – angesichts der nur netzfrequenten Eingangsstufentaktung – auch eine sehr *verlustarme*, bidirektionale Kompromissvariante dar.
Diesen pragmatischen Vorzügen steht allerdings die etwas heikle Kommutierung der Eingangsstufe gegenüber. In den Intervallen ähnlicher Netzpotentiale und ungewisser Leitzustände der Dioden müssen die Transistoren beider kommutierenden Zweige zur sicheren Vermeidung von Kurzschlüssen ausgeschaltet sein. Innerhalb dieser Intervalle steht dem reversierenden Zwischenkreisstrom damit aber *kein* Rückpfad ins Netz zur Verfügung.

1.3.2 BBC mit minimaler Zwischenkreiskapazität

Einen ebenfalls sinnvollen Ansatz zum Erreichen einer kompakteren Konverterbauform kann das Vorgehen darstellen, die bewährte Schaltung des rückspeisefähigen Spannungszwischenkreis-Umrichters aus Abbildung 1.2(a) strukturell beizubehalten und lediglich die Zwischenkreiskapazität C_{DC} weitestgehend zu minimieren (vgl. [16], auch [17]).

Eine einzuhaltende Kapazitätsuntergrenze $C_{DC,min}$ wurde beispielsweise in [16] formuliert.
Nach anschaulichem Ansatz ist sie so zu wählen, dass beim Übergang vom vollen motorischen zum vollen generatorischen Motorbetrieb, ein spezifizierter Spannungshub ΔU an der Zwischenkreiskapazität nicht überschritten wird. Reversiert also der wechselrichterseitige Zwischenkreisstrom (auf der rechten Sei-

te von C_{DC}) zufolge eines unvorhersehbaren Lastsprungs, dann muss in Reaktion darauf auch der gleichrichterseitige Zwischenkreisstrom i (auf der linken Seite von C_{DC}) gewendet werden. Diese Stromwendung ist von der Gleichrichterstufe in den Speicherinduktivitäten L_B vorzunehmen – solange sie nicht abgeschlossen ist, wird die Spannung U im Zwischenkreis steigen.
Mit spezifizierter gleichrichterseitiger Stromreglerbandbreite liegt also das Intervall des Spannungsanstiegs fest. Sei grob angenommen, dass diese mindestens einen Faktor Zehn unterhalb der Schaltfrequenz liegt, so muss C_{DC} prinzipiell *wenigstens*[15] über zehn Schaltzyklen den doppelten Wert $(2 \cdot i_{max})$ des maximal möglichen Zwischenkreisstromstationärwerts aufnehmen können.

Diese Betriebsweise des *BBC* stellt natürlich hohe regelungstechnische Anforderungen in Bezug auf Dynamik und Zuverlässigkeit.
Beim energiespeicherlosen Matrix Konverter hingegen erfolgt die Eingangsstromführung implizit mit dem Steuerverfahren und braucht regelungstechnisch nicht gesondert berücksichtigt (insbesondere auch nicht messtechnisch erfasst) zu werden.

Beim *BBC* kann sich damit im unteren Leistungsbereich praktisch ein minimaler Zwischenkreiskapazitätsbedarf von etwa $5\mu F/kVA$,[16] wie er beispielsweise in [17] realisiert wurde, einstellen.
Aufgrund der geringen Kapazitätswerte ist es dann auch möglich, ausschliesslich Folienkondensatoren zum Aufbau des *BBC* zu verwenden, um damit den möglicherweise unerwünschten Einsatz von empfindlicheren Elektrolytkondensatoren zu umgehen.

Dennoch bleiben die eingangsseitigen Speicherdrosseln L_B unverändert im Schaltungskonzept enthalten.
Diese schlagen im Übrigen mit nicht vernachlässigbaren Leitverlusten zu Buche. Da ebenso die Schaltverluste beider Konverterstufen von der geschilderten Minimierungsmassnahme unbeeinflusst bleiben, ist auch der Konverterwirkungsgrad sowie letztlich der Kühlkörperbedarf unverändert.

[15] praktisch ist auf jeden Fall noch eine Sicherheitsreserve einzubeziehen
[16] bezogen auf Konverterausgangsleistung

Ein detaillierter Vergleich vom *BBC* mit minimaler Zwischenkreiskapazität gegenüber einem Indirekten Matrix Konverter ist unter Berücksichtigung verschiedener Parameter in [17] durchgeführt.

1.3.3 „Hybrider“ Matrix Konverter

Im Interesse der Vollständigkeit seien auch die sogenannten *„hybriden“* Matrix Konverter (vorgestellt in [18]) erwähnt, die das *IMC*-Konzept der indirekten Matrix-Schaltungsstruktur um eine bedingt einstellbare Spannungsquelle erweitern.

Sie nutzen dazu einen kleinen Folienkondensator im Zwischenkreis und zielen darauf ab, innerhalb einer Netzperiode eine energetische Kurzzeitpufferung zur Stützung der Zwischenkreisspannung in deren jeweiligen Minimalbereichen vorzunehmen.
Auf diese Weise können sie die Spannungsausnutzung um wenige Prozentpunkte erhöhen, erreichen aber dennoch am Ausgang nicht die volle Eingangsspannungsamplitude.

Im Unterschied zum *BBC* ist bei ihnen die Speicherkapazität nicht im Querzweig des Konverters, sondern stattdessen im Längszweig – d.h. in Serie zu den beiden Konverterstufen – untergebracht.
Nachteilhaft erfordert diese Anordnung zur adäquaten Steuerung jedoch um die Kapazität herum eine gesonderte Vollbrückenschaltung, die sich aus *vier weiteren Leistungstransistoren* zusammensetzt.
Allerdings ist diese Zusatzanordnung aufgrund der Serienschaltung einer reduzierten Spannungsbelastung ($< 100V$) ausgesetzt. Insofern können die Zusatzelemente in vergleichsweise kleinen Baugrössen – sowie die Brückentransistoren auch in MOSFET-Technologie – ausgeführt sein.

Insgesamt jedoch erscheint das Hybrid-Matrix Konzept bei erhöhtem Element-, sowie auch deutlich gesteigertem Steueraufwand nur bedingt attraktiv.

1.4 Gliederung der Arbeit

Grundsätzlich sei angemerkt, dass die vorliegende Arbeit nicht ausschliesslich auf eine kompakte Darstellung gefundener Endergebnisse zielt, sondern vielmehr darum bemüht ist, die Gegebenheiten, sowie die Ansätze zu deren Behandlung gut verständlich zu *erklären*. Da die Sachverhalte gerade beim Matrix Konverter von zuweilen komplexerer Natur sind, schlägt sich dieses Bemühen in einem gewissen Seitenumfang nieder.
Aus diesem Grunde sei erwähnt, dass der grobe Inhalt eines jeden Kapitels in einer Veröffentlichung entsprechend zusammengefasst ist – die betreffende Referenz ist im Folgenden jeweils angegeben. An wenigen Stellen ergeben sich jedoch Abweichungen von Formelzeichen und Definitionen, die im Interesse der Einheitlichkeit dieser Arbeit nochmals angepasst wurden. Darüberhinaus weist jedes Kapitel auch noch neue Inhalte auf.

Kapitel 2 [11] schafft zunächst einen Überblick über die verschiedenen Matrix-Topologien, die im Folgenden behandelt werden – die Erläuterung einiger grundsätzlicher Eigenschaften ist darin eingeschlossen. Darüberhinaus werden die topologieabhängig unterschiedlichen Prinzipien der Kommutierung aufgezeigt.
Die *Sequenzfeste-Vier-Schritt Kommutierung* ist bisher nicht veröffentlicht worden.

Kapitel 3 [11] bietet die ausführliche Einführung in das grundlegene Modulationsprinzip, welches in den beiden nachfolgenden Kapiteln entsprechend erweitert wird. Für den schnellen Einstieg ist Abschnitt 3.1.1 zum Modulationsverständnis ausreichend.
Die alternative Betrachtungsweise der Modulation in Abschnitt 3.1.2 ist in den Veröffentlichungen noch nicht behandelt – ebensowenig wie das *spannungslose Schalten des WR* als Modulationsprinzip.

Generell ist Kapitel 3 eher als ***Grundlagenkapitel*** zu verstehen, wo viele Sachverhalte erstmalig bereits angesprochen werden und von wo aus dann auf die entsprechend weiterführenden Kapitel verwiesen wird.

Kapitel 4 [35] erläutert Erweiterungen zu den Basis-Modulationsverfahren aus Kapitel 3, die – teils arbeitspunktabhängig – hauptsächlich auf eine Schaltverlustverminderung abzielen. Auch eine modulationstechnische Reduzierung der Gleichtaktstöreffekte ist im gewissen Rahmen möglich und wird hier für den *IMC* erstmalig diskutiert.

Kapitel 5 [46],[47] zeigt zwei erweiterte Modulationsansätze zur Erhöhung der eingangsseitig erzeugbaren Blindleistung und dehnt damit den gesamthaft möglichen Steuerraum des *IMC* bis dicht an die erst kürzlich [44] ermittelte theoretische Grenze aus.

Kapitel 6 [38],[39] ist der Bauelement- und Kühlkörperdimensionierung gewidmet. Dazu werden auf Einzelmesswerten basierende Berechnungsansätze vorgestellt, die schliesslich verlässliche Verlustdaten liefern. Berücksichtigt sind dabei die relevanten Arbeitspunkte für sämtliche *IMC* Topologien, die *CMC* Schaltung, sowie für die herkömmliche *BBC* Anordnung.

Kapitel 7 [17] befasst sich mit der Konverterrealisierung (*VSMC*-Prototyp im Vergleich zum *BBC*-Prototyp), verschiedenen praktischen Aspekten (Schutzkonzept, Verhalten bei Netzausfall bzw. -unsymmetrie, Regelungskonzept, etc.) und präsentiert schliesslich einige Messungen vom dynamisch geregelten PSM-Betrieb im Antriebsstand.

Kapitel 8 fasst schliesslich die wichtigsten Erkenntnisse dieser Arbeit zusammen.

Kapitel 2

Topologien und Kommutierung

Die Vorstellung der im Rahmen dieser Arbeit untersuchten Topologie-Varianten des Matrix Konverter Leistungsteils ist ebenso Gegenstand dieses Kapitels, wie die Erläuterung der grundsätzlichen Kommutierungsstrategien.

Dabei ist hervorzuheben, dass die Anwendbarkeit der Kommutierungsstrategien zumeist topologieabhängig ist. D.h. eine gegebene Matrix Topologie kann nicht zwingend mit jedem der vorgestellten Kommutierungsverfahren betrieben werden.

2.1 Topologien

In diesem Abschnitt werden zunächst die bekannten Topologien des *Direkten-*, sowie des *Indirekten* Matrix Konverter vorgestellt, bevor dann der Übergang zu den leistungshalbleiter–reduzierten *„Sparse Matrix“*-Topologien geschildert wird.

Zur Orientierung und Einordnung der nachfolgend gezeigten Matrix-Topologien, wird in Abbildung 2.1 einleitend eine Klas-

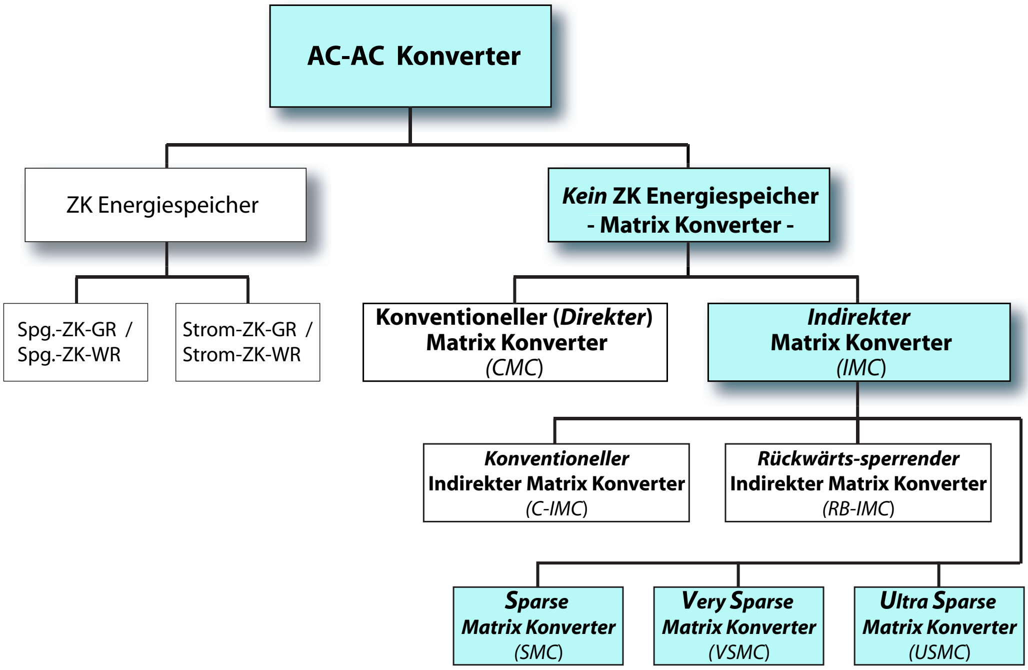


Abbildung 2.1: Klassifizierung der AC–AC Topologiekonzepte. Lediglich Konvertertopologien, die sinusförmige Eingangsströme ohne Netzharmonische ermöglichen sind dargestellt. Topologie-Klassen sind durch eine Schattierung gekennzeichnet.

sifizierung derjenigen AC–AC Grundschaltungen vorgenommen, die sinusförmige Ströme an Netz- und Lastseite – mit lediglich *schaltfrequenten Harmonischen* – liefern können. Auch ist mit allen dargestellten Konverter-Topologien eine Leistungsfaktorkorrektur (PFC) möglich.

Das obenstehende Diagramm strukturiert sich in Topologie-Klassen und Einzel-Topologien, wobei die ersteren durch eine Schattierung markiert sind.

Neben den herkömmlichen Konvertertypen, die Energiespeicherelemente (Kapazität, bzw. Induktivität) im Zwischenkreis (ZK) nutzen, stellen die energiespeicherlosen Topologien die zweite Oberklasse dar und werden gemeinhin als Matrix Konverter bezeichnet. Dabei können energiespeicherlose Topologien überhaupt nur dann sinnvoll mit energiespeicherbehafteten Systemen konkurrieren, wenn – wie beim symmetrischen Dreiphasen-Netz gegeben – die netzseitig lieferbare Eingangs-leistung jederzeit konstant ist und ein Energiespeicher zur Pufferung von netzfrequenten Leistungspendelungen prinzipiell nicht benötigt wird.

Darüberhinaus sind alle energiespeicherlosen (Matrix-)Topologien naturgemäss dadurch gekennzeichnet, dass die stationär maximal erreichbare Ausgangsspannung auf $\sqrt{3}/2 \approx 86.6\%$ der speisenden Netzsspannung begrenzt ist. Somit ist ihre Spannungsausbeute um etwa 13% geringer als bei den herkömmlichen Konvertertypen mit Energiespeicher.

2.1.1 Konventionelle Matrix-Topologien *direkter (CMC)* und *indirekter (IMC)* Ausführungsform

Wie aus Abbildung 2.2 hervorgeht, kann mit der konventionellen Matrix Konverter Topologie (*CMC*) jede der drei Ausgangsphasen (A,B,C) *direkt* mit jeder der drei Eingangsphasen (a,b,c) verbunden werden. Demgemäss werden $3{\cdot}3 = 9$ elektronische Leistungsschalter benötigt, die im Fall eines rückspeisefähigen Konverters *bidirektional* ausgeführt sein müssen. D.h., zum Einen muss der Strom durch die Schalter in beiden Richtungen geführt werden können, während zum Anderen bei sich umkehrenden Potentialdifferenzen zwischen den Eingangsphasen Spannungen in beiden Richtungen sperrbar sein müssen. So bedarf es also 18 Leistungstransistoren (IGBTs) und 18 schnellen Leistungsdioden. Die Schaltungsstruktur, die die direkte Verbindung jeder Eingangs- mit jeder Ausgangsphase ermöglicht, entspricht naheliegenderweise einer 3×3-Matrix (vgl. Abbildung 2.2), und ist insofern namensgebend für diese Konverterklasse.

So stellt der *CMC* auch die ursprüngliche Topologieform der Matrix Konverter dar. Nach dessen Erstvorstellung [12] wurden mehrere Modulationsverfahren veröffentlicht. Alle diese Verfahren lassen sich in zwei Gruppen unterteilen (siehe auch Kapitel 3) – die *direkte Modulation* ([12], [19], [20]) und die *indirekte Modulation* ([13], [21]).

Die *indirekte Modulation* unterteilt den *CMC* fiktiv in

eine Stromzwischenkreis-Gleichrichter-Stufe mit eingangsseitiger Spannungseinprägung und eine Spannungszwischenkreis-Wechselrichter-Stufe mit ausgangsseitiger Stromeinprägung. Auf diese Weise können die bewährten (Raumzeiger-)Modulationsmethoden der beiden wohlbekannten Einzelstufen angewendet, bzw. kombiniert werden.
Als Konsequenz dieser *fiktiven* Unterteilung des einstufigen *CMC* folgte der Vorschlag zur tatsächlichen, d.h. *physikalischen* Auftrennung des Konverters in zwei Teil-Topologien [22].

Damit steht der *CMC*-Topologie die Klasse der *Indirekten* Matrix Konverter (*IMC*) gegenüber. „Indirekt“ bezeichnet dabei die topologische Zweistufigkeit jener Schaltungsklasse, die durch die Existenz eines physikalischen Zwischenkreises gekennzeichnet ist. Dieser energiespeicher*lose* Zwischenkreis (ZK) verbindet eine eingangsseitige Gleichrichter-(GR-) mit einer ausgangsseitigen Wechselrichter-(WR-) Stufe und besteht lediglich aus zwei Schienen – eine auf positivem- (p-Schiene) und eine auf negativem Potential (n-Schiene).
Die konventionelle Topologie [22] eines Indirekten Matrix Konverters (*C-IMC*) ist in Abbildung 2.3(a) abgebildet.

Da der ZK also nur eine zweisträngige Verbindung zwischen den beiden Konverterstufen liefert, wird unmittelbar augenfällig, dass jene Schaltzustände für den *IMC* nicht möglich sind, die jede der drei Ausgangsphasen mit jeweils einer anderen der drei Eingangsphasen verbinden. Aufgrund der nur zweisträngigen ZK-Verbindung müssen bei den *IMC* jederzeit mindestens zwei der drei Ausgangsphasen an einer gemeinsamen Eingangsphase liegen. Für die *indirekte Modulation* stellt dies jedoch keinerlei Einschränkung dar, da die fehlenden sechs Schaltzustände (sog. „rotierende[1] Zustände“) hier ohnehin nicht verwendet werden.
Die Verfahren der *direkten Modulation* hingegen beziehen üblicherweise die sechs rotierenden Schaltzustände in das Modulationskonzept mit ein. Diese Modulationsverfahren sind daher nicht auf *IMC*-Topologien anwendbar. Allerdings bieten jene

[1] Da jede Ausgangsphase an eine andere Netzphase durchgeschaltet ist, sorgen diese Schaltzustände – wie das Netz selbst – für ein rotierendes Drehfeld, welches der Netzrotation entweder gleich- oder entgegengerichtet ist.

Verfahren kaum praktische Vorteile gegenüber der *indirekten Modulation*.

Wie die Standard-*IMC*-Topologie (*C-IMC*) nach Abbildung 2.3(a) verdeutlicht, entspricht die WR-Stufe (mit ihren Zwei-Quadranten-Schaltern) auch topologisch exakt einem herkömmlichen Spannungs-Zwischenkreis-Wechselrichter. Dabei wird die eingangsseitige Spannungseinprägung hier nicht von einem Zwischenkreiskondensator bewerkstelligt, sondern stattdessen von den netzseitigen Filterkondensatoren vor der GR-Stufe.
Die GR-Stufe arbeitet als Strom-Zwischenkreis-Gleichrichter, wobei sie anstelle einer ausgangsseitigen Zwischenkreisdrossel die stromeinprägende Induktivität der Last nutzt. Da Ströme beider Polaritäten geführt werden müssen, um die Rückspeisefähigkeit des Gesamtkonverters (bei vom WR benötigter unipolarer ZK-Spannung) gewährleisten zu können und die Spannung zwischen ZK-Schiene und Eingangsphase ebenfalls beide Polaritäten annimmt, verwendet die GR-Stufe bidirektionale (Vier-Quadranten-)Schalter.

Damit benötigt auch die *C-IMC*-Topologie insgesamt 18 Leistungstransistoren (IGBT) sowie 18 Dioden, und reduziert somit den Leistungshalbleiteraufwand gegenüber dem *CMC* nicht. Allerdings lässt sich hier zumindestens die WR-Stufe mit kommerziell verfügbaren Brückenzweig-Modulen (bzw. mit einem vollständigen dreiphasigen Modul, „Six-Pack“) aufbauen, was den Realisierungsaufwand gegenüber einem diskret umgesetzten *CMC* leicht herabsetzt.
Darüberhinaus lässt sich jedoch auch noch eine Anordnung der Transistoren der GR-Stufe finden (Common-Collector-Verschaltung der Transistoren zwischen Eingangsklemme und p-Schiene, sowie Common-Emitter-Verschaltung der Transistoren zwischen Eingangsklemme und n-Schiene), die es erlaubt, eine *C-IMC*-Variante vollständig aus neun kommerziellen Brückenzweig-Modulen zusammenzusetzen (siehe Abbildung 2.3(b), [23]).

Als weitere Ausführungsform eines indirekten Matrix Konverters herkömmlicher Struktur sei die *RB-IMC*-Topologie in Abbildung 2.4 angeführt, deren Vier-Quadranten-Schalter der Eingangsstufe durch Antiparallelschaltung zweier rückwärtssperrender („Reverse Blocking“ -) IGBTs realisiert sind. Diese Halb-

leitertechnologie selbst ist zwar neuartig, die Topologie benötigt aber unverändert insgesamt 18 IGBTs und wird hier insofern als „herkömmlich“ klassifiziert.
Zwar liesse sich auch ebenso ein *CMC* mit rückwärtssperrenden Leistungstransistoren (*RB-IGBT*s) aufbauen, jedoch würde dies aufgrund des (derzeit noch) relativ verlustreichen Schaltverhaltens der RB-IGBTs zu einem vergleichsweise niedrigen Konverterwirkungsgrad führen. Wegen dieses nachteilhaften Umstands soll von einer Abbildung jener *CMC*-Variante an dieser Stelle abgesehen werden.

Die *IMC*-Topologien bieten – wie im nächsten Abschnitt 2.2 dokumentiert – im Gegensatz zum *CMC* jedoch grundsätzlich die Möglichkeit, die Transistoren der Eingangsstufe stromlos umzuschalten. Somit entstehen bei den Schaltvorgängen der GR-Stufe prinzipiell nur sehr geringe Verluste, was dem an sich eher ungünstigen Schaltverhalten der RB-IGBTs entgegenkommt und damit diese Topologie-Variante auch unter Wirkungsgradaspekten durchaus konkurrenzfähig macht.

Im Folgenden werden den oben beschriebenen konventionellen Topologien *direkter* und *indirekter* Ausführungsform noch einige grundsätzliche Anmerkungen hinzugefügt, bevor sich der nächste Abschnitt den *Sparse Matrix*-Topologien widmet.

Bezugnehmend auf die nachfolgenden Topologie-Abbildungen sei noch angemerkt, dass die prinzipbedingt notwendige Spannungseinprägung am Konvertereingang durch die dargestellten Eingangsfilter-Kondensatoren verdeutlicht werden soll, während das vorauszusetzende stromeinprägende Verhalten der Last durch die angedeuteten Induktivitäten ausgedrückt ist. Zu betonen ist jedoch, dass ein vollständiges Eingangsfilter neben den hier gezeigten spannungseinprägenden Kapazitäten auch noch vorgeschaltete induktive Elemente benötigt.

Direkte **Topologie**

Anmerkungen zum *CMC*

- Leistungshalbleiterbedarf: 18 Transistoren, 18 Dioden

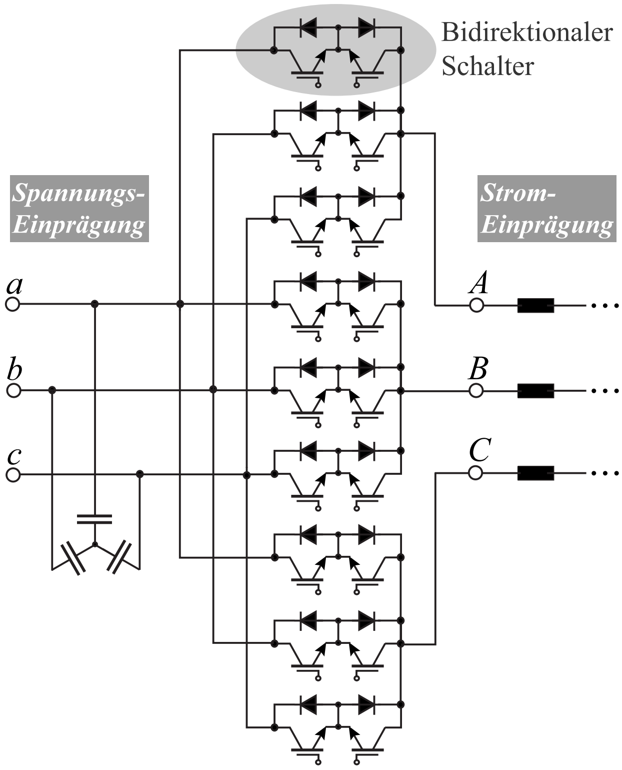


Abbildung 2.2: *CMC.*
Die namensgebende Matrix-Struktur ist offensichtlich. Sie setzt sich aus 3×3 bidirektionalen Schaltern zusammen.

- Die Topologie ist rückspeisefähig.
- Da der eingeprägte Strangstrom einer Ausgangsphase jederzeit über genau einen Transistor und eine Diode der sechs identischen Paare des zugeordneten Stranges fliesst, sind die Leitverluste jederzeit konstant, d.h. insbesondere unabhängig von Aussteuerung, Phasenverschiebung zwischen Ausgangsspannung und -strom, sowie Modulationsverfahren.
  Daraus folgt prinzipiell:
  - Die Leitverluste sind vergleichsweise hoch für kleine Aussteuergrade, aber verhältnismässig gering für hohe Aussteuerungen.
  - Die Leitverluste sind vergleichsweise hoch für grössere Phasenverschiebungswinkel zwischen Ausgangsspannung und -strom.
- Aufgrund der symmetrischen topologischen Struktur wer-

den prinzipiell *alle Halbleiter gleichmässig belastet* (gleiche Leit- und Schaltverluste).

- Da der kontinuierliche Stromfluss durch die Ausgangsphasen jederzeit gewährleistet sein muss, muss beim Kommutieren des Stroms von einem bidirektionalen Schalter auf den nächstfolgenden *immer* überlappend geschaltet werden. Gleichzeitig aber muss bei wechselnden Potentialverhältnissen der zwei beteiligten Eingangsphasen ein Kurzschluss zwischen diesen beiden strikt unterbunden werden. Daraus folgt:

  – Es kann grundsätzlich *nur* eine (im nachfolgenden Abschnitt 2.2 beschriebene) *Sequenzvariable-Vier-Schritt Kommutierung* angewendet werden.

  – Die zusätzliche Anforderung an den bidirektionalen (Vier-Quadranten-) Schalter ist eine gezielte Kontrollierbarkeit der Stromrichtung. D.h. ein bidirektionaler Schalter muss hier grundsätzlich immer zwei abschaltbare Halbleiterventile (eines je Stromrichtung) beinhalten.

- Da die einstufige Topologie über keine physikalischen Zwischenkreis-Schienen verfügt, muss zur Begrenzung etwaiger schaltbedingter Überspannungsspitzen eine explizite Schutzbeschaltung (2 Diodenbrücken mit eingeschlossener Kapazität, vgl. Bild 7.6 in [64]) parallel geschaltet werden. Alternativ kann ein selbstschützendes Konzept für jeden einzelnen Transistor implementiert werden [2].
  Beide Lösungen sind etwas aufwändiger als das in Kapitel 7.3 vorgestellte Verfahren, welches auf der Nutzung der *IMC*-Zwischenkreis-Schienen beruht.

- Die Implementierung eines Verfahrens zur energetischen Stützung der Konverter-Eigenversorgung bei kurzzeitigen Netzausfällen (*Ride-Through*) ist bei parallel zum Konverter geschalteter Schutzbeschaltung (2 Diodenbrücken mit eingeschlossener Kapazität) möglich.

Konventionelle *indirekte* Topologien

Anmerkungen zum *C-IMC*

- Leistungshalbleiterbedarf: 18 Transistoren, 18 Dioden

  Vollständig realisierbar mit kommerziellen Modulen (Variante nach Abbildung 2.3(b)).

- Die Topologie ist rückspeisefähig.

- Die Schaltungsstruktur bietet eine WR-Stufe herkömmlicher Topologie.
  Damit folgt auch die Zwangsbedingung positiver ZK-Spannung $u \geq 0$, da andernfalls ein Kurzschluss über die Dioden der WR-Stufe auftreten würde.

- Da die Klasse der *IMC*-Topologien in der WR-Stufe die gleichen Freilauf-Pfade anwenden kann, wie dies ein herkömmlicher Spannungs-Zwischenkreis-Wechselrichter tut, zirkulieren in diesem Fall die eingeprägten Laststöme im Konverter-Freilauf-Zustand über eine der beiden ZK-Schienen (p, n). Währenddessen fliessen keine Ströme über die GR-Stufe (siehe *Null-ZK-Strom Kommutierung* im nächsten Abschnitt 2.2, bzw. das Modulationskonzept *Stromloses Schalten des GR* im nächsten Kapitel 3.1).

  Liegt also eine geringe Konverteraussteuerung vor, dann fliessen die drei Lastströme während der relativ langen Freilauf-Dauer jeweils nur über *entweder* einen Transistor *oder* eine Diode der WR-Stufe (vgl. Abbildung 2.3(c)).
  In diesem Strompfad liegen dann deutlich weniger Halbleiter als beim *CMC*.

  Wenn hingegen eine hohe Aussteuerung (d.h. kurze Freilauf-Dauer) vorliegt, fliessen die Lastströme während eines vergleichsweise langen Intervalls über den ZK durch die GR-Stufe ins Netz. Dabei wird innerhalb der GR-Stufe noch je ein Ventilpaar (Transistor *und* Diode in Serie) auf positiver- (p) wie auf negativer Potentialebene (n) durchflossen (vgl. Abbildung 2.3(d)).
  Im Gesamt-Strompfad (GR- und WR-Stufe) liegen dann mehr Halbleiter als beim *CMC*.

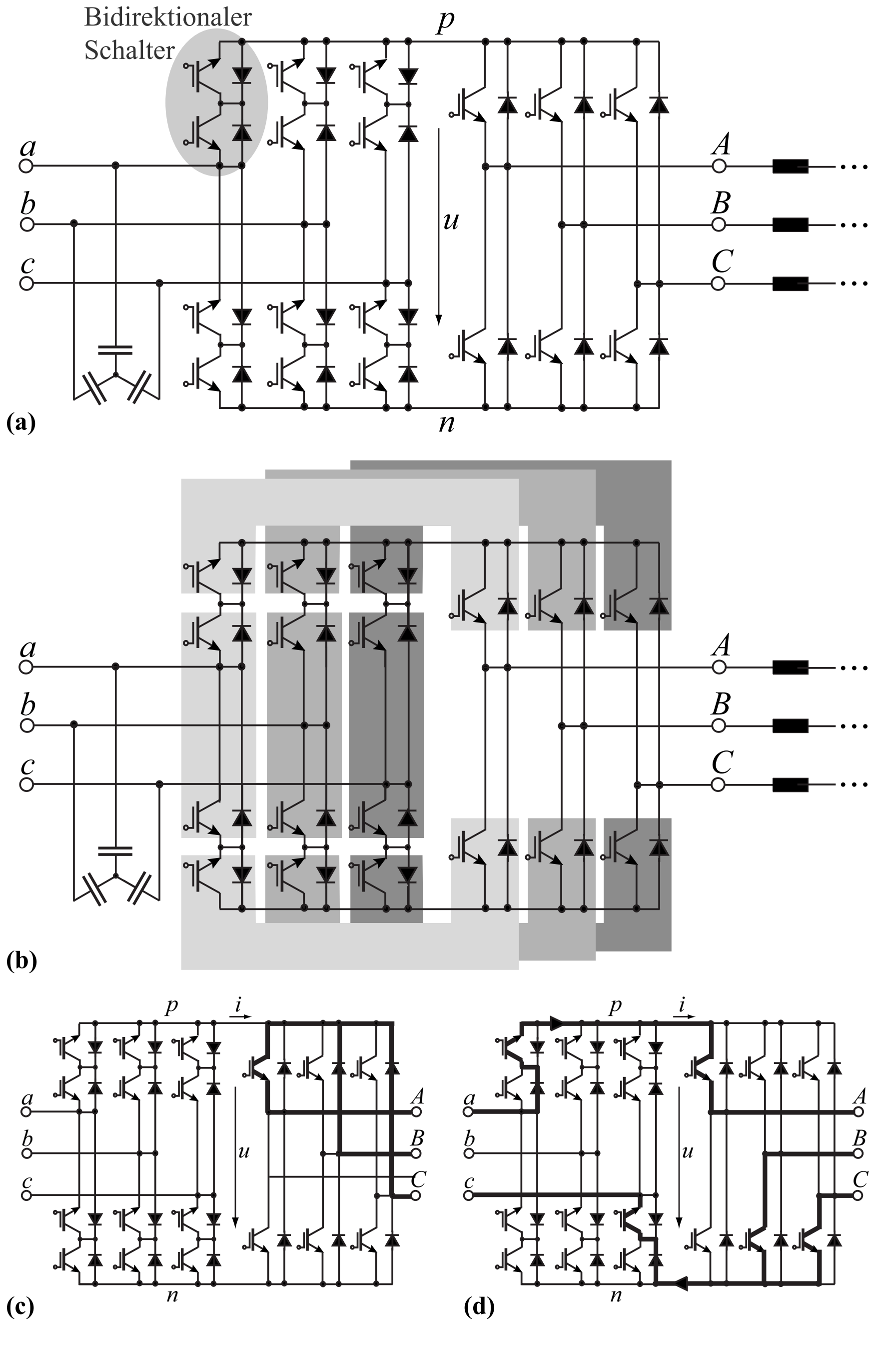


Abbildung 2.3: *C-IMC.*
Die indirekte Struktur weist eine WR-Stufe herkömmlicher Topologie auf.
(a) Variante mit „Common-Collector"–Anordnung der Transistoren in der GR-Stufe.
(b) Variante, wie sie vollständig durch neun handelsübliche Brückenzweig-Module realisiert werden kann [23].
(c)/(d) Exemplarischer Freilauf- bzw. Wirkzustands-Pfad.

Allerdings werden die GR-Halbleiter vom ZK-Strom i durchflossen und dieser sinkt bei steigendem Phasenverschiebungswinkel zwischen Ausgangsspannung und -strom (aufgrund der relativ konstanten ZK-Spannung u) mit der dann reduzierten Ausgangswirkleistung ab.

Damit folgt:

  - Die Leitverluste sind relativ gering für kleine Aussteuergrade, aber erhöhen sich (linear) mit steigender Aussteuerung.
  - Die Leitverluste sind für grössere Phasenverschiebungswinkel zwischen Ausgangsspannung und -strom im Vergleich zum *CMC* geringer.

- Aufgrund der zweistufigen Schaltungsstruktur treten je nach Modulationsverfahren zwischen den beiden Konverterstufen zuweilen unterschiedliche Halbleiterbelastungen auf.
  So belasten die beiden nachfolgend vorgestellten Basis-Modulationsverfahren (siehe Kapitel 3) entweder dominant die WR-Stufe (dies ist der übliche Fall) *oder* die GR-Stufe.

  Mit Hilfe *erweiterter* Modulationsverfahren (gemäss Kapitel 4) kann jedoch auch für die Klasse der *IMC* eine weitgehend gleichmässige Belastung aller Leistungshalbleiter erreicht werden – wenn auch mit etwas erhöhtem Steueraufwand. In dem Zusammenhang bieten sich dann weiterhin Möglichkeiten zur dynamischen Verschiebung der Verlustanteile zwischen den Konverterstufen.

- Wird, wie in Abbildung 2.3(c) gezeigt, die WR-Stufe in einen Freilauf-Zustand geschaltet, so fliesst währenddessen kein Strom über die GR-Stufe. Damit kann innerhalb des Freilaufs der GR stromlos umgeschaltet werden, sofern die Umschaltzeitpunkte mit den WR-Freilauf-Intervallen synchronisiert sind. Wenn GR-seitig also kein Strom umkommutiert werden muss, besteht dort auch nicht mehr die Notwendigkeit überlappend zu schalten.

  Damit folgt:

  - Der *C-IMC* kann wie die gesamte Klasse der *IMC* eine *Null-ZK-Strom Kommutierung* anwenden (siehe folgender Abschnitt 2.2). Wird dies getan, so hat das zwei Konsequenzen:
    * Da das Umschalten in der GR-Stufe stromlos erfolgt, entstehen dort nur sehr geringe (je nach eingesetzten Leistungshalbleitern ggf. vernachlässigbare) Schaltverluste.
      Damit sind die Konverter-Schaltverluste praktisch allein durch die WR-seitigen Schaltverluste bestimmt und somit quantitativ ähnlich gering wie beim einstufig arbeitenden *CMC*.
    * Für die *Null-ZK-Strom Kommutierung* werden prinzipbedingt immer Freilauf-Intervalle einer gewissen Mindestdauer benötigt.
      Dadurch wird die maximal erzielbare Aussteuerung, resp. Ausgangsspannung leicht (d.h. etwa um $1 \ldots 5\%$) herabgesetzt. In Kapitel 3 wird dieser Sachverhalt näher erläutert.
  - Da die bidirektionalen Schalter des *C-IMC* dennoch *zwei* abschaltbare Halbleiterventile beinhalten, ist auch ein stromrichtungs-selektives Schalten möglich. D.h. der *C-IMC* kann, ebenso wie der *CMC* mit einer *Sequenzvariablen-Vier-Schritt Kommutierung* betrieben werden.

    Weil darüberhinaus die Dioden der WR-Stufe einen weiteren Freilauf-Pfad bieten, kann auch das Dritte nachfolgend vorgestellte Kommutierungsverfahren, die *Sequenzfeste-Vier-Schritt Kommutierung*, auf den *C-IMC* angewendet werden.

- Aufgrund der real vorhandenen ZK-Schienen, kann ein recht einfaches Schutzkonzept zum Unterbinden von Überspannungsspitzen genutzt werden (siehe Kapitel 7.3).

- Auch ein Konzept zur Überbrückung von kurzzeitigen Netzunterbrechungen (*Ride-Through*) lässt sich mit dem Zugriff auf die ZK-Schienen aufwandsarm implementieren. Details hierzu sind in Kapitel 7.3.2 erläutert.

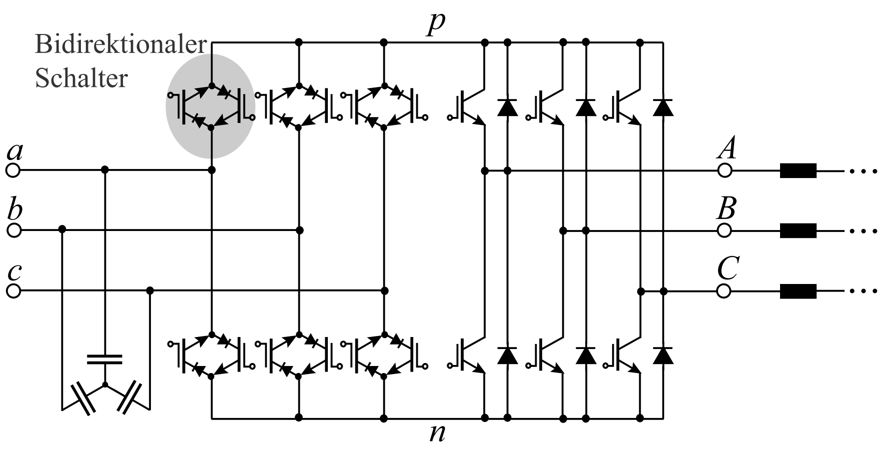


Abbildung 2.4: *RB-IMC.*
Rückwärtssperrende Leistungstransistoren (RB-IGBTs) vereinfachen die GR-Stufe.

Anmerkungen zum *RB-IMC*

Die meisten der obigen Anmerkungen zum *C-IMC* sind charakteristisch für die gesamte Klasse der *IMC*-Topologien, so auch für den *RB-IMC*.
Trotzdem seien die Einzelpunkte im folgenden nochmal kurz benannt.

- Leistungshalbleiterbedarf:
  12 rückwärtssperrende Transistoren (RB-IGBT),
  6 konventionelle Transistoren (IGBT),
  6 Dioden

- Die Topologie ist rückspeisefähig.

- Herkömmliche WR-Ausgangsstufe.

- Da die RB-IGBTs monolithische Halbleiterelemente sind und für die rückwärtssperrende Eigenschaft keine separate Sperrschicht herangezogen werden muss, sind die Leitverluste dieser Elemente verglichen mit der konventionellen Alternative der expliziten Serien-Schaltung einer diskreten Diode mit einem IGBT, deutlich geringer – d.h. in etwa halbiert. So gilt:

  - Die Leitverluste sind sehr gering für kleine Aussteuergrade. Sie erhöhen sich (linear) mit steigender Aussteuerung.
  - Die Leitverluste nehmen für steigende Phasenverschiebungswinkel zwischen Ausgangsspannung und -strom ab.

- Da das Schaltverhalten der rückwärtssperrenden Transistoren an sich schon verlustreicher ist, ist es sinnvoll, die WR-Stufe dominant zu belasten und die GR-Stufe stromlos zu kommutieren. Die permanente Anwendung des alternativen Modulationsverfahrens des *Spannungslosen Schaltens des WR* (Kapitel 3.2), welches die GR-Stufe dominant belastet, würde hier zu einem zu starken thermischen Ungleichgewicht zwischen den Leistungshalbleitern von GR- und WR-Stufe, sowie zu deutlichen Wirkungsgradeinbussen führen.

- Insofern bietet sich der Einsatz der RB-IGBT in der GR-Stufe eines *IMC* unter der *Null-ZK-Strom Kommutierung* vorteilhaft an: Die Leitverluste sind gegenüber der konventionellen Realisierungsform herabgesetzt und die in Kauf zu nehmenden, prinzipiell erhöhten, Schaltverluste kommen aufgrund der stromlos stattfindenden Umschaltvorgänge wenig zum Tragen.

  Somit ist festzuhalten:

  - Sinnvoll anzuwenden ist lediglich die *Null-ZK-Strom Kommutierung*. Weiterhin gilt dann:
    * Da die GR-seitigen Schaltverluste mit steigender Taktfrequenz doch zu Buche schlagen, empfiehlt es sich, die *RB-IMC*-Topologie mit eher „moderaten“ Taktfrequenzen (d.h. $10 \ldots 15 kHz$ an der GR-Stufe, bzw. gleichbedeutend $20 \ldots 30 kHz$ an der WR-Stufe) zu betreiben, um noch Wirkungsgradvorteile erzielen zu können (vgl. [24]).
    * Die nachteiligen Schalteigenschaften der RB-IGBT äussern sich vor allem in einer vergleichsweise langsamen Änderung der Ströme und Spannungen während des Schaltvorgangs. Somit

sind den GR-Umschaltungen längere Sicherheitszeiten einzuräumen. Dies wiederum erfordert erhöhte Mindest-Freilauf-Intervalle der WR-Stufe, was sich schliesslich in einer etwas stärkeren Reduktion der Maximalaussteuerung (resp. der Maximalausgangsspannung) von etwa 5 . . . 10% niederschlägt.

  – Da auch mittels der Anti-Parallel-Konfiguration zweier RB-IGBT der Strom in jeder Richtung separat geschaltet werden kann, ist die Anwendung der *Sequenzvariablen-Vier-Schritt Kommutierung* prinzipiell möglich – wenngleich dies unter Verlustaspekten nicht empfehlenswert ist.

    Ebenso könnte prinzipiell auch die *Sequenzfeste-Vier-Schritt Kommutierung*, unter Hinnahme deutlicher Wirkungsgradeinbussen, verwendet werden.

- Aufgrund der vorhandenen ZK-Schienen, kann ein Überspannungsschutz einfach und wirksam realisiert werden.
- Kurzzeitige Netzunterbrechungen lassen sich mit dem Zugriff auf die ZK-Schienen vergleichsweise einfach überbrücken (*Ride-Through*).

2.1.2 *Sparse Matrix*-Topologien

Wie aus dem Klassifizierungsdiagramm nach Abbildung 2.1 hervorgeht, sind der Klasse der *IMC* auch drei *Sparse Matrix*-Topologien zugeordnet. Diese unterscheiden sich gegenüber dem *C-IMC* in einer modifizierten GR-Stufe. Dabei ist es das Ziel der vorgenommenen Modifikationen, die Anzahl der benötigten Leistungstransistoren – und damit auch der zugehörigen Treiberstufen, etc. – unter Ausschluss von Funktionalitätseinbussen[2] zu reduzieren. Aufgrund dieser schliesslich erzielbaren Verminderung wurde in Anlehnung an die gleichlautende englischsprachige Bezeichnung für eine (ausserhalb der Hauptdiagonalen) numerisch schwach besetzte Matrix der Begriff *Sparse Matrix*-Topologien eingeführt [11].

[2] abgesehen von der nicht rückspeisefähigen *USMC*-Topologie

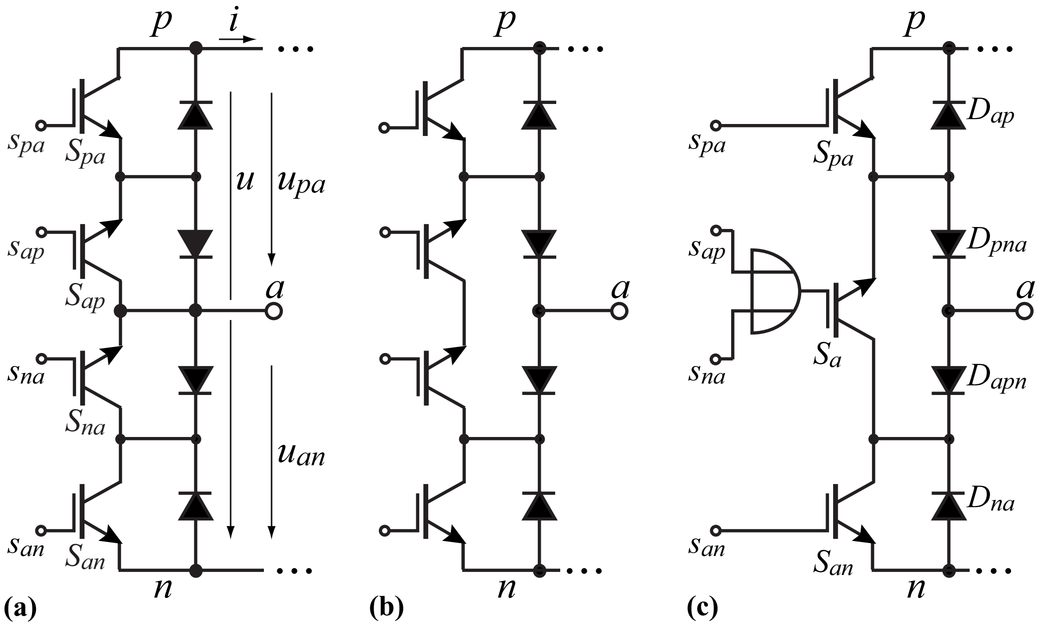


Abbildung 2.5: Übergang zur *SMC* Topologie durch Vereinfachung der Brückenzweigstruktur der GR-Stufe. Vom konventionellen *C-IMC* Brückenzweig **(a)** zur *SMC* Brückenzweigstruktur **(c)**.

Die grundsätzliche Möglichkeit zur Vereinfachung der Schaltungsstruktur der GR-Stufe wird plausibel vor dem oben geschilderten Hintergrund, dass die *C-IMC*-Topologie Vier-Quadranten-Schalter in der Eingangsstufe verwendet. Denn wenn die ZK-Spannung eine feste Polarität hat – $u > 0$, wie hier gegeben – muss zwar der ZK-Strom i für einen rückspeisefähigen Konverter prinzipiell umkehrbar sein, aufgrund der Tatsache der stets unipolaren ZK-Spannung entfällt jedoch gerade die zwingende Notwendigkeit eines echten Vier-Quadranten-Schalters.

Abbildung 2.5(a) verdeutlicht die Zusammenhänge. Obwohl die Spannungen zwischen Eingangsklemme (hier exemplarisch a) und ZK-Schienen (u_{pa}, u_{an}) durchaus beide Polaritäten annehmen, so ergibt sich dennoch ein zur Strukturvereinfachung nutzbarer Freiheitsgrad aus der Bedingung der positiven ZK-Spannung ($u > 0$):

Wenn Eingangsphase a sich beispielsweise auf höherem Potential befindet als die p-Schiene, dann muss Transistor S_{ap} sperren.

Da aber $u = (u_p - u_n) > 0$ gelten muss, kann gewiss *nicht* sein, dass gleichzeitig die n-Schiene mit Eingangsphase a zu verbinden wäre, da die n-Schiene dann auf höherem Potential als die p-Schiene läge ($u < 0$).

D.h., dass der Transistor S_{na} nicht leiten muss (und auch nicht darf!), wenn S_{ap} sperrt und andersherum S_{ap} nicht leiten darf, wenn S_{na} dies nicht auch tut[3].

Hingegen darf Transistor S_{na} aber angesteuert sein, wenn S_{ap} (und üblicherweise dann auch S_{pa}) leitet und so das hohe positive Eingangspotential a mit der p-Schiene verbindet, da in diesem Fall ohnehin der äussere Transistor S_{an} sperren und damit das hohe Potential von der n-Schiene fernhalten muss.

Da also die beiden inneren Transistoren S_{ap} und S_{na} eines Brückenzweigs immer den gleichen Schaltzustand annehmen dürfen, lassen sie sich gemäss Abbildung 2.5(c) in *einem Transistor S_a kombinieren.* Dieser wird dann sowohl für eine Verbindung von der Eingangsklemme mit der p-, als auch mit der n-Schiene aktiviert (a nach p, wie a nach n).
Die entsprechende Ansteuerung des resultierenden Einzel-Transistors S_a lässt sich, wie gezeigt, mit einer einfachen ODER-Verknüpfung der beiden ursprünglichen Schaltsignale s_{ap} bzw. s_{na} anpassen.

Die so entstandene Gesamttopologie ist in Abbildung 2.6(a) dargestellt und sei als *Sparse Matrix* Konverter bezeichnet, bzw. im folgenden auch mit der Abkürzung *SMC* benannt. Mit der Reduktion um jeweils einen Leistungstransistor pro GR-Brückenzweig besteht diese Topologie insgesamt aus 15 Transistoren und 18 Dioden. Entgegen dem ersten Eindruck den die Darstellung in Abbildung 2.6 vermitteln mag, ist die *SMC*-Eingangsstufe – wie auch Abbildung 2.5(c) offensichtlich zeigt – symmetrisch aufgebaut.

Abbildung 2.6 zeigt in Bildteil (b) einen exemplarischen Strompfad eines Wirkzustands für einen positiven ZK-Strom

[3] Denn gleichermassen gilt im Fall eines Phasenpotentials von a welches negativer ist als das der n-Schiene ($u_a < u_n$), dass S_{ap} (und S_{pa}) nicht leiten darf, wenn S_{na} hochohmig ist und so die n-Schiene vom negativeren Potential der Phase a trennt.

($i > 0$), sowie in Teil (c) für einen negativen ZK-Strom ($i < 0$). Da der positive ZK-Strom offenbar nur über die inneren Leistungstransistoren der GR-Stufe geführt wird, während der Pfad des negativen Stroms ausschliesslich über die äusseren Transistoren verläuft, kann dem zu Folge auch diese *SMC*-Topologie den ZK-Strom richtungsabhängig schalten, was die Vorraussetzung für die Anwendung einer sicheren Vier-Schritt-Kommutierung (*sequenzvariabel* oder *sequenzfest*) ist.

Somit ist die *SMC*-Topologie – trotz der reduzierten Zahl an Leistungstransistoren – funktionell, d.h. sowohl in Bezug auf die Ansteuerung als auch auf den realisierbaren Betriebsbereich, völlig äquivalent zur indirekten *C-IMC*-Topologie wie, schliesslich ebenso zur konventionellen, einstufigen *CMC*-Schaltung[4].

Wie Abbildung 2.6(c) verdeutlicht, werden die äusseren Transistoren der *SMC*-GR-Stufe ausschliesslich dazu benötigt, um negative ZK-Ströme ($i < 0$) zu führen. Für Anwendungsfälle jedoch, bei denen die Umkehr des ZK-Stroms ausgeschlossen werden kann, können auch die äusseren Transistoren der *SMC*-GR-Stufe entfernt werden. Diese Massnahme reduziert die Anzahl der notwendigen Leistungstransistoren auf insgesamt neun. Die resultierende Topologie ist in Abbildung 2.7 dargestellt und soll wegen der deutlich verminderten Zahl an Transistoren als *Ultra Sparse Matrix* Konverter, bzw. kurz als *USMC* bezeichnet werden. Analog zum *SMC* werden auch hier die Schaltsignale des pro GR-Brückenzweig jeweils verbleibenden Transistors mit einer ODER-Verknüpfung gemäss Abbildung 2.5(c) ermittelt.

Relevant ist in diesem Zusammenhang noch die Betrachtung der Konsequenzen, die die Einschränkung $i \geq 0 \; \forall t$ mit sich bringt. Zum Einen folgt mit der WR-seitig einzuhaltenden Zwangsbedingung $u \geq 0$ unmittelbar, dass die *USMC*-Topologie generell nur einen *unidirektionalen* Leistungsfluss zulassen kann. Zum Anderen folgt aus der Bedingung des jederzeit positiven ZK-Stroms (wie in Kapitel 3.4 gezeigt wird) aber auch, dass erstens die eingangsseitig stellbare Phasenverschiebung zwischen Netzspannung und Strom auf $\pm\pi/6$ begrenzt ist. Diese Ein-

[4]sofern bei dieser, wie zumeist üblich, auf die Anwendung der sechs rotierenden Schaltzustände verzichtet wird; siehe auch Tabelle der Schaltzustände des *CMC* in Kapitel 1.2.1

schränkung wiegt unter praktischen Gesichtspunkten weniger schwer, da in der Regel Netzspannung und Eingangsstrom sowieso keine Phasenverschiebung (≈ 0) aufweisen sollen.
Zweitens ist in gleicher Weise auch die lastseitig hinnehmbare Phasenverschiebung zwischen Ausgangsspannung und -strom auf $\pm\pi/6$ eingeschränkt.

Die beiden erstgenannten Einschränkungen (unidirektionaler Leistungsfluss und begrenzt stellbare Eingangsphasenverschiebung) sind jedoch auch hinzunehmen, wenn nach herkömmlicher Manier – wie für verschiedene Anwendungen üblich – ein Spannungs-Zwischenkreis-Wechselrichter von einer aktiv-getakteten aber unidirektional-ausgeführten Eingangsstufe zur Leistungsfaktorkorrektur gespiesen wird. Derartige unidirektionale, netzfreundliche Gleichrichterschaltungen sind z.B. der dreiphasige Dreipunkt-Gleichrichter („Vienna-Rectifier“, [25]), oder die dreiphasige Buck-Boost-Anordnung [26], deren Schaltungstopologie eingangsseitig gerade der des *USMC* entspricht.

Die Zusatzeinschränkung *jederzeit* begrenzter Lastphasenverschiebungen (innerhalb von $\pm\pi/6$) lässt sich für Antriebsanwendungen jedoch kaum ohne Weiteres einhalten. Deshalb sind geeignete Zusatzmassnahmen zu treffen.

- Einerseits muss schaltungstechnisch für einen Rückstrompfad in der WR-Stufe gesorgt werden. Dies ist auch deshalb nötig, weil der *USMC* auf einen angeschlossenen Motor andernfalls keinerlei Bremsmoment wirken lassen könnte. So bietet sich für den Rückstrompfad die Einbeziehung der (sehr kleinen) Kapazität der im realen Konvertersystem ohnehin vorhandenen Eigenbedarfsversorgung an. Jene Kapazität kann dann auch als Kurzzeitspeicher für vom Motor aufzunehmende Bremsenergie fungieren.
  Dieses schaltungstechnische Konzept ist in Kapitel 7.3 ausführlicher erläutert.

- Obiger Zusatzeinschränkung kann darüberhinaus auch durch angepasste Algorithmen der Stromregler begegnet werden. Letztere würden dann nach Möglichkeit nur ein solches Laststromsystem bilden, welches die Bedingung

der eingeschränkten Phasenverschiebung erfüllt. Prinzipiell ist diese Bedingung eher erfüllbar für Motoren synchroner Bauart.
Konsequenterweise sollte das Konzept auch motorseitig nur einen unidirektionalen Leistungsfluss zulassen. D.h., dass Bremsmomente nicht vom Konverter aufgebracht werden können, sondern allein das Gegenmoment der Last heranzuziehen ist. Somit darf natürlich auch die Leistungscharakteristik der mechanischen Last nur unidirektional sein, also ausschliesslich einen Leistungsbezug zulassen.
Dieses an den *USMC* angepasste Regelkonzept ist in Kapitel 7.5.2 näher ausgeführt.

Da die GR-Stufe des *USMC* unidirektional ausgeführt ist und deshalb prinzipiell auch keinen Pfad für Kurzschlussströme zwischen zwei Eingangsphasen bereitstellt, kann sie bei Bedarf ohne Rücksicht auf die Netzpotentialverhältnisse direkt überlappend (d.h. ohne Vier-Schritt-Sequenz) unter Strom geschaltet werden.

Weil bei den *IMC*-Schaltungen der WR-seitige Freilaufzustand grundsätzlich zu einer stromlosen GR-Stufe führt (siehe Abbildung 2.3(c)), kann während dieses WR-Freilauf-Intervalls die GR-Stufe stromlos umgeschaltet werden. Dieses Prinzip ist in Abschnitt 2.2 anschaulich dokumentiert und wird dort als *Null-ZK-Strom Kommutierung* bezeichnet. Wenn jedoch stromlos umgeschaltet werden kann, dann bedarf es nicht zwingend einer Vier-Schritt-Kommutierung und dem zu Folge genügen in der GR-Stufe auch bidirektionale Schalter, die den Strompfad *nicht stromrichtungsabhängig* unterbrechen können. Bidirektionale Schalter einer solchen Ausführungsform benötigen nur ein abschaltbares Halbleiterventil und werden in der GR-Stufe der Topologie nach Abbildung 2.8(a) verwendet. Da die Gesamttopologie folglich mit nur zwölf Leistungstransistoren auskommt, sei sie als *Very Sparse Matrix* Konverter, bzw. im Folgenden abgekürzt als *VSMC* bezeichnet.
Ein bidirektionaler Schalter der GR-Stufe (bestehend aus vier Dioden und einem IGBT) ist auch als kommerzielles Modul mit isolierter Bodenplatte erhältlich. Der Aufbau der *VSMC* GR-Stufe lässt sich also vereinfacht mit sechs Einzel-Modulen realisieren.

Nachfolgend sind noch einige Charakteristika der drei oben vorgestellten *Sparse Matrix*-Topologien zusammengestellt.

Anmerkungen zum *SMC*

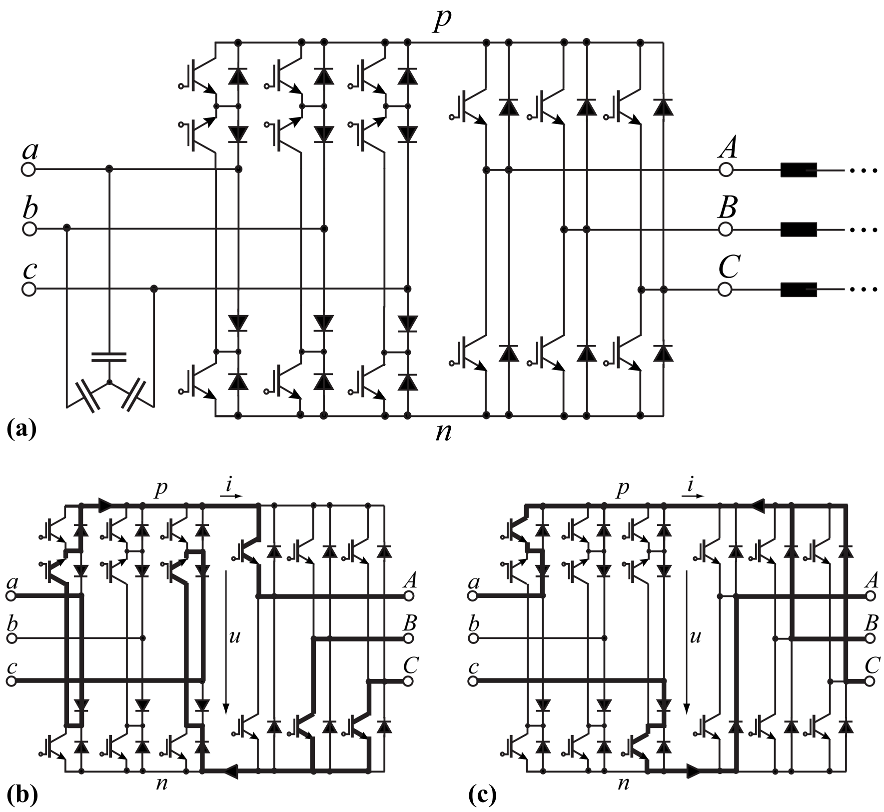


Abbildung 2.6: *SMC.*
(a) Topologie: In jedem Brückenzweig der GR-Stufe ist gegenüber dem *C-IMC* ein Leistungstransistor eingespart.
(b) Exemplarischer Strompfad für $i > 0$.
(c) Exemplarischer Strompfad für $i < 0$.

- Leistungshalbleiterbedarf: 15 Transistoren, 18 Dioden
- Die Topologie ist rückspeisefähig.
- Herkömmliche WR-Ausgangsstufe.
- Wie die Strompfad-Diagramme in Abbildung 2.6(b), (c) zeigen, liegen für den Fall (b) eines positiven ZK-Stroms $i > 0$, (mit 4 Dioden der GR-Stufe) ingesamt zwei Dioden mehr im Strompfad, als im Fall (c) eines negativen

ZK-Stroms $i < 0$ (2 Dioden der GR-Stufe). Daraus folgt letztlich, dass für den Rückspeisebetrieb etwas geringere Leitverluste auftreten, als für den regulären Betrieb unter lastseitigem Leistungsbezug.

Für den *C-IMC* hingegen ist die Zahl der stromdurchflossenen GR-Leistungshalbleiter unabhängig vom Vorzeichen des ZK-Stroms und entspricht mit 2 Dioden (vgl. Abbildung 2.3(c)) generell der geringfügig leitverlustreduzierten Betriebsweise des *SMC* unter Rückspeisung. Kommt also für eine gegebene Anwendung der Rückspeisefall vergleichsweise selten vor, so wird mit der *C-IMC* Schaltung gegenüber den *Sparse Matrix*-Topologien eine – wenn auch sehr geringe – Wirkungsgradverbesserung erzielt.

Auch beim *VSMC*, der alternativen rückspeisefähigen *Sparse Matrix*-Topologie, ist die Anzahl der bestromten Halbleiter der GR-Stufe unabhängig vom Vorzeichen des ZK-Stroms (vgl. Abbildung 2.8(b)/(c)); hier liegen für beide Betriebsfälle (lastseitiger Leistungsbezug / lastseitige Leistungsabgabe) aber 4 Dioden im GR-Pfad. Somit zeichnet sich der *SMC* unter den *Sparse Matrix*-Topologien durch leicht reduzierte Leitverluste aus, die aber nur dann zum Tragen kommen, wenn der Rückstrompfad ($i < 0$) vermehrt zum Einsatz kommt. Dies ist einerseits der Fall im ausgeprägten Rückspeisebetrieb, wie er typischerweise z.B. für Aufzugs- oder Krananwendungen vorliegt. Andererseits wird der Rückstrompfad bereits beim Betrieb mit lastseitigen Phasenverschiebungen grösser als $\pi/6$ zumindest teilweise benötigt. So sind auch dann gegenüber dem *VSMC* leicht reduzierte Leitverluste zu erwarten, wenn z.B. ein Asynchron-Motor vom Konverter gespiesen wird, der häufig unter mechanisch schwacher Belastung läuft.

Da die Leitverluste bei allen *IMC*-Topologien generell linear von der Aussteuerung abhängen, werden die oben geschilderten – ohnehin geringen – Leitverlustunterschiede überhaupt erst für grössere Aussteuerungen (d.h. bei Antriebsanwendungen erst für höhere Drehzahlen) relevant.

Allgemein gilt für die Klasse der *IMC*:

 – Die Leitverluste sind gering für kleine Aussteuergrade. Sie erhöhen sich (linear) mit steigender Aussteuerung (resp. Drehzahl).
 – Die Leitverluste nehmen für steigende Phasenverschiebungswinkel zwischen Ausgangsspannung und -strom ab.

- Beide nachfolgend vorgestellten Basis-Modulationsverfahren können vorteilhaft angewendet werden. Dabei belastet das (üblicherweise verwendete) *Stromlose Schalten des GR* dominant die WR-Stufe, während das *Spannungslose Schalten des WR* vor allem Verluste in der GR-Stufe hervorruft.

  Die Belastung der einzelnen Leistungstransistoren *innerhalb* der GR-Stufe ist prinzipbedingt nicht gleichmässig. Zum Einen ist die Gruppe der inneren Transistoren *sowohl* involviert, wenn eine Verbindung zur p-, wie auch zur n-Schiene hergestellt werden soll (vgl. Abbildung 2.6(b)), während die Gruppe der äusseren Transistoren *entweder* eine Verbindung zur p-, *oder* zur n-Schiene bewerkstelligt (vgl. Abbildung 2.6(c)). Folglich wäre – würden die ZK-Ströme symmetrisch, d.h. für gleiche Zeitdauern in beide Richtungen fliessen – die Gruppe der äusseren Transistoren mit nur halber Intensität belastet. Da aber zum Anderen die Richtung des ZK-Stroms mit den Anforderungen der spezifischen Anwendung (quasi willkürlich) variiert, ist die Verlustaufteilung zwischen den äusseren- und den inneren Transistoren der GR-Stufe zusätzlich auch applikationsabhängig.

  Erweiterte Modulationsverfahren (siehe Kapitel 4) können uneingeschränkt angewendet werden, um eine weitgehend gleichmässige Belastung beider Konverterstufen zu erreichen.

- Bezüglich der möglichen Kommutierungsverfahren gilt:

  – Die *Null-ZK-Strom Kommutierung* ist anwendbar. Für sie folgt:

    * Durch das stromlose Umschalten der GR-Stufe sind die Konverter-Schaltverluste praktisch allein durch die WR-seitigen Schaltverluste bestimmt und somit quantitativ ähnlich gering wie beim einstufig arbeitenden *CMC*.
    * Da prinzipbedingt immer Freilauf-Intervalle einer gewissen Mindestdauer benötigt werden, wird die maximal erzielbare Aussteuerung, resp. Ausgangsspannung leicht (d.h. etwa um $1 \ldots 5\%$) herabgesetzt (vgl. Kapitel 3.4).
  - Weil die GR-Stufe des *SMC* den ZK-Strom richtungsabhängig schalten kann, ist die Anwendung der *Sequenzvariablen-Vier-Schritt Kommutierung* möglich.

    Ebenso kann alternativ auch die *Sequenzfeste-Vier-Schritt Kommutierung* verwendet werden, da die Dioden der WR-Stufe einen zusätzlichen Freilauf-Pfad bieten.

- Aufgrund der vorhandenen ZK-Schienen, kann ein Überspannungsschutz einfach und wirksam realisiert werden.
- Kurzzeitige Netzunterbrechungen lassen sich mit dem Zugriff auf die ZK-Schienen vergleichsweise einfach überbrücken (*Ride-Through*).

Anmerkungen zum *USMC*

- Leistungshalbleiterbedarf: 9 Transistoren, 18 Dioden
- Die Topologie ist *nicht* rückspeisefähig.

  Weiterhin ergeben sich aus der Zwangsbedingung $i \geq 0$ folgende Konsequenzen:

  - Maximal stellbare Eingangsphasenverschiebung:
    $\pm\pi/6$ zwischen Netzspannung und -strom.
  - Maximal hinnehmbare Ausgangsphasenverschiebung:
    $\pm\pi/6$ zwischen Ausgangsspannung und Laststrom.

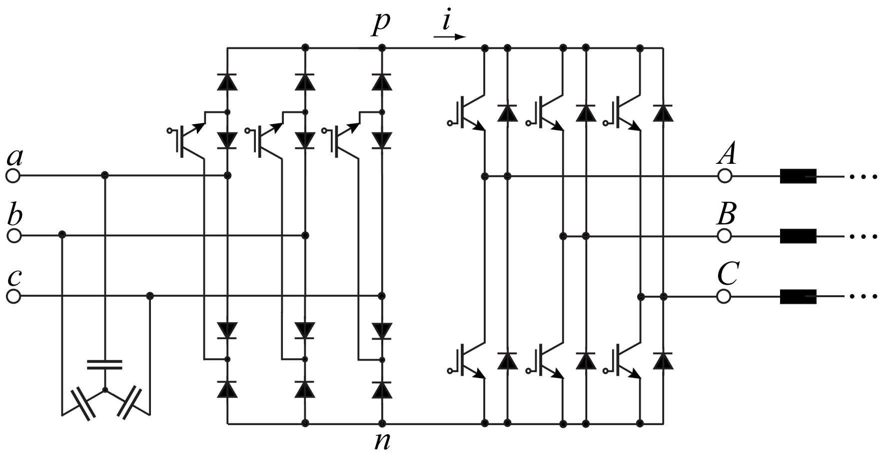


Abbildung 2.7: *USMC.*
Jeder GR-Brückenzweig kommt mit nur *einem* Leistungstransistor aus, sofern jederzeit $i \geq 0$ gewährleistet werden kann. Der in Abbildung 2.6(b) gezeigte Strompfad ist daher auch exemplarisch für den *USMC*.

Daher ist für Antriebsanwendungen durch eine (vergleichsweise einfache) schaltungstechnische Zusatzmassnahme (Kapitel 7.3) für einen Rückstrompfad zu sorgen.

– Dennoch ist aufgrund der letzten Einschränkung in Bezug auf Antriebsanwendungen nur der Betrieb des *USMC* mit einem *Synchron-Motor* sinnvoll.

- Herkömmliche WR-Ausgangsstufe.

- Für den einzig möglichen Fall eines positiven ZK-Stroms $i > 0$ (Pfad entspricht Abbildung 2.6(b)), liegen – wie bei allen drei *Sparse Matrix*-Topologien – 4 Dioden der GR-Stufe im Strompfad. Somit sind die Leitverluste gegenüber dem *C-IMC* (mit 2 GR-Dioden im Strompfad) geringfügig erhöht.

  Diese geringen Leitverlustunterschiede treten aber erst bei grösseren Aussteuerungen (d.h. bei höheren Drehzahlen) zu Tage.

  Darüberhinaus gilt allgemein für die Klasse der *IMC*:

  - Die Leitverluste sind gering für kleine Aussteuergrade. Sie erhöhen sich (linear) mit steigender Aussteuerung (resp. Drehzahl).
  - Die Leitverluste nehmen für steigende Phasenverschiebungswinkel zwischen Ausgangsspannung und -strom ab.

- Beide nachfolgend vorgestellten Basis-Modulationsverfahren können vorteilhaft angewendet werden. Dabei belastet das (üblicherweise verwendete) *Stromlose Schalten des GR* dominant die WR-Stufe, während das *Spannungslose Schalten des WR* vor allem Verluste in der GR-Stufe hervorruft.

  Erweiterte Modulationsverfahren (siehe Kapitel 4) können angewendet werden um eine weitgehend gleichmässige Belastung der Leistungshalbleiter beider Konverterstufen zu erreichen.

- Bezüglich der möglichen Kommutierungsverfahren gilt:

  - Die *Null-ZK-Strom Kommutierung* ist anwendbar. Für sie folgt:

    * Durch das stromlose Umschalten der GR-Stufe sind die Konverter-Schaltverluste praktisch allein durch die WR-seitigen Schaltverluste bestimmt und somit quantitativ ähnlich gering wie beim einstufig arbeitenden *CMC*.
    * Da prinzipbedingt immer Freilauf-Intervalle einer gewissen Mindestdauer benötigt werden, wird die maximal erzielbare Aussteuerung, resp. Ausgangsspannung leicht (d.h. etwa um $1 \ldots 5\%$) herabgesetzt (vgl. Kapitel 3.4).

  - Weil die GR-Stufe des *USMC* den ZK-Strom ohnehin nur in einer Richtung ($i > 0$) zu schalten braucht, ist die Anwendung einer (*Sequenzvariablen-* oder *Sequenzfesten-*) Vier-Schritt Kommutierung *nicht nötig*, um einen kontinuierlichen Stromfluss im ZK zu gewährleisten.

    Stattdessen kann ohne Rücksicht auf Netzpotentialverhältnisse *einfach überlappend* geschaltet werden.

- Aufgrund der vorhandenen ZK-Schienen, kann ein Überspannungsschutz einfach und wirksam realisiert werden.

- Kurzzeitige Netzunterbrechungen lassen sich mit dem Zugriff auf die ZK-Schienen vergleichsweise einfach überbrücken (*Ride-Through*).

Anmerkungen zum *VSMC*

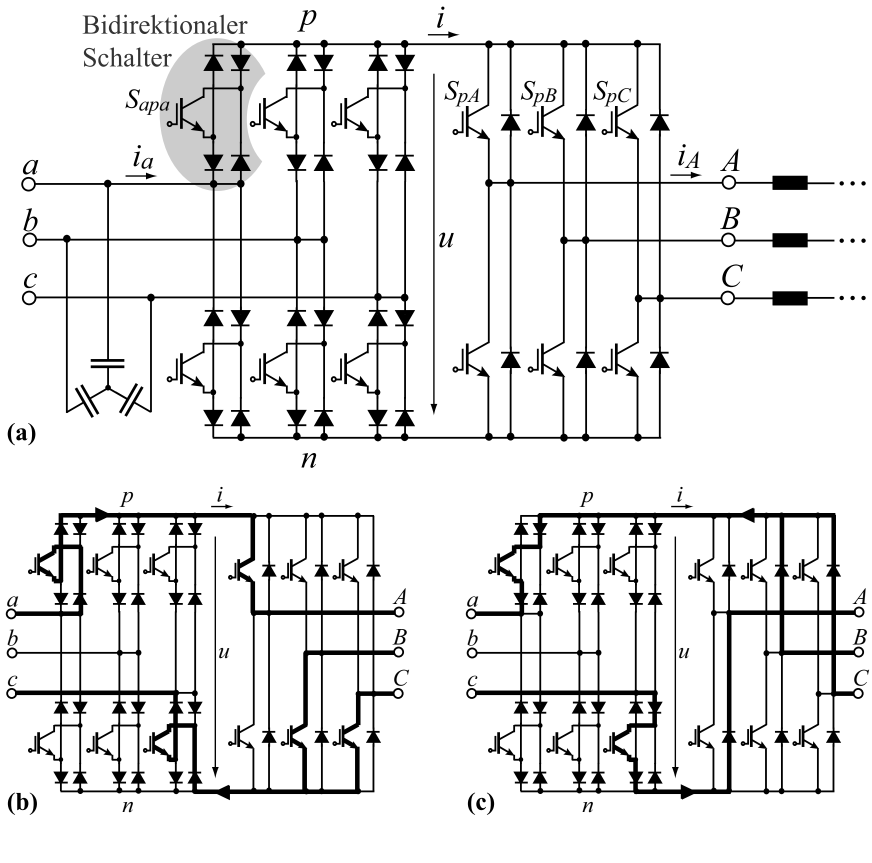


Abbildung 2.8: *VSMC.*
(a) Topologie: Unter Anwendung der *Null-ZK-Strom Kommutierung* lässt sich jeder GR-Brückenzweig – ohne Funktionalitätseinbussen – auch mit nur zwei Leistungstransistoren realisiern.
(b) Exemplarischer Strompfad für $i > 0$.
(c) Exemplarischer Strompfad für $i < 0$.

- Leistungshalbleiterbedarf: 12 Transistoren, 30 Dioden

  Vollständig realisierbar mit kommerziellen Modulen.

- Die Topologie ist rückspeisefähig.
- Herkömmliche WR-Ausgangsstufe.
- Die Anzahl der bestromten Halbleiter der GR-Stufe ändert sich nicht mit dem Vorzeichen des ZK-Stroms (vgl. Abbildung 2.8(b)/(c)). Für beide Betriebsfälle (lastseitiger Leistungsbezug / lastseitige Leistungsabgabe) liegen 4 GR-Dioden im Strompfad. Somit sind die Leitverluste geringfügig erhöht, generell gegenüber dem *C-IMC* (2 GR-Dioden im Strompfad), wie auch im Fall des Rückspeisebetriebs ($i < 0$) gegenüber der Topologie des *SMC*.

  Diese ohnehin geringen Leitverlustunterschiede treten aber erst bei grösseren Aussteuerungen (d.h. bei höheren Drehzahlen) in Erscheinung.

  Darüberhinaus gilt allgemein für die Klasse der *IMC*:

  – Die Leitverluste sind gering für kleine Aussteuergrade. Sie erhöhen sich (linear) mit steigender Aussteuerung (resp. Drehzahl).
  – Die Leitverluste nehmen für steigende Phasenverschiebungswinkel zwischen Ausgangsspannung und -strom ab.

- Prinzipiell kann *nur* das Modulationsverfahren des *Stromlosen Schaltens des GR* uneingeschränkt angewendet werden. Dieses Verfahren ist jedoch auch das praktisch bedeutsamere der beiden Basis-Modulationsverfahren. Es belastet dominant die WR-Stufe.

  Das Modulationsverfahren des *Spannungslosen Schaltens des WR*, welches dominant die GR-Stufe belastet, wäre in einer Variante für den Fall $i > 0$ zwar anwendbar, jedoch müsste ein solcher Betrieb basierend auf dem in Kapitel 7.3 vorgestellten Schutzkonzept schaltungstechnisch überwacht werden, damit bei einem umkehrenden ZK-Strom $i < 0$ auf das sichere Verfahren des *Stromlosen Schaltens des GR* zurückgewechselt werden könnte.

  Die Belastung der Leistungstransistoren *innerhalb* der GR-Stufe ist – im Gegensatz zum *SMC* – unabhängig von der jeweiligen ZK-Stromrichtung *stets gleichmässig.*

Erweiterte Modulationsverfahren (siehe Kapitel 4) zur Erzielung einer weitgehend gleichmässigen Belastung beider Konverterstufen können im *Rückspeisebetrieb* ($i < 0$) *nur eingeschränkt* angewendet werden.

- Bezüglich der möglichen Kommutierungsverfahren gilt:
  - Die *Null-ZK-Strom Kommutierung* ist anwendbar. Für sie folgt:
    - Durch das stromlose Umschalten der GR-Stufe sind die Konverter-Schaltverluste praktisch allein durch die WR-seitigen Schaltverluste bestimmt und somit quantitativ ähnlich gering wie beim einstufig arbeitenden *CMC*.
    - Da prinzipbedingt immer Freilauf-Intervalle einer gewissen Mindestdauer benötigt werden, wird die maximal erzielbare Aussteuerung, resp. Ausgangsspannung leicht (d.h. etwa um $1 \ldots 5\%$) herabgesetzt (vgl. Kapitel 3.4).
  - Weil die GR-Stufe des *VSMC* den ZK-Strom *nicht* richtungsabhängig schalten kann, kann die *Sequenzvariable-Vier-Schritt Kommutierung* nicht angewendet werden.

    Aus gleichem Grund steht auch die *Sequenzfeste-Vier-Schritt Kommutierung* nicht zur Verfügung.
- Aufgrund der vorhandenen ZK-Schienen, kann ein Überspannungsschutz einfach und wirksam realisiert werden.
- Kurzzeitige Netzunterbrechungen lassen sich mit dem Zugriff auf die ZK-Schienen vergleichsweise einfach überbrücken (*Ride-Through*).

2.1.3 Zusammenfassung einiger Topologiekriterien

Abschliessend sind in Tab. 2.1 nocheinmal relevante Vergleichskriterien für alle vorgestellten Matrix-Topologien zusammengefasst.

Die für eine gegebene Topologie anwendbaren Basis-Modulationsverfahren sind in der entsprechenden Zeile der Tabelle abgekürzt mit „*StromlosGR*“, bzw. mit „*Spgs.losWR*“ und stehen für das *Stromlose Schalten des GR*, wie für das *Spannungslose Schalten des WR*. Die Anwendbarkeit dieser Basis-Modulationsverfahren ist dabei direkt an die applizierbaren Kommutierungsstrategien gekoppelt. So wendet das (praktisch bedeutsamere) Modulationsverfahren des *Stromlosen Schaltens des GR* die *Null-ZK-Strom Kommutierung* an, während das alternative Modulationsverfahren des *Spannungslosen Schaltens des WR* eine *Vier-Schritt Kommutierung* (sequenzvariabler- oder sequenzfester Form) erfordert. Ausnahme ist hier, wie bereits erläutert, der unidirektionale *USMC*.

Beim *CMC* sind die beiden Basis-Modulationsverfahren in Klammern gesetzt, weil der *Name* der Verfahren hier nicht ganz zutreffend ist. Denn aufgrund der einstufigen Schaltungsstruktur muss der *CMC* grundsätzlich immer unter Spannung *und* Strom schalten. Ein detaillierterer Vergleich der dabei entstehenden Schaltverluste wird in Kapitel 4.3.2.3 gegeben.
Einschränkend kommt hinzu, dass das Verfahren des *Spannungslosen Schaltens des WR* innerhalb einer Netzperiode nicht jederzeit sicher durchzuhalten ist.
Denn ebenso aufgrund seiner Einstufigkeit *muss* der *CMC* immer zwingend mit einer *messgrössenabhängigen Sequenzvariablen-Vier-Schritt Kommutierung* operieren. Wie der nächste Abschnitt 2.2 zeigt, ist das unter ungewissen Netzpotentialsituationen, wie sie innerhalb einer Netzperiode regelmässig vorkommen (Polaritäten aller Aussenleiterspannungen sind dann nicht eindeutig bestimmbar), nicht immer unkritisch. Zwar ist in [27] eine wirkungsvolle Modulationslösung dieses *CMC*-Kommutierungsproblems aufgezeigt die Messunsicherheiten vermeiden sollte, jedoch entspricht das vor-

Kriterium	***CMC***	***C-IMC***	***RB-IMC***
Anzahl Transistoren	18	18	12(RB), 6
Anzahl Dioden	18	18	6
mögl. Basis-Modulationen	($StromlosGR$) [$Spgs.losWR$]	$StromlosGR$ $Spgs.losWR$	$StromlosGR$
Rückspeisefähigkt.	ja	ja	ja
Module verfügbar	nein	CC-CE: vollst. sonst: WR-Stufe	WR-Stufe
Anzahl Gate-Treiber Potentiale	6(CC) 9(CE)	8(CC), 10(CE) 10(CE-CC) 11(CC-CE)	8
spezifischer Vorteil	stets gleichm. Halbleiter-Belastung		geringe Leitver-luste
spezifischer Nachteil	*nur* 4-Schritt Komm. mögl. *kein* ZK		relevante GR-Schalt-verluste

Kriterium	***SMC***	***VSMC***	***USMC***
Anzahl Transistoren	15	12	9
Anzahl Dioden	18	30	18
mögl. Basis-Modulationen	$StromlosGR$ $Spgs.losWR$	$StromlosGR$	$StromlosGR$ $Spgs.losWR$
Rückspeisefähigkt.	ja	ja	nein
Module verfügbar	WR-Stufe	vollständig	WR-Stufe
Anzahl Gate-Treiber Potentiale	7	10	7
spezifischer Vorteil	funktional vollst. äquiv. zu C-IMC / CMC	gleichm. Belastung d. GR-IGBTs	$Spgs.losWR$ ohne 4-Schritt Komm. mögl.
spezifischer Nachteil			kein neg. ZK-Strom $i \overset{!}{\geq} 0$

Tabelle 2.1: Die vorgestellten Matrix-Topologien im Vergleich.

geschlagene Verfahren (vom Klemmenverhalten her) schliesslich dem *Stromlosen Schalten des GR.*

Die *IMC*-Topologien hingegen arbeiten standardmässig mit dem Basis-Modulationsverfahren des *Stromlosen Schaltens des GR.* Dieses zieht vorteilhaft die messgrössenunabhängige und solide *Null-ZK-Strom Kommutierung* heran, was als ein wesentliches Hauptargument zu Gunsten der *indirekten* Topologien zu werten ist.
Sollen die *IMC* Topologien jedoch nach dem Modulationsverfahren des *Spannungslosen Schaltens des WR* unter der *Sequenzvariablen-Vier-Schritt Kommutierung* betrieben werden, so können sie jederzeit, also auch im Fall ungewisser Netzpotentialverhältnisse, auf die messgrössenunabhängige und daher unkritische *Sequenzfeste-Vier-Schritt Kommutierung* wechseln. Somit kann dann der Betrieb mit dem u.U. bevorzugten[5] Verfahren des *Spannungslosen Schaltens des WR* jederzeit sicher aufrechterhalten werden.

Ist für den *CMC* die recht aufwendige Modulation mit *Sequenzvariabler-Vier-Schritt Kommutierung* jedoch einmal erfolgreich implementiert, so bietet die einstufige Topologie inhärent den Vorteil der exakt gleichmässigen Belastung aller Leistungshalbleiter, was letztlich die Voraussetzung für eine optimale Kühlkörperausnutzung schafft.

Mit der Klasse der *IMC*-Topologien verhält es sich anders. Die Implementierung der auf sie anwendbaren *Null-ZK-Strom Kommutierung* ist deutlich einfacher und aufgrund der Unabhängigkeit von Messgrössen auch gänzlich unkritisch. Jedoch sind dann die Leistungshalbleiter der GR-Stufe in der Regel (evtl. mit Ausnahme des *RB-IMC*) eindeutig schwächer belastet als die der WR-Stufe. Soll nun auch hier eine möglichst gleichmässige Halbleiterbelastung mit dem Ziel einer bestmöglichen Kühlkörperausnutzung erreicht werden, so sind erweiterte Modulationsverfahren nötig. Mit Anwedung dieser Verfahren (vorgestellt in Kapitel 4) steigt dann auch der Steueraufwand für die *indirekten* Topologien geringfügig an. Wenn schliesslich in *allen* Arbeitspunkten eine möglichst symmetrische Halblei-

[5]Eigenschaften siehe unter Kapitel 3.2.3, Kapitel 4.2.

terbelastung erzielt werden soll, so kann überdies dynamisch auf das Modulationsverfahren des *Spannungslosen Schaltens des WR*[6] umgeschaltet werden, welches die Nutzung der etwas aufwandsreicheren *Vier-Schritt Kommutierung* auch für die Klasse der *IMC* erforderlich macht. Im Gegensatz zum *CMC* besteht hier jedoch auch die Option die *Sequenzfeste*-Vier-Schritt Kommutierung anzuwenden.

Die Tabellenangaben zur Verfügbarkeit von kommerziellen Modullösungen zum Aufbau einer Matrix Topologie beziehen sich auf den Veröffentlichungszeitpunkt der Arbeit. Angemerkt sei noch, dass die Auswahl an Standard-Brückenzweigmodulen zur Realisierung eines *C-IMC* nach Abbildung 2.3(b) naturgemäss grösser ist, als die an integrierten bidirektionalen Schaltern (z.B. [76]), wie sie für die GR-Stufe des *VSMC* benötigt werden.

Die Anzahl an erforderlichen Gate-Treiber Potentialen hängt beim *CMC* und beim *C-IMC* von der Anordnung der Leistungstransistoren zueinander ab. So entspricht bei den obigen Angaben das Kürzel (CC) einer „Common-Collector“- und (CE) einer „Common-Emitter“ Verschaltung. Analog bedeutet beispielsweise (CC-CE) eine „Common-Collector“ Anordnung der Transistoren auf positiver (p-) Potentialebene kombiniert mit einer „Common-Emitter“ Verschaltung auf negativer (n-) Potentialebene.
Generell ist jedoch in diesem Zusammenhang anzumerken, dass es erfahrungsgemäss nur wenig Mehraufwand bedeutet, wenn jeder Treiber (d.h. jeder IGBT) über eine eigene potentialgetrennte Versorgung gespeist wird. Dieser Mehraufwand führt zu mehr symmetrischen Versorgungsverhältnissen und rechtfertigt sich so durch eine erhöhte Betriebssicherheit.

2.2 Kommutierung

Da ein (rückspeisefähiger) Matrix Konverters prinzipiell über elektronische Schalter verfügen muss, die einerseits Strom in

[6] Darüberhinaus ist von Modulationsvarianten des *Spannungslosen Schaltens des WR* auch ein reduzierter Gleichtaktstörpegel („Common-Mode Noise“) zu erwarten.

beiden Richtungen führen und andererseits Spannungen beider Polaritäten aufnehmen (d.h. sperren) können, muss dem einzelnen Umschaltvorgang zwischen zwei solchen bidirektionalen Schaltern besondere Aufmerksamkeit geschenkt werden.

Aufgrund seiner *direkten* Schaltungsstruktur kommt dabei für den *CMC* nur ein Kommutiervorgang bestehend aus vier Einzelschritten (*Vier-Schritt Kommutierung*) in Frage.
Die zweistufigen *IMC* Topologien hingegen ermöglichen mit der *Null-ZK-Strom Kommutierung* auch ein direktes Umschalten. Beide Kommutierungsstrategien sind nachfolgend erläutert.

2.2.1 *Vier-Schritt Kommutierung*

2.2.1.1 *Sequenzvariable* Vier-Schritt Kommutierung

Für den *CMC* ist es zwingend notwendig, die Umschaltung von einer Eingangsphase auf eine andere überlappend durchzuführen, um den in der zugeordneten Ausgangsphase eingeprägten Stromfluss niemals zu unterbrechen. Da aber mit den zeitlich ändernden Netzpotentialen der Eingangsphasen auch die Schaltspannungen über den einzelnen bidirektionalen Schaltern ihre Polarität wechseln, müssen mögliche Kurzschlusspfade zwischen den Eingangsphasen (a, b, c) während der Überlappungsdauer zweier Schalter selektiv verriegelt werden.

Ein vollständiger Kommutiervorgang (exemplarisch für einen Wechsel der Ausgangsphase A von Eingangsphase a nach b) ist in Abbildung 2.9 unter der Annahme von $u_{ab} > 0$ illustriert. Dabei zeigt Spalte (a) die Kommutiersequenz für den zugehörigen Strang des *CMC* im Falle eines in positiver Richtung fliessenden Schalt- bzw. Lastphasenstroms $i > 0$. Die grau unterlegten Kreisflächen in der Darstellung symbolisieren ein anliegendes Schaltsignal ($s = 1$) für einen Transistor. Zusätzlich sind Schaltsignaländerungen noch mit einer strichlierten Kreisumrandung markiert.

1. Im ersten Kommutierschritt wird der Transistor ausgeschaltet, der in der zu deaktivierenden Verbindung (aA)

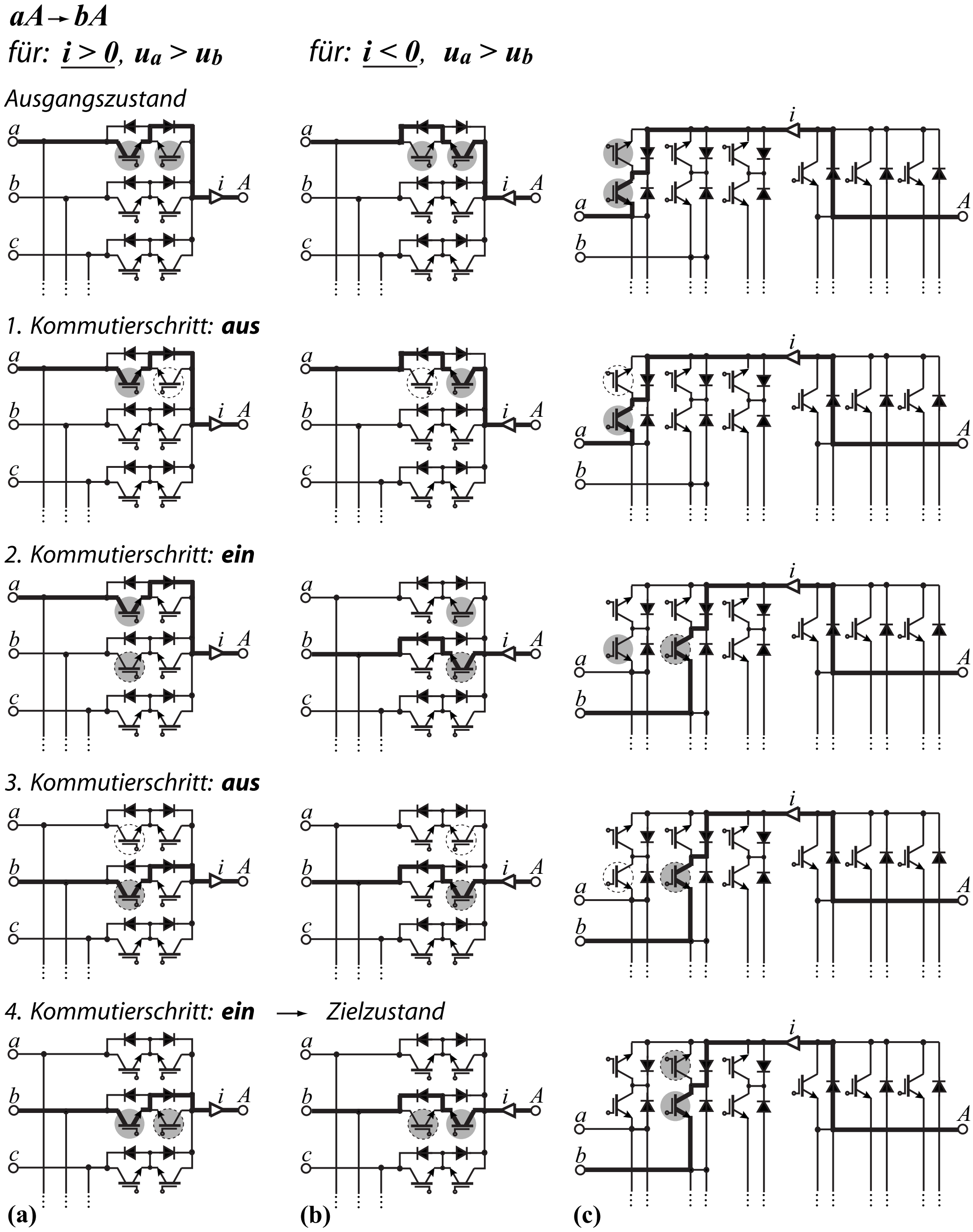


Abbildung 2.9: Abfolge der stromabhängigen *Sequenzvariablen-Vier-Schritt Kommutierung* für einen exemplarischen Verbindungswechsel der Ausgangsphase A von Eingangsphase a nach b unter der Annahme $u_{ab} > 0$.
(a) CMC: Strompfade im Fall $i > 0$.
(b) CMC: Die Kommutiersequenz wechselt mit der Strom–richtung $i < 0$.
(c) IMC: Strompfade im Fall $i < 0$.

nicht im Strompfad liegt.

2. Im zweiten Schritt schaltet der Transistor der künftigen Verbindung (bA) ein, der den Stromfluss in positiver Richtung übernehmen muss.
   Da zu diesem Zeitpunkt die in negativer Stromrichtung gepolten Transistoren beider Verbindungen sperren, kann kein Kurzschlusspfad zwischen Phase a und b entstehen – unabhängig von der Polarität der Schaltspannung u_{ab}.
   Wäre die Spannung negativ, $u_{ab} < 0$, würde der Strompfad bereits jetzt wechseln.

3. Im dritten Schritt wird der zuvor stromführende Transistor der zu deaktivierenden Verbindung (aA) ausgeschaltet.
   Dadurch wird bei der hier als positiv angenommenen Spannung $u_{ab} > 0$ der Strom gezwungen auf das niedrigere Potential der Eingangsphase b zu kommutieren.

4. Im vierten Schritt wird schliesslich der in negativer Stromrichtung orientierte Transistor eingeschaltet. Dieser wird durchflossen, sobald der Lastphasenstrom einen Nulldurchgang vollführt.
   Somit ist die bidirektionale Verbindung (bA) hergestellt und der Kommutiervorgang ist abgeschlossen.

In Spalte (b) ist der entsprechende Kommutiervorgang für einen nun negativen (d.h. ins Netz fliessenden) Lastphasenstrom $i < 0$ gezeigt. Damit der kontinuierliche Stromfluss aufrechterhalten werden kann, ist die Kommutiersequenz in der Schrittabfolge gegenüber dem vorher betrachteten Fall $i > 0$ zu ändern.

Neben der Tatsache, dass die Kommutiersequenz variabel sein muss, bedeutet dies auch, dass die Sequenzumschaltung mit dem zu detektierenden Vorzeichenwechsel einer Messgrösse – hier des Laststroms – erfolgen muss.

Insofern sei diese Kommutierungsstrategie als stromabhängige *Sequenzvariable-Vier-Schritt Kommutierung* bezeichnet. Wie oben zum 2. Kommutierungsschritt angemerkt, bedeutet die Abhängigkeit vom Stromvorzeichen aber auch gleichzeitig die

Unabhängigkeit dieser Kommutiersequenz von der Polarität der Schaltspannung u_{ab}.

Die gleiche Kommutiersequenz ist in Abbildung 2.9, Spalte (c) ebenfalls für einen negativen Schaltstrom $i < 0$ auf die GR-Stufe einer indirekten Topologie (exemplarisch *C-IMC*) angewendet. Die Vehältnisse sind hier völlig analog zum *CMC* und so wurden auch die in der Vergangenheit vorgestellten *C-IMC* Konzepte (z.B. [22], [23]) fast ausschliesslich auf diese Weise kommutiert.

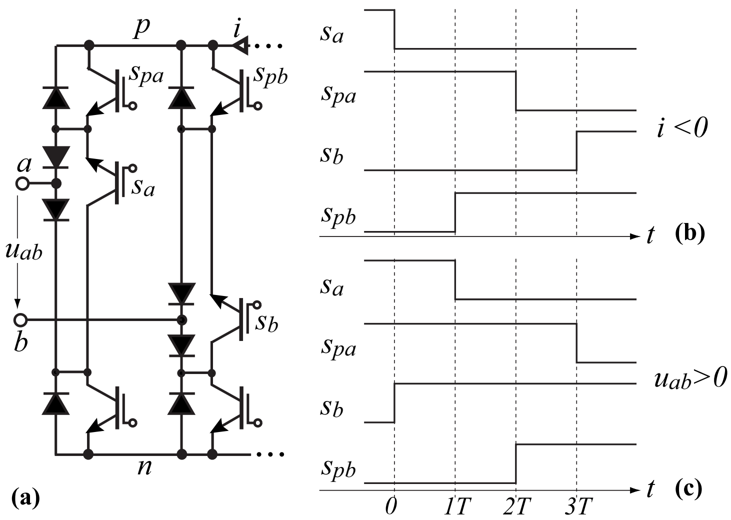


Abbildung 2.10: *Sequenzvariable-Vier-Schritt Kommutierung* am Beispiel des *SMC*.
(a) Kommutierende *SMC* Brückenzweige der GR-Stufe.
(b) Stromabhängige Kommutiersequenz für den Fall $i < 0$ (vgl. Abbildung 2.9(c)).
(c) Spannungsabhängige Kommutiersequenz für $u_{ab} > 0$.

Ebenso lässt sich die *Sequenzvariable-Vier-Schritt Kommutierung* auch direkt auf die *SMC* Topologie anwenden (Abbildung 2.10(a)), deren Äquivalenz zum *C-IMC* ja bereits in Abschnitt 2.1.2 gezeigt wurde. Abbildung 2.10(b) stellt das erforderliche Zeitverhalten der Schaltsignalflanken zum Erhalt der in Abbildung 2.9(c) illustrierten Kommutierschrittabfolge dar.

Alternativ zur stromabhängigen Kommutiersequenz bietet sich auch eine (schalt-)spannungsabhängige Schrittabfolge an. Die dazugehörigen Schaltsignalflanken sind in Abbildung 2.10(c) für den Fall positiver Schaltspannung $u_{ab} > 0$ gezeigt. Der Unterschied zur stromabhängigen Kommutiersequenz liegt einzig darin, dass die spannungsabhängige Sequenz anstatt mit einer Ausschalt- mit einer Einschaltaktion beginnt. Somit steht dem Strom permanent ein Pfad in beide Richtungen (zur Last und zum Netz) zur Verfügung. Allerdings kann mit dieser Strategie dann prinzipiell nur eine Spannung mit bekannter Polarität kurzschlussfrei geschaltet werden.

Aufgrund der in der Regel genauer und kostengünstiger zu realisierenden Spannungsmessung wird in der Praxis zumeist die spannungsabhängige (und damit stromunabhängige) Kommutiersequenz eingesetzt. Ein weiteres Argument zu Gunsten der spannungsabhängigen Kommutierung folgt aus der Tatsache, dass die kommutierungsrelevante Eingangsspannung üblicherweise einen deutlich geringeren schaltfrequenten Ripple aufweist als der fürs Stromkriterium heranzuziehende Laststrom. Zumal der Laststromripple mit jeweils angeschlossener Last (bzw. Motor) variiert. Demgegenüber kann der Eingangsspannungsripple durch entsprechende Auslegung der Eingangsfilterkondensatoren recht einfach (und kostengünstig) festgelegt werden.

So ist in Abbildung 2.11 anhand eines Blockschaltbilds die zur Realisation der spannungsabhängigen *Sequenzvariablen-Vier-Schritt Kommutierung* benötigte Logik-Funktionalität, beispielhaft für den *SMC*, dargestellt. Grundsätzlich sind die Flankenwechsel der unverzögerten Schaltsignale (Index: *id*) zu detektieren und abhängig von der Richtung des jeweiligen Flankenwechsels mit unterschiedlichen Zeitschritten verzögert auszugeben. Dabei vertauscht sich mit wechselnder Polarität der Schaltspannung Δu lediglich die Zuordnung der Flankenverzögerungsfunktionen für innere und äussere Transistoren. Hingewiesen sei darauf, dass die Schaltspannung Δu als Potentialdifferenz von der Ausgangs- zur Zielverbindung definiert sei. Beim Wechsel von Eingangsphase a auf b ist die Schaltspannung bei positiver Spannung $u_{ab} > 0$ also negativ $\Delta u = -u_{ab} < 0$, beim Rückwechsel hingegen positiv.

Zur Anpassung an einen *C-IMC* (bzw. *RB-IMC*) wäre jeweils der innere Funktionsblock zu duplizieren und dem zusätzlichen (inneren) GR-Transistor zuzuordnen.
Derartige Flankendetektions- und -verzögerungsfunktionen wer-

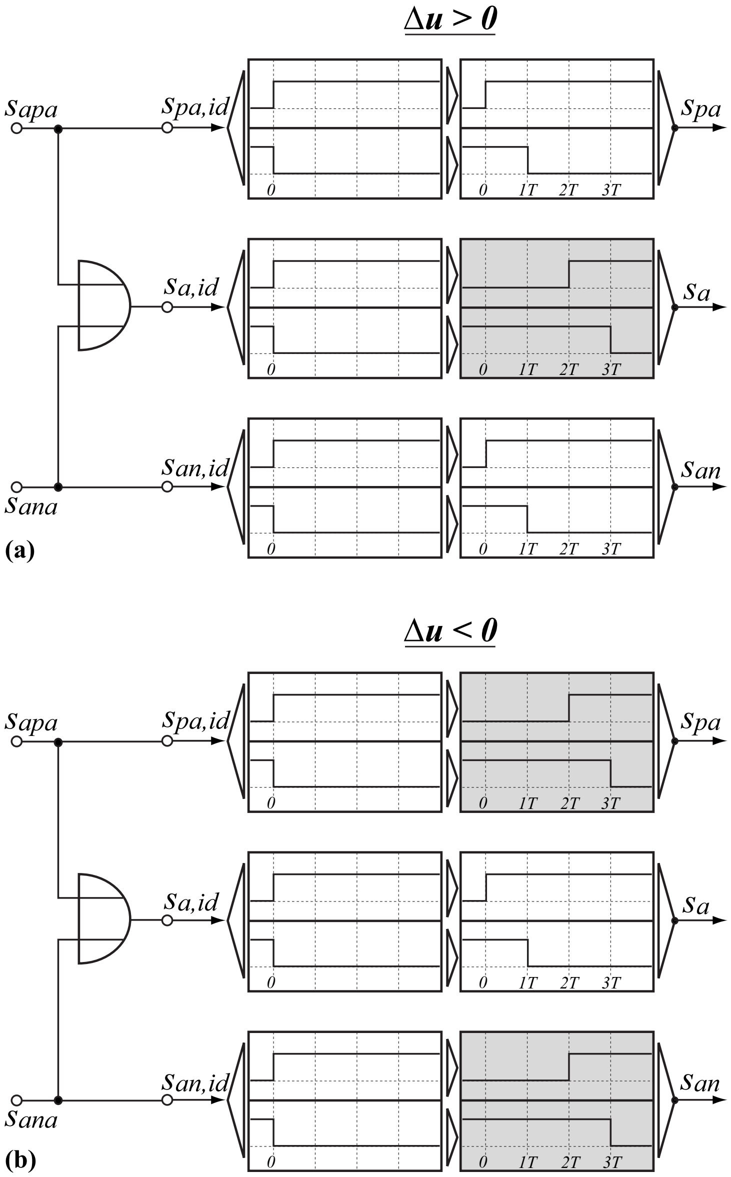


Abbildung 2.11: *Sequenzvariable-Vier-Schritt Kommutierung*: Implementierung der spannungsabhängigen Kommutiersequenz (am Beispiel des *SMC*).
(a) Für den Fall positiver Schaltspannung $\Delta u > 0$.
(b) Im Fall negativer Schaltspannung $\Delta u < 0$ sind die Flankenverzögerungsfunktionen für die inneren und äusseren Transistoren gegenüber $\Delta u > 0$ zu vertauschen.

den in der Praxis üblicherweise mit auf Gatter-Ebene programmierbaren Logik-Bausteinen (PLD oder FPGA, programmiert mit Verhaltensbeschreibungssprachen wie z.B. in *VHDL* oder

VERILOG) in Form von Zustandsautomaten implementiert.[7]

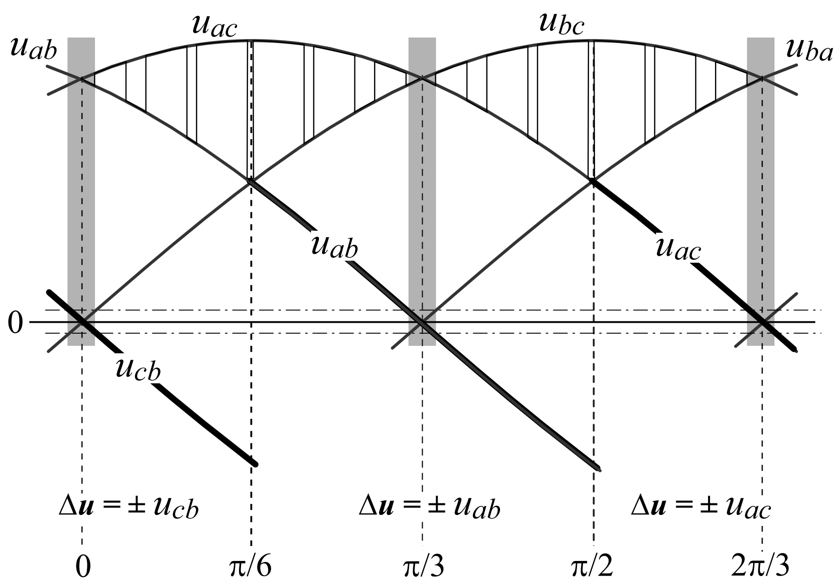


Abbildung 2.12: Typisch auftretende Schaltspannung Δu über ein Drittel einer Netzperiode. Nulldurchgänge und damit einhergehend Unsicherheiten bei der messwertbasierten Bestimmung des Vorzeichens treten mit $\pi/3$-Periodizität auf.

Die generelle Abhängigkeit der *Sequenzvariablen-Vier-Schritt Kommutierung* von einer Messgrösse (Strom oder Spannung) ist als prinzipieller Nachteil zu werten. Deutlich wird dies auch mit Betrachten von Abbildung 2.12, die einen typischen Modulationsfall und die kritischen Bereiche für die spannungsabhängige Kommutiersequenz zeigt. Wenn zur ausgangsseitigen Spannungsbildung wechselweise zwischen den beiden maximalen verketteten Netzspannungen (z.B. u_{ac}, u_{bc}) geschaltet wird[8], dann beträgt die über den einzelnen Halbleiterventilen auftretende Schaltspannung $\Delta u = \pm u_{ab}$. Diese Spannung weist jedoch im relevanten Intervall ihren Nulldurchgang auf. Somit tritt um diesen herum inhärent ein Bereich auf, in dem das Schaltspan-

[7]Sie kommen in sehr ähnlicher Art auch im vorgestellten *VSMC* Prototypen (vgl. Kapitel 7.1) zur Realisation der WR-Sicherheitszeiten zum Einsatz.

[8]Das in [27] vorgestellte Modulationskonzept für den *CMC* vermeidet gezielt diese direkten Umschaltungen.

nungsvorzeichen nicht eindeutig bestimmt werden kann. Die Folge sind Kommutierungsfehler, die sich in Form von Kurzschlusstrompulsen zwischen den den beteiligten Netzphasen (hier b und c) äussern. Obwohl die stromtreibende Netzpotentialdifferenz nur sehr gering (dicht bei Null) ist, so beeinträchtigen die mit $\pi/3$– Periodizität auftretenden Kurzschlusspulse die Netzstromqualität doch deutlich.

Würde alternativ die stromabhängige Kommutiersequenz angewendet, so würden analog Kommutierungsfehler in der Nähe der Laststromnulldurchgänge auftreten. Die Folge wären kurzzeitig unterbrochene Strompfade, was bei der idealen Schaltungstopologie (nach Abbildung 2.2) zu Überspannungsspitzen führen würde. In realen *CMC* Systemen ist parallel noch eine Schutzbeschaltung angeordnet, die in solchen Fällen Ersatzstrompfade bereitstellt. Jedoch wird die in der Schutzbeschaltung enthaltene Kapazität auf diese Weise regelmässig beansprucht (d.h. geladen). Darüberhinaus entstehen während der Stromübernahme durch die Schutzbeschaltung kurzzeitige Ausgangsspannungsfehler, die die Laststromqualität beeinflussen.

Mit Verwendung einer *IMC*-Topologie kann die zuweilen kritische Messgrössenabhängigkeit des Kommutiervorgangs vermieden werden. Die beiden nachfolgenden Abschnitte zeigen zwei messgrössen*unabhängige* Kommutierungskonzepte auf.

2.2.1.2 *Sequenzfeste* Vier-Schritt Kommutierung

Die Grundidee der *Sequenzfesten Vier-Schritt Kommutierung* ist es, die Schaltüberlappung nur für *eine* Richtung des ZK-Stroms zu gewährleisten. Dadurch bleibt die Kommutiersequenz konstant und wird *unabhängig von Messgrössen.*

Wie Abbildung 2.13(b) zeigt, steht bei jeglicher *IMC*-Topologie im Falle einer GR-seitigen Stromunterbrechung unter positivem ZK-Stroms ($i > 0$) ein Freilauf-Pfad bereit. Dieser Freilauf-Pfad ist topologieinhärent und wird nach Abbildung 2.13(c) von den sechs Dioden und den jeweils eingeschalteten Transistoren der WR-Stufe bereitgestellt. Aus diesem Grunde ist also *nicht* zwingend Sorge dafür zu tragen, auch im Fall $i > 0$ überlappend zu schalten.

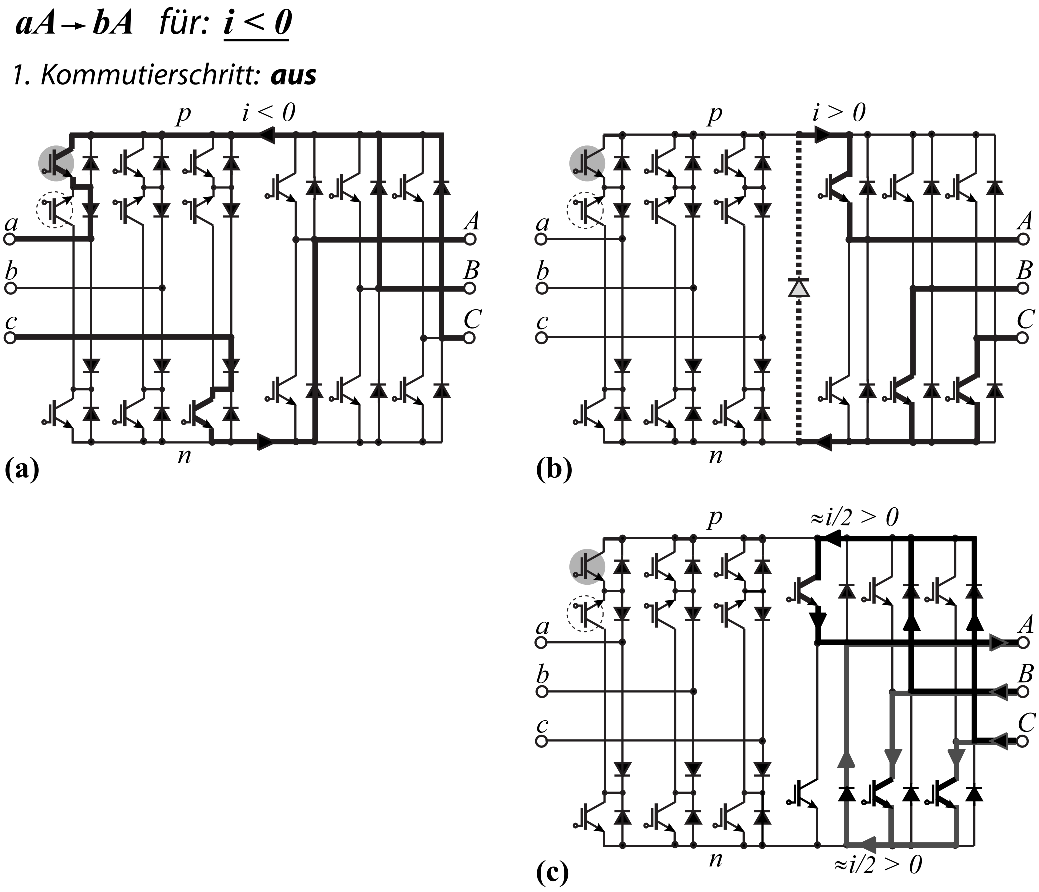


Abbildung 2.13: Strompfade bei *Sequenzfester-Vier-Schritt Kommutierung* für *IMC* Topologien.
Mit konstanter Anwendung der für $i < 0$ überlappenden Kommutiersequenz nach Abbildung 2.10(b) folgt stromrichtungsabhängig:
(a) Für $i < 0$ resultiert der bekannte kontinuierliche Strompfad.
(b) Für $i > 0$ stellt sich mit der Ausschaltaktion des ersten Kommutierschritts ein vorübergehender Freilauf-Pfad ein, der hier zwecks besserer Anschaulichkeit über eine virtuelle Diode im ZK gezeichnet ist.
(c) Der reale Freilauf-Pfad für $i > 0$ schliesst sich über die Dioden und Transistoren der WR-Stufe. Es bilden sich zwei Parallelpfade über p- und n-Schiene (schwarz, grau).

Somit bieten die *IMC* Topologien den Freiheitsgrad, die unterbrechungsfreie Umschaltung der GR-Stufe auf den Fall $i < 0$ einzuschränken. Abbildung 2.13 stellt den ersten Kommutierungsschritt der stromabhängigen Vier-Schritt-Kommutierung aus Abbildung 2.9(c) am Beispiel des *SMC* dar. Für $i < 0$ liefert die GR-Stufe jederzeit einen Strompfad zu einer Eingangsphase (vgl. Abbildung 2.13(a)). Da die gleiche Schrittabfolge nun auch für einen positiven ZK-Strom $i > 0$ beibehalten wird, stellt sich nach Abbildung 2.13(b) bereits mit der Ausschaltaktion des ersten Kommutierungsschritts der erzwungene Freilauf über die WR-Dioden ein. Weil dies aber völlig unkritisch ist, kann stromrichtungsunabhängig stets die gleiche Kommutierabfolge aus Abbildung 2.9(c) angewendet werden.

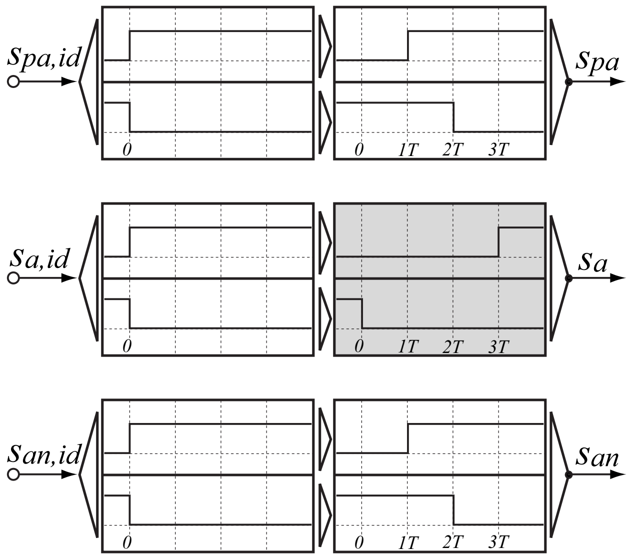


Abbildung 2.14: *Sequenzfeste-Vier-Schritt Kommutierung*: Implementierung der für $i < 0$ überlappenden Kommutiersequenz.

Die zur Implementierung der *Sequenzfesten-Vier-Schritt Kommutierung* notwendige Logik-Funktionalität wird vom Blockschaltbild in Abbildung 2.14 dokumentiert.
Für die inneren Transistoren der GR-Stufe wird eine fallende Schaltsignalflanke also gar nicht, hingegen eine steigende Flanke um drei Sicherheitszeit-Zyklen verzögert.
Bei den äusseren Transistoren wird eine fallende Flanke um zwei, eine steigende Flanke um einen Sicherheitszeit-Zyklus verzögert.

Folglich ergibt sich die untenstehende Regel für die resultierenden Kommutierungsverzögerungen der *Sequenzfesten-Vier-Schritt Kommutierung.*

Kommutierungsverzögerung der GR-Stufe

- $i < 0$
  (entspricht dem generellen Verhalten der *sequenzvariablen* Kommutierung)
  - $\Delta u < 0 \rightarrow Verzögerung = 1T$
  - $\Delta u > 0 \rightarrow Verzögerung = 2T$
- $i > 0$
  - allgemein $\rightarrow Verzögerung = 3T$
  - Ausnahme:
    in Freilauf $\rightarrow Verzögerung = 0$

Zum Vergleich: Komm.verzögerung der WR-Stufe

- $i < 0$ (Diode leitet) $\rightarrow Verzögerung = 1T$
- $i > 0$ (Transistor leitet) $\rightarrow Verzögerung = 0$

Da aus der Kommutierungsverzögerung auch ein (kleiner) Ausgangsspannungsfehler hervorgeht, ist dieser für die *Sequenzfeste-Vier-Schritt Kommutierung* geringfügig erhöht in Kauf zu nehmen. Ausnahme ist der Wechsel in einen Freilauf-Zustand – dieser tritt für $i > 0$ quasi unverzögert mit der ersten Schaltaktion der Sequenz ein und ruft so keinen Fehler hervor.

Darüberhinaus ist mit der Anwendung der *sequenzfesten* Kommutierung (wie in Kapitel 3.2.3 diskutiert) eine Erhöhung der Schaltverluste gegenüber der *sequenzvariablen* Kommutierung verbunden.

Insofern bietet sich auch die Option, die *sequenzfeste-* und die *sequenzvariable* Strategie zu *kombinieren*. So könnte in den kritischen Bereichen der Messunsicherheit die *Sequenzfeste-* und ansonsten die etwas schaltverlustärmere *Sequenzvariable-Vier-Schritt Kommutierung* eingesetzt werden.

Die im oben angeführten Vergleich reduziert auftretende Kommutierungsverzögerung der WR-Stufe wird nun beim zweiten messgrössenunabhängigen Kommutierungskonzept ausgenutzt. Dieses nachfolgend vorgestellte Verfahren der *Null-ZK-Strom Kommutierung* weist darüberhinaus auch keine erhöhten Schaltverluste auf.

2.2.2 *Null-ZK-Strom Kommutierung*

Das Konzept der *Null-ZK-Strom Kommutierung* nutzt den bereits in Abbildung 2.3(c) dargestellten Freilauf-Pfad einer *IMC* WR-Stufe zum Wechseln des GR-seitigen Schaltzustands. Ist der WR-Freilauf-Zustand aktiviert, so zirkulieren die Lastströme über die p-, bzw. n-Schiene ausschliesslich durch die Leistungshalbleiter der WR-Stufe. D.h. der ZK, wie auch die gesamte GR-Stufe sind während des Freilauf-Intervalls *stromlos* ($i = 0$), sodass bei einer GR-Umschaltung innerhalb dieses Intervalls prinzipiell *nicht* für einen kontinuierlich bestehenden Strompfad zu einer Eingangsphase Sorge getragen werden muss.

Soll ausschliesslich dieses – erstmals in [7] vorgeschlagene – Verfahren der *Null-ZK-Strom Kommutierung* zum GR-Schaltzustandswechsel verwendet werden, so sind also die Schalthandlungen von GR- und WR-Stufe strikt aufeinander zu synchronisieren. Niemals darf der GR seinen Schaltzustand ausserhalb eines WR-Freilauf-Intervalls wechseln.

Die direkte Einbettbarkeit der *Null-ZK-Strom Kommutierung* in das umschliessende Modulationskonzept ist in Abbildung 2.15 anhand der Schaltzustandsabfolge einer exemplarischen Pulshalbperiode illustriert. Es ist im Unterschied zu Abbildung 2.9 also nicht eine mehrschrittige Kommutiersequenz (d.h. eine Einzelumschaltung) dargestellt, sondern ein vollständiger Schaltzyklus, der in sich bereits die gesamte Spannungs- und Stromkonversion zwischen Ein- und Ausgangsklemmen bewerkstelligt.

In Spalte (b) der Abbildung 2.15 ist dabei der Zeitverlauf einer Pulshalbperiode, repräsentiert durch die ZK-Spannung u, den ZK-Strom i, sowie durch die betreffednen Schaltsignale dargestellt. Der jeweils aktuelle Schaltzustand ist innerhalb der Pe-

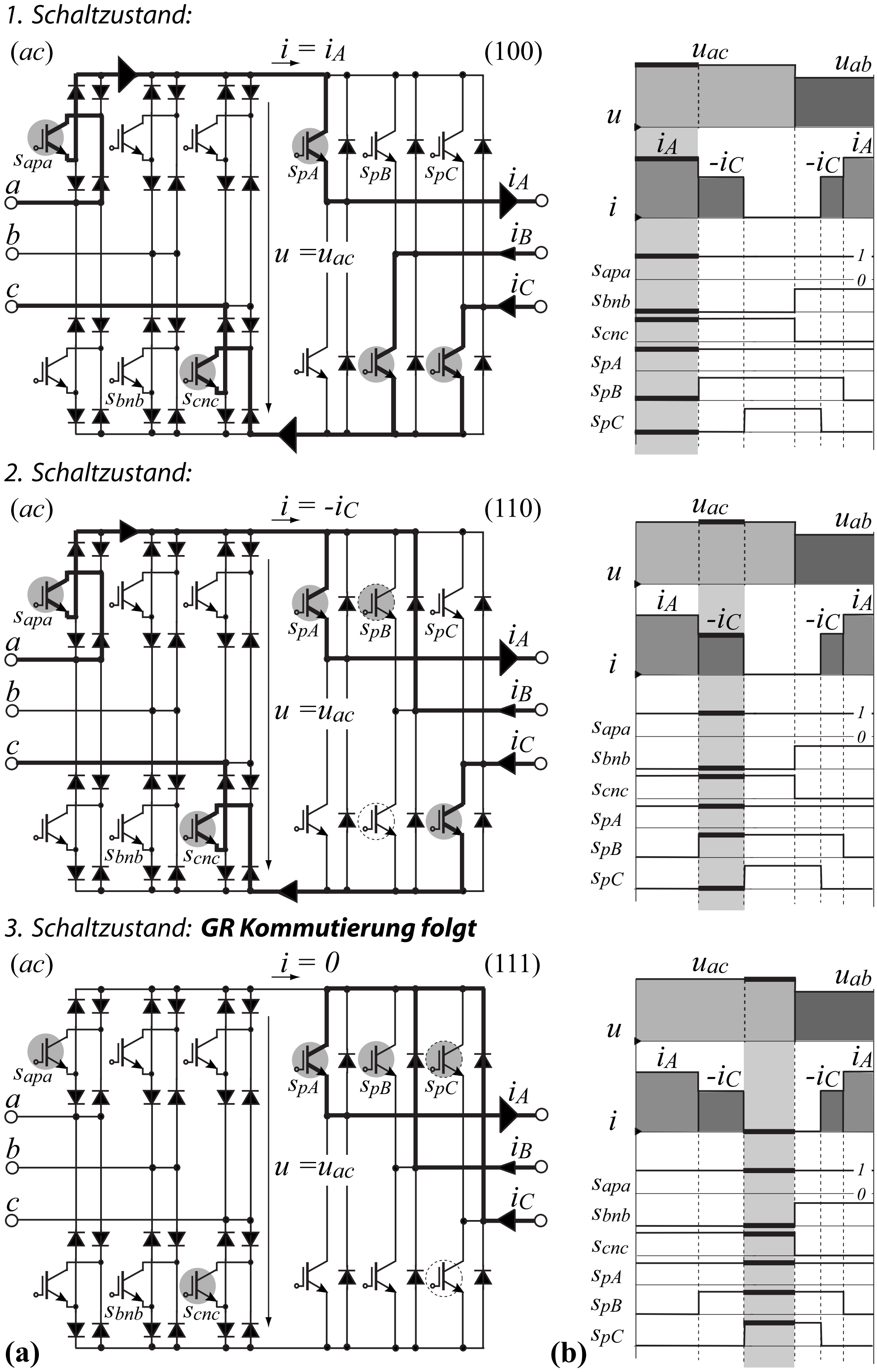
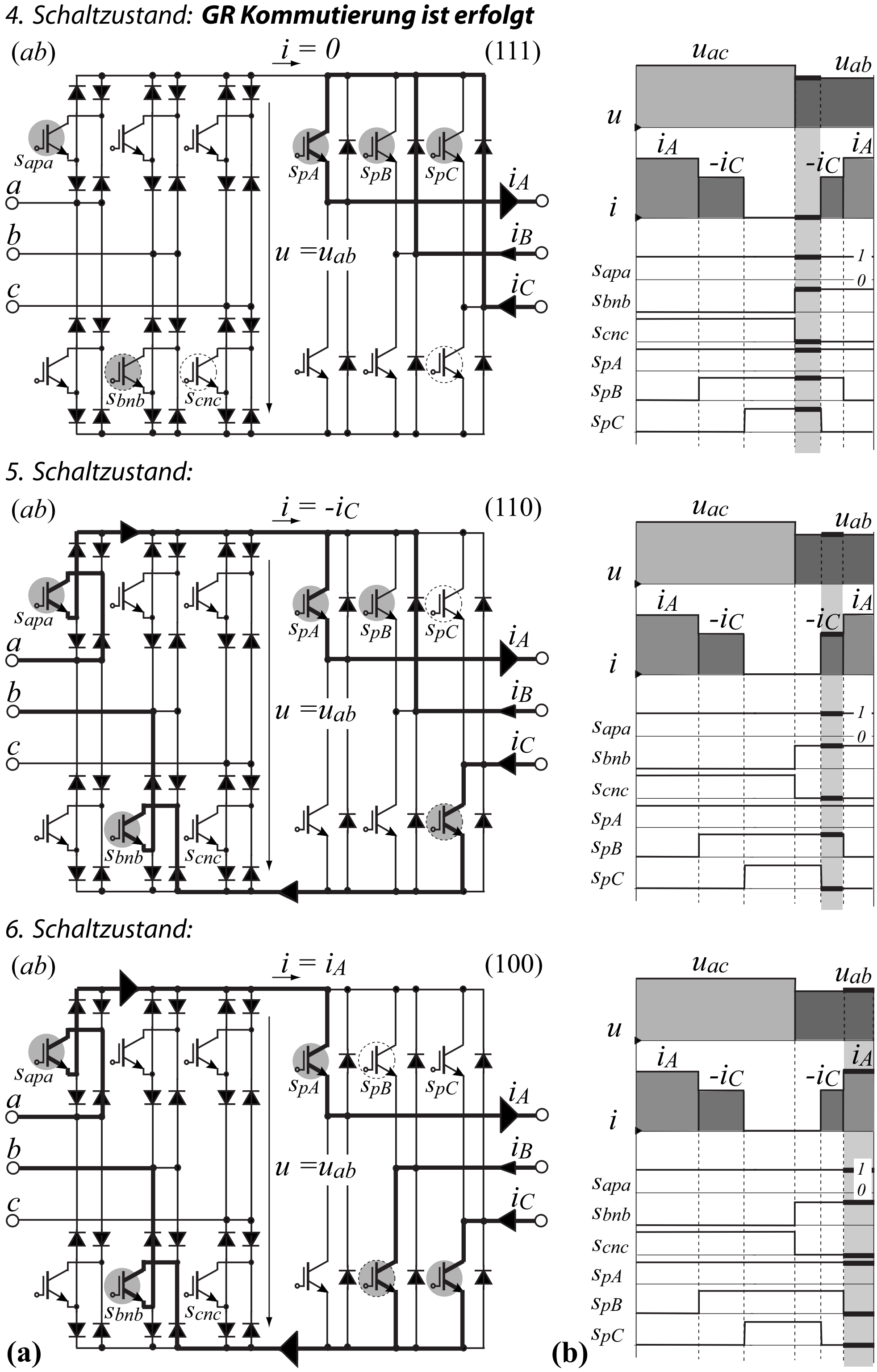


Abbildung 2.15: Die *Null-ZK-Strom Kommutierung* erfolgt mit dem Wechsel vom 3. in den 4. Schaltzustand. **(a)** Strompfade (beispielhaft *VSMC*). **(b)** Pulshalbperiode.



4. Schaltzustand: GR Kommutierung ist erfolgt
(ab)
i = 0
(111)
u = uab
Sapa
Sbnb
Scnc
SpA
SpB
SpC
a
b
c
iA
iB
iC
uac
uab
u
i
-iC
1
0
5. Schaltzustand:
(ab)
i = -iC
(110)
6. Schaltzustand:
(ab)
i = iA
(100)
(a)
(b)

riode durch die grau unterlegte Fläche markiert und in Spalte (a) anhand der zugehörigen Strompfade dargestellt.

Der Gesamtschaltzustand des Konverters ist dabei eindeutig beschrieben mit einem GR- und einem WR-Schaltzustand. Während die Notation des WR-Schaltzustands der eines konventionellen dreiphasigen Spannungs-Zwischenkreis-Wechselrichters entspricht und demgemäss durch die Schaltsignal(logik)pegel der mit der p-Schiene verbundenen Transistoren festgelegt ist[9], sei die zweistellige GR-Zustandsnotation wie folgt gegeben: Die erste Stelle entspricht dem Kürzel der Eingangsphase, die an der p-Schiene liegt, wohingegen die zweite Stelle der Phase entspricht, die mit der n-Schiene verbunden ist.

Die eingeprägten Lastströme sind in Abbildung 2.15(a) in Richtung (d.h. Vorzeichen) und Betrag durch entsprechende Pfeile repräsentiert. Da ein breiter Pfeil einen betragsmässig grossen Strom darstellt, entspricht die abgebildete Situation dem ersten $\pi/6-$Sektor der Laststromperiode.

Die ersten drei Schaltzustände sind nur durch Wechsel in der WR-Stufe gekennzeichnet. Sie entsprechen somit denen eines konventionellen Spannungs-Zwischenkreis-Wechselrichters, während die GR-Stufe konstant die Netzphasen a und c mit dem ZK verbindet.
Im dritten Schaltzustand ist der besagte WR-Freilauf-Zustand aktiviert, der die Lastströme ausschliesslich in der WR-Stufe zirkulieren lässt und auf diese Weise einen stromlosen ZK ($i = 0$), sowie ebenso einen stromlosen GR bewirkt. Dem zu Folge kann mit dem Übergang von Schaltzustand 3 auf Schaltzustand 4 der GR-Zustand direkt, d.h. ohne pfaderhaltende Zwischenschritte, von (ac) auf (ab) gewechselt werden. Damit ist die Kommutierung der GR-Stufe quasi in *einem einzigen Schritt* vollzogen.
Praktisch ist nach dem Ausschalten des zuvor leitenden Transistors S_{cnc} und vor dem Einschalten des künftig stromführenden Transistors S_{bnb} noch eine kurze Sicherheitszeit einzufügen, die eine Einschaltüberlappung dieser beiden Halbleiter auf je-

[9]Da die mit der n-Schiene verbundenen Transistoren eines Brückenzweigs aufgrund der Spannungseinprägung im ZK im Gegentakt angesteuert werden müssen, ist ihr Schaltsignal jeweils invertiert.

den Fall verhindert und somit einen netzseitigen Phasenkurzschluss unterbindet. Da beide Transistoren zum Umschaltzeitpunkt aber stromlos sind, kann diese Sicherheitszeit vergleichsweise kurz ausfallen (z.B. 200ns, der *RB-IMC* benötigt aufgrund des langsameren Schaltverhaltens der RB-IGBT eine längere Sicherheitszeit).
Während der letzen drei Schaltzustände ist der GR-Zustand konstant bei (ab) und die WR-Schalthandlungen entsprechen unverändert denen eines konventionellen dreiphasigen Wechselrichters. Mit dem Wechsel in den 5. Zustand wird WR-seitig aus dem Freilauf zurückgeschaltet und die GR-Stufe wird erneut (S_{bnb} erstmals) mit $i = -i_C$ bestromt.

Einzelheiten zur abgebildeten Puls(halb)periode sowie Modifikationsmöglichkeiten derselben werden im folgenden Kapitel 3 detailliert erläutert.

Die *vorteilhaften* Eigenschaften der *Null-ZK-Strom Kommutierung* seien nochmals kurz zusammengefasst:

- unabhängig von Messgrössen
- sehr geringe Kommutierungsverzögerungen (d.h. geringe Fehlerspannungen am Ausgang)
- keine pfaderhaltenden Kommutierungs-Zwischenschritte erforderlich, d.h. auch weniger Logik-Aufwand
- Die *VSMC*-Topologie wird überhaupt erst durch die *Null-ZK-Strom Kommutierung* ermöglicht.

  Da kein stromrichtungsselektives Schalten (bei $i = 0$) erforderlich ist, können die bidirektionalen Schalter der GR-Stufe mit jeweils nur einem abschaltbaren Halbleiterventil ausgeführt werden.

  Aus diesem Grunde ist auch in Abbildung 2.15(a) beispielhaft die *VSMC* Topologie gezeigt. Für sie ist kein anderes Kommutierungskonzept anwendbar.
- Die *Null-ZK-Strom Kommutierung* ist auf *alle IMC* Topologien anwendbar.

- Die GR-Stufe schaltet stromlos. Daraus resultieren sehr geringe, in der Regel vernachlässigbare, Schaltverluste.

  Aus diesem Grunde ist die *Null-ZK-Strom Kommutierung* für den *RB-IMC* auf jeden Fall zu bevorzugen.

Dem steht *nachteilhaft* gegenüber:

- Prinzipiell sind immer Freilauf-Intervalle erforderlich, daraus resultiert eine leicht herabgesetzte Maximalaussteuerung.

- Das Modulationsverfahren *Spannungsloses Schalten des WR* ist nicht anwendbar.

Aufgrund der *deutlich überwiegenden Vorteile* konzentriert sich diese Arbeit in der Hauptsache auf die *Null-ZK-Strom Kommutierung* und das auf ihr basierende Modulationsverfahren des *Stromlosen Schaltens des GR*.

Das alternative Modulationsverfahren des *Spannungslosen Schaltens des WR* erfordert zwingend eine *Vier-Schritt Kommutierung*, hierfür stehen beide Varianten, sowohl das *sequenzvariable*- als auch das *sequenzfeste* Konzept zur Auswahl.

Kapitel 3

Modulation: Basis-Verfahren

In diesem Kapitel sollen die grundlegenen Modulationsprinzipien eines Indirekten Matrix Konverters erläutert werden.

Die Klasse der Indirekten Matrix Konverter (*IMC*), der auch die im vorangegangenen Kapitel vorgestellten *Sparse Matrix*-Topologien unterzuordnen sind, ist durch ihre topologische Zweistufigkeit charakterisiert. D.h., der Gesamt-Konverter ist funktionell in zwei explizite Einzelstufen (GR und WR) aufgetrennt. Zur Kopplung beider Stufen existiert je eine physikalische Verbindung auf positiver- (p-Schiene), wie auf negativer Potentialebene (n-Schiene), die gesamthaft als Zwischenkreis (ZK) bezechnet werden soll. Hervorzuheben ist, dass dieser Zwischenkreis im Gegensatz zum herkömmlichen Verständnis dieses Begriffs, keinerlei Energiespeicher-Elemente (Kapazitäten, Induktivitäten) beinhaltet.

Entsprechend müssen die beim Indirekten Matrix Konverter anwendbaren Modulationsalgorithmen, die – wie nahezu alle bekannten Ansteuerverfahren im Bereich der matrix-basierten Leistungskonversion – auf Raumzeigertheorien begründet sind (Raumzeigermodulation), die Existenz des physikalisch ausgeführten ZK berücksichtigen.

Die beiden nachfolgend vorgestellten Basis-Verfahren bilden die Grundlage für alle im Rahmen dieser Arbeit behandelten Modulationsvarianten der Indirekten (bzw. *Sparse*-) Matrix Konverter. Sie basieren ihrerseits auf dem Grund-Prinzip der *indirekten Modulation* ([13], [21]).

Die *indirekte Modulation* entstammt ursprünglich der Ansteuerung des einstufigen Matrix Konverters (*CMC*) und unterteilt jenen virtuell in eine GR- sowie eine WR-Stufe. Zweckmässig ist das vor dem Hintergrund, dass dann die wohlbekannten Raumzeigermodulations-Verfahren für einerseits einen Stromzwischenkreis-Gleichrichter (entspricht virtueller GR-Stufe) und andererseits für einen Spannungszwischenkreis-Wechselrichter (enspricht virtueller WR-Stufe) parallel auf den Matrix Konverter angewendet werden können.

Es ist naheliegend, dass dieses Modulationsprinzip für die Familie der Indirekten Matrix Konverter prädestiniert ist, bilden die *IMC* doch gerade die topologische Entsprechung der virtuellen Auftrennung in eine GR- und eine WR-Stufe. So war es auch historisch zunächst die *indirekte Modulation*, die die Einführung der *IMC*-Topologien [22] initiierte.

Den methodischen Gegensatz zur *indirekten Modulation* bilden die Verfahren der *direkten Modulation* [12], [19], [20]. Sie berücksichtigen auch von der Anschauung her (nur) die direkte, d.h. einstufige Spannungs- und Strom-Konversion des *CMC*. Auch hier ist eine geometrische Repräsentation der Modulationsgesetze möglich. In diesem Zusammenhang ist es zweckmässig, den „Raumzeiger des (gemittelten) Schaltzustands“ jeder einzelnen Ausgangsphase zu bilden und mathematisch auszuwerten [19], [28], [20].
Da die *direkte Modulation* aus der Perspektive der *einzelnen* Ausgangsphasen agiert und deren jederzeitig unabhängigen Zugriff auf alle drei Eingangsphasen voraussetzt, macht sie explizit von den sechs rotierenden Schaltzuständen Gebrauch. Da diese Zustände aber von einer *IMC* Topologie prinzipiell *nicht* bewerkstelligt werden können, scheidet die *direkte Modulation* als Steuerverfahren für die Klasse der *IMC* aus.

Hingegen lässt die *indirekte Modulation* bei den *IMC* das vorteilhafte *Stromlose-*, wie auch *Spannungslose Schalten* zu.
Zwar können GR- und WR-Stufe nach *indirekter Modulation* grundsätzlich auch voneinander unabhängig angesteuert werden, wegen der aber ohnehin vorhandenen physikalischen Trennung beider Stufen ist es günstig, die Schaltbefehle für GR und WR zu synchronisieren. Damit ist es möglich, entweder den GR stromlos, oder den WR spannungslos schalten zu lassen und so die Konverter-Schaltverluste in einem ähnlich geringen Rahmen, wie beim einstufigen *CMC* zu halten. Diese beiden schaltverlustreduzierten Modulationskonzepte, in denen prinzipbedingt immer eine Konverterstufe in Vollaussteuerung arbeitet, sind derzeit noch als vergleichsweise neu einzustufen. Sie sind Gegenstand dieses Kapitels und werden hier als „Basis-Modulationsverfahren" bezeichnet.

So wird zunächst in 3.1 das *Stromlose Schalten des GR* vorgestellt, welches in der Literatur nach [7] und aufgegriffen von [8] erst in den letzten Jahren zunehmende Beachtung fand [10], [11], [29].
Abschnitt 3.2 ist dem *Spannungslosen Schalten des WR* gewidmet, welches gewissermassen als logische Umkehrung des *Stromlosen Schalten des GR* aufgefasst werden kann, und nach Kenntnisstand des Autors bislang noch nicht eingehend in der Fachliteratur abgehandelt wurde.
Die charakteristischen Zeitverläufe relevanter Konvertergrössen über eine vollständige Netz- und Lastperiode sind für beide Basis-Verfahren in Abschnitt 3.3 dokumentiert, bevor in Abschnitt 3.4 abschliessend die typischen Betriebsgrenzen der Basis-Modulationsverfahren diskutiert werden.

Vorbereitend sollen nun noch die eingeprägten, sowie die einstellbaren Grössen des dreiphasigen Matrix Konverters definiert werden (vgl. dazu auch Abbildung 1.7(a)).
Dabei wird im folgenden von der Konvention Gebrauch gemacht, die eingangs- bzw. netzseitigen Stranggrössen mit kleinen Buchstaben (a, b, c), die ausgangs- bzw. lastseitigen Grössen hingegen mit grossen Buchstaben (A, B, C) zu indizieren. Strangunabhängige Variablen sind durch den Index 1 gekennzeichnet, wenn sie sich auf die Eingangsseite beziehen und tragen den Index 2,

sofern der Bezug zur Ausgangsseite gilt.

Eingeprägte Grössen:
Eingeprägt ist das Eingangsspannungssystem

$$u_a = \hat{U}_1 \cdot \cos(\varphi_{u1}) \tag{3.1a}$$

$$u_b = \hat{U}_1 \cdot \cos(\varphi_{u1} - \frac{2\pi}{3}) \tag{3.1b}$$

$$u_c = \hat{U}_1 \cdot \cos(\varphi_{u1} - \frac{4\pi}{3}) \tag{3.1c}$$

mit

$$\varphi_{u1} = \omega_1 \cdot t, \qquad \omega_1 = \frac{2\pi}{T_1} = 2\pi f_1, \tag{3.1d}$$

oder in komplexer Schreibweise ausgedrückt als:

$$\underline{u}_1 = \hat{U}_1 \cdot e^{j \cdot \omega_1 t}. \tag{3.1e}$$

Hierbei bezeichne $f_1 = 1/T_1$ in (3.1d) die Netzfrequenz.

Aufgrund der gerechtfertigten Annahme einer induktiven Last (z.B. Ankerinduktivitäten eines Motors), ist ebenso das dreiphasige Ausgangsstromsystem eingeprägt:

$$i_A = \hat{I}_2 \cdot \cos(\varphi_{i2}) \tag{3.2a}$$

$$i_B = \hat{I}_2 \cdot \cos(\varphi_{i2} - \frac{2\pi}{3}) \tag{3.2b}$$

$$i_C = \hat{I}_2 \cdot \cos(\varphi_{i2} - \frac{4\pi}{3}) \tag{3.2c}$$

mit

$$\varphi_{i2} = \omega_2 \cdot t - \Phi_2, \qquad \omega_2 = \frac{2\pi}{T_2} = 2\pi f_2. \tag{3.2d}$$

Dabei gelte: $\Phi_2 > 0$ beschreibt induktiven Strom
In komplexer Schreibweise lautet das Ausgangsstromsystem somit

$$\underline{i}_2 = \hat{I}_2 \cdot e^{j \cdot (\omega_2 t - \Phi_2)}, \tag{3.2e}$$

wobei $f_2 = 1/T_2$ in (3.2d) die Lastfrequenz darstellt.

Einstellbare Grössen:
Vorgebbar ist die Ausgangsspannung, die einem gewünschten Sollwert entsprechend eingestellt werden kann. Sie ist definiert gemäss

$$u_A^* = \bar{u}_A = \hat{U}_2 \cdot \cos(\varphi_2) \tag{3.3a}$$

$$u_B^* = \bar{u}_B = \hat{U}_2 \cdot \cos(\varphi_2 - \frac{2\pi}{3}) \tag{3.3b}$$

$$u_C^* = \bar{u}_C = \hat{U}_2 \cdot \cos(\varphi_2 - \frac{4\pi}{3}) \tag{3.3c}$$

mit

$$\varphi_2 = \omega_2 \cdot t, \tag{3.3d}$$

oder in komplexer Form als:

$$\underline{u}_2^* = \underline{\bar{u}}_2 = \hat{U}_2 \cdot e^{j \cdot \omega_2 t}. \tag{3.3e}$$

Prinzipiell ist auch der Eingangsstrom einstellbar, der folgendermassen definiert ist:

$$i_a^* = \bar{i}_a = \hat{I}_1 \cdot \cos(\varphi_1) \tag{3.4a}$$

$$i_b^* = \bar{i}_b = \hat{I}_1 \cdot \cos(\varphi_1 - \frac{2\pi}{3}) \tag{3.4b}$$

$$i_c^* = \bar{i}_c = \hat{I}_1 \cdot \cos(\varphi_1 - \frac{4\pi}{3}) \tag{3.4c}$$

mit

$$\varphi_1 = \omega_1 \cdot t - \Phi_1 = \varphi_{u1} - \Phi_1, \tag{3.4d}$$

auch hier gelte: $\Phi_1 > 0$ beschreibt induktiven Eingangsstrom
Die komplexe Form des Eingangsstromsystems ist

$$\underline{i}_1^* = \underline{\bar{i}}_1 = \hat{I}_1 \cdot e^{j \cdot (\omega_1 t - \Phi_1)}. \tag{3.4e}$$

Anzumerken ist an dieser Stelle jedoch, dass lediglich jeweils *drei* der vier vorgebbaren Grössen ($\hat{U}_2, \varphi_2, \hat{I}_1, \varphi_1$) auch *freie Parameter* sind. Mit Vorgabe von drei Parametern ist der vierte eindeutig über den Erhaltungssatz der momentanen Wirkleistung determiniert, der aufgrund des Fehlens jeglicher Energiespeicherelemente zwischen Ein- und Ausgangsseite kennzeichnend für Matrix Konverter ist (siehe (3.37)).

So ist einstellbar: (vgl. auch Abbildung 3.6)

- entweder: $\hat{U}_2, \varphi_2$ und φ_1 (bzw. sinnvoll: Φ_1)

  Dies ist die praktisch gebräuchliche Wahl, da zum (ggf. geregelten) Führen von Lastströmen die freie Vorgabe des vollständigen Ausgangsspannungszeigers (d.h. $\hat{U}_2$ und φ_2) erforderlich ist.

  Der Eingangsphasenwinkel φ_1 kann technisch sinvoll durch variable Vorgabe vom Verschiebungswinkel Φ_1 zwischen Eingangsspannung und -strom beeinflusst werden. Die etwaige Variante der Wahl einer abweichenden Eingangsstromfrequenz ω_1 bei fester, gegebener Eingangsspannunsfrequenz $\omega_{u1} \neq \omega_1$ ist praktisch nicht wünschenswert, da aufgrund der angesprochenen Wirkleistungsbedingung diese Betriebsweise nicht mit einer Last konstanter Leistungsaufnahme bzw. -abgabe vereinbar ist[1].

- oder: $\hat{I}_1, \varphi_1$ und φ_2 (bzw. sinnvoll: Φ_2)

  Dies ist eine alternative Option, falls für bestimmte Anwendungen der vollständige Eingangsstromzeiger (d.h. $\hat{I}_1$ und φ_1) vorgegeben werden müsste.

  Die Amplitude der Ausgangspannung $\hat{U}_2$ liesse sich dann jedoch nichtmehr frei einstellen – lediglich die ausgangsseitige Phasenverschiebung Φ_2 zwischen Spannung und eingeprägtem Laststrom.

[1] Wenn z.B. Eingangsspannungszeiger und -stromsollzeiger aufgrund ihrer nicht synchronisierten Bewegung temporär in Gegenphase lägen, müsste der Konverter rückspeisen. Hierdurch würde dann auch unmittelbar auf den Phasenwinkel φ_2 der Ausgangsspannung $\underline{u}_2$ Einfluss genommen, sodass dieser damit eindeutig festläge.

3.1 Stromloses Schalten des Gleichrichters (Einstellung mit dem WR)

Abbildung 3.1 zeigt eine typische Pulsperiode, wie sie bei der hier vorgestellten Modulation des *Stromlosen Schaltens des GR* auftritt. Abgebildet sind darin neben den Eingangströmen und der verketteten Ausgangsspannung $u_{AB} = u_A - u_B$ die Grössen des Zwischenkreises, d.h. zum Einen die ZK-Spannung u und zum Anderen der ZK-Strom i. Darüberhinaus sind im unteren Bildbereich noch die entsprechenden Schaltsignale für die Leistungstransistoren der GR-Stufe, sowie der WR-Stufe angegeben. Die Lage der Pulsperiode der Dauer T_P innerhalb eines Drittels ($T_1/3$) der Netzperiode ist in Abbildung 3.2 markiert. Dabei soll Abbildung 3.2 vor allem auch das Prinzip der ZK-Spannungsbildung verdeutlichen. Offensichtlich werden die jeweils maximalen[2] verketteten Eingangsspannungen von der GR-Stufe in den ZK geschaltet, wo sich aus diesen dann eine schaltfrequent pulsierende ZK-Spannung u formiert.

Tab. 3.1 zeigt für eine vollständige Netzperiode in der rechten Spalte die verketteten Eingangsspannungen, aus denen u gebildet wird, resp. zwischen denen u pulsiert. Wie sich in den mittleren beiden Spalten der Tabelle zeigt, kann zu Folge dieser ZK-Spannungsbildung jeweils über ein $\pi/3$-Intervall eine Eingangsphase an eine der beiden ZK-Schienen (p oder n) geklemmt werden. Die betreffende Eingangsphase ist in Tab. 3.1 fett gedruckt markiert und entspricht derjenigen Phase maximalen, absoluten Strombedarfs (vgl. auch in Abbildung 3.3 zugehörige Raumzeiger-Projektionen von $\underline{i}_1$ auf die Achsen a, b, c). Bedarf es eines positiven Stroms, wird besagte Phase an die p-Schiene, im Fall eines negativen Stroms hingegen an die n-Schiene geklemmt.

Im zumeist gewählten Fall $\Phi_1 = 0$ (d.h. $\varphi_1 = \varphi_{u1}$) ist die Eingangsphase maximalen Strombedarfs folgerichtig die, die momentan die, absolut gesehen, höchste Strangspannung aufweist. Da nun diese Phase fest mit einer der ZK-Schienen verbunden

[2] jeweils maximal, sofern der gebräuchlichste Fall von $\Phi_1 = 0$ vorliegt

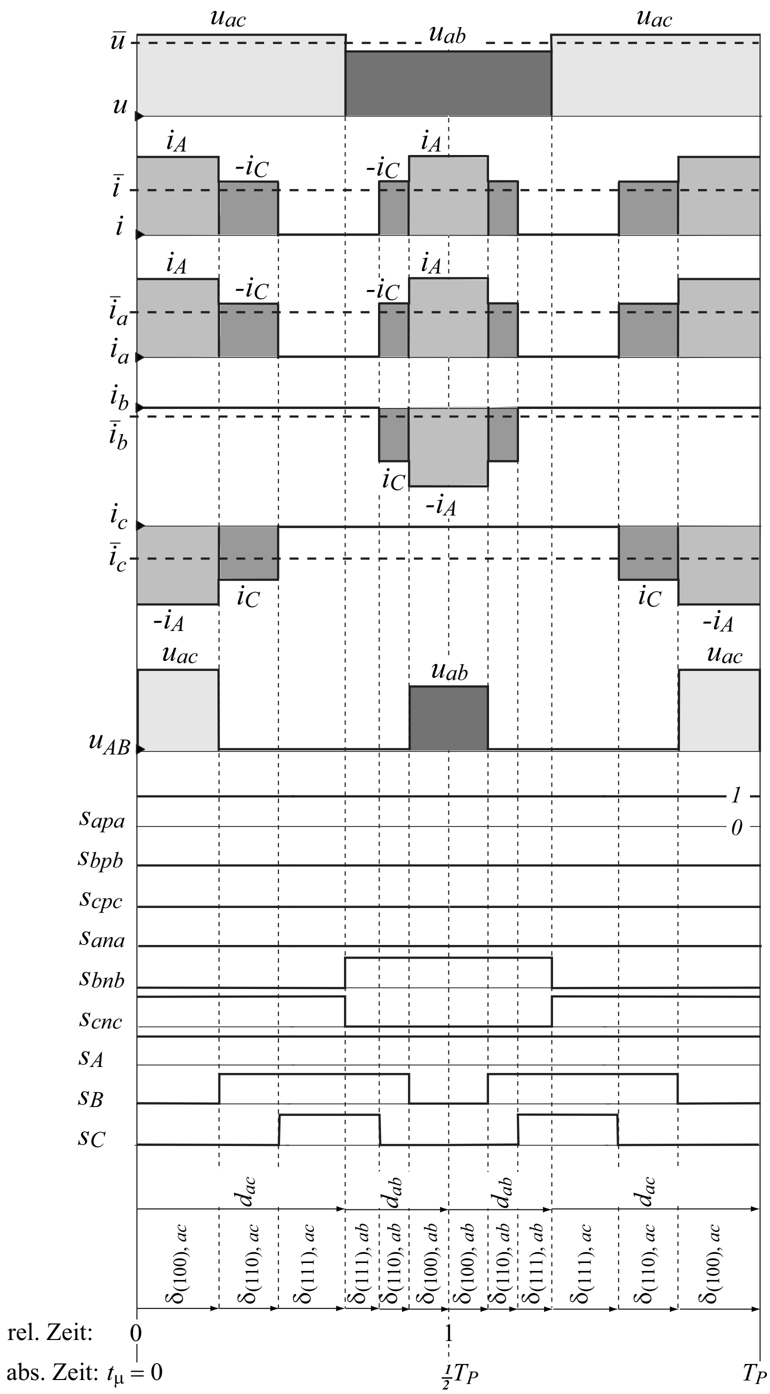


Abbildung 3.1: Charakteristische Pulsperiode für das *Stromlose Schalten des GR*. Unter der Annahme einer hohen Schaltfrequenz f_P und somit einer geringen Pulsperiodendauer $T_P = \frac{1}{f_P} \ll T_1$, können die Eingangsspannungsniveaus während der Pulsperiode als konstant angenommen werden.

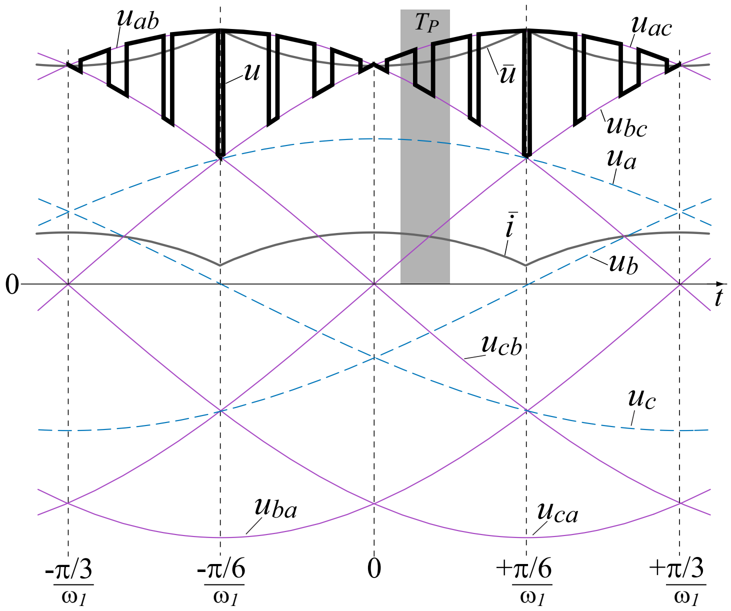


Abbildung 3.2: Eingangsspannungssystem über $T_1/3$. Die ZK-Spannung u wird aus den maximalen verketteten Eingangsspannungen gebildet. Die Lage der in Abbildung 3.1 abgebildeten Pulsperiode der Dauer T_P ist gekennzeichnet.

$\boldsymbol{\varphi_1}$	$\boldsymbol{u_p}$	$\boldsymbol{u_n}$	$\boldsymbol{u}$
$0 \dots \frac{\pi}{6}$	$\boldsymbol{u_a}$	$u_b,\ u_c$	$u_{ab},\ u_{ac}$
$\frac{\pi}{6} \dots \frac{\pi}{2}$	$u_a,\ u_b$	$\boldsymbol{u_c}$	$u_{ac},\ u_{bc}$
$\frac{\pi}{2} \dots \frac{5\pi}{6}$	$\boldsymbol{u_b}$	$u_c,\ u_a$	$u_{bc},\ u_{ba}$
$\frac{5\pi}{6} \dots \frac{7\pi}{6}$	$u_b,\ u_c$	$\boldsymbol{u_a}$	$u_{ba},\ u_{ca}$
$\frac{7\pi}{6} \dots \frac{3\pi}{2}$	$\boldsymbol{u_c}$	$u_a,\ u_b$	$u_{ca},\ u_{cb}$
$\frac{3\pi}{2} \dots \frac{11\pi}{6}$	$u_c,\ u_a$	$\boldsymbol{u_b}$	$u_{cb},\ u_{ab}$
$\frac{11\pi}{6} \dots 2\pi$	$\boldsymbol{u_a}$	$u_b,\ u_c$	$u_{ab},\ u_{ac}$

Tabelle 3.1: Schienenpotentiale u_p, u_n und Spannung u des Zwischenkreises über eine vollständige Netzperiode. Die fettgedruckten Netzpotentiale kennzeichnen die Klemmung einer Eingangsphase an entweder die positive (p) oder die negative Schiene (n) des Zwischenkreises.

wird, ergeben sich in der Konsequenz zwischen den Schienen des ZK die beiden maximalen verketteten Eingangsspannungen.

Für die Pulsperiode in Abbildung 3.1(b) gilt ebenfalls $\Phi_1 = 0$, d.h. die lokalen Mittelwerte ($\bar{i}_a$, $\bar{i}_b$, $\bar{i}_c$) der zu bildenden Eingangsströme befinden sich in Phase mit den zugehörigen Eingangsstrangspannungen (u_a, u_b, u_c) aus Bildteil (a). Somit ist hier – aufgrund der momentan höchsten Strangspannung – der maximale Strombedarf in Eingangsphase a zu verzeichnen. Folglich ist Phase a an die p-Schiene des ZK geklemmt und konsequenterweise gilt dann $i_a = i$, wie auch $\bar{i}_a = \bar{i}$.

Zur besseren visuellen Verdeutlichung des Grundprinzips, ist die Schaltfrequenz in Abbildung 3.2 sehr gering gewählt. In modernen Konverter-Realisierungen (siehe Kapitel 7.1) würde man eine mindestens 10-fach höhere Schaltfrequenz anwenden, sodass vom Zeitverlauf der pulsierenden ZK-Spannung u dann lediglich die Einhüllende erkennbar wäre.

In Abbildung 3.1 werden die Pegel der Eingangsspannungen (wie auch der Ausgangsströme) für die Dauer der Pulsperiode als konstant angenommen – dies ist gerechtfertigt, sofern die Pulsperiodendauer T_P im Vergleich zur Netzperiodendauer T_1 (bzw. Lastperiodendauer T_2) sehr kurz ist, oder – anders ausgedrückt – wenn die Schaltfrequenz f_P vergleichsweise hoch ist. Wie oben geschildert, ist dieser Fall für reale Konvertersysteme, im Gegensatz zum in Abbildung 3.2 gezeigten grundsätzlichen Exempel, zumeist gegeben.

Zum *Grundverständnis* der in Abbildung 3.1 abgebildeten Pulsperiode lässt sich folgendes anmerken:

- Jeder *Spannungsblock* der ZK-Spannung u repräsentiert einen GR-Schaltzustand.

  Dabei gilt für die Geometrie der Spannungsblöcke:

  - Die Dauer der Blöcke entspricht, wie nachfolgend gezeigt, der Länge der beiden diskreten Eingangsstrom-Raumzeiger (vgl. Abbildung 3.3).
  - Die Höhe der Blöcke entspricht den zwei Niveaus der beiden zugehörigen, in den ZK geschalteten, verketteten Eingangsspannungen (für $\Phi_1 = 0$: die beiden grössten positiven Spannungen).

Diese im ZK auftretenden Spannungsblöcke werden vom WR, je nach WR-Schaltzustand, an die drei Ausgangsklemmen des Konverters durchgeschaltet. Bei den Ausgangsspannungen handelt es sich somit um gepulste (d.h. blockförmige) Grössen.

- Jeder *Stromblock* des ZK-Stroms i repräsentiert einen aktiven WR-Schaltzustand.

  Für die Geometrie der Stromblöcke gilt dabei analog:

  - Die Dauer der Blöcke entspricht der Länge der beiden diskreten Ausgangsspannungs-Raumzeiger (vgl. Abbildung 3.4(c))
  - Die Höhe der Blöcke entspricht den zwei Pegeln der beiden zugehörigen, vom WR in den ZK geschalteten, Ausgangsstrangströme (für $\Phi_2 = 0$: der Strom grössten und zweitgrössten Wertes).

  Die Blöcke des ZK-Stroms werden vom GR selektiv, je nach GR-Schaltzustand, an die drei Eingangsklemmen weitergeführt (vgl. resultierende Ströme in den Eingangsphasen i_a, i_b, i_c). Die Eingangsströme durch die Konverterklemmen wären im Zeitverlauf also ebenfalls blockförmig (d.h. diskontinuierlich, wie in Abbildung 3.1 dargestellt), sofern nicht durch ein vorgeschaltetes Eingangsfilter die schaltfrequenten Stromanteile vom Netz zurückgehalten würden. Das Eingangsfilter lässt idealerweise nur den netzfrequenten Grundschwingungsanteil der Eingangsströme, der den lokalen Mittelwerten $\bar{i}_a$, $\bar{i}_b$, $\bar{i}_c$ entspricht, zum bzw. vom Netz passieren.

Bezüglich des eigentlichen *Modulationskonzeptes* welches der in Abbildung 3.1 gezeigten Pulsperiode zu Grunde liegt, ist folgendes anzumerken:

- Es ist ausreichend, nur in *einer* Konverterstufe ein Freilauf-Intervall, d.h. einen Nullzustand, herbeizuführen. Beim hier vorgestellten Konzept des *Stromlosen Schalten des GR* wird *nur auf den WR* ein Freilauf-Intervall angewendet.

- Die GR-Stufe wird ausschliesslich *innerhalb des Freilauf-Intervalls* des WR umgeschaltet.

  Daraus ergeben sich folgende (zumeist vorteilhafte) Konsequenzen:

  – Da während des Freilauf-Intervalls kein Strom im ZK fliesst (vgl.: $i = 0$ während $\delta_{(111),ac}$ und $\delta_{(111),ab}$, die Lastströme zirkulieren währenddessen über die p-Schiene im WR), kann die GR-Stufe *stromlos* von einem Schaltzustand in den nächsten wechseln.
  Diese Eigenschaft sei namensgebend für das hier erläuterte Modulationsverfahren.

  – Durch das stromlose Umschalten der GR-Stufe ist eine *sichere*, d.h. messgrössenunabhängige *Kommutierung* gewährleistet (siehe Kapitel 2.2).

  – Durch das stromlose Schalten treten in der GR-Stufe nur vergleichsweise geringe, allenfalls *vernachlässigbare Schaltverluste* auf.

  – Aufgrund der Tatsache, dass während des GR-Umschaltprozesses (wegen $i = 0$) in der GR-Stufe selbst kein Freilauf-Pfad bestehen muss, können die bidirektionalen Schalter des GR mit nur jeweils einem Leistungstransistor realisiert werden. Damit wird also die Topologie des *VSMC ermöglicht*, die bei uneingeschränkter Funktionalität mit insgesamt nur zwölf Leistungstransistoren auskommt.

  – Da die GR-Stufe ausschliesslich in den Freilauf-Intervallen des WR umschaltet und dieser über nur ein Freilauf-Intervall pro WR-Schaltzyklus ($T_P/2$) verfügt, ist die Schaltfrequenz f_{P1} des GR – wie am Verlauf der Schaltsignale im unteren Teil von Abbildung 3.1 unschwer zu erkennen – gegenüber der des WR f_{P2} *halbiert*: $f_{P1} = \frac{1}{2} f_{P2} = f_P$. Wie in voranstehender Beziehung ausgedrückt, ist im Folgenden, wenn auf die (Konverter-)Schaltfrequenz f_P Bezug genommen wird, die Schaltfrequenz des GR f_{P1} gemeint.

  – Da der GR nur innnerhalb der Freilauf-Intervalle des WR seinen Schaltzustand wechseln kann, dies aber auch zwingend tun muss, ist prinzipbedingt immer ein gewisses *Mindest-Freilauf-Intervall erforderlich*. D.h. der Gesamtkonverter kann praktisch nicht in totaler Vollaussteuerung arbeiten, sondern muss stets wenige Prozentpunkte (typisch: 2. . . 5%) darunter bleiben.

- Das Modulationsverfahren wendet für den WR nur *einen* Freilauf-Zustand (hier: (111)) und somit innerhalb eines WR-Schaltzyklus ($T_P/2$) auch nur ein Freilauf-Intervall an. Dies bietet den Vorteil, dass auch WR-seitig immer eine Ausgangsphase an eine der beiden ZK-Schienen p, bzw. n, geklemmt werden kann. So ist z.B. für den hier dargestellten WR-Schaltzyklus ((**1**00) → (**1**10) → (**1**11) → (**1**10) → (**1**00)) Ausgangsphase A ständig mit der p-Schiene verbunden, was dadurch zum Ausdruck kommt, dass im dreistelligen Schaltwort stets eine '1' an erster Stelle steht. Modulationsverfahren, die wie das hier beschriebene, nur einen Freilauf-Zustand innerhalb eines Schaltzyklus' aktivieren, werden als *Klemmverfahren* bezeichnet und bieten die Möglichkeit Schalt- oder Leitverluste zu reduzieren. Dies kann durch die geeignete Wahl des einen verwendeten Freilauf-Zustands (entweder (111), oder (000)) geschehen und ist im Kapitel 4.1.1 ausführlicher erläutert.
  Da also nur ein Freilauf-Zustand (resp. ein Freilauf-Intervall) pro Schaltzyklus angewendet wird, folgt daraus letzlich:
  - Die gesamte Pulsperiode ist mittensymmetrisch zur Zeitachse $t_\mu = T_P/2$.
  - Aufgrund vorgenannter Symmetrie repräsentiert bereits eine Puls*halb*periode $T_P/2$ den Zyklus einer vollständigen Spannungs- wie Stromkonversion.
- Gemäss obiger Symmetrieaussagen und Abbildung 3.1 sind damit sechs *relative Einschaltzeiten* δ zur zeitlich eindeutigen Beschreibung einer Pulsperiode relevant. So beschreibt jede relative Einschaltzeit δ die verhältnismässige Dauer einer bestimmten Schaltzustandskombination. In der verwendeten Darstellung kennzeichnet der erste Teil der Indices der relativen Einschaltzeiten den zugehörigen

Schaltzustand des WR, während der zweite Teil der Indices den entsprechenden GR-Schaltzustand beschreibt. Um von den relativen Einschaltzeiten zu den jeweiligen Absolutwerten zu gelangen, sind erstere mit $T_P/2$ zu multiplizieren.

- Den vorangegangenen Aussagen entsprechend, können auch alle lokalen Mittelwerte (z.B. $\bar{u}$, $\bar{i}$) auf die zeitliche Basis einer Pulshalbperiode bezogen werden.

3.1.1 Sichtweise 1 (hier: anschauliche Ausgangsspannungs-Vorgabe)

In diesem Abschnitt werden die Modulationsgesetze, d.h. letzlich die Ausdrücke für die relativen Einschaltzeiten, hergeleitet.

Diese Herleitung erfolgt auf Grundlage der Betrachtung der lokal über eine Puls(halb)periode gemittelten ZK-Grössen $\bar{u}$ und $\bar{i}$. Dabei ist die in der Überschrift angeführte *„Sichtweise 1“* eben gerade durch diesen Bezug auf die lokalen Mittelwerte der ZK-Grössen charakterisiert. Diese Sichtweise ist physikalisch sehr plausibel und bietet sich daher für den Einstieg in die IMC-Raumzeigertheorie an. Wie der Untertitel obiger Überschrift verlauten lässt, ermöglicht Sichtweise 1 für das hier betrachtete Modulationsverfahren des *Stromlosen Schalten des GR* eine, nach konventionellem Verständnis, recht anschauliche Raumzeiger-Bildung des Ausgangsspannungsvektors $\underline{u}_2$. Auch die entsprechenden Ausführungen in [11] basieren auf dieser Sichtweise.

Die Herleitung gliedert sich in untenstehender Abfolge:

1. Betrachtet wird der gekennzeichnete Hexagon-Sektor ($\varphi_1 = 11\pi/6 \ldots \pi/6$) des GR-Raumzeigerdiagramms in Abbildung 3.3. Innerhalb dieses Sektors stellt Eingangsphase a diejenige höchsten Strombedarfs dar, was z.B. durch Projektion des Zeigers $\underline{\bar{i}}_1$ auf die einzelnen Achsen (a, b, c) gezeigt werden kann. Folgerichtig wird Eingangsphase a an die p-Schiene des ZK geklemmt (vgl. Abbildung 3.1 und Tab. 3.1).

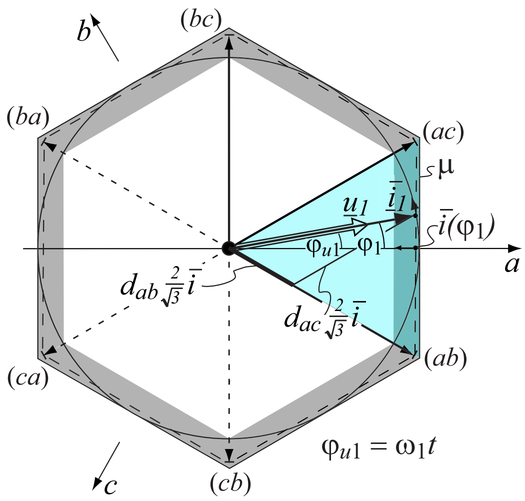


Abbildung 3.3: Raumzeigerdiagramm der GR-Stufe. Hier gilt: $\varphi_1 = \varphi_{u1} = \omega_1 t$. Der netzfrequent umlaufende Eingangsstromzeiger $\underline{i}_1$ wird mittels der diskreten Raumzeiger auf den (ac)-, (ab)-Achsen gebildet. Der Durchmesser des Hexagons $\bar{i}$ variiert direkt mit der sich ändernden Lage φ_1 des Eingangsstromzeigers $\underline{i}_1$. Dieser Variationsbereich ist grau unterlegt. Da der GR in Vollaussteuerung arbeitet, bewegt sich $\underline{\bar{i}}_1$ ausschliesslich auf dem Rand μ des im Durchmesser variierendem Hexagons. Es resultiert schliesslich die eingezeichnete Kreisbahn als Trajektorie für $\underline{\bar{i}}_1$.

Damit ist also die *Klemmbedingung*

$$\bar{i} \stackrel{!}{=} \bar{i}_a = \hat{I}_1 \cdot \cos(\varphi_1) \tag{3.5}$$

gegeben und der lokale Mittelwert des ZK-Stroms liegt über $\bar{i}_a$ gemäss (3.4a) fest.

2. Das Raumzeigerdiagramm der GR-Stufe in Abbildung 3.3, entspricht grundsätzlich dem eines Stromzwischenkreis-Gleichrichters, wobei der dort konstant eingeprägte Strom der ZK-Drossel hier durch den lokalen Mittelwert des „quasi-eingeprägten" ZK-Stroms $\bar{i}$ ersetzt wird.

   Der Unterschied ergibt sich allein aus der Tatsache, dass hier der lokale Mittelwert des ZK-Stroms $\bar{i}$ aufgrund der Vollaussteuerung des GR variieren muss. Denn da die GR-Stufe keine Nullzustände anwendet, kann sich der Eingangsstromzeiger $\underline{\bar{i}}_1$ nur auf dem Hexagon-Rand μ bewegen. Sollen aber sinusförmige Eingangsströme entstehen, dann muss die resultierende Trajektorie von $\underline{\bar{i}}_1$ eine ideale Kreisbahn beschreiben. Dies wiederum ist nur möglich, wenn sich der Durchmesser des Hexagon-Randes auch in entsprechender Weise ändert.

Der Hexagon-Durchmesser ist durch die Länge der sechs diskreten Strom-Raumzeiger determiniert und diese ergibt sich ihrerseits aus dem lokalen Mittelwert des eingeprägten ZK-Stroms $\bar{i}$. So muss also folglich $\bar{i}$ mit der Lage φ_1 des netzfrequent umlaufenden Eingangsstromzeigers $\underline{\bar{i}}_1$ variieren.

Nach Abbildung 3.3 sind die relativen Dauern der GR-Schaltzustände (d_{ab}, d_{ac}) eindeutig mit dem zu bildenden Eingangsstromzeiger $\underline{\bar{i}}_1$ festgelegt.

Die Anwendung des Sinus-Satzes liefert für d_{ac}

$$\frac{d_{ac} \cdot \frac{2}{\sqrt{3}} \cdot \bar{i}}{\sin(\varphi_1 + \frac{\pi}{6})} = \frac{\hat{I}_1}{\frac{\sqrt{3}}{2}}$$

damit folgt

$$d_{ac} = \frac{\hat{I}_1}{\bar{i}} \cdot \sin(\frac{\pi}{6} + \varphi_1) \tag{3.6a}$$

und schliesslich mit der *Klemmbedingung* $\bar{i} = \bar{i}_a$ (3.5)

$$d_{ac} = \frac{\sin(\frac{\pi}{6} + \varphi_1)}{\cos(\varphi_1)} \quad \leq 1. \tag{3.6b}$$

Analog erhält man für d_{ab}

$$d_{ab} = \frac{\hat{I}_1}{\bar{i}} \cdot \sin(\frac{\pi}{6} - \varphi_1) \tag{3.7a}$$

$$= \frac{\sin(\frac{\pi}{6} - \varphi_1)}{\cos(\varphi_1)} \quad \leq 1. \tag{3.7b}$$

d_{ab} und d_{ac} zeigen also gemäss (3.7b) bzw. (3.6b) nur eine Abhängigkeit von φ_1, nicht aber von $\hat{I}_1$. D.h. die Lage φ_1 des Vektors $\underline{\bar{i}}_1$ lässt sich vorgeben, die Länge $\hat{I}_1$

nach dieser Raumzeiger-Anschauung jedoch nicht unmittelbar. Sie stellt sich den momentanen Leistungsverhältnissen entsprechend ein.

Bildet man die *Summe* über die relativen Dauern beider GR-Schaltzustände, so folgt

$$d_{ab} + d_{ac} = 1. \tag{3.8}$$

Dies bestätigt mathematisch den Sachverhalt, dass die GR-Stufe in Vollaussteuerung arbeitet, bzw. *keine Freilauf-Intervalle* hinzuzieht (vgl. Pulsperiode in Abbildung 3.1) und $\underline{\bar{i}}_1$ folglich die angesprochene Bewegung auf dem Hexagon-Rand μ (Abbildung 3.3) vollführen muss. Trigonometrisch resultiert (3.8) aus der Tatsache, dass die Summe beider Sinus-Ausdrücke von (3.6b) resp. (3.7b) der Cosinus-Funktion im Nenner entspricht.

3. Weiterhin folgt aus der *Vollaussteuerbeziehung* (3.8), dass die von der GR-Stufe in den ZK geschaltete Spannung u im lokalen zeitlichen Mittel über eine jede Pulshalbperiode dem dynamischen Maximalwert[3] $\bar{u}(t) = \bar{u}_{max}(t)$ nachfährt, wobei sich $\bar{u}$ folgendermassen berechnet:

Mit

$$u_{ab} = u_a - u_b = \sqrt{3}\hat{U}_1 \cdot \cos(\varphi_{u1} + \frac{\pi}{6}) \tag{3.9}$$

$$u_{ac} = u_a - u_c = \sqrt{3}\hat{U}_1 \cdot \cos(\varphi_{u1} - \frac{\pi}{6}) \tag{3.10}$$

folgt für $\bar{u}$ aufgrund der Vollaussteuerung

$$\begin{aligned} \bar{u} = \bar{u}_{max} \quad &= d_{ab} \cdot u_{ab} \; + \; d_{ac} \cdot u_{ac} \\ &= \frac{3}{2} \cdot \hat{U}_1 \cdot \frac{\cos(\overbrace{\varphi_{u1} - \varphi_1}^{\Phi_1})}{\cos(\varphi_1)} \\ &= \frac{3}{2} \cdot \hat{U}_1 \cdot \frac{\cos(\Phi_1)}{\cos(\varphi_1)} \end{aligned} \tag{3.11}$$

[3] für eine gegebene Eingangsphasenverschiebung $\Phi_1 = \varphi_{u1} - \varphi_1$

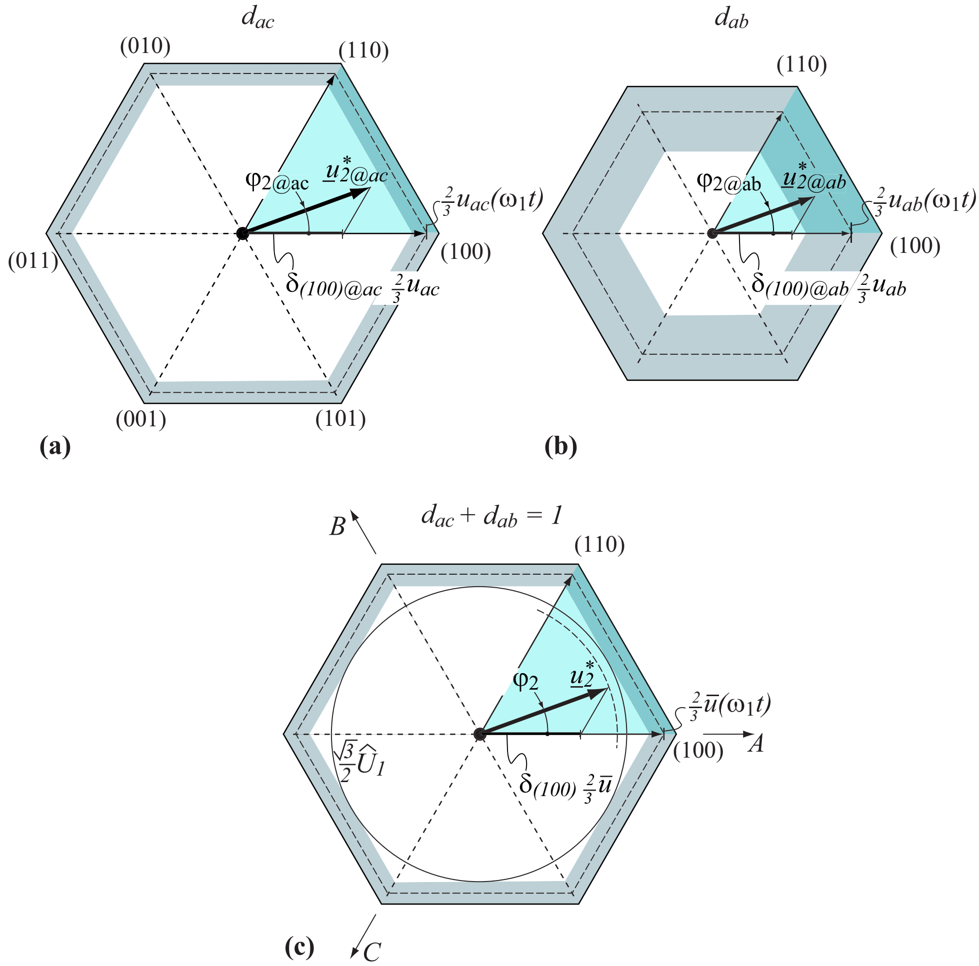


Abbildung 3.4: Raumzeigerdiagramm der WR-Stufe.
(a) Teildiagramm, welches die Ausgangsspannungsbildung während des ersten GR-Schaltzustandes der Dauer d_{ac} repräsentiert.
(b) Teildiagramm gültig, während der Dauer d_{ab} des zweiten GR-Schaltzustandes.
(c) Resultierendes Raumzeigerdiagramm der Ausgangsspannungsbildung gemittelt über eine vollständige Pulshalbperiode $d_{ac} + d_{ab} = 1$.

Generell entspricht die Anschauung der Ausgangsspannungsbildung während der Teilintervalle der eines konventionellen Spannungszwischenkreis-Wechselrichters. Da die ZK-Spannung hier aber nicht konstant ist, sondern direkt den verketteten Eingangsspannungen entspricht, variieren die Hexagon-Durchmesser in Abhängigkeit der Netzfrequenz. Dieser Variationsbereich ist grau markiert.

4. Nun soll die Ausgangsspannungsbildung betrachtet werden. Dazu wird das Raumzeigerdiagramm der WR-Stufe in Abbildung 3.4 herangezogen. Die hier exemplarisch gewählte Lage φ_2 des zu bildenden Spannungszeigers $\underline{u}_2^*$ bestimmt den relevanten Sektor $\varphi_2 = 0 \ldots \frac{\pi}{3}$, der in Abbildung 3.4 blau unterlegt ist.

   Die Spannungsbildung wird in zwei Teilintervallen (d_{ac}, d_{ab}) vollzogen (vgl. auch Abbildung 3.1), die jeweils der Dauer eines GR-Schaltzustands entsprechen. Die zugehörigen Raumzeiger-Teildiagramme sind in Abbildung 3.4(a) und (b) dargestellt. Gemittelt über die gesamte Pulshalbperiode ($d_{ac} + d_{ab} = 1$) ergibt sich dann das resultierende Diagramm in Bildteil (c).

   Diese Raumzeiger-Interpretation der Ausgangsspannungsbildung entspricht generell der eines konventionellen Spannungszwischenkreis-Wechselrichters. Weil die WR-Stufe auch Nullzustände schalten kann, kann der zu bildende Spannungszeiger $\underline{u}_2^*$ auch beliebig im Innern des Hexagons liegen. Da aber hier die „quasi-eingeprägte“ ZK-Spannung nicht konstant ist, sondern innerhalb der einzelnen Teilintervalle direkt den verketteten Eingangsspannungen entspricht, variieren die Hexagon-Durchmesser in Abhängigkeit der Netzfrequenz ω_1.

   Zur Bestimmung der relativen Gesamt-Einschaltdauern $\delta_{(100)}$ und $\delta_{(110)}$ der WR-Stufe, wird zunächst nur das resultierende Raumzeigerdiagramm in Abbildung 3.4(c) betrachtet. Durch den vorgegebenen Ausgangsspannungszeiger $\underline{u}_2^*$ sind die beiden relativen Gesamt-Einschaltdauern festgelegt und können wie beim Spannungszwischenkreis-Wechselrichter, z.B. mit Hilfe des Sinus-Satzes, bestimmt werden.
   Dieser liefert für $\delta_{(100)}$ die Beziehung

   $$\frac{\delta_{(100)} \cdot \frac{2}{3}\bar{u}}{\sin(\frac{\pi}{3} - \varphi_2)} = \frac{\hat{U}_2}{\frac{\sqrt{3}}{2}}$$

   woraus folgt

   $$\delta_{(100)} = \sqrt{3} \cdot \frac{\hat{U}_2}{\bar{u}} \cdot \cos(\varphi_2 + \frac{\pi}{6}) \qquad (3.12a)$$

mit Einsetzen von $\bar{u}$ aus (3.11) erhält man schliesslich

$$\begin{aligned}\delta_{(100)} &= \frac{2}{\sqrt{3}} \cdot \frac{\hat{U}_2}{\hat{U}_1} \cdot \frac{1}{\cos(\Phi_1)} \cdot \cos(\varphi_1) \cdot \cos(\varphi_2 + \frac{\pi}{6}) \\ &= MU \cdot \frac{1}{\cos(\Phi_1)} \cdot \cos(\varphi_1) \cdot \cos(\varphi_2 + \frac{\pi}{6}).\end{aligned} \tag{3.12b}$$

Gleichermassen ergibt sich für $\delta_{(110)}$

$$\delta_{(110)} = \sqrt{3} \cdot \frac{\hat{U}_2}{\bar{u}} \cdot \sin(\varphi_2) \tag{3.13a}$$

$$\begin{aligned}&= \frac{2}{\sqrt{3}} \cdot \frac{\hat{U}_2}{\hat{U}_1} \cdot \frac{1}{\cos(\Phi_1)} \cdot \cos(\varphi_1) \cdot \sin(\varphi_2) \\ &= MU \cdot \frac{1}{\cos(\Phi_1)} \cdot \cos(\varphi_1) \cdot \sin(\varphi_2).\end{aligned} \tag{3.13b}$$

Dabei wurde in (3.12b) und (3.13b) bereits die *normierte Spannungsübersetzung* MU gemäss

$$MU \equiv \frac{2}{\sqrt{3}} \cdot \frac{\hat{U}_2}{\hat{U}_1} \quad \leq 1 \tag{3.14}$$

eingeführt.

5. Nun sind also die relativen Gesamt-Einschaltdauern ($\delta_{(100)}$, $\delta_{(110)}$) der WR-Stufe eindeutig bestimmt. Allerdings steht die Festlegung der (zweifach-)relativen Einzel-Einschaltdauern ($\delta_{(100)@ac}$, $\delta_{(110)@ac}$, $\delta_{(100)@ab}$, $\delta_{(110)@ab}$) innerhalb der beiden GR-Schaltzustandsintervalle d_{ac} und d_{ab} noch aus.

   Die Verbindung oben genannter zweifach-relativer Einzel-Einschaltdauern, die in den Raumzeigerteildiagrammen Abbildung 3.4(a) und (b) als relative WR-Schaltdauer innerhalb der relativen GR-Schaltdauer auftauchen, zu den in der Pulsperiode nach Abbildung 3.1 erscheinenden (einfach-)relativen Einschaltzeiten der WR-Stufe ($\delta_{(100),ac}$, $\delta_{(110),ac}$, $\delta_{(100),ab}$, $\delta_{(110),ab}$) ist wie folgt gegeben:

$$\delta_{(100),ac} = d_{ac} \cdot \delta_{(100)@ac} \tag{3.15a}$$
$$\delta_{(110),ac} = d_{ac} \cdot \delta_{(110)@ac} \tag{3.15b}$$
$$\delta_{(110),ab} = d_{ab} \cdot \delta_{(110)@ab} \tag{3.15c}$$
$$\delta_{(100),ab} = d_{ab} \cdot \delta_{(100)@ab} \tag{3.15d}$$

Dabei ist die Bezugsbasis der einfach-relativen Dauern (jeweils auf der linken Seite obiger Gleichungen) direkt die physikalische Dauer einer Pulshalbperiode.

Zur Bestimmung der zweifach-relativen WR-Einschaltdauern werden drei relevante Zwangsbedingungen formuliert:

- *Kein Winkelversatz*
  Um die maximale Amplitude $\hat{U}_2$ des resultierenden Ausgangsspannungszeigers $\underline{\bar{u}}_2$ zu erreichen, müssen beide Teilzeiger exakt in Richtung des resultierenden Zeigers $\underline{\bar{u}}_2$ ausgerichtet sein, d.h.

  $$\varphi_{2@ac} \stackrel{!}{=} \varphi_{2@ab} \quad \stackrel{!}{=} \quad \varphi_2 \tag{3.16}$$

  damit gleichbedeutend ist

  $$\frac{\delta_{(100)@ac}}{\delta_{(110)@ac}} = \frac{\delta_{(100)@ab}}{\delta_{(110)@ab}} = \frac{\delta_{(100)}}{\delta_{(110)}}. \tag{3.17}$$

- *Gleicher lokaler Mittelwert des ZK-Stroms in den Teilintervallen d_{ab}, d_{ac}*
  Damit das Raumzeigerdiagramm der GR-Stufe nach Abbildung 3.3 in dieser symmetrischen Form überhaupt gültig ist, müssen, plausiblerweise, alle diskreten Stromraumzeiger zu einem gegebenem Zeitpunkt eine identische Länge aufweisen. Diese Länge ist durch den mittleren ZK-Strom während der Aktivierungsdauer des entsprechenden Zeigers (d.h. GR-Schaltzustands) determiniert. Für unseren betrachteten Sektor heisst das, dass der während der Aktivierungsdauer d_{ab} des Zeigers (bzw. Schaltzustands) (ab) gemittelte ZK-Strom $\bar{i}_{@ab}$ genau

dem Mittelwert $\bar{i}_{@ac}$ entsprechen muss, der über die Einschaltdauer d_{ac} gebildet wird. Anschaulich wird dieser Sachverhalt auch mit Betrachten der Pulsperiode in Abbildung 3.1: Der strichliert eingezeichnete lokale Mittelwert des ZK-Stroms $\bar{i}$ entspricht auch jeweils den Einzel-Mittelwerten über die GR-Schaltzustandsintervalle d_{ab}, d_{ac}.

Es folgt also

$$\bar{i}_{@ac} \quad \stackrel{!}{=} \quad \bar{i}_{@ab} \quad \stackrel{!}{=} \quad \bar{i} \tag{3.18}$$

gleichbedeutend damit ist nach der Pulsperiode in Abbildung 3.1

$$\begin{aligned} &\overbrace{\frac{\delta_{(100),ac} \cdot i_A + \delta_{(110),ac} \cdot (-i_C)}{d_{ac}}}^{\bar{i}_{@ac}} = \\ = &\overbrace{\frac{\delta_{(100),ab} \cdot i_A + \delta_{(110),ab} \cdot (-i_C)}{d_{ab}}}^{\bar{i}_{@ab}} = \\ = &\overbrace{\frac{(\delta_{(100),ac} + \delta_{(100),ab}) \cdot i_A + (\delta_{(110),ac} + \delta_{(110),ab}) \cdot (-i_C)}{1}}^{\bar{i}} \end{aligned} \tag{3.19}$$

- *Summe der rel. Einzelzeiten gleich rel. Gesamtdauer* Die relativen Gesamt-Einschaltdauern des WR ($\delta_{(100)}$, $\delta_{(110)}$) werden, wie geschildert, auf zwei GR-Zustandsintervalle d_{ab}, d_{ac} aufgeteilt, sodass die vier (einfach-)relativen Einschaltzeiten resultieren. Für die dritte Zwangsbedingung folgt also offensichtlich:

$$\delta_{(100),ac} + \delta_{(100),ab} \stackrel{!}{=} \delta_{(100)} \tag{3.20a}$$

$$\delta_{(110),ac} + \delta_{(110),ab} \stackrel{!}{=} \delta_{(110)} \tag{3.20b}$$

Die aus den drei Zwangsbedingungen hervorgehenden Gleichungen (3.17), (3.19), (3.20) können nun aufgelöst werden.
Insbesondere (3.19) kann zunächst vereinfacht werden. Auf die ersten beiden Ausdrücke für $\bar{i}_{@ac}$ und $\bar{i}_{@ac}$ wird (3.15) angewendet, der dritte $\bar{i}$-repräsentierende Ausdruck hingegen wird mit (3.20) verkürzt. Es folgt untenstehende Beziehung

$$\begin{aligned} & \delta_{(100)@ac} \cdot i_A + \delta_{(110)@ac} \cdot (-i_C) \\ = \; & \delta_{(100)@ab} \cdot i_A + \delta_{(110)@ab} \cdot (-i_C) \\ = \; & \delta_{(100)} \cdot i_A + \delta_{(110)} \cdot (-i_C), \end{aligned} \tag{3.21}$$

aus der sich nun schliesslich mit (3.17) unmittelbar

$$\delta_{(100)@ac} = \delta_{(100)@ab} = \delta_{(100)} \tag{3.22a}$$

$$\delta_{(110)@ac} = \delta_{(110)@ab} = \delta_{(110)} \tag{3.22b}$$

ergibt.

6. Mit (3.22a) bzw. (3.22b) und (3.15) folgt so schliesslich für die aktiven vier relativen Einzelzeiten innerhalb einer Pulshalbperiode gemäss Abbildung 3.1:

$$\begin{aligned} \delta_{(100),ac} &= d_{ac} \cdot \delta_{(100)} \\ &= \frac{MU}{\cos(\Phi_1)} \cdot \sin(\frac{\pi}{6} + \varphi_1) \cdot \cos(\varphi_2 + \frac{\pi}{6}) \end{aligned} \tag{3.23a}$$

$$\begin{aligned} \delta_{(110),ac} &= d_{ac} \cdot \delta_{(110)} \\ &= \frac{MU}{\cos(\Phi_1)} \cdot \sin(\frac{\pi}{6} + \varphi_1) \cdot \sin(\varphi_2) \end{aligned} \tag{3.23b}$$

$$\begin{aligned} \delta_{(110),ab} &= d_{ab} \cdot \delta_{(110)} \\ &= \frac{MU}{\cos(\Phi_1)} \cdot \sin(\frac{\pi}{6} - \varphi_1) \cdot \sin(\varphi_2) \end{aligned} \tag{3.23c}$$

$$\begin{aligned} \delta_{(100),ab} &= d_{ab} \cdot \delta_{(100)} \\ &= \frac{MU}{\cos(\Phi_1)} \cdot \sin(\frac{\pi}{6} - \varphi_1) \cdot \cos(\varphi_2 + \frac{\pi}{6}), \end{aligned} \tag{3.23d}$$

sowie dann für die zugehörigen absoluten Einschaltzeiten

$$\tau_{(100),ac} = \delta_{(100),ac} \cdot \frac{1}{2} T_P \tag{3.24a}$$

$$\tau_{(110),ac} = \delta_{(110),ac} \cdot \frac{1}{2} T_P \tag{3.24b}$$

$$\tau_{(110),ab} = \delta_{(110),ab} \cdot \frac{1}{2} T_P \tag{3.24c}$$

$$\tau_{(100),ab} = \delta_{(100),ab} \cdot \frac{1}{2} T_P . \tag{3.24d}$$

Der *lokale Aussteuergrad* $m \in [0 \ldots 1]$ entspricht der *relativen Gesamteinschaltzeit* δ_Σ

$$\begin{aligned} m \equiv \delta_\Sigma &= \delta_{(100),ac} + \delta_{(110),ac} + \delta_{(110),ab} + \delta_{(100),ab} \\ &= \delta_{(100)} \cdot (\underbrace{d_{ab} + d_{ac}}_{1}) + \delta_{(110)} \cdot (\underbrace{d_{ab} + d_{ac}}_{1}) \\ &= \frac{MU}{\cos(\Phi_1)} \cdot \cos(\varphi_1) \cdot \cos(\varphi_2 - \frac{\pi}{6}) \overset{!}{\leq} 1 \end{aligned} \tag{3.25}$$

und ist, da von φ_1 und φ_2 abhängig, zeitvariabel.

Als konstante Grösse werde deshalb der *globale Aussteuergrad* $M \in [0 \ldots 1]$ gemäss

$$M \equiv Max(m)_{|\varphi_1,\, \varphi_2} \tag{3.26}$$

als Maximum von m über der (φ_1, φ_2)- Ebene definiert. Anschaulich ist diese Definition in der dreidimensionalen Darstellung nach Abbildung 3.5 dokumentiert. Nachfolgend wird M zumeist einfach nur als Aussteuergrad bezeichnet werden.

Aus (3.25) und Abbildung 3.5 ist direkt ersichtlich, dass das Maximum der lokalen Aussteuerung m bei ($\varphi_1 = 0$, $\varphi_2 = \frac{\pi}{6}$) liegt, was geometrisch den Lagen der jeweils minimalen Radien der beiden Hexagon-Ränder vom GR- und WR-Raumzeigerdiagramm (in Abbildung 3.3 und Abbildung 3.4(c)) entspricht.
Offensichtlich gilt also

$$M = MU \cdot \frac{1}{\cos(\Phi_1)} \tag{3.27a}$$

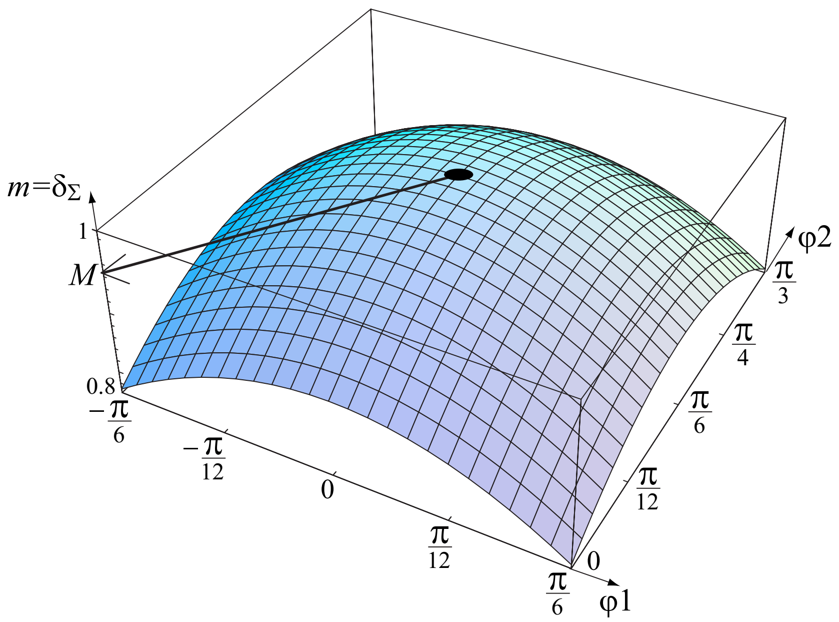


Abbildung 3.5: Lokale Aussteuerung m über ein Sektorintervall $\varphi_1 = -\pi/6 \ldots \pi/6$ der GR-, sowie der WR-Stufe $\varphi_2 = 0 \ldots \pi/3$. Diese Sektorkombination ist exemplarisch und wurde bereits in den Raumzeigerdiagrammen (Abbildung 3.3, Abbildung 3.4) gekennzeichnet. Der globale Aussteuergrad M ist als Maximum von m über die (φ_1, φ_2)-Ebene definiert.

bzw.

$$MU = M \cdot \cos(\Phi_1). \tag{3.27b}$$

Wenn $\Phi_1 = 0$ gilt, folgt direkt für den Fall der Vollaussteuerung ($M = 1$) mit Definition (3.14)

$$MU_{max} \equiv \frac{2}{\sqrt{3}} \cdot \frac{\hat{U}_{2,max}}{\hat{U}_1} = 1, \tag{3.28}$$

was die zuvor getroffene Wahl des Normierungsfaktors $\frac{2}{\sqrt{3}}$ rechtfertigt. Die maximale (global mögliche) Ausgangsspannungsamplitude ist dann mit

$$\hat{U}_{2,max} = \frac{\sqrt{3}}{2} \cdot \hat{U}_1 \tag{3.29}$$

gegeben[4].

[4]Ist also grundsätzlich nur bei $\Phi_1 = 0$ möglich. Der praktisch erreichbare

Damit sind nun die Modulationsgesetze, d.h. die zu aktivierenden Schaltzustände einschliesslich der zugehörigen Einschaltzeiten und deren Einflussgrössen bestimmt.

Hinweis:
Die Beziehungen (3.6) und (3.7) für die relativen Einschaltzeiten der GR-Stufe d_{ac} bzw. d_{ab} hätten sich anstelle der geometrischen Betrachtung des GR-Raumzeigerdiagramms (unter 2.) ebenso aus der Betrachtung des mittleren Zeitverhaltens der Eingangsstrombildung über eine Pulsperiode gemäss Abbildung 3.1 ergeben. Mit der Vollaussteuerbedingung $d_{ac} + d_{ab} = 1$ liefert das System (3.30) unmittelbar diese Einschaltzeiten

$$\bar{i}_a \stackrel{!}{=} (\overbrace{d_{ac} + d_{ab}}^{1}) \cdot \bar{i} \tag{3.30a}$$

$$\bar{i}_b \stackrel{!}{=} -d_{ab} \cdot \bar{i} \tag{3.30b}$$

$$\bar{i}_c \stackrel{!}{=} -d_{ac} \cdot \bar{i}. \tag{3.30c}$$

Abschliessend sollen nun das mittlere Zeitverhalten des ZK-Stroms und die Leistungsverhältnisse des Konverters betrachtet werden.

Der lokale Mittelwert $\bar{i}$ des ZK-Stroms berechnet sich in Abhängigkeit vom eingeprägten Laststrom nach Abbildung 3.1 zu

$$\begin{aligned}
\bar{i} &= (\delta_{(100),ac} + \delta_{(100),ab}) \cdot i_A + (\delta_{(110),ac} + \delta_{(110),ab}) \cdot (-i_C) \\
&= \delta_{(100)} \cdot (\underbrace{d_{ac} + d_{ab}}_{1}) \cdot i_A + \delta_{(110)} \cdot (\underbrace{d_{ac} + d_{ab}}_{1}) \cdot (-i_C) \\
&= \delta_{(100)} \cdot i_A \ + \ \delta_{(110)} \cdot (-i_C) \\
&= \frac{\sqrt{3}}{2} \cdot \hat{I}_2 \cdot MU \cdot \cos(\varphi_1) \cdot \frac{\cos(\Phi_2)}{\cos(\Phi_1)} \\
&= \frac{\sqrt{3}}{2} \cdot \hat{I}_2 \cdot M \cdot \cos(\varphi_1) \cdot \cos(\Phi_2)
\end{aligned} \tag{3.31}$$

Wert ist dann noch etwas geringer, wenn der GR stromlos- bzw. der WR spannungslos geschaltet werden soll, da hierzu prinzipiell Freilauf-Intervalle einer gewissen Mindestdauer erforderlich sind, siehe Abschnitt 3.4.

und zeigt wie $\bar{u}$ in (3.11) die Abhängigkeit von φ_1, sowie die Unabhängigkeit von φ_2.

Andererseits liesse sich der lokale Mittelwert des ZK-Stroms während des GR-Klemmintervalls auch mittels des maximalen Eingangsstrangstroms ausdrücken - wie z.B. bereits in (3.30a) getan. Also folgt

$$\bar{i} \stackrel{!}{=} \bar{i}_a = \hat{I}_1 \cdot \cos(\varphi_1), \tag{3.32}$$

und mit dem Vergleich der beiden Ausdrücke in (3.31) und (3.32) ergibt sich für den Aussteuergrad

$$M = \underbrace{\frac{2}{\sqrt{3}} \cdot \frac{\hat{I}_1}{\hat{I}_2}}_{MI} \cdot \frac{1}{\cos(\Phi_2)} \quad \leq \quad 1. \tag{3.33}$$

Wenn der Fall der Vollaussteuerung ($M = 1$) und darüberhinaus $\Phi_2 = 0$ vorliegt, stellt sich der maximale Eingangsstrom ein zu

$$\hat{I}_{1,max} = \frac{\sqrt{3}}{2} \cdot \ \hat{I}_2. \tag{3.34}$$

So wird auch die *normierte Stromübersetzung* MI zu

$$MI \equiv \frac{2}{\sqrt{3}} \cdot \frac{\hat{I}_1}{\hat{I}_2} \quad \leq \quad 1 \tag{3.35}$$

gewählt. Es folgt analog zu (3.27b)

$$MI = M \cdot \cos(\Phi_2). \tag{3.36}$$

Die oben aufgestellten Beziehungen für die lokal gemittelte ZK-Spannung $\bar{u}$ (3.11) und den ZK-Strom $\bar{i}$ (3.31), sowie für Spannungsübersetzung MU und Stromübersetzung MI werden bestätigt durch die zwingend einzuhaltende Wirkleistungsbedingung des als ideal angenommenen Konverters:

$$\begin{aligned} \bar{p} = \bar{u} \cdot \bar{i} &= \frac{3\sqrt{3}}{4} \cdot \hat{U}_1 \hat{I}_2 \cdot MU \cdot \cos(\Phi_2) \\ \stackrel{!}{=} p_2 \quad &= \frac{3}{2} \cdot \hat{U}_2 \cdot \hat{I}_2 \cdot \cos(\Phi_2) \\ \stackrel{!}{=} p_1 \quad &= \frac{3}{2} \cdot \hat{U}_1 \cdot \hat{I}_1 \cdot \cos(\Phi_1) \\ &\neq \quad f(\varphi_1, \varphi_2). \end{aligned} \tag{3.37}$$

Da naturgemäss kein Energiespeicher im Konverter-ZK vorhanden ist, ist das System dadurch charakterisiert, dass die gesamte momentan dem Netz entnommene Wirkleistung p_1 immer auch im ZK ist ($\bar{p}$) und von dort jederzeit vollständig an die Lastseite p_2 abgegeben wird.

Weiterhin impliziert die Energiespeicherlosigkeit, dass sofern die lastseitig bezogene Wirkleistung konstant ist ($p_2 = konst.$) auch die Leistung im ZK $\bar{p}$ zu jedem Zeitpunkt konstant ist und nicht etwa innerhalb der Last- oder Netzperiode pendeln kann $\bar{p} \neq f(\varphi_1, \varphi_2)$. So kompensieren sich die $\cos(\varphi_1)$-Terme im Produkt $\bar{u} \cdot \bar{i}$ gegenseitig. Hiermit bestätigt sich folglich auch für $\bar{i}$ die erwähnte Abhängigkeit von φ_1, sowie die Unabhängigkeit von φ_2.

Es wurde nun gezeigt, dass ein Ausgangsspannungsvektor wie bei einem konventionellen Zwischenkreis-Wechselrichter beliebig vorgegeben werden kann. Der resultierende Stromvektor am Eingang $\underline{\bar{i}}_1$ kann dann nur in seiner Richtung vorgegeben werden – seine Länge ist gemäss der oben beschriebenen Wirkleistungsbedingung hinzunehmen. Dieser Sachverhalt wird grafisch exakt durch die gezeigten Raumzeigerdiagramme (Abbildung 3.3 und Abbildung 3.4) repräsentiert und ist somit anschaulich absolut befriedigend. Soll hingegen ein – im Rahmen der Aussteuergrenzen – beliebig wählbarer Eingangsstromvektor $\underline{i}_1^*$ zusammen mit lediglich der Ausgangsspannungsvektorlage φ_2 unter Hinnahme einer resultierenden Ausgangsspannungsamplitude $\hat{U}_2$ eingestellt werden[5], so kann auch dies formal mit den oben hergeleiteten Beziehungen bewerkstelligt werden. Aus (3.27b) und (3.36) folgt direkt

$$MU = MI \cdot \frac{\cos(\Phi_1)}{\cos(\Phi_2)}. \tag{3.38}$$

Wird (3.38) in die Ausdrücke für die relativen Einschaltzeiten des WR (3.12b), (3.13b) bzw. (3.23) eingesetzt, kann mit MI

[5]Ein solcher Betrieb ist natürlich nur dann sinnvoll, wenn man von einer „starren Last“ ausgehen kann, d.h. – in Analogie zum starren Netz – wenn die resultierende Ausgangsspannungsamplitude $\hat{U}_2$ keine signifikante Änderung bei $\hat{I}_2$ hervorruft.

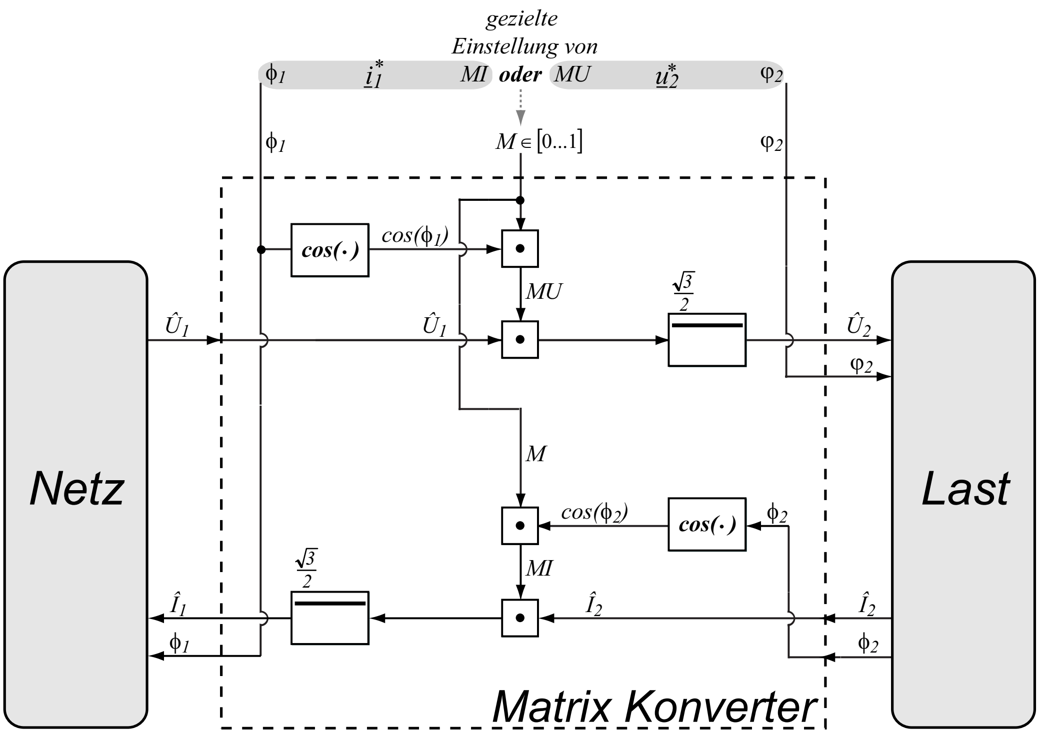


Abbildung 3.6: Grundsätzliches Übertragungsverhalten eines Matrix Konverters. Entweder kann – wie zumeist üblich – der vollständige Ausgangsspannungsvektor $\underline{u}_2^*$ (mit $\hat{U}_2$ und φ_2) sowie die eingangsseitige Phasenverschiebung Φ_1 vorgegeben werden, oder aber alternativ der vollständige Eingangsstromvektor $\underline{i}_1^*$ (mit $\hat{I}_1$ und $\varphi_1 = \varphi_{u1} - \Phi_1$) mitsamt der ausgangsseitigen Phasenverschiebung $\Phi_2 = \varphi_2 - \varphi_{i2}$. Wie dargestellt, beinflussen die Phasenverschiebungen Φ_1 bzw. Φ_2 jedoch die maximal realisierbaren Übersetzungsverhältnisse für Spannung MU und Strom MI.

direkt das Stromübersetzungsverhältnis vom Konverterausgang zum -eingang vorgegeben werden.

Das prinzipiell mögliche Übertragungsverhalten eines Matrix Konverters (unter Anwendung der Basis-Modulationsverfahren) ist zusammenfassend nochmals in Abbildung 3.6 als Wirkungsplan dargestellt.

Allerdings zwar kann die Vorgabe des vollständigen Vektors $\underline{i}_1^*$ nun scheinbar nicht mehr befriedigend mit den Raumzeigerdiagrammen nach Abbildung 3.3 und Abbildung 3.4 dargestellt werden. Eine frei vorgebbare Zeigerlänge $\hat{I}_1$

würde nach bekannten Vorstellungen z.B. Nullzustände im GR-Raumzeigerdiagramm verlangen. Ausserdem dürfte der Hexagon-Durchmesser nicht von der Lage φ_1 des zu formenden Stromzeigers $\underline{i}_1^*$ selbst abhängen – allenfalls von der Lage des davon unabhängigen Ausgangsspannungsvektors φ_2.

Es stellt sich somit die Frage:

- Wie kann eine Raumzeiger-Darstellung gefunden werden, die auch die Eingangsstromvektor-Vorgabe anschaulich repräsentiert?

Basierend auf der vorangehend geschilderten Sichtweise entsteht auch noch eine weitere Frage in Bezug auf die Interpretation einer Pulsperiode:

- Abbildung 3.1 lässt erkennen, dass während der Freilauf-Intervalle des WR weder Eingangsstrombildung (i_a, i_b, i_c), noch Ausgangsspannungsbildung (u_{AB}) bewirkt werden. Da ist es naheliegend zu hinterfragen, wie die Freilauf-Intervalle für die GR-Stufe zu interpretieren sind, bzw. ob z.B. eine Änderung der momentan anliegenden ZK-Spannung u innerhalb der Freilauf-Intervalldauer vorgenommen werden darf?

Beiden Fragestellungen kann mit einer etwas geänderten Sichtweise der Pulsperiode begegnet werden.

3.1.2 Sichtweise 2 (hier: anschauliche Eingangsstrom-Vorgabe)

In diesem Abschnitt sollen die in 3.1.1 gefundenen Endresultate für die relativen Einschaltzeiten etwas anders interpretiert werden, mit dem Ziel einerseits zu einer mehr anschaulichen Raumzeiger-Darstellung für die Eingangsstromvektor-Vorgabe, sowie andererseits zu einer erweiterten Deutbarkeit der Freilauf-Intervalle zu gelangen. Beide Zielsetzungen werden gerechtfertigt durch die praktische Nutzbarkeit und bieten die Basis für

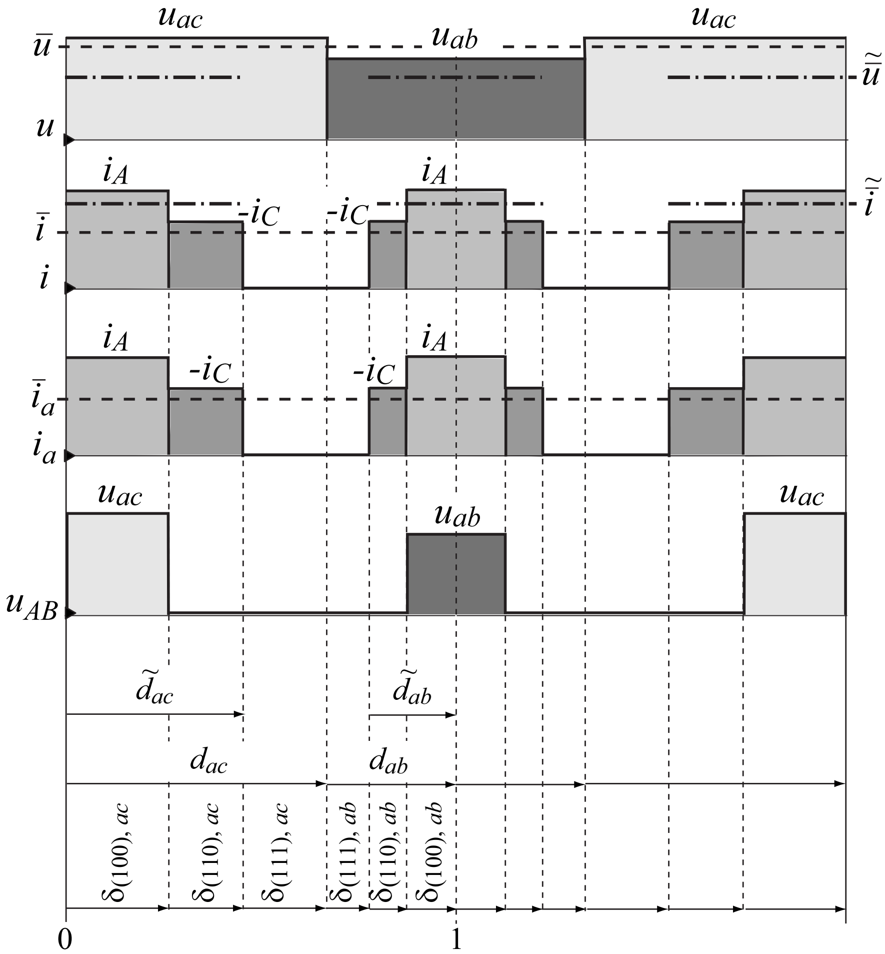


Abbildung 3.7: Gleiche Pulsperiode für das *Stromlose Schalten des GR*, wie sie in Abbildung 3.1 dargestellt ist. Neu eingeführt sind hier die *aktiven Mittelwerte* der ZK-Grössen $\tilde{\bar{u}}$ und $\tilde{\bar{i}}$, die auf die *aktiven (relativen) Einschaltzeiten* $\tilde{d}_{ac}$ resp. $\tilde{d}_{ab}$ bezogen sind.

das Verständnis einiger erweiterter Modulationsverfahren, wie sie in den folgenden beiden Kapiteln beschrieben sind.

3.1.2.1 Einführung aktiver ZK-Mittelwerte ($\tilde{\bar{u}}, \tilde{\bar{i}}$) und Überführung vorangegangener Resultate in die anschauliche Eingangsstrom-Vorgabe

Der Schlüssel zu dieser 2. Sichtweise liegt in einer nun geänderten Ansicht der – physikalisch unveränderten – ZK-Grössen u

und i. In Abbildung 3.7 ist die gegenüber Abbildung 3.1 identische Pulsperiode gezeigt. Neu eingetragen sind in Abbildung 3.7 lediglich zwei anders definierte Mittelwerte von u und i. Bisher wurden die ZK-Grössen zum Erhalt der lokalen Mittelwerte ($\bar{u}$, $\bar{i}$) über eine Pulshalbperiode gemittelt, nachfolgend wird nun eine alternative Mittelungsbasis diskutiert.

Um im ZK eine, im lokalen Mittel, maximale Spannung zur Verfügung zu haben, liegt dort *jederzeit* eine der beiden maximalen verketteten Netzspannungen an – für die relativen Einschaltzeiten des GR bedeutet dies: $d_{ac} + d_{ab} = 1$. Aus der Perspektive des WR beinhalten die relativen Einschaltzeiten des GR jeweils auch ein Freilauf-Intervall, so beschreibt beispielsweise d_{ac} eine GR-Schaltzustandsdauer *einschliesslich* WR-Freilauf-Intervall $\delta_{(111),ac}$. Wie Abbildung 3.7 zeigt, wird aber *während* der Freilauf-Intervalle weder an den Ausgangsklemmen Spannung ($u_{AB} = 0$), noch an den Eingangsklemmen Strom gebildet ($i_a = 0$). Daher ist es zulässig, die Freilauf-Intervalle auch als Nullzustände für die GR-Stufe zu deuten. Insofern ist es sinnvoll, an dieser Stelle *aktive Einschaltzeiten des GR* ($\widetilde{d}_{ac}$, $\widetilde{d}_{ab}$) einzuführen, die GR-Schaltzustandsdauern *ohne* jegliches Freilauf-Intervall beschreiben (vgl. d_{ac}, d_{ab} vs. $\widetilde{d}_{ac}$, $\widetilde{d}_{ab}$ in Abbildung 3.7).

Die *aktiven Einschaltzeiten des GR* seien somit definiert als:

$$\begin{aligned}\widetilde{d}_{ac} &\equiv \delta_{(100),ac} + \delta_{(110),ac} = d_{ac} \cdot (\delta_{(100)} + \delta_{(110)}) \\ &= MU \cdot \frac{1}{\cos \Phi_1} \cdot \sin(\frac{\pi}{6} + \varphi_1) \cdot \cos(\frac{\pi}{6} - \varphi_2) \ \leq \frac{\sqrt{3}}{2} \qquad (3.39)\end{aligned}$$

$$\begin{aligned}\widetilde{d}_{ab} &\equiv \delta_{(100),ab} + \delta_{(110),ab} = d_{ab} \cdot (\delta_{(100)} + \delta_{(110)}) \\ &= MU \cdot \frac{1}{\cos \Phi_1} \cdot \sin(\frac{\pi}{6} - \varphi_1) \cdot \cos(\frac{\pi}{6} - \varphi_2) \ \leq \frac{\sqrt{3}}{2} \qquad (3.40)\end{aligned}$$

(vgl. hierzu: $d_{ac} \leq 1$, $d_{ab} \leq 1$).

Für die Summe der aktiven Einschaltzeiten ergibt sich:

$$\begin{aligned}\widetilde{d}_{ac} + \widetilde{d}_{ab} &= \underbrace{(d_{ac} + d_{ab})}_{1} \cdot (\delta_{(100)} + \delta_{(110)}) \\ &= \delta_{(100)} + \delta_{(110)} = \delta_{\Sigma} \leq 1 \end{aligned} \tag{3.41}$$

(vgl. hierzu: $d_{ac} + d_{ab} = 1$).

Der *aktive Mittelwert* des ZK-Stroms $\widetilde{\bar{i}}$ berechnet sich basierend auf dem lokalen Mittelwert $\bar{i}$ und gemäss Abbildung 3.7 dann zu:

$$\begin{aligned}\widetilde{\bar{i}} &= \bar{i} \cdot \frac{1}{\widetilde{d}_{ac} + \widetilde{d}_{ab}} = \frac{\bar{i}}{\delta_{\Sigma}} \\ &= \frac{\sqrt{3}}{2} \cdot \hat{I}_2 \cdot \cos \Phi_2 \cdot \frac{1}{\cos(\varphi_2 - \frac{\pi}{6})} \quad \neq f(\varphi_1) \end{aligned} \tag{3.42}$$

Dies ist also der gemittelte Stromwert, den der WR während der aktiven Einschaltzeit ($\widetilde{d}_{ac}, \widetilde{d}_{ab}$) von der Last in den ZK schaltet und somit der GR-Stufe zur eingangsseitigen Strombildung zur Verfügung stellt. Wenn nun die Freilauf-Intervalle als Nullzustände für den GR gedeutet werden können, kann die GR-Stufe folglich eben nicht mehr, wie in Sichtweise 1, als jederzeit vollausgesteuert ($d_{ac} + d_{ab} = 1$) aufgefasst werden, was auch durch (3.41) belegt wird.

Obige Gleichung(3.42) lässt sich auch schreiben als:

$$\begin{aligned}\widetilde{\bar{i}} = \frac{\bar{i}}{\delta_{\Sigma}} &= \frac{\bar{i}}{\delta_{(100)} + \delta_{(110)}} = \frac{\delta_{(100)} \cdot i_A + \delta_{(110)} \cdot (-i_C)}{\delta_{(100)} + \delta_{(110)}} \\ &= \widetilde{\delta}_{(100)} \cdot i_A \quad + \quad \widetilde{\delta}_{(110)} \cdot (-i_C) \end{aligned} \tag{3.43}$$

und bietet so mit den neu eingeführten *aktiven Einschaltzeiten des WR*

$$\widetilde{\delta}_{(100)} \equiv \frac{\delta_{(100)}}{\delta_{(100)} + \delta_{(110)}} = \frac{\cos(\varphi_2 + \frac{\pi}{6})}{\cos(\varphi_2 - \frac{\pi}{6})} \neq f(\varphi_1) \tag{3.44}$$

$$\widetilde{\delta}_{(110)} \equiv \frac{\delta_{(110)}}{\delta_{(100)} + \delta_{(110)}} = \frac{\sin \varphi_2}{\cos(\varphi_2 - \frac{\pi}{6})} \neq f(\varphi_1) \tag{3.45}$$

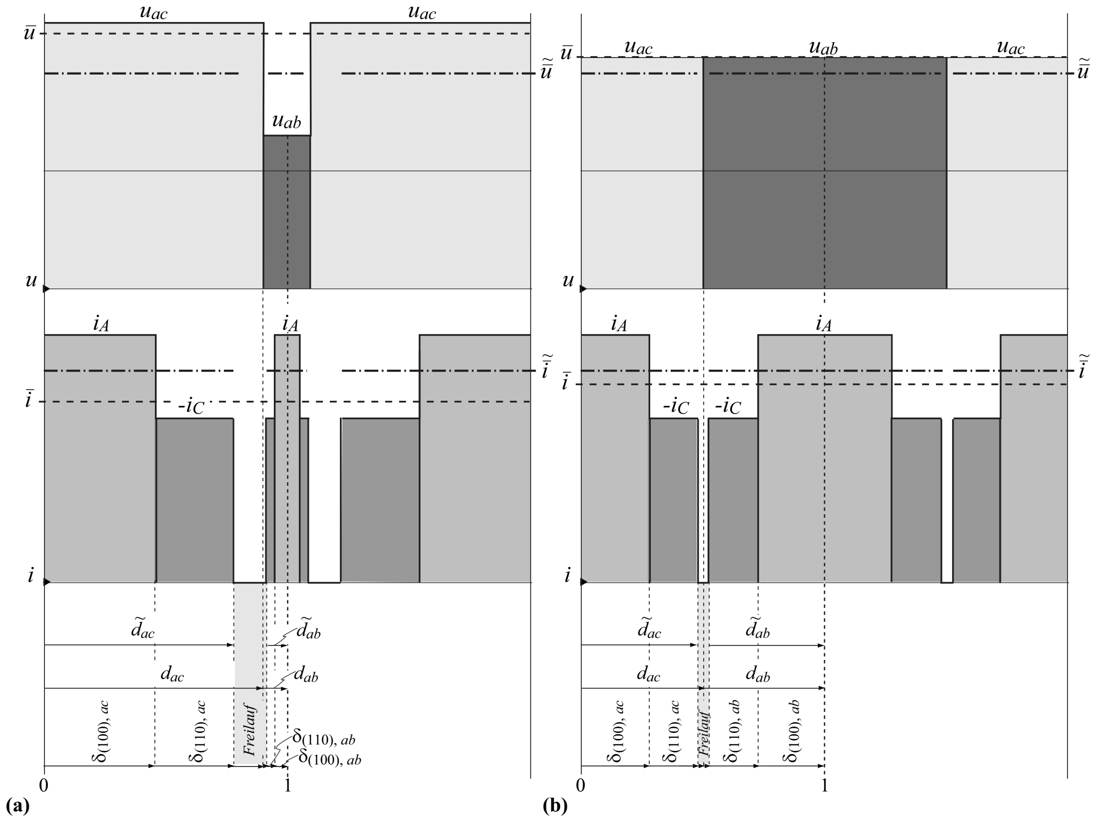


Abbildung 3.8: ZK-Grössen u und i:
(a) Gleiche Pulsperiode wie zuvor ($\boldsymbol{\varphi_1 = 25\,°}$, $\varphi_2 = 25\,°$), jedoch mit nun erhöhtem Aussteuergrad $M = 0.95$ und in grafisch grösserer Skalierung dargestellt.
(b) Gleiche Pulsperiode wie in (a), jedoch für $\boldsymbol{\varphi_1 = 0\,°}$. Der hier gezeigte Fall stellt bei Variation der Netzphasenlage φ_1 die Situation höchsten Aussteuerbedarfs dar, d.h. das Freilauf-Intervall ist hier in φ_1 minimal.
Während die lokalen Mittelwerte mit φ_1 variieren, sind die aktiven Mittelwerte innerhalb der Netzperiode konstant.

die analoge Form zu (3.31).

Die hier ausgedrückte Unabhängigkeit der aktiven (relativen) WR-Einschaltzeiten $\widetilde{\delta}_{(100)}$, $\widetilde{\delta}_{(110)}$ sowie schliesslich des aktiven ZK-Strommittelwertes $\widetilde{\bar{i}}$ von φ_1 geht auch anschaulich aus Abbildung 3.8 (vgl. Fall (a) gegenüber (b)) hervor. Pulsperiode (b) unterscheidet sich von der in (a) einzig in einer veränderten Lage des Eingangsstromvektors φ_1. In (b) ist $\varphi_1 = 0$, deshalb ist aufgrund des maximalen Strombedarfs (in Eingangsphase a) das Freilauf-Intervall in φ_1 minimal, bzw. die aktiven Schaltzeiten ($\widetilde{d}_{ac}$, $\widetilde{d}_{ab}$) in φ_1 maximal. Da das Einschaltverhältnis der ZK-Stromblöcke i_A und $(-i_C)$ zueinander $\delta_{(100)}/\delta_{(110)}$ aber nur durch die Lage des Ausgangsspannungsvektors φ_2 determiniert ist, werden die Stromblockdauern $\delta_{(100)}$, $\delta_{(110)}$ über der φ_1-Achse (d.h. innerhalb einer Netzperiode) nur verhältnistreu auf- und abskaliert. Daraus folgt, dass das Verhältnis $\delta_{(100)}/(\delta_{(100)} + \delta_{(110)})$ bzw. $\delta_{(110)}/(\delta_{(100)} + \delta_{(110)})$ über φ_1 (d.h. über der Netzperiode) konstant ist. Da nach (3.43) der aktive Strommittelwert $\widetilde{\bar{i}}$ neben $\widetilde{\delta}_{(100)}$ und $\widetilde{\delta}_{(110)}$ nur noch von den Laststrangströmen i_A sowie i_C abhängt und letztere per Definition vom Netzphasenwinkel unabhängig sind, folgt damit direkt die Unabhängigkeit des aktiven Strommittelwertes von φ_1. Diese Unabhängigkeit zeigt sich auch in Abbildung 3.8 (vgl. $\widetilde{\bar{i}}$ im Fall (a): $\varphi_1 = 25\,°$ mit Fall (b): $\varphi_1 = 0\,°$).

Für die Summe der oben definierten aktiven (realtiven) WR-Einschaltzeiten folgt direkt:

$$\widetilde{\delta}_{(100)} + \widetilde{\delta}_{(110)} = 1. \tag{3.46}$$

Wenn wir nun die Summen der aktiven rel. Einschaltzeiten für den GR: $\widetilde{d}_{ac} + \widetilde{d}_{ab} = \delta_\Sigma \leq 1$, sowie

für den WR: $\widetilde{\delta}_{(100)} + \widetilde{\delta}_{(110)} = 1$

gegenüberstellen den Summen der rel. Einschaltzeiten gemäss Abschnitt 3.1.1

für den GR: $d_{ac} + d_{ab} = 1$, sowie

für den WR: $\delta_{(100)} + \delta_{(110)} = \delta_\Sigma \leq 1$

so lässt sich feststellen, dass die Anschauungsverhältnisse für GR und WR vertauscht wurden. Nach der Sichtweise 2, basierend auf der Mittelwertbildung der ZK-Grössen über die aktiven Einschaltdauern, operiert nun der WR ohne Freilauf-Intervalle, während sie dem GR frei zur Eingangsstromvektor-Bildung zur Verfügung stehen.

Nach dem ZK-Strom soll nun auch der aktive Mittelwert der ZK-Spannung gebildet werden:

$$\begin{aligned}\tilde{\bar{u}} &= \tilde{d}_{ac} \cdot u_{ac} + \tilde{d}_{ab} \cdot u_{ab} \quad = \quad \bar{u} \cdot \delta_\Sigma \\ &= \frac{3}{2} \cdot MU \cdot \hat{U}_1 \cdot \cos(\varphi_2 - \frac{\pi}{6}) \\ &= \sqrt{3} \cdot \hat{U}_2 \cdot \cos(\varphi_2 - \frac{\pi}{6}) \quad \neq \quad f(\varphi_1)\end{aligned} \tag{3.47}$$

Konsequenterweise ergibt sich auch für den aktiven Mittelwert der ZK-Spannung nur eine Abhängigkeit von φ_2. Denn im Sinne der Wirkleistungsbedingung, die zwingend erfüllt sein muss, müssen im Produkt $\tilde{\bar{u}} \cdot \tilde{\bar{i}}$ alle zeitabhängigen Terme (d.h. hier $\varphi_1(t)$, $\varphi_2(t)$) herausfallen.

Ebenso kann nun diese Leistungsbedingung, die ja schon aus (3.37) bekannt ist, zur Verifikation der vorangehend geschilderten Sichtweise 2 herangezogen werden:

$$\tilde{\bar{p}} = \tilde{\bar{u}} \cdot \tilde{\bar{i}} = \frac{3\sqrt{3}}{4} \cdot \hat{U}_1 \hat{I}_2 \cdot MU \cdot \cos\Phi_2 = \bar{u} \cdot \bar{i} = \bar{p} \tag{3.48}$$

Die „aktive“ Wirkleistung ist dieselbe wie die über eine vollständige Pulsperiode gemittelte Wirkleistung. Dies bestätigt somit die Äquivalenz der beiden Sichtweisen. Anschaulich wird diese Wirkleistungsgleichheit auch unmittelbar plausibel mit Betrachtung der Zeitverläufe der ZK-Grössen (z.B. Abbildung 3.8): In den Freilauf-Intervallen ist der ZK-Strom i gleich Null und damit können diese Intervalle auch keinen Beitrag zu der über eine Pulsperiode transferierten Wirkleistung liefern.

Abbildung 3.9 zeigt zur Veranschaulichung den Zeitverlauf der beiden unterschiedlichen ZK-Spannungsmittelwerte $\bar{u}$ und $\tilde{\bar{u}}$. Zum Einen zeigen sich die erwähnten Abhängigkeiten $\bar{u} = f(\varphi_1) \neq f(\varphi_2)$, sowie $\tilde{\bar{u}} = f(\varphi_2) \neq f(\varphi_1)$. Zum Anderen wird deutlich, dass das zeitliche Maximum von $\tilde{\bar{u}}$ dem zeitlichen Minimum von $\bar{u}$ entsprechen kann:

$$Max(\tilde{\bar{u}}_{|MU=1}) = Min(\bar{u}) = \frac{3}{2}\,\hat{U}_1 \tag{3.49}$$

Hervorzuheben ist, dass der Wert $\tilde{\bar{u}}$, im Gegensatz zu $\bar{u}$, von der Spannungsübersetzung MU (vgl. Abbildung 3.9(a) vs. (b)),

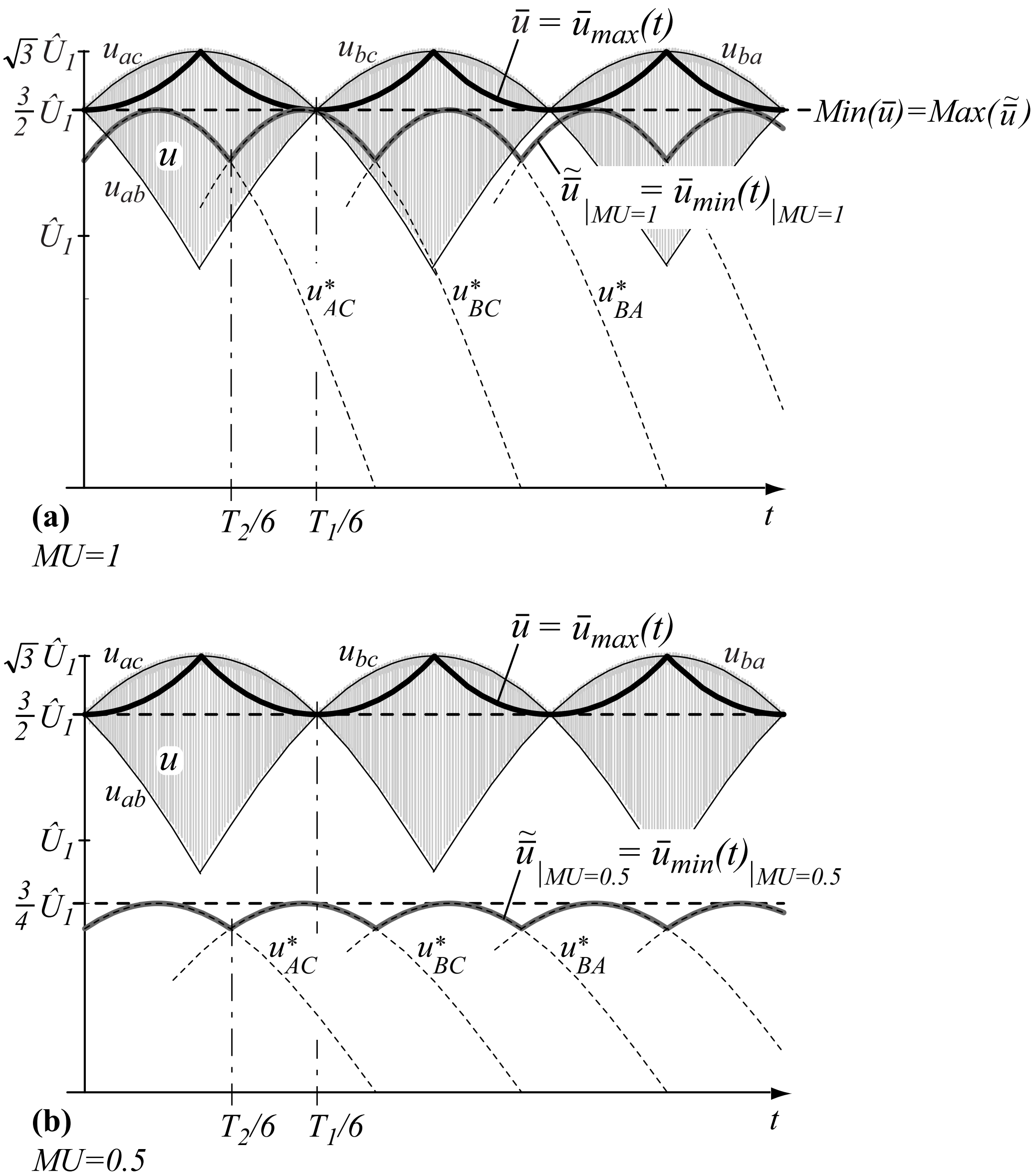


Abbildung 3.9: Vergleich der Zeitverläufe beider ZK-Spannungsmittelwerte über eine halbe Netzperiode $\frac{T_1}{2}$.
(a) $MU = 1$. Hier entspricht der Minimalwert von $\bar{u}$ dem Maximalwert von $\tilde{\bar{u}}$.
(b) $MU = 1/2$. Der aktive Mittelwert $\tilde{\bar{u}}$ ist aufgrund seiner Abhängigkeit von MU gegenüber Fall (a) halbiert und entspricht offensichtlich der jeweils maximalen verketten Ausgangsspannung.
Die lokalen Mittelwerte variieren mit der Netzfrequenz (bzw. mit φ_1), die aktiven Mittelwerte hingegen mit der Soll-Ausgangsfrequenz (bzw. mit φ_2).

oder – anders ausgedrückt – vom Sollwert der Ausgangsspannungsamplitude abhängt (siehe (3.47)). Folglich kann (3.49) nur für den Fall maximaler Spannungsübersetzung ($MU = 1$) erfüllt sein.

Insbesondere der untere Ausdruck von (3.47) verdeutlicht direkt das Wirkungsprinzip der in dieser Sichtweise neu interpretierten Modulation: Der aktive ZK-Spannungsmittelwert entspricht genau einer verketteten Soll-Ausgangsspannung. Im hier gezeigten Fall handelt es sich dabei um $u^*_{AC} = u^*_A - u^*_C$. Das ist gerade die verkettete Spannung, die im betrachteten Sektor $0 \leq \varphi_2 \leq \frac{\pi}{3}$ ihren Maximalwert (bei $\varphi_2 = \frac{\pi}{6}$) annimmt. Selbiger Sachverhalt geht grafisch aus Abbildung 3.9 hervor: Im ersten Sektor-Intervall der WR-Stufe $0 \leq t \leq \frac{T_2}{6}$ verläuft der aktive Mittelwert auf der dort maximalen verketteten Ausgangsspannung u^*_{AC}. Mit der Kenntnis, dass die WR-Stufe durch wechselweises Einprägen ihrer ZK-Spannung in die drei Lastphasenpaare das gewünschte Ausgangsspannungssystem eben allgemein auf verkettete Weise bildet, wird nun klar, dass die „aktive“ ZK-Spannung hier gerade so eingestellt wird, dass genau der geforderte Ausgangsspannungszeiger $\underline{u}^*_2$ resultiert. Mit anderen Worten arbeitet der Konverter nach dieser Ansicht dynamisch mit der minimal möglichen ZK-Spannung $\tilde{\bar{u}}(t) = \bar{u}_{min}(t)$, die zum Aufbau der Ausgangsspannung $\underline{u}^*_2$ erforderlich ist. Dies wird wieder plausibel vor dem Hintergrund der als freilauflos angenommenen Betriebsweise des WR. „Freilauflos“ heisst dabei einerseits, dass immer ein Ausgangsphasenpaar (jenes mit höchstem Spannungsbedarf, im Beispiel hier also: AC) an den ZK geklemmt ist (denn hier sind einzig die WR-Zustände (100), (110) „aktiv“). Somit kann die Beziehung $\tilde{\bar{u}} = \bar{u}_{AC}$ als Klemmbedingung – analog zur Klemmbedingung $\bar{i} = \bar{i}_a$ in Sichtweise 1 (siehe Abschnitt 3.1.1) – bezeichnet werden. Im Raumzeigerdiagramm des WR (Abbildung 3.10(a)) ist die freilauflose Betriebsweise hingegen durch den ausschliesslichen Verlauf von $\underline{\bar{u}}_2$ auf dem Hexagon-Rand ν charakterisiert. Letzterer muss sich dann seinerseits dynamisch im Durchmesser ändern, um dem gewünschten Ausgangsspannungssollwert nachzufahren. Die resultierende Trajektorie des Ausgangsspannungszeigers $\underline{\bar{u}}_2$ muss im regulären Fall einer konstanten Ausgangsspannungsamplitude schliesslich einer gleichförmigen Kreisbahn entsprechen. Die dynamische Änderung des WR-Hexagon-Durchmessers $\tilde{\tilde{u}}$ wird allein von der GR-Stufe bewirkt. D.h. der GR steuert unter Nutzung der Freilauf-Intervalle über die ZK-Spannung auch die Ausgangsspannung, während der WR vollausgesteuert wird und so die ihm mögliche maximale Spannung an den Ausgang abgibt.

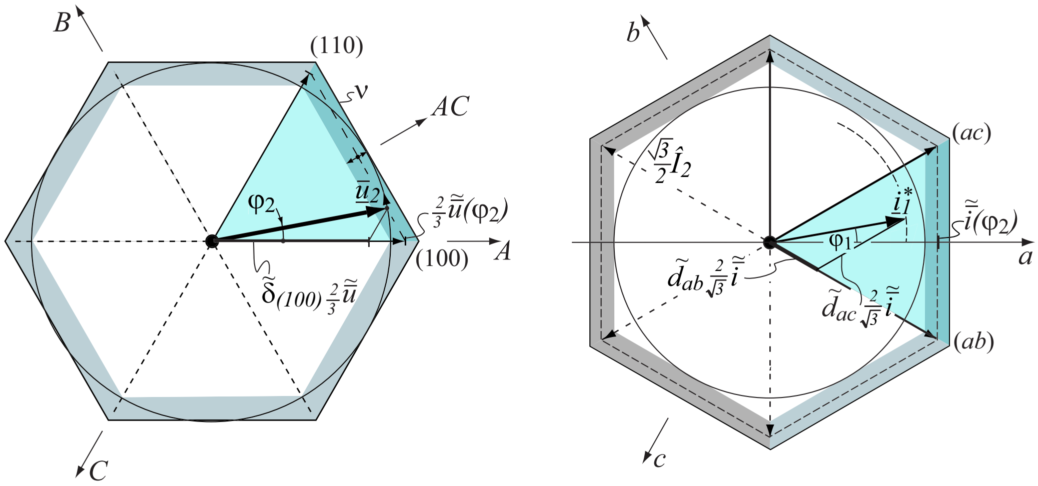
Der Klarheit halber soll an dieser Stelle nocheinmal angemerkt werden, dass der WR nur virtuell vollaussteuert und dem GR lediglich die Freilauf-Zustände (bzw. gleichbedeutend: die Nullzustände) zugerechnet werden, die tatsächlich jedoch im WR-Kreis auftreten. Erreicht wurde diese Anschauung durch die Einführung der aktiven ZK-Mittelwerte. Physikalisch ist die Betriebsweise des Konverters also, nach wie vor, unverändert und entspricht der Sichtweise 1.

3.1.2.2 Direkte Anwendung der anschaulichen Eingangsstrom-Vorgabe

Im letzten Abschnitt 3.1.2.1 sind die ZK-Grössen und relativen Einschaltdauern von der Sichtweise 1, die beim Modulations-Konzept des *Stromlosen Schaltens des GR* als „anschauliche Ausgangsspannungs-Vorgabe“ bezeichnet werden kann, in die Sichtweise 2 („anschauliche Eingangsstrom-Vorgabe“) überführt worden. Nun soll in diesem Abschnitt gezeigt werden, wie man ausschliesslich unter Anwendung der Sichtweise 2 direkt und unter Einbeziehung der an die Sichtweise angepassten Raumzeigerdiagramme (Abbildung 3.10) zu den (gleichen) vier resultierenden Einschaltdauern einer Pulshalbperiode gelangt.

1. *Klemmbedingung* - maximal zu bildende verkettete Ausgangsspannung des betrachteten Sektor-Intervalls (hier: $\bar{u}_{AC}$, siehe auch eingezeichnete AC-Achse im unterlegten Sektor des WR-Raumzeigerdiagramms in Abbildung 3.10(a)) wird an den ZK geklemmt. Damit liegt der aktive Mittelwert der ZK-Spannung fest:

$$\tilde{\tilde{u}} \stackrel{!}{=} \bar{u}_{AC} = \sqrt{3} \cdot \hat{U}_2 \cdot \cos(\varphi_2 - \frac{\pi}{6}) \qquad (3.50)$$



(a) WR **(b)** GR

Abbildung 3.10: (a) Raumzeigerdiagramm des WR. Da die Freilauf-Intervalle der GR-Stufe zugerechnet werden, arbeitet der WR ohne Nullzustände, d.h. der Ausgangsspannungszeiger $\underline{\bar{u}}_2$ bewegt sich nun ausschliesslich auf dem Hexagon-Rand ν, dessen Durchmesser mit φ_2 variiert. Dieser Variationsbereich des Hexagon-Randes ist durch die graue Zone gekennzeichnet.
(b) Raumzeigerdiagramm des GR. Die Raumzeigerbildung des Eingangsstroms unter (virtueller) Nutzung der Nullzustände entspricht derjenigen eines konventionellen Stromzwischenkreis-Gleichrichters.

(entspricht der initialen Klemmbedingung $\bar{i} \overset{!}{=} \bar{i}_a$ unter Sichtweise 1 (siehe Abschnitt 3.1.1))

2. Berechnung der relativen Einschaltdauern der WR-Stufe aus den geometrischen Beziehungen des WR-Raumzeigerdiagramms (Abbildung 3.10(a)). Die Anwendung des Sinus-Satzes, sowie nachfolgendes Einsetzen von (3.50) liefert:

$$\widetilde{\delta}_{(100)} = \sqrt{3} \cdot \frac{\hat{U}_2}{\tilde{\bar{u}}} \cdot \sin(\frac{\pi}{3} - \varphi_2) = \frac{\cos(\frac{\pi}{6} + \varphi_2)}{\cos(\frac{\pi}{6} - \varphi_2)} \tag{3.51}$$

$$\widetilde{\delta}_{(110)} = \sqrt{3} \cdot \frac{\hat{U}_2}{\tilde{\bar{u}}} \cdot \sin \varphi_2 = \frac{\sin \varphi_2}{\cos(\frac{\pi}{6} - \varphi_2)} \tag{3.52}$$

(entspricht der Berechnung der GR-Einschaltdauern unter Sichtweise 1)

Hier läuft nun der Ausgangsspannungszeiger $\underline{\bar{u}}_2$ auf dem Hexagon-Rand ν des WR-Raumzeigerdiagramms um, da keine Nullzustände zur Spannungsbildung herangezogen werden. In vollständiger Analogie zur Eingangsstrombildung in Abschnitt 3.1.1 muss deshalb der Durchmesser des Hexagons ($\frac{2}{3}\,\widetilde{\bar{u}}$) mit der Rotation von $\underline{\bar{u}}_2$ variieren, um die gleichförmige Kreisbahn der Trajektorie der Zeigerspitze zu gewährleisten.

3. Berechnung des aktiven Mittelwertes des ZK-Stroms:

$$\begin{aligned} \widetilde{\bar{i}} &= \widetilde{\delta}_{(100)} \cdot i_A \quad + \quad \widetilde{\delta}_{(110)} \cdot (-i_C) \\ &= \frac{\sqrt{3}}{2} \cdot \hat{I}_2 \cdot \frac{\cos\Phi_2}{\cos(\frac{\pi}{6} - \varphi_2)} \end{aligned} \tag{3.53}$$

(entspricht der Berechnung der ZK-Spannung $\bar{u}$ unter Sichtweise 1)

4. Berechnung der relativen Einschaltdauern der GR-Stufe aus den geometrischen Beziehungen des GR-Raumzeigerdiagramms (Abbildung 3.10(b)). Die Anwendung des Sinus-Satzes, sowie nachfolgendes Einsetzen von (3.53) liefert:

$$\begin{aligned} \widetilde{d}_{ac} &= \frac{\hat{I}_1}{\widetilde{\bar{i}}} \cdot \sin(\frac{\pi}{6} + \varphi_1) \\ &= MI \cdot \frac{1}{\cos\Phi_2} \cdot \sin(\frac{\pi}{6} + \varphi_1) \cdot \cos(\frac{\pi}{6} - \varphi_2) \end{aligned} \tag{3.54}$$

$$\begin{aligned} \widetilde{d}_{ab} &= \frac{\hat{I}_1}{\widetilde{\bar{i}}} \cdot \sin(\frac{\pi}{6} - \varphi_1) \\ &= MI \cdot \frac{1}{\cos\Phi_2} \cdot \sin(\frac{\pi}{6} - \varphi_1) \cdot \cos(\frac{\pi}{6} - \varphi_2) \end{aligned} \tag{3.55}$$

(entspricht der Berechnung der WR-Einschaltdauern unter Sichtweise 1).

Unter der Sichtweise 2 läuft $\underline{\bar{i}}_1$ nun nicht mehr ausschliesslich auf dem Rand des GR-Hexagons in Abbildung 3.10(b) umher, sondern kann beliebig – je nach Wahl von $\hat{I}_1$ bzw. MI – im *gesamten Innern* des Hexagons liegen, da die Konverter-Nullzustände dem GR zugerechnet werden. Somit entspricht die Bildung des Soll-Eingangsstromvektors $\underline{i}_1^*$ genau derjenigen eines konventionellen Stromzwischenkreis-Gleichrichters. In diesem Zusammenhang kann hier also von einer „anschaulichen Eingangsstrom-Vorgabe“ gesprochen werden.

5. Für die relativen Einschaltzeiten der vier einzelnen aktiven Schaltzustände einer Pulsperiode ergibt sich in Einklang mit (3.23):

$$\widetilde{\delta}_{(100),ab} = \widetilde{\delta}_{(100)} \cdot \widetilde{d}_{ab} \tag{3.56a}$$
$$= MI \cdot \frac{1}{\cos\Phi_2} \cdot \sin(\frac{\pi}{6} - \varphi_1) \cdot \cos(\frac{\pi}{6} + \varphi_2) = \delta_{(100),ab}$$
$$\widetilde{\delta}_{(110),ab} = \widetilde{\delta}_{(110)} \cdot \widetilde{d}_{ab} \tag{3.56b}$$
$$= MI \cdot \frac{1}{\cos\Phi_2} \cdot \sin(\frac{\pi}{6} - \varphi_1) \cdot \sin\varphi_2 \qquad = \delta_{(110),ab}$$
$$\widetilde{\delta}_{(110),ac} = \widetilde{\delta}_{(110)} \cdot \widetilde{d}_{ac} \tag{3.56c}$$
$$= MI \cdot \frac{1}{\cos\Phi_2} \cdot \sin(\frac{\pi}{6} + \varphi_1) \cdot \sin\varphi_2 \qquad = \delta_{(110),ac}$$
$$\widetilde{\delta}_{(100),ac} = \widetilde{\delta}_{(100)} \cdot \widetilde{d}_{ac} \tag{3.56d}$$
$$= MI \cdot \frac{1}{\cos\Phi_2} \cdot \sin(\frac{\pi}{6} + \varphi_1) \cdot \cos(\frac{\pi}{6} + \varphi_2) = \delta_{(100),ac}$$

Die relativen Einschaltzeiten der aktiven Schaltzustände stimmen also mit den unter Sichtweise 1 ermittelten Werten überein.

Wie im Abschnitt 3.1.1 geschildert, gelangt man zu den entsprechenden absoluten Einschaltzeiten, indem man die obigen relativen Dauern mit der halben Pulsperiodendauer ($\frac{T_P}{2} = \frac{1}{2f_P}$) multipliziert.

Hinweis:
Die Beziehungen (3.51) und (3.52) für $\widetilde{\delta}_{(100)}$ bzw. $\widetilde{\delta}_{(110)}$ hätten sich anstelle der geometrischen Betrachtung des WR-Raumzeigerdiagramms (unter 2.) ebenso aus dem „aktiven“ mittleren Zeitverhalten der verketteten Ausgangsspannungsbil-

dung ergeben:

$$\bar{u}_{AB} = \bar{u}_A - \bar{u}_B \stackrel{!}{=} \widetilde{\delta}_{(100)} \cdot \widetilde{\bar{u}} \tag{3.57a}$$

$$\bar{u}_{BC} = \bar{u}_B - \bar{u}_C \stackrel{!}{=} \widetilde{\delta}_{(110)} \cdot \widetilde{\bar{u}} \tag{3.57b}$$

$$\bar{u}_{CA} = \bar{u}_C - \bar{u}_A \stackrel{!}{=} -\,(\widetilde{\delta}_{(100)} + \widetilde{\delta}_{(110)}) \cdot \widetilde{\bar{u}} \tag{3.57c}$$

(vgl. auch hier die Analogie zu (3.30) aus Sichtweise 1.)

Die verkettete Spannung zwischen den Ausgangsphasen A und B entspricht für die Dauer des WR-Schaltzustands (100) der ZK-Spannung, da (100) Phase A mit der positiven- und Phase B mit der negativen Schiene des ZK verbindet.

Analog sorgt WR-Schaltzustand (110) für die verkettete Spannung zwischen den Phasen B und C.

Phase A und C sind während der Dauer beider Zustände $(100), (110)$ an den ZK geklemmt.

3.1.3 Vergleich: Sichtweise 1 vs. Sichtweise 2

Nach 3.1.1 beruht die Sichtweise 1 auf den tatsächlichen lokalen Mittelwerten der ZK-Grössen über eine Pulshalbperiode und stellt damit die realen physikalischen Verhältnisse beider Teil-Konverter exakt dar. Aus diesem Grunde kann die Sichtweise 1 auch als „physikalische Sichtweise“ verstanden werden. Da der Leistungstransfer zwischen den beiden Konverterstufen (und damit auch zwischen Netz und Last) nur dann stattfinden kann, wenn sich keine der beiden Konverterstufen in einem Freilauf-Intervall befindet, können die in einem Konverterteil auftretenden Freilauf-Zustände auch dem jeweils anderen Konverterteil zugerechnet werden, ohne dass das Übertragungsverhalten zwischen den Ein- und Ausgangsklemmen des Konverters beeinträchtigt würde. Die Vorgehensweise dazu wurde in 3.1.2 abgehandelt und basiert auf der Betrachtung der aktiven (d.h. freilauflosen) Mittelwerte der ZK-Grössen. Somit kann die Sichtweise 2 auch als „aktive Sichtweise“ bezeichnet werden. Sie repräsentiert das Klemmenverhalten des Konverters genauso gut wie Sichtweise 1 und bietet die anschaulichere Raumzeiger-Darstellung für die Eingangsstromvorgabe. Im Hinblick auf die Innenanschauung des Konvertersystems jedoch verwechselt sie die Betriebsweise von GR und WR und ist insofern als virtuelle Sichtweise zu verstehen.

Bezüglich des äusseren Konverterverhaltens (also des Klemmenverhaltens) kann folglich von einem Dualismus der Sichtweisen gesprochen werden. Physikalische- und aktive Sichtweise sind gleichwertig, ineinander überführbar und infolge dessen nebeneinander gültig. Der selbe Konversionsschritt, d.h. dieselbe Pulshalbperiode, also kann beispielsweise hinsichtlich der Ausgangsspannungsbildung gemäss Sichtweise 1 und hinsichtlich der Eingangsstrombildung gemäss Sichtweise 2 aufgefasst werden.

Nocheinmal betont werden soll an dieser Stelle, dass nach obigen Aussagen der physikalische Freilauf-Pfad für das Konverter-Klemmenverhalten keine Rolle spielt. D.h. anstatt die physikalischen Freilauf-Zustände des WR mathematisch dem GR zuzuschlagen, könnte man auch den entgegengesetzten Weg gehen und das tatsächliche Modulationsverfahren dahingehend ändern, dass schliesslich der WR freilauflos arbeitet und stattdessen der GR physikalische Freilauf-Zustände herbeiführt, um Ausgangsspannung oder Eingangsstrom nach Vorgabe einzustellen. Auch für dieses real geänderte Modulationsverfahren (siehe Abschnitt 3.2) sind dann wieder beide Sichtweisen gleichermassen gültig und diese neue Betriebsweise wäre somit vom Übertragungsverhalten her völlig äquivalent mit der gegenwärtigen.

Nun sollen noch weitere Analogien der beiden Sichtweisen in Bezug auf die Modulation herausgestellt werden. Das Verfahren des *stromlosen Schalten des GR* beruht darauf, dass Freilauf-Zustände nur im WR herbeigeführt werden. Für das Gesamt-Übertragungsverhalten ist es eben wie gezeigt ausreichend, dass nur eine Konverterstufe Nullzustände anwendet. Damit kann der GR während der Freilauf-Phase des WR ohne ZK-Strom schalten zu müssen von einem Schaltzustand in den nächsten wechseln. Aus dieser GR-Betriebsweise ergibt sich – da ja freilauflos arbeitend – für eine feste, geforderte Eingangsphasenverschiebung Φ_1 ein maximaler Zeitverlauf für die lokal gemittelte ZK-Spannung: $\bar{u}(t) = \bar{u}_{max}(t)$. Der WR-Stufe steht somit stets die maximal mögliche Eingangsspannung zur Verfügung, die sie unter Nutzung der Nullzustände in einen beliebigen Ausgangsspannungsvektor $\underline{u}_2^*$ umformt. Gleichzeitig schaltet der WR Segmente der Lastströme in den ZK und stellt seinem Freilauf-Intervall entsprechend einen mittleren ZK-Strom $\overline{i}$ ein, der Abbildung 3.3 zufolge, über φ_1 genau so variiert, dass er der hexagonförmigen Trajektorie des vollausgesteuerten GR entgegenwirkt, sodass schliesslich ein sinusförmiges Eingangsstromsystem (bzw. eine Kreisbahn von $\overline{\underline{i}}_1$) entsteht. Festzuhalten ist, dass der Konverterteil, der nicht vollaussteuert, sondern Nullzustände nutzt – hier also der WR – sowohl für die konstante Ausgangsspannungsamplitude $\hat{U}_2$ als auch Eingangsstromamplitude $\hat{I}_1$ sorgt. Er übernimmt also mit seiner Variation die korrekte Einstellung beider Grössen.

Nach (3.32) entspricht der lokale Mittelwert des ZK-Stroms $\overline{i}$ gerade dem maximalen Eingangsstrangstrom im entsprechenden Raumzeigersektor (hier: $\overline{i}_a$). Anders ausgedrückt stellt der WR somit gerade den minimal erforderlichen lokalen ZK-Strom $\overline{i}(t) = \overline{i}_{min}(t)$ der zum Aufbau des Eingangsstroms $\underline{i}_1^*$ nötig ist, zur Verfügung. Dies muss natürlich auch tatsächlich so sein, da die GR-Stufe in Vollaussteuerung betrieben wird und folglich den ihr maximal möglichen Strom – also den gesamten ZK-Strom ($\overline{i} = \overline{i}_a$) – an die Eingangsklemme mit maximalem Strombedarf (a) abgibt.

Festzustellen ist nun, dass generell eine ZK-Grösse (hier Spannung $\bar{u}$) den maximal möglichen, und die andere (hier Strom $\overline{i}$) den minimal möglichen Zeitverlauf des lokalen Mittelwerts aufweist. Dieser Sachverhalt ist bei den vorgestellten Modulationsverfahren (Abschnitt 3.1, 3.2), wie auch bei den Sichtweisen 1 und 2 inhärent gegeben, da aufgrund der dann deutlich reduzierten Schaltverluste eine Konverterstufe in Vollaussteuerung operiert (hier GR). Diese Stufe liefert dem ZK somit immer eine maximale Grösse von den Klemmen, während sie selbst vom ZK, bzw. von der jeweils anderen Stufe, nur eine minimale Grösse beziehen darf, weil sie – in Vollaussteuerung arbeitend – diese Grösse nicht weiter reduzieren kann.

Die oben geschilderten Verhältnisse beim *Stromlosen Schalten des GR* unter der physikalischen Sichtweise 1 invertieren sich folglich gerade unter Sichtweise 2. Hier gilt, bedingt durch die virtuelle Vollaussteuerung des WR:

$$\begin{aligned} \tilde{\bar{u}} &= \bar{u}_{min}(t) \\ \tilde{\bar{i}} &= \bar{i}_{max}(t). \end{aligned} \tag{3.58}$$

Wie bereits angesprochen, resultiert aus der realen Umsetzung des vollausgesteuerten WR das im Abschnitt 3.2 vorgestellte Modulationsverfahren des *Spannungslosen Schalten des WR*. Analog zu den *aktiven* ZK-Mittelwerten in (3.58) ergibt sich dort für die *lokalen* Mittelwerte über eine Pulshalbperiode:

$$\begin{aligned} \bar{u} &= \bar{u}_{min}(t) \\ \bar{i} &= \bar{i}_{max}(t). \end{aligned} \tag{3.59}$$

Auch dort werden die Verhältnisse durch Ansicht mit Sichtweise 2, die den GR dann wiederum als virtuell vollausgesteuert auffasst, umgekehrt:

$$\begin{aligned} \tilde{\bar{u}} &= \bar{u}_{max}(t) \\ \tilde{\bar{i}} &= \bar{i}_{min}(t). \end{aligned} \tag{3.60}$$

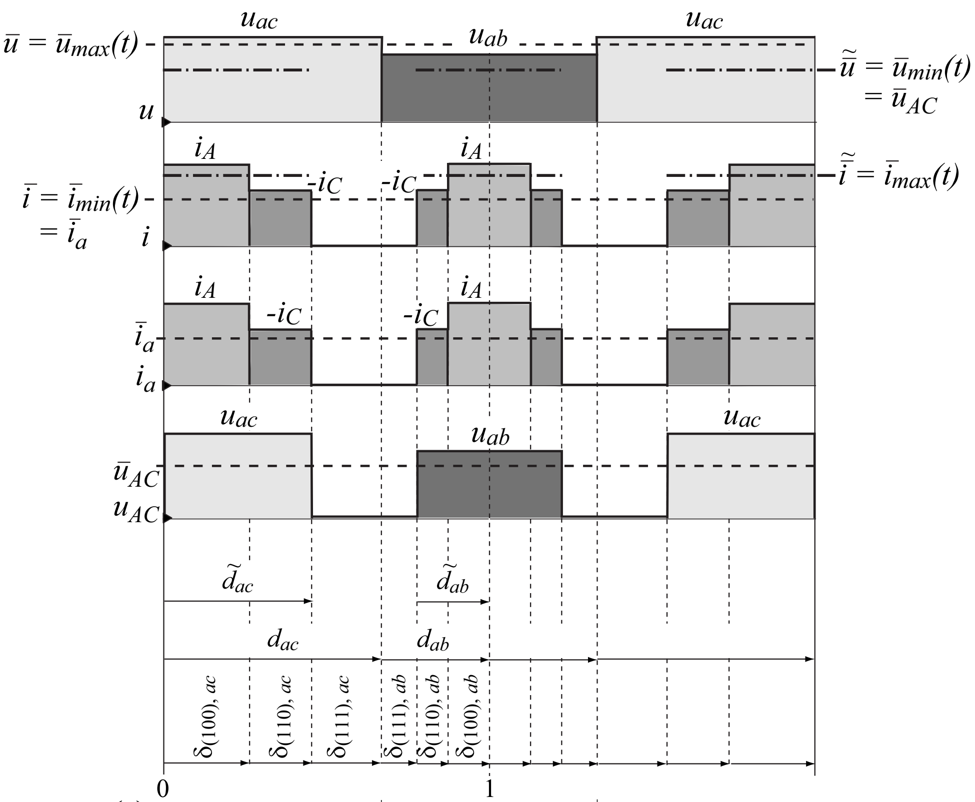
Abschliessend sind die charakteristischen Zeitverläufe der gemittelten ZK-Grössen, sowie die jeweils anschaulichen Raumzeiger-Darstellungen für beide Modulationsverfahren und beide Sichtweisen nocheinmal tabellarisch zusammengefasst (Tab. 3.2).

		Sichtweise 1 (physikalisch)	Sichtweise 2 (aktiv)
Stromloses	mittlere ZK-Spannung	$\bar{u} = \bar{u}_{max}(t)$	$\tilde{\bar{u}} = \bar{u}_{min}(t)$
Schalten	mittlerer ZK-Strom	$\bar{i} = \bar{i}_{min}(t)$	$\tilde{\bar{i}} = \bar{i}_{max}(t)$
des GR	RZ-Darstellung anschaulich für:	Ausgangs-Spgs.vorgabe	Eingangs-Stromvorgabe
Spgs.loses	mittlere ZK-Spannung	$\bar{u} = \bar{u}_{min}(t)$	$\tilde{\bar{u}} = \bar{u}_{max}(t)$
Schalten	mittlerer ZK-Strom	$\bar{i} = \bar{i}_{max}(t)$	$\tilde{\bar{i}} = \bar{i}_{min}(t)$
des WR	RZ-Darstellung anschaulich für:	Eingangs-Stromvorgabe	Ausgangs-Spgs.vorgabe

Tabelle 3.2: Charakteristika der beiden Modulationsverfahren *Stromloses Schalten des GR* und *Spannungsloses Schalten des WR* unter Betrachtung mit Sichtweise 1 und Sichtweise 2. Da Sichtweise 2 die physikalischen Freilauf-Verhältnisse virtuell umkehrt, zeigen sich die kreuzweisen Entsprechungen.

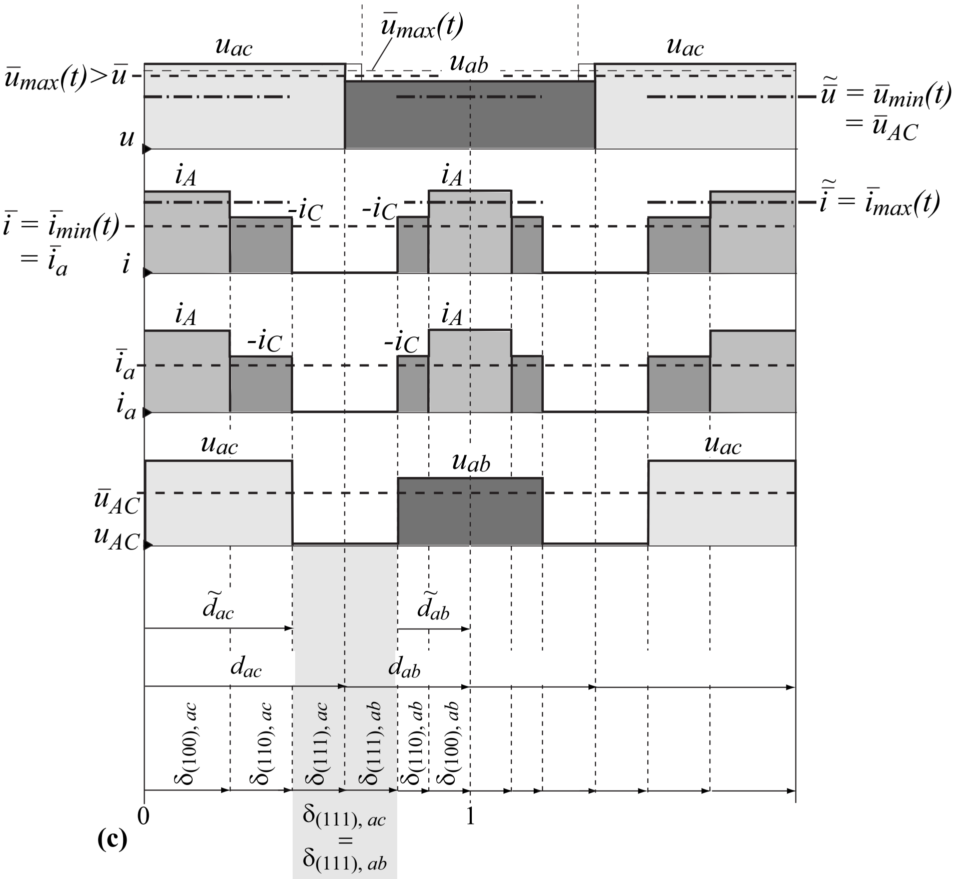
3.1.4 Weitere Konsequenzen der Sichtweise 2

Wie vorab angesprochen, zieht die aktive Sichtweise 2 – neben der Plausiblisierung der Äquivalenz der beiden schaltverlustreduzierten Modulationsverfahren – noch weitere praktisch nutzbare Konsequenzen nach sich. Auch diese basieren auf der Tatsache, dass während eines Freilauf-Intervalls keine Leistungskonversion zwischen den Konverterklemmen stattfinden kann. Angewendet auf das hier vornehmlich betrachtete Modulationsverfahren des *Stromlosen Schaltens des GR* (siehe Pulsperiode in Abbildung 3.11(a)) folgt daraus die Aussage, dass der zeitliche Verlauf, bzw. der momentane Pegel der ZK-Spannung u während des Freilauf-Intervalls keinen Einfluss auf das Übertragungsverhalten hat. Dieser Sachverhalt lässt sich beispielsweise folgendermassen nutzen:



u_{ac}
u_{ab}
$\bar{u} = \bar{u}_{max}(t)$
$\tilde{\bar{u}} = \bar{u}_{min}(t)$
$= \bar{u}_{AC}$
u
i_A
$-i_C$
$\tilde{\bar{i}} = \bar{i}_{max}(t)$
$\bar{i} = \bar{i}_{min}(t)$
$= \bar{i}_a$
i
$\bar{i}_a$
i_a
$\bar{u}_{AC}$
u_{AC}
$\tilde{d}_{ac}$
$\tilde{d}_{ab}$
d_{ac}
d_{ab}
$\delta_{(100),ac}$
$\delta_{(110),ac}$
$\delta_{(111),ac}$
$\delta_{(111),ab}$
$\delta_{(110),ab}$
$\delta_{(100),ab}$
0
1

(a)



$\bar{u}_{max}(t)$
u_{ac}
u_{ab}
$\bar{u}_{max}(t) > \bar{u}$
$\tilde{\bar{u}} = \bar{u}_{min}(t)$
$= \bar{u}_{AC}$
u
i_A
$-i_C$
$\tilde{\bar{i}} = \bar{i}_{max}(t)$
$\bar{i} = \bar{i}_{min}(t)$
$= \bar{i}_a$
i
$\bar{i}_a$
i_a
$\bar{u}_{AC}$
u_{AC}
$\tilde{d}_{ac}$
$\tilde{d}_{ab}$
d_{ac}
d_{ab}
$\delta_{(100),ac}$
$\delta_{(110),ac}$
$\delta_{(111),ac}$
$\delta_{(111),ab}$
$\delta_{(110),ab}$
$\delta_{(100),ab}$
0
1
$\delta_{(111),ac}$
$=$
$\delta_{(111),ab}$

(c)

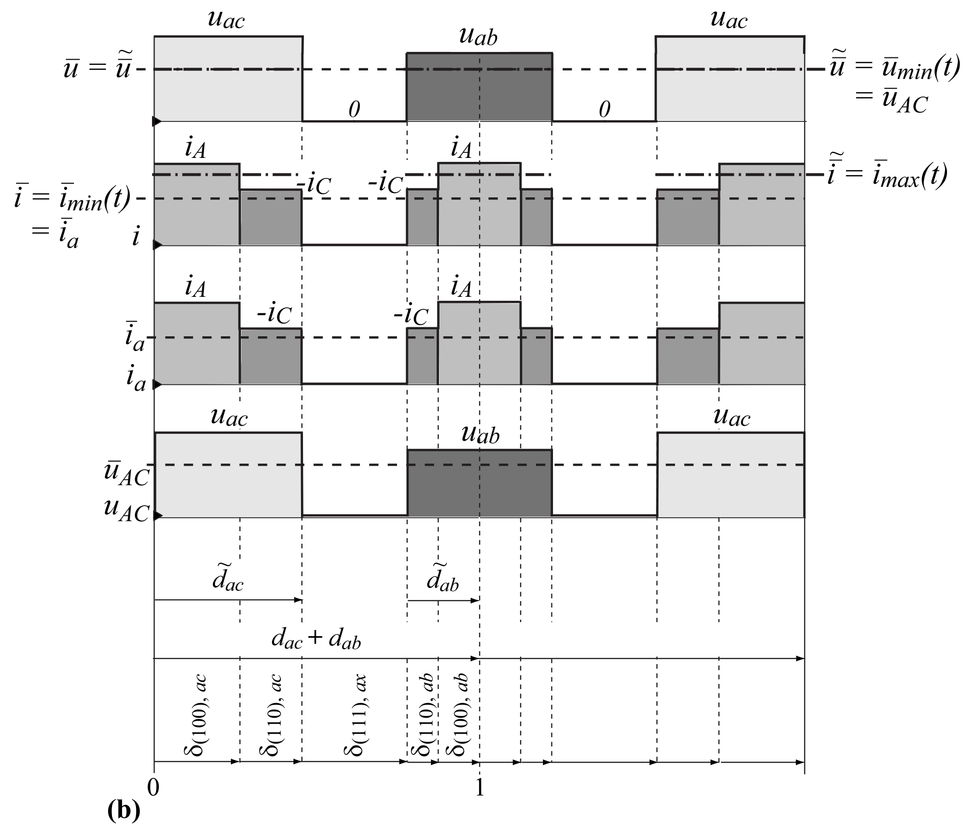


Abbildung 3.11: Variationsmöglichkeiten innerhalb der Pulsperiode.

(a) Standard-Schaltzyklus zum *Stromlosen Schalten des GR*, wie zuvor in Abbildung 3.1 eingeführt. Der lokale Mittelwert der ZK-Spannung $\bar{u}$ entspricht hier jederzeit dem erreichbaren Maximalwert $\bar{u} = \bar{u}_{max}(t)$.

(b) Physikalisches Absenken der ZK-Spannung (realisiert durch Blockverkürzung) ist bis zum Erreichen des aktiven Mittelwerts $\bar{u} = \tilde{\bar{u}} = \bar{u}_{min}(t)$ ohne Einschränkung der Ausgangsspannung – hier repräsentiert durch die maximal verkettete Spannung $\bar{u}_{AC}$ – möglich.

(c) Der Umschaltzeitpunkt der GR-Stufe lässt sich innerhalb des WR-Freilauf-Intervalls symmetrisch ausrichten, d.h. $\delta_{(111),ac} = \delta_{(111),ab}$. Der lokale Mittelwert $\bar{u}$ liegt dadurch zwar unterhalb des maximal möglichen Werts, der zwingend einzuhaltende aktive Mittelwert $\tilde{\bar{u}}$ bleibt durch diese Massnahme jedoch unberührt und entspricht weiterhin dem geforderten lokalen Mittelwert $\bar{u}_{AC}$.

- In Abbildung 3.11(b) sinkt die ZK-Spannung u in den Freilauf-Intervallen auf Null ab (wobei prinzipiell auch ein beliebiger anderer Wert möglich wäre). Gemäss der eingeführten Sichtweisen fällt damit der lokale Mittelwert einer Pulshalbperiode $\bar{u}$ auf den aktiven Mittelwert ab ($\bar{u} = \tilde{\bar{u}} = \bar{u}_{min}(t)$), der jedoch immer noch ausreichend gross für die Ausgangsspannungsbildung ist. Pulsperioden nach Abbildung 3.11(b) treten bei der in 4.1.3 diskutierten aktiv gesteuerten Schaltverlust-Verschiebung („*SLS*“) von der WR- zur GR-Stufe auf. Die ZK-Spannung sinkt dann auf Null, wenn der ZK-Strom i gezwungen wird, von der n-Schiene des ZK über die Freilauf-Dioden des WR zur p-Schiene zu kommutieren (siehe auch Abbildung 3.18(b) in Abschnitt 3.2.1). Auf diese Weise entsteht im WR ein weiterer Freilauf-Pfad, dessen Verweildauer allein durch GR-Schaltaktionen bestimmt werden kann. Solange diese Verweildauer die geforderte Freilaufdauer der Modulation nicht überschreitet (d.h.: $\bar{u} \geq \tilde{\bar{u}}$), kann also auch dieser zusätzliche Freilauf-Pfad ohne Beeinträchtigung des Konversionsverhaltens genutzt werden. Anmerkung: Nach dem gleichen Prinzip verläuft auch die in 2.2.1.2 dokumentierte *Sequenzfeste Vier-Schritt-Kommutierung* (anwendbar für das Modulationsverfahren des *Spannungslosen Schalten des WR*) im Fall eines positiven ZK-Stroms $i > 0$. Hier müsste die - vergleichsweise kleine - Pfadunterbrechungsdauer ($3T$) für jeden Kommutierungsvorgang unter $i > 0$ innerhalb einer Pulshalbperiode aufsummiert und als zusätzliche Freilaufdauer gewertet werden. Der lokale Mittelwert der ZK-Spannung $\bar{u}$ wie auch dann die maximal erreichbare Ausgangsspannungsamplitude reduzieren sich damit geringfügig.

- Der GR-Umschaltzeitpunkt, der den Wechsel von einem ZK-Spannungsniveau auf das andere bewirkt, kann innerhalb des Freilauf-Intervalls frei gewählt werden. So ist dieser Zeitpunkt in Abbildung 3.11(c) symmetrisch in die Freilauf-Intervall-Mitte gelegt. Unter praktischen Gesichtspunkten ist diese Massnahme empfehlenswert, da so gewährleistet wird, dass jeder Leistungstransistor der Eingangsstufe für eine gewisse Mindestzeit (ein Viertel der

Mindestfreilaufzeit (siehe Abschnitt 3.4.1) stromlos ist, bevor er ein- bzw. ausgeschaltet wird. Das stromlose Schalten der GR-Stufe ist damit sichergestellt und der für die Konversion relevante aktive Mittelwert der ZK-Spannung $\widetilde{\bar{u}}$ bleibt unberührt.

Würden im Gegensatz dazu die Freilauf-Einzelintervalle $\delta_{(111),ac}$, $\delta_{(111),ab}$ wie in Abbildung 3.11(a) entsprechend dem Verhältnis der aktiven GR-Einschaltdauern, also gemäss

$$\delta_{(111),ac} = \frac{\widetilde{d}_{ac}}{\widetilde{d}_{ac} + \widetilde{d}_{ab}} \cdot (1 - (\widetilde{d}_{ac} + \widetilde{d}_{ab})) \tag{3.61a}$$

$$\delta_{(111),ab} = \frac{\widetilde{d}_{ab}}{\widetilde{d}_{ac} + \widetilde{d}_{ab}} \cdot (1 - (\widetilde{d}_{ac} + \widetilde{d}_{ab})) \tag{3.61b}$$

gewählt, so würde sich zwar unabhängig vom jeweiligen Aussteuergrad M ein jederzeit maximaler lokaler Mittelwert der ZK-Spannung $\bar{u} = \bar{u}_{max}(t)$ einstellen, jedoch würde die Dauer der Freilauf-Einzelintervalle dann mit der Lage Φ_1 des Eingangsstromzeigers variieren und ungünstigerweise bis auf den Wert Null abnehmen. Die Folge wären dann GR-Schaltaktionen die teilweise unter Strom stattfinden würden und eben keinen definierten zeitlichen Mindestabstand zu den freilauf-herbeiführenden Schalthandlungen des WRs aufweisen würden. (Allenfalls würden auch beide Konverterstufen je einen Teilstrom schalten.)

Die Möglichkeit zur freien Wahl der Freilauf-Einzelintervalle ($\delta_{(111),ac}$, $\delta_{(111),ab}$) wird auch unter Sichtweise 1 insofern bestätigt, als dass am Ende der Herleitung in Abschnitt 3.1.1 ebenfalls nur die vier aktiven Einschaltdauern $\delta_{(100),ac}$, $\delta_{(110),ac}$, $\delta_{(110),ab}$, $\delta_{(110),ab}$ eindeutig definiert sind. Im Grenzfall der Vollaussteuerung ($M = 1$) würde sich wieder der maximale Zeitverlauf des lokalen ZK-Spannungsmittelwertes $\bar{u} = \bar{u}_{max}(t)$ nach Abbildung 3.11(a) einstellen.

3.1.5 Anmerkungen zum Eingangsstrom

3.1.5.1 Modifikationsmöglichkeiten innerhalb der Pulsperiode zur Beeinflussung des Eingangsstroms

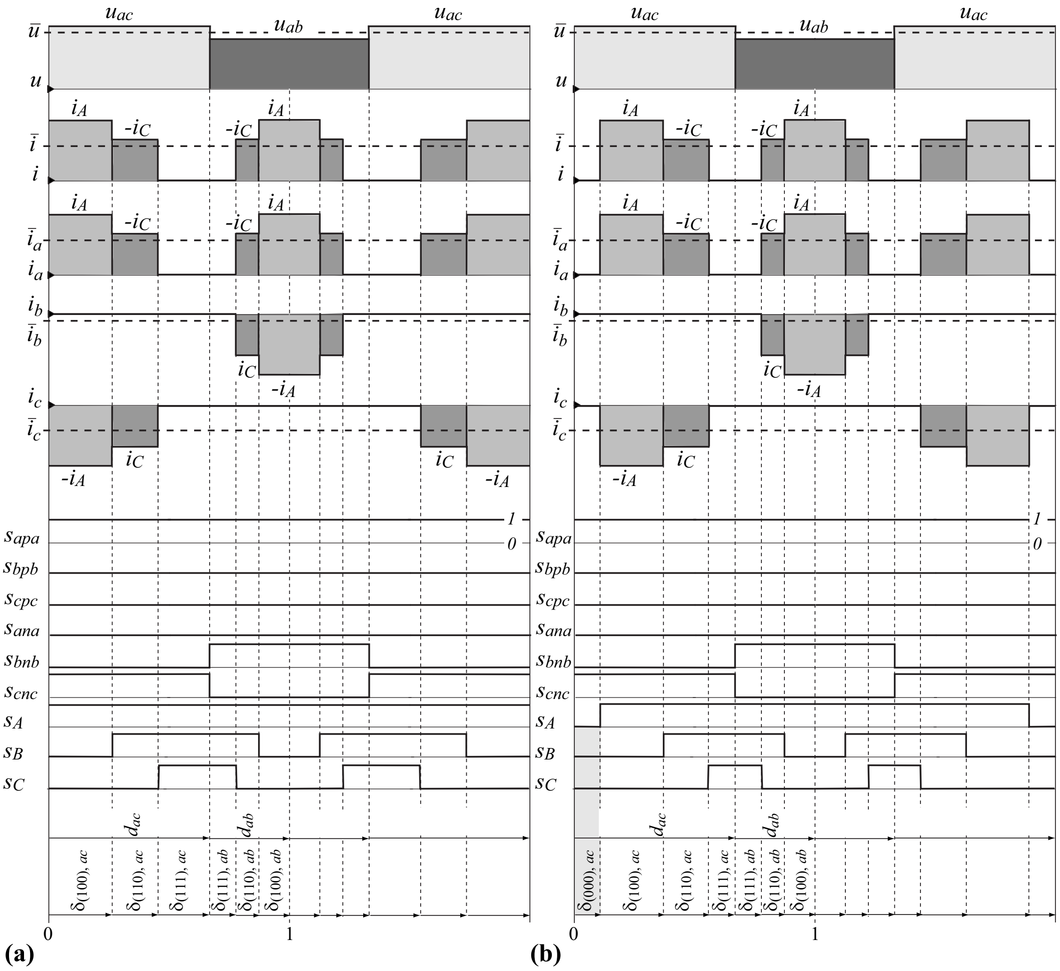


Abbildung 3.12: (a) Pulsperiode nach Standard-Schaltzyklus, dargestellt mit den drei Eingangsströmen. **(b)** Pulsperiode mit zusätzlichem Freilauf-Intervall am Beginn des Schaltzyklus. In zwei der drei Eingangsstränge führt dies zu einer zusätzlichen Stromlücke.

In Abschnitt 3.1 wurde die hier auch in Abbildung 3.12(a) abgebildete Pulsperiode als Standard-Schaltzyklus für das Modulationsverfahren des *Stromlosen Schaltens des GR* eingeführt. Neben Modifikationen mit dem Resultat eines veränderten Zeitverlaufs der ZK-Spannung, wie sie in 3.1.4 diskutiert wurden, sind auch Änderungen im Hinblick auf den Verlauf des ZK-Stroms i innerhalb einer Pulshalbperiode möglich. In diesem Abschnitt sollen derartige Modifikationsmöglichkeiten, die mittelbar über den ZK-Strom auch die Eingangsstrangströme beeinflussen, kurz skizziert werden. Abbildung 3.12(b) zeigt eine solche geänderte Pulshalbperiode. Der Unterschied zu Abbildung 3.12(a) liegt darin, dass am Beginn des Schaltzyklus ein zusätzliches Freilauf-Intervall $\delta_{(000),ac}$ eingeführt worden ist. Offensichtlich ist dieses Intervall als zusätzliche Stromlücke in zwei der drei Eingangsphasenströme wieder zu finden. Bei diesen beiden Eingangsströmen handelt es sich zum Einen um die Phase mit dem momentan maximalen (hier: a) und zum Anderen um die Phase mit dem momentan mittlerem Strombedarf (hier: c). Da die vormals längsten zusammenhängenden Stromblöcke in den beiden Phasen nun noch mal unterteilt werden, ist in Bezug auf die geforderte Sinusform (bzw. den THD-Wert) der Eingangsströme ein leicht reduzierter Eingangsfilter-Aufwand zu erwarten. Ebenso führt diese Blockunterteilung zur Herabsetzung des Maximal-, sowie vor allem des Durchschnittswerts des am Kondensator des Eingangsfilters auftretenden schaltfrequenten Spannungsripples.

Die Anzahl der Stromlücken in der maximalen Phase (a) erhöht sich von Zwei auf Drei, also um den Faktor 1.5. Nachteilig wirkt sich diese Massnahme jedoch auf die Schaltverluste der WR-Stufe aus. Konnte man zuvor von einem „Klemmverfahen“ sprechen, bei dem jederzeit eine der Lastphasen (vorzugsweise die Phase momentan maximalen Laststroms, siehe Abschnitt 3.1) nicht geschaltet – also geklemmt – wurde (hier: A, vgl. Schaltsignal s_A in Abbildung 3.12(a)), so findet nun mit Einführung des zusätzlichen Freilauf-Zustands innerhalb einer Pulshalbperiode in einer jeden Lastphase (respektive in jedem WR-Brückenzweig) eine Umschaltung statt. Geht man davon aus, dass die Klemmung des Standard-Schaltzyklus (Abbildung 3.12(a)) auf die Phase maximalen Laststroms angewendet wird, so resultiert (mit $|i_A| = |i_B + i_C|$) für den um das Freilauf-Intervall erweiterten Schaltzyklus nach Abbildung 3.12(b) eine Schaltverlustzunahme um etwa ebenfalls den Faktor 1.5.

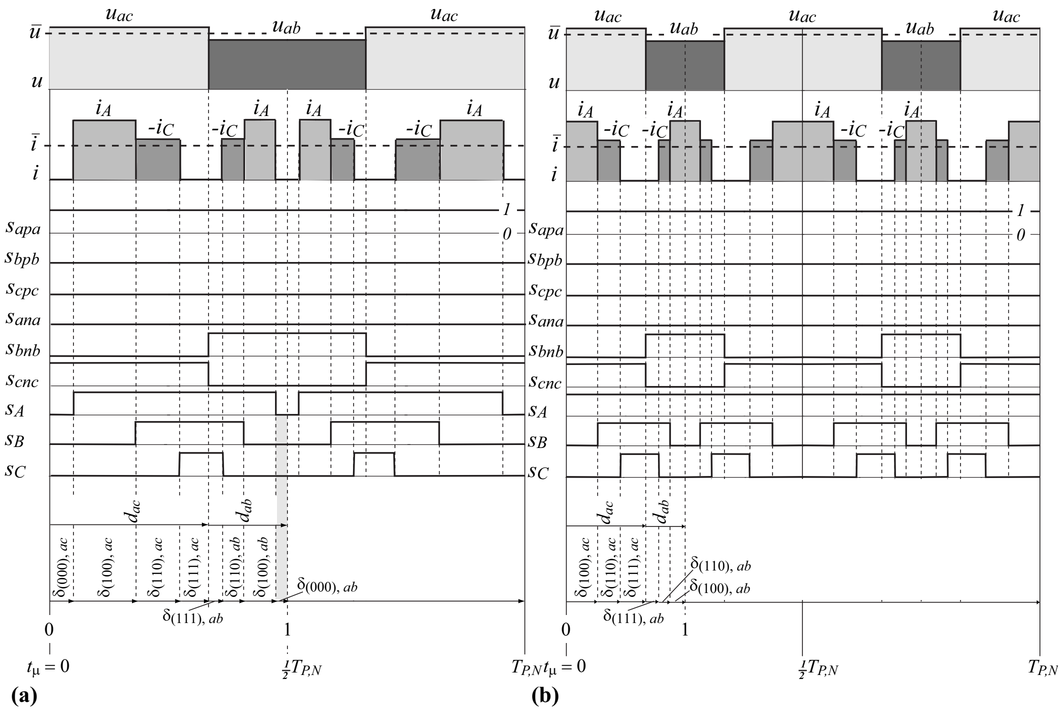


Abbildung 3.13: (a) Pulsperiode mit zusätzlichem Freilauf-Intervall am Beginn und auch am Ende des Schaltzyklus bei unveränderter Schaltfrequenz $f_P = f_{P,N}$. **(b)** Pulsperiode nach Standard-Schaltzyklus, jedoch mit verdoppelter Schaltfrequenz $f_P = 2 \cdot f_{P,N}$. Die Stromblockverteilung ist hier gegenüber der Pulsperiode in (a) etwas homogener.

Ob die Einführung des zusätzlichen Freilauf-Zustands insgesamt vorteilhaft ist (z.B. in Bezug auf Konvertervolumen, -gewicht oder -kosten), kann nur individuell für eine gegebene Anwendungsspezifikation entschieden werden (ggf. geringerer Filter- dafür aber erhöhter Kühlaufwand). Für den Betrieb des in 7.1 vorgestellten Konverter-Prototypen sind auch Pulsperioden gemäss Abbildung 3.12(b) implementiert und alternativ zum Standard-Schaltzyklus anwählbar.

Würde man darüber hinaus gemäss Abbildung 3.13(a) noch ein weiteres Freilauf-Intervall $\delta_{(000),ab}$ am Ende einer jeden Pulshalbperiode implementieren, so hätte man gegenüber dem Standard-Schaltzyklus aus Abbildung 3.12(a) sowohl die Lücken zwischen den Stromblöcken aller drei Eingangsphasen, wie aber auch die Gesamt-Schaltverluste verdoppelt. Somit wäre diese

Modulation mit insgesamt vier Freilauf-Intervallen pro Pulsperiode und zweifachen Schaltverlusten quasi-äquivalent mit der Anwendung des Standard-Schaltzyklus unter doppelter Schaltfrequenz f_P, wie dies in Abbildung 3.13(b) dargestellt ist. Beim direkten Vergleich der beiden Pulsperioden in Abbildung 3.13(a) und (b) zeigt sich jedoch ein geringfügiger Unterschied in der Aufteilung der ZK-Stromblöcke: Insgesamt ist die Stromblockverteilung in Abbildung 3.13(b) etwas homogener. Betrachtet man darüber hinaus die Breiten der einzelnen Stromblöcke, so ergeben sich zwar für jene der Höhe i_A (bei in Abbildung 3.13(b) fortgesetzt vorgestellter Pulsperiode) identische Breiten (zwei Blöcke doppelter-, zwei einfacher Breite). Die Stromblöcke des Pegels $(-i_C)$ allerdings weisen in Abbildung 3.13(a) bei geringerer Blockanzahl generell grössere Breiten (zwei Blöcke doppelter-, zwei einfacher Breite) auf, was sich in Bezug auf den notwendigen Eingangsfilteraufwand leicht nachteilhaft gegenüber der entsprechenden Blockaufteilung in Abbildung 3.13(b) (vier Blöcke einfacher-, vier halber Breite) auswirkt. Vor dem Hintergrund dieser Aussagen kann festgehalten werden, dass die Einführung von zwei zusätzlichen Freilauf-Intervallen, gemäss Abbildung 3.13(a) – am Beginn, wie am Ende einer Pulshalbperiode – keine Vorteile verspricht, da diese Massnahme mit der Verwendung des Standard-Schaltzyklus unter doppelter Schaltfrequenz zu vergleichen ist. Sofern der Standard-Schaltzyklus die Lastphase maximalen Stroms klemmt, liefert er bei praktisch gleichen Schaltverlusten und ohne zusätzlichen Implementierungsaufwand Eingangsströme geringfügig besserer Qualität. Aus diesem Grund wurde auch von einer Implementierung der Pulsperiode nach Abbildung 3.13(a) auf dem in 7.1 vorgestellten Konverter-Prototypen abgesehen.

3.1.5.2 Spektrum des Eingangsstroms bei Anwendung des Standard-Schaltzyklus

In Abbildung 3.14 ist das Spektrum eines ungefilterten, also blockförmig gepulsten Eingangsphasenstroms (z.B. i_a) im Bereich von $0Hz$ bis zur 10. Harmonischen der GR Schaltfrequenz $(f_{P1} = f_P)$ für die Modulation mit Standard-Schaltzyklen nach

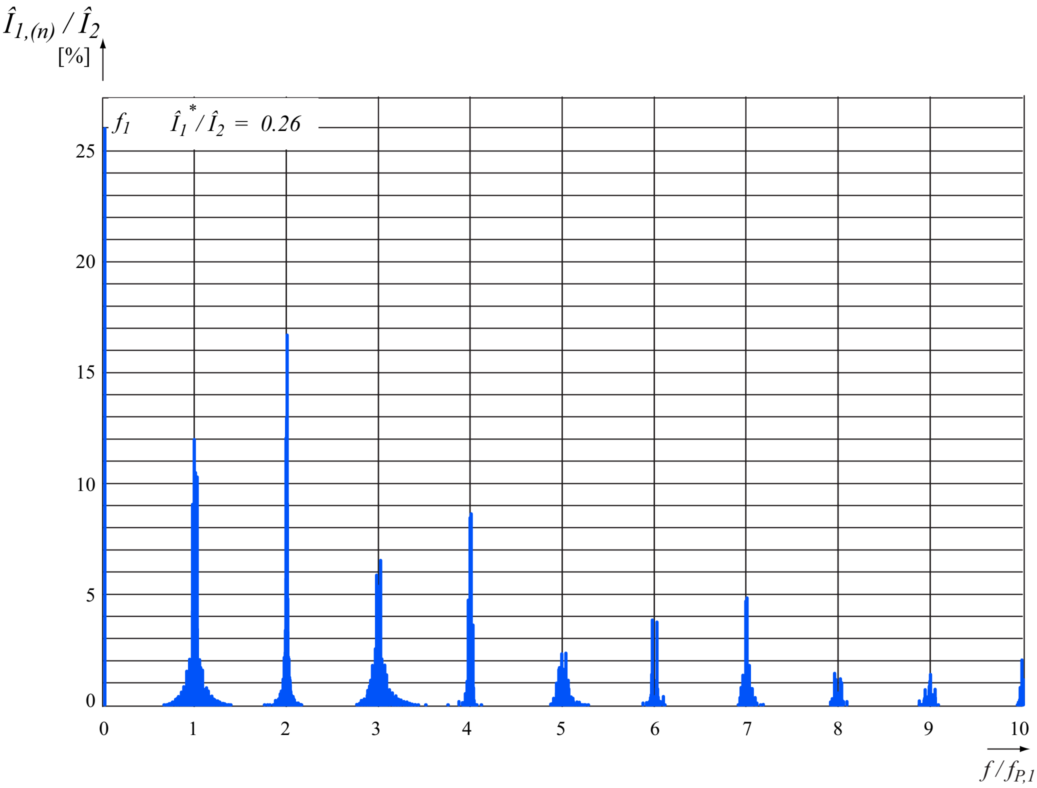


Abbildung 3.14: Spektrum des Eingangsstrangstroms bei Anwendung des Standard-Schaltzyklus für das Modulationsverfahren *Stomloses Schalten des GR*.

Abbildung 3.12(a) abgebildet. Der Spektralanteil, der am dichtesten an der Abszisse liegt, repräsentiert die Eingangsstromgrundschwingung f_1, und ist somit allein durch das momentan erreichte, bzw. gewählte Stromübersetzungsverhältnis $\hat{I}_1/\hat{I}_2$ bestimmt, welches im Bereich von 0 bis $\sqrt{3}/2 \hat{=} 86.6\%$ liegen kann. Aussagekräftig in Bezug auf die Eingangsstromqualität, bzw. den erforderlichen Eingangsfilteraufwand sind die übrigen Spektralanteile, die bei der Schaltfrequenz f_{P1} und deren Vielfachen auftreten. Es wurde in 3.1 angemerkt, dass die Schaltfrequenz der GR-Stufe f_{P1} für das Modulationskonzept des *Stromlosen Schaltens des GR* prinzipbedingt halbiert ist gegenüber der der WR-Stufe ($f_{P1} = \frac{1}{2} f_{P2} = f_P$). Diese Aussage wird auch unmittelbar plausibel mit Betrachten der entsprechenden Schaltsignale (z.B. s_{bnb} für die GR-Stufe vs. s_B für die WR-Stufe) in einer der oben abgebildeten Pulsperioden. Dennoch zeigt sich in der spektralen Verteilung des Eingangsstroms ein höherer Anteil bei der WR-Schaltfrequenz $f_{P2} = 2 \cdot f_P$, als bei der GR-

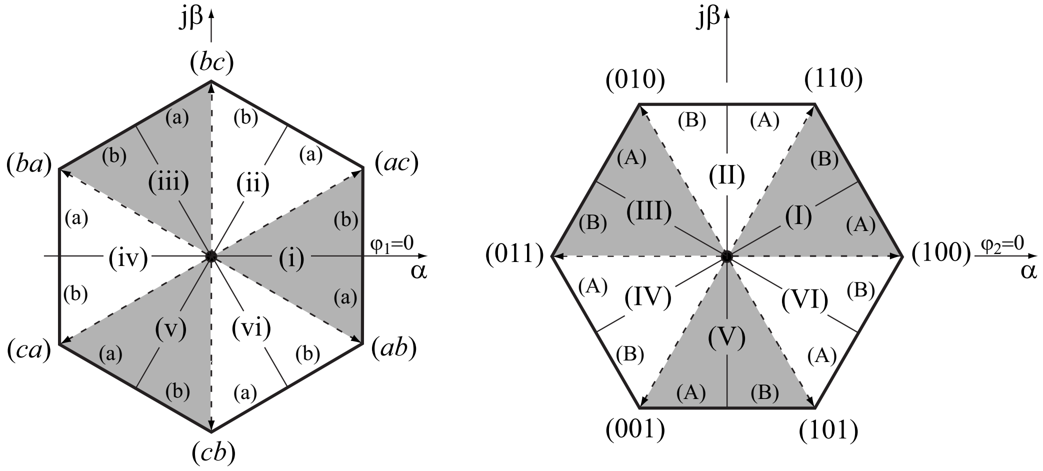
Schaltfrequenz $f_{P1} = f_P$. Ursächlich hierfür ist die Tatsache, dass eben auch der WR mittelbar über den ZK-Strom Einfluss auf die Eingangsstrombildung nimmt. Konkret ist es die in den Eingangsphasen auftretende Anzahl von Stromlücken pro Pulsperiode, die sich im Stromspektrum äussert. Nach Abbildung 3.12(a) treten beim Standard-Schaltzyklus in der Phase maximalen Strombedarfs (hier: a) zwei Stromlücken auf, wohingegen in den beiden verbleibenden Phasen geringeren Strombedarfs (b und c) nur eine Lücke die Stromblöcke trennt. Günstig ist hierbei die Tatsache, dass es gerade die Phase maximalen Stroms ist, die – sofern $M < 1$ – zwei Stromlücken aufweist, womit ein betragsmässig relativ grosser spektraler Anteil des Eingangsstroms zu der doppelten GR-Schaltfrequenz (d.h. zur WR-Schaltfrequenz) hin verlagert wird. Abschliessend kann also festgestellt werden, dass die Eingangsstromqualität beim Matrix Konverter[6] unter Verwendung des Konzepts zum *Stromlosen Schalten des GR* deutlich besser ist, als dies der Fall wäre, wenn der GR alternativ als unabhängige Eingangsstufe einen realen, mit expliziter Induktivität versehenen Strom-Zwischenkreis bei gleicher Schaltfrequenz f_{P1} speisen würde.

3.1.6 Verallgemeinerung auf beliebigen Raumzeigersektor

Abbildung 3.15 stellt das Raumzeigerdiagramm des GR, sowie des WR dar und kennzeichnet deren Sektoren mit kleinen (GR), bzw. grossen (WR) römischen Ziffern. Jene Kennzeichnung soll nun als Konvention betrachtet und zur Benennung im Folgenden weiterverwendet werden. Darüberhinaus ist hier jeder Raumzeigersektor weiterhin in zwei Hälften unterteilt. Dabei sei die erste in mathematisch positiver Drehrichtung auftretende Sektorhälfte mit (a) für den GR, bzw. (A) für den WR, die zweite hingegen mit (b) für den GR, resp. (B) für den WR indiziert.

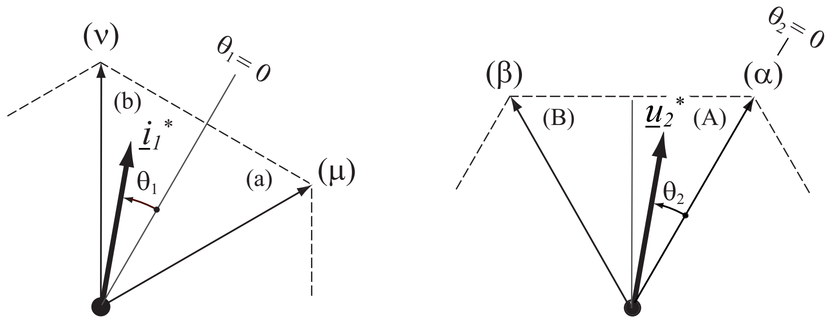
In den vorrausgegangenen Abschnitten dieses Kapitels ist für sämtliche raumzeiger-basierten Betrachtungen stets die gleiche Kombination von GR- und WR-Sektor herangezogen worden.

[6] gleichgültig ob in direkter oder indirekter Ausführungsform



(a) GR **(b)** WR

Abbildung 3.15: Benennung der GR- **(a)** und WR-Sektoren **(b)**, sowie deren Sektorhälften.



(a) GR **(b)** WR

Abbildung 3.16: Verallgemeinerte Winkellage.
(a) Beliebiger GR-Sektor mit Relativwinkel θ_1.
(b) Beliebiger WR-Sektor mit Relativwinkel θ_2.

Gemäss der oben gewählten Bezeichnungen war dies die GR-Sektorhälfte (i.b), sowie die WR-Sektorhälfte (I.A).

Dabei fiel die Wahl auf die Sektorkombination ((i); (I)), weil hier die Absolutwinkellage ($\varphi_1 \in [0 \ldots 2\pi]$; $\varphi_2 \in [0 \ldots 2\pi]$) übereinstimmt mit der relativen Winkellage ($\theta_1 \in [-\pi/6 \ldots \pi/6]$; $\theta_2 \in [0 \ldots \pi/3]$) innerhalb eines jeden Sektors (siehe Abbildung 3.16) und somit auf die Einführung jener Relativwinkel zunächst verzichtet werden konnte.

Für eine Verallgemeinerung der geometrischen Betrachtungen und der daraus hergeleiteten Beziehungen auf einen beliebigen Sektor des GR- bzw. WR-Raumzeigerdiagramms erweist sich jedoch der Gebrauch obiger Relativwinkel (θ_1, θ_2) als günstig, da aufgrund der bekannten Symmetrien innerhalb eines jeden Sektors gleiche Verhältnisse gelten.

Folglich wären im Sinne einer sektorunabhängigen Formulierung in den relevanten Beziehungen der vorangegangenen Abschnitte (z.B. den relativen Einschaltzeiten (3.23)) die absoluten Winkel φ_1, φ_2 durch die relativen Winkel θ_1, θ_2 zu ersetzen.

3.2 Spannungsloses Schalten des Wechselrichters (Einstellung mit dem GR)

Wie zuvor bereits in Abschnitt 3.1.3 beim Vergleich von Sichtweise 1 und 2 angesprochen, ist es beim zweistufigen Matrix Konverter ebenso möglich, den WR in Vollaussteuerung zu betreiben, während die GR-Stufe die eigentliche Einstellung der Ausgangsspannung, resp. des Eingangsstroms übernimmt und die dazu erforderlichen Nullzustände durch physikalische Freilauf-Pfade in den GR-Brückenzweigen herbeiführt.

3.2.1 Funktionsprinzip

Eine Modulation nach diesem Prinzip ermöglicht ein spannungsloses Umschalten der WR-Stufe und kann gemäss Tab. 3.2 als physikalische Realisierung des *Stromlosen Schaltens des GR* unter Betrachtung mit der aktiven Sichtweise 2 aufgefasst werden. Die Äquivalenz der Verfahren des *Spannungslosen Schaltens des WR* und des *Stromlosen Schaltens des GR* in Bezug auf das Konverter-Übertragungsverhalten ist folglich – wie auch schon in 3.1.3 diskutiert – voll gegeben.

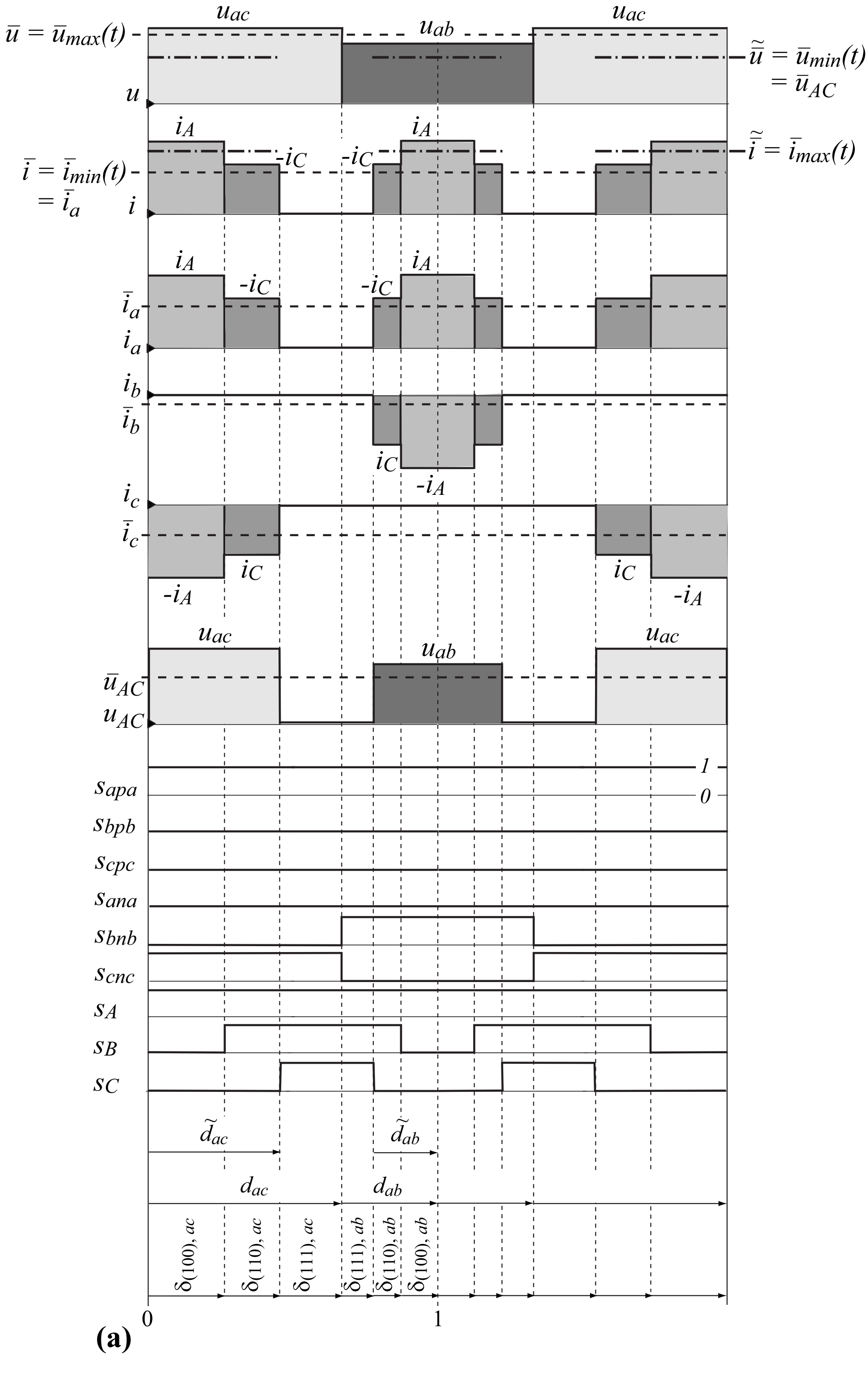
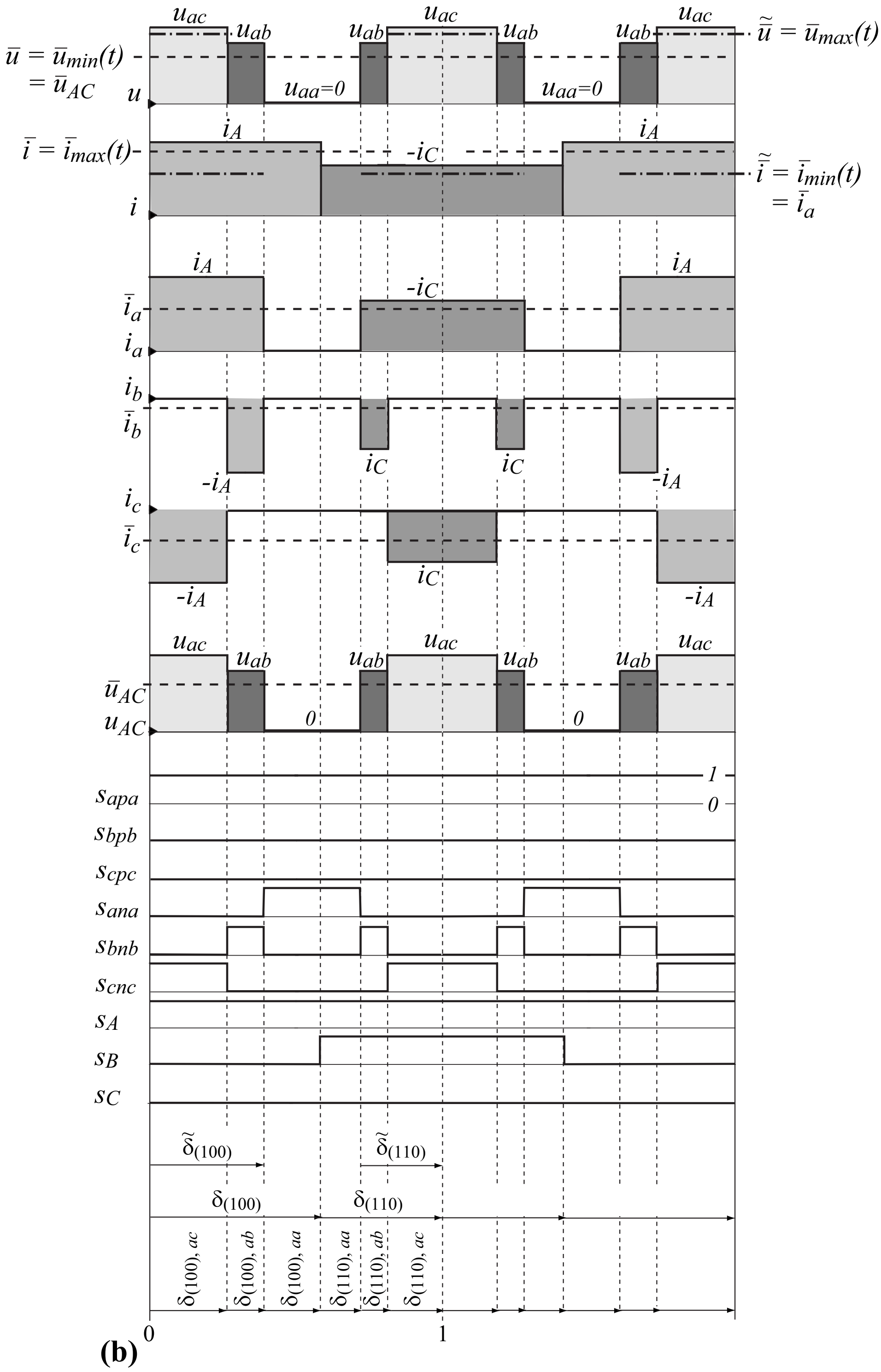


Abbildung 3.17: Vergleich der Standard-Pulsperioden.
(a) *Stromloses Schalten des GR.*
(b) *Spannungsloses Schalten des WR.*



In Abbildung 3.17 sind Standard-Pulsperioden beider Modulationsverfahren (Bildteil (a): *Stromloses Schalten des GR*, Bildteil (b): *Spannungsloses Schalten des WR*) zum Verdeutlichen der Äquivalenz direkt gegenübergestellt. Offensichtlich sind die lokalen Mittelwerte der Eingangsstrangströme, sowie der verketteten Ausgangsspannungen identisch. Bei den ZK-Grössen (u, i) zeigen sich die kreuzweisen Entsprechungen der physikalischen- und der aktiven Mittelwerte, wie sie bereits in Tab. 3.2 zusammengestellt worden sind.

Anschaulich lässt sich der Übergang vom *Stromlosen Schalten des GR* (Abbildung 3.17(a)) zum *Spannungslosen Schalten des WR* (Abbildung 3.17(b)) als eine Umordnung der ZK-Stromblöcke auffassen. Stromblöcke gleichen Pegels werden zu einem einzigen Block zusammengefasst. Da über die einzuhaltende Leistungsbeziehung jeder Stromblock fest an ein ZK-Spannungsniveau gekoppelt ist, werden die ZK-Spannungsblöcke mit zuvor einheitlichem Pegel getrennt und den Stromblöcken entsprechend neugeordnet. Somit ergibt sich nun für jeden Schaltzustand ein Wechsel im ZK-Spannungsniveau. Da es aus Gründen deutlich reduzierter Schaltverluste vorteilhaft ist, den WR-Schaltzustand unter der ZK-Spannung Null zu wechseln, wird der WR-Umschaltzeitpunkt in das Freilauf-Intervall des GR hinein gelegt. Folglich treten unter jedem WR-Schaltzustand, d.h. mit jedem ZK-Stromblock, drei unterschiedliche ZK-Spannungspegel auf (u_{ac}, u_{ab}, 0). Wie zuvor beim *Stromlosen Schalten* $d_{ac} + d_{ab} = 1$ für den GR galt, gilt nun also für den WR $\delta_{(100)} + \delta_{(110)} = 1$, d.h. der WR arbeitet in Vollaussteuerung.

Für die praktische Implementierung bedeutet die Gleichwertigkeit der beiden Modulationsverfahren, dass die Berechnung der Einschaltzeiten ((3.23a)...(3.23d)) grundsätzlich unverändert bleibt und einzig die Schaltzustandsabfolge wechselt. Da die Organisation dieser Abfolge in der Praxis zumeist in einem Zustandsautomaten (realisiert in PLD bzw. FPGA) angelegt ist, muss nur dieser für das *Spannungslose Schalten des WR* entsprechend angepasst werden.

Abbildung 3.18(a) zeigt den physikalischen Freilauf-Pfad der GR-Stufe exemplarisch für den Schaltzustand $((100), aa)$. In einem der drei GR-Brückenzweige werden p- und n-Schiene miteinander kurzgeschlossen, sodass der ZK-Strom auf diesen Pfad kommutieren und einen Kreisstrom bilden kann. Das Prinzip ist wohlbekannt und entspricht der Arbeitsweise eines konventio-

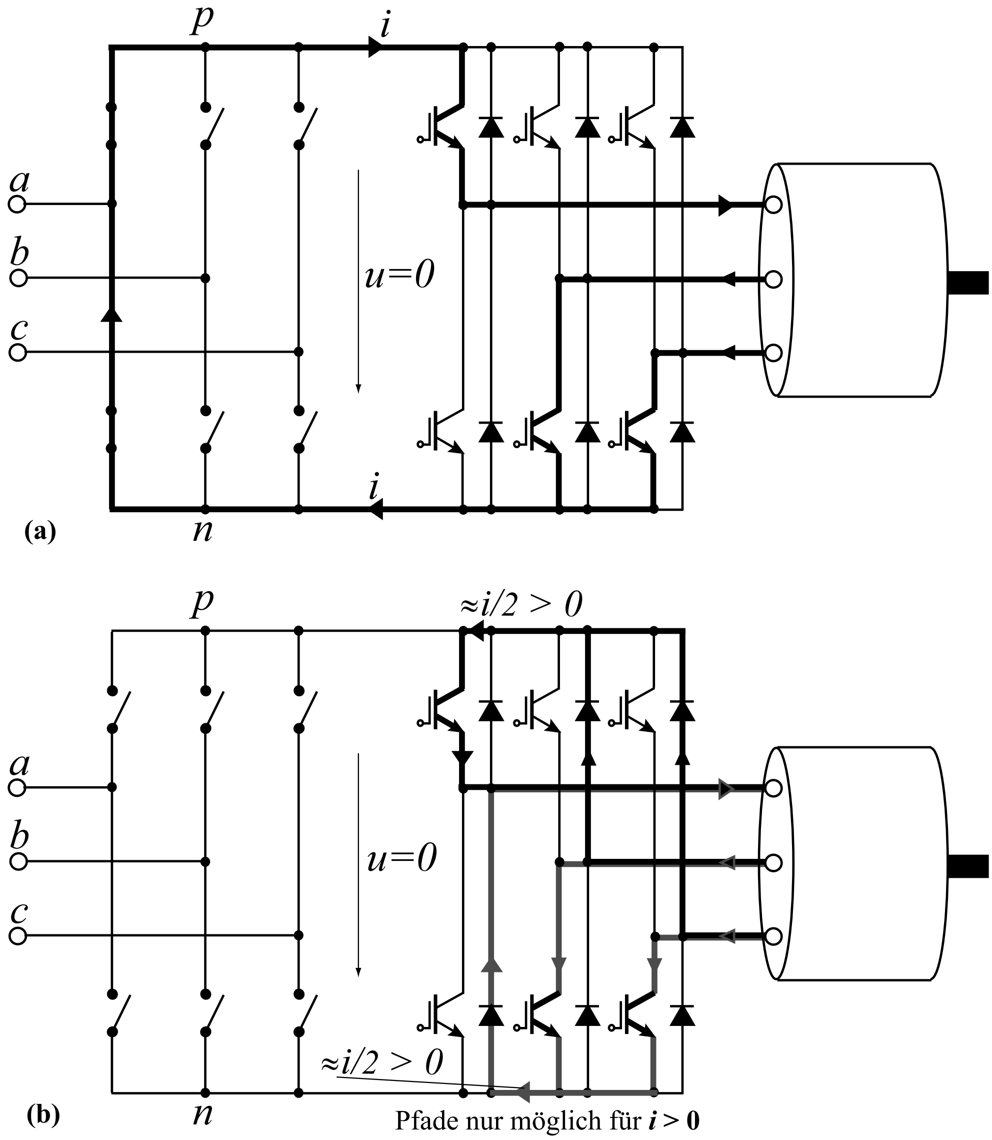


Abbildung 3.18: Mögliche Freilauf-Pfade des GR.
(a) Exemplarischer Freilauf-Zustand $((100), aa)$. Der ZK-Strom schliesst sich über den Brückenzweig a der GR-Stufe und bewirkt dadurch $u = 0$.
(b) Nur für einen positiven ZK-Strom $i > 0$ kann sich der Strompfad auch über die Leistungshalbleiter der WR-Stufe schliessen und so ebenfalls $u = 0$ bewirken. Dieser Freilauf-Pfad kann für jeden nicht-aktiven GR-Schaltzustand (d.h. (aa), (bb), (cc), oder – wie abgebildet – den offenen Zustand (xx)) den Nullzustand bilden.
Würde für diesen Pfad *eine zusätzliche SiC-Diode* im ZK bereitgestellt, wären die Schaltverluste deutlich abgesenkt.

nellen Stromzwischenkreis-Gleichrichters[7]. Im Gegensatz dazu ist im vorliegenden Fall des indirekten Matrix Konverters die Ausgangsstufe aber nicht durch einen ZK-Energiespeicher vom GR entkoppelt, sodass der Freilauf-Pfad im GR hier direkt für das Verschwinden der ZK-Spannung ($u = 0$) – und damit der WR-Eingangsspannung – sorgt.

In Abbildung 3.18(b) ist ein alternativer Freilauf-Pfad der GR-Stufe abgebildet, der nur für $i > 0$ unmittelbar mit Öffnen eines GR-Schalters entsteht. Der zirkulierende Laststrom i schliesst sich in diesem Fall über die Leistungshalbleiter des WR und bewirkt ebenso $u = 0$.

Effizienter Einsatz von SiC-Halbleitern
Alternativ könnte den WR-Dioden auch *eine* zusätzliche SiC-Freilaufdiode zur Übernahme des Freilauf-Pfades parallel geschaltet werden (vgl. Anordnung in Abbildung 2.13(b)). Da nur beim Aktivieren oder Verlassen des Freilauf-Zustands die relativ grossen Schaltspannungen auftreten (vgl. Abschnitt 3.2.3, Abbildung 3.19(b)), liessen sich die Schaltverluste (für $i > 0$) damit annähernd so wirksam herabsetzen, wie es für den konventionellen Fall des *Stromlosen Schaltens des GR* mit dem Austauschen *aller sechs* WR-Dioden (Si $\rightarrow$ SiC) erreicht werden würde.

Insbesondere interessant wäre diese Massnahme beim *USMC*, da für ihn ständig $i > 0$ erfüllt ist.
Um darüberhinaus vom vorteilhaften Schaltverhalten neuer SiC-Halbleiter zu profitieren, könnten beim *USMC* mit geringstem Aufwand *nur die drei GR-Transistoren*, welche beim *Spannungslosen Schalten des WR* ausschliesslich mit Schaltverlusten belastet werden, durch neuartige SiC-Junction-Feldeffekt--Transistoren (J-FET) [30] ausgetauscht werden.

Einerseits wäre die *USMC*-Eingangsstufe deshalb eine prädestinierte Anwendung, weil die J-FET bei nicht-vorhandener Gate-Spannung niederohmig, also eingeschaltet sind. Aufgrund der Schaltungsstruktur wäre diese Eigenschaft (nur) beim *USMC* jedoch jederzeit unkritisch, da auch bei unvorhergesehenem Ausfall der Treiberspannung oder beim Start des Systems keinerlei Kurzschlusspfade entstehen könnten. Unter Bei-

[7] oder für $i > 0$ auch der einer „dreiphasigen Buckstufe“ nach [26]

behaltung der Ausgangsstufe in Si-Technologie würden die WR-IGBTs bei nicht-vorhandener Gate-Spannung sperren und so – wie gehabt – die Ausgangsklemmen potentialfrei halten.

Zum Anderen würden die Schaltverluste durch diese Massnahme *aufwandsarm* (1 SiC-Diode, 3 SiC-J-FET) in annähernd gleichem Ausmass abgesenkt, wie es beim *Stromlosen Schalten des GR* nur mit Ausführen der *gesamten* WR-Stufe (6 SiC-Dioden, 6 SiC-J-FET) in SiC-Technologie bewerkstelligt werden könnte.

3.2.2 Mögliche Kommutierungsstrategien und Topologien

Das Modulationsprinzip des *Spannungslosen Schaltens des WR* stellt jedoch inhärent eine bedeutende Anforderung an die Betriebsweise der GR-Stufe. Die formal völlig unkritische Umordnung der ZK-Stromblöcke zu je einem Gesamtblock hat, wie erwähnt, das Auftreten von drei ZK-Spannungsniveaus, d.h. das zweimalige Wechseln des GR-Schaltzustands unter einem – von Null verschiedenen – ZK-Strompegel zur Folge. Dies heisst also für den GR, dass er seine Schaltzustände unter Strom wechseln muss. Somit scheidet für die Realisierung dieses Modulationsverfahrens zum Einen die Null-ZK-Strom Kommutierung und zum Anderen die dadurch ermöglichte Topologie des *VSMC*prinzipiell aus.

Es stehen dem Modulationsverfahren also folgende Kombinationen an Topologien und Kommutierungsstrategien zur Verfügung:

- *SMC* unter *Sequenzfester-* oder *Sequenzvariabler-Vier-Schritt Kommutierung*
- *USMC* (da inherent: $i > 0$) mit einfacher, d.h. sequenzfester, überlappender Kommutierung.
- *RB/C-IMC* mit *Sequenzfester-* oder *Sequenzvariabler-Vier-Schritt Kommutierung*

Dabei ist der *RB-IMC* aufgrund des bislang relativ schlechten Schaltverhaltens rückwärtssperrender RB-IGBT Elemente eher ungeeignet für das Modulationsverfahren. Das Umschalten der RB-IGBTs unter Strom verursacht vergleichsweise hohe Schaltverluste im GR.

3.2.3 Eigenschaften

Die Eigenschaften des Modulationsverfahrens des *Spannungslosen Schaltens des WR* (Abbildung 3.19(b)) sollen anhand eines direkten Vergleichs mit dem Verfahren des *Stromlosen Schaltens des GR* (Abbildung 3.19(a)) herausgestellt werden.

Für das ***Stromlose Schalten des GR*** gilt:

- Pro Pulshalbperiode treten *vier* Schalthandlungen unter Spannung und Strom, sowie *eine stromlose* Schalthandlung auf.
- Der GR wird stromlos und unter geringer (für $\Phi_1 = 0$: minimaler) Schaltspannung u_{bc} geschaltet.
- Die Schaltverluste treten dominant in der WR-Stufe auf.
- Die Schaltfrequenz des GR ist halbiert gegenüber der der WR-Stufe: $f_{P1} = \frac{1}{2} f_{P2} = f_P$
- Der Eingangsstrom weist nach Abbildung 3.20 einen deutlichen Spektralanteil bei der doppelten GR-Schaltfrequenz ($2f_{P1} = f_{P2}$) auf, der offensichtlich höher ist, als derjenige bei der GR-Schaltfrequenz f_{P1}.
- Der maximale Eingangsspannungsripple am (konverterseitigen) Eingangsfilterkondensator der Kapazität C_F beträgt:[8]

$$\Delta u_{a,b,c} = \frac{1}{C_F} \cdot \frac{\hat{I}_2}{8} \cdot T_P = \frac{1}{8} \cdot \frac{\hat{I}_2}{C_F \cdot f_P}. \tag{3.62}$$

[8] Die genaue Berechnung dieses Wertes ist in Kapitel 6.4.1 erläutert.

- Der maximale in einer Phase auftretende schaltfrequente Ripple des Ausgangsstroms beträgt bei gegebener Lastinduktivität L_S (passive Last):[9]

$$\Delta i_{A,B,C} = \frac{\sqrt{3}}{4} \cdot \frac{\hat{U}_1}{L_S \cdot f_P} \tag{3.63}$$

[9] Berechnung siehe Kapitel 6.5

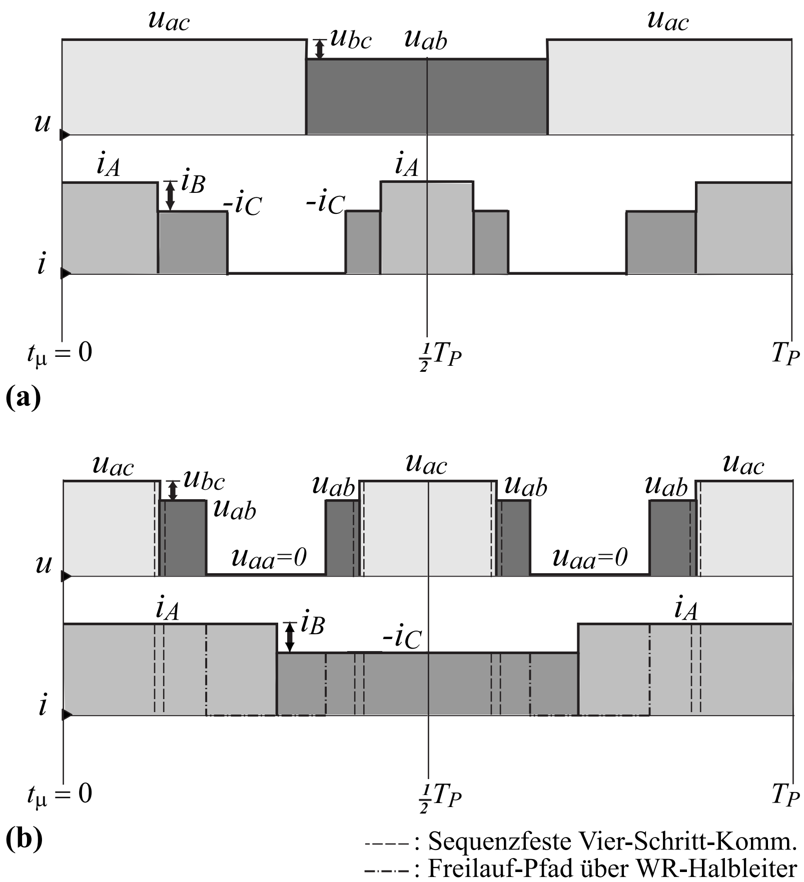


Abbildung 3.19: Exakter zeitlicher Verlauf der ZK-Grössen beim
(a) *Stromlosen Schalten des GR.*
(b) *Spannungslosen Schalten des WR.*
Wird die *Sequenzfeste Vier-Schritt Kommutierung* für den gezeigten Fall $i_A > 0$, $(-i_C) > 0$ angewendet, so stellen sich die strichliert gezeichneten Verläufe ein. Wird der Freilaufpfad über die WR-Halbleiter (vgl. Abbildung 3.18(b)) aktiv, so sinkt der ZK-Strom – nahe der GR-Stufe gemessen – während der Freilauf-Dauer auf Null ab, wie durch den punktiert-strichlierten Verlauf gekennzeichnet.

Demgegenüber gilt für ***Spannungsloses Schalten des WR***:

- Sofern nicht der Freilauf-Pfad durch die WR-Halbleiter (Abbildung 3.18(b)) wirksam ist, d.h. für $i < 0$, sind die auftretenden Leitverluste eindeutig höher, da auch die Leistungshalbleiter der GR-Stufe ständig vom ZK-Strom durchflossen werden. In diesem Fall entsprechen die Konverter-Leitverluste unabhängig vom Aussteuergrad $M \in [0 \dots 1]$ in etwa denen beim Verfahren des *Stromlosen Schaltens des GR* unter Vollaussteuerung $M = 1$.

  Wenn der Freilauf-Pfad über die WR-Halbleiter (Abbildung 3.18(b)) wirksam ist, d.h. für $i > 0$, sind die Leitverluste praktisch identisch mit denen beim *Stromlosen Schalten des GR*.

- Die Anzahl der Schalthandlungen ist unverändert, d.h. pro Pulsperiode treten *vier* Umschaltungen unter Spannung und Strom, sowie *eine spannungslose* Umschaltung auf.

- Der WR wird spannungslos und unter geringem (für $\Phi_2 = 0$: minimalen) Schaltstrom i_B umgeschaltet.

- Der GR wird unter vollem Strom (Pegel $i_A, -i_C$) geschaltet.
  Bei der Betrachtung der zu schaltenden Spannung ist nach Topologie sowie Kommutierungsstrategie zu unterscheiden:

  – *SMC* wie *RB/C-IMC*, mit *Sequenzvariabler-Vier-Schritt Kommutierung* und *USMC, generell*:

    Bei der Hälfte der Schalthandlungen wird (sofern $\Phi_1 \approx 0$) unter geringer Schaltspannung u_{bc} geschaltet.

  – *SMC* wie *RB/C-IMC*, mit *Sequenzfester-Vier-Schritt Kommutierung*:

    Solange $i < 0$ ist, wird (sofern $\Phi_1 \approx 0$) bei der Hälfte der Schalthandlungen unter geringer Schaltspannung u_{bc} geschaltet.
    Für $i > 0$ wird kurzzeitig der Freilauf-Pfad über die WR-Halbleiter (Abbildung 3.18(b)) aktiv und

derweil gilt $u = 0$. Folglich wird unter voller ZK-Spannung u_{ac}, u_{ab} geschaltet (siehe strichlierte Verläufe in Abbildung 3.19(b)).

- Die Schaltverluste treten dominant in der GR-Stufe auf.

- Die Schaltfrequenz des GR ist verdoppelt gegenüber der der WR-Stufe: $f_{P1} = 2f_{P2} = 2f_P$.

- Da nun in *beiden* Eingangsphasen erhöhten Strombedarfs (hier: a und c) *zwei* Stromlücken und in der dritten Phase minimalen Strombedarfs (hier: b) gar *vier* Stromlücken pro Pulsperiode auftreten, ist die spektrale Verteilung des Eingangsstroms nun noch weiter zu Gunsten der höheren Harmonischen der Schaltfrequenz verschoben. Insbesondere der Spektralanteil doppelter WR-Schaltfrequenz ($2f_{P2} = 2f_P$) wird nun einen noch höheren Wert aufweisen.

  Dies wird vom Eingangsstrom-Spektrum in Abbildung 3.20 ebenso bestätigt, wie der gegenüber dem *Stromlosen Schalten des GR* leicht erhöhte Spektralanteil vierter Ordnung.

- Der maximale Eingangsspannungsripple am Filterkondensator der Kapazität C_F beträgt unverändert:

$$\Delta u_{a,b,c} = \frac{1}{8} \cdot \frac{\hat{I}_2}{C_F \cdot f_P}. \tag{3.64}$$

Allerdings ist der durchschnittliche Eingangsspannungsripple (über die (φ_1,φ_2)-Ebene gemittelt) für Ausgangsphasenverschiebungen im Bereich $\Phi_2 \in [0 \ldots \pi/3]$ gegenüber dem Verfahren des *Stromlosen Schaltens des GR* teils deutlich (bis zu 50%) reduziert.

Beide Aussagen, sowohl der unveränderte Maximalripple, als auch der reduzierte Durchschnittsripple werden von den entsprechenden Zeitverläufen der Eingangsspannung in Abbildung 3.22 bestätigt.

- Der maximal auftretende Ausgangsstromripple beträgt bei gegebener Lastinduktivität L_S (passiv) unverändert:

$$\Delta i_{A,B,C} = \frac{\sqrt{3}}{4} \cdot \frac{\hat{U}_1}{L_S \cdot f_P}. \tag{3.65}$$

Hingegen ist (über die (φ_1,φ_2)-Ebene gesehen) die durchschnittliche Spannungszeitfläche einer Ausgangsphase und damit auch der durchschnittliche Stromripple (bei passiver Last) beim *Spannungslosen Schalten des WR* um 33% grösser als beim *Stromlosen Schalten des GR*.

Auch diese beiden Aussagen stehen im Einklang mit den zugehörigen Zeitverläufen des Ausgangsstroms in Abbildung 3.23.

Basierend auf obigen Feststellungen kann das *Spannungslose Schalten des WR* unter folgenden Aspekten ein *interessantes* Modulationsverfahren darstellen:

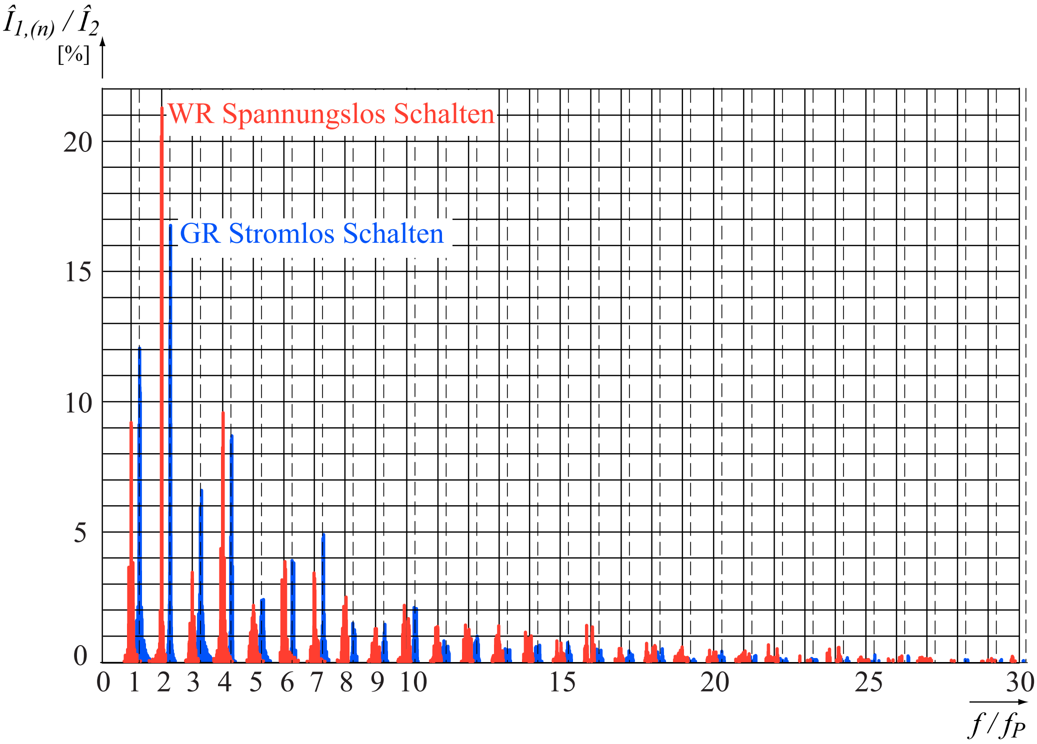


Abbildung 3.20: Vergleich der Modulationsverfahren: Oberschwingungen der Schaltfrequenz f_P im Eingangsstrom-Spektrum.

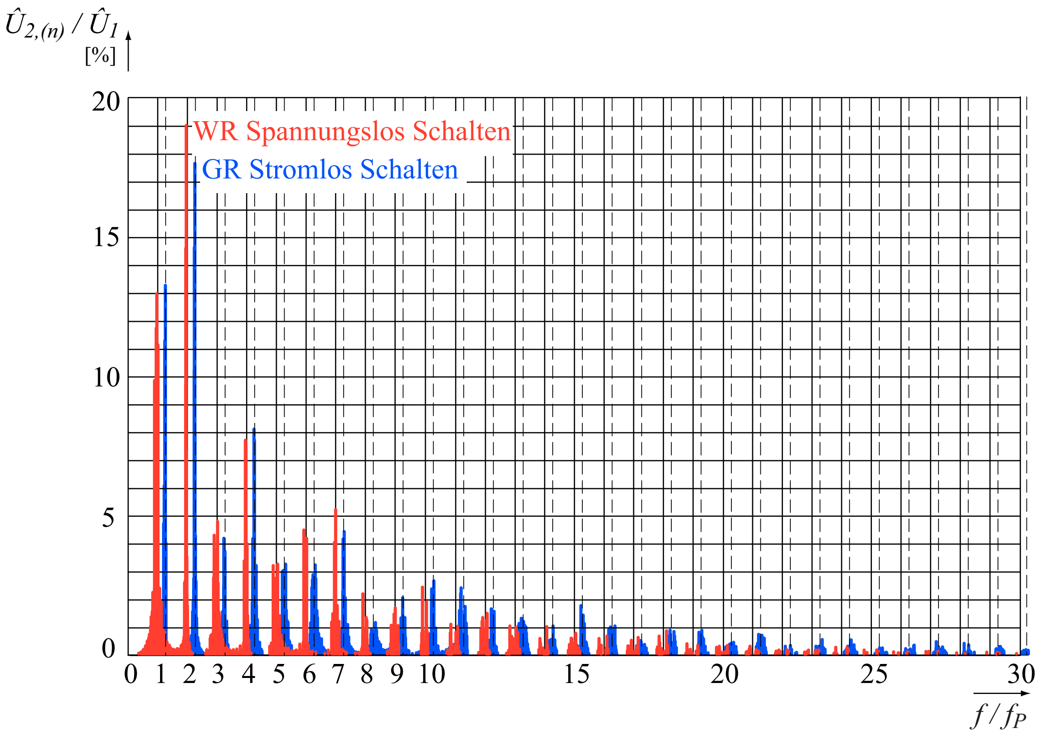


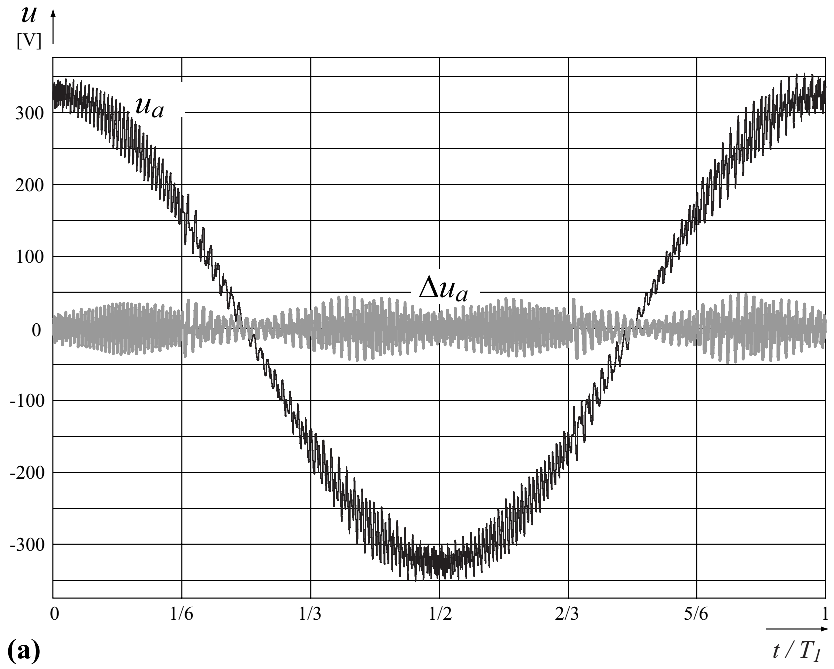
Abbildung 3.21: Vergleich der Modulationsverfahren: Oberschwingungen der Schaltfrequenz f_P im Ausgangsspannungs-Spektrum.

- Aufgrund der gesteigerten Anzahl von Stromlücken in den Eingangsphasen ist zum Erhalt eines spezifizierten THD-Wertes netzseitig ein etwas reduzierter Filteraufwand zu erwarten.

  Da die Stromzeitflächen der Eingangsströme im Mittel geringere Werte aufweisen, werden die Eingangs-Filterkondensatoren (C_F) weniger beansprucht.

- Die dominanten Schaltverluste treten nun in den Leistungshalbleitern der GR-Stufe auf. Dies bietet die Möglichkeit im Rahmen einer Mischmodulation (*Stromloses Schalten des GR / Spannungsloses Schalten des WR*) unabhängig vom aktuellen Lastzustand, bzw. ZK-Strom[10] die Verlustanteile beider Konverterstufen mit schaltfrequenter Dynamik zu nivellieren, um damit letztlich zu einer möglichst homogenen Temperaturverteilung auf der

[10] vgl. die Einschränkung $i > 0$ bei der Schaltverlustverschiebung nach 4.1.3.



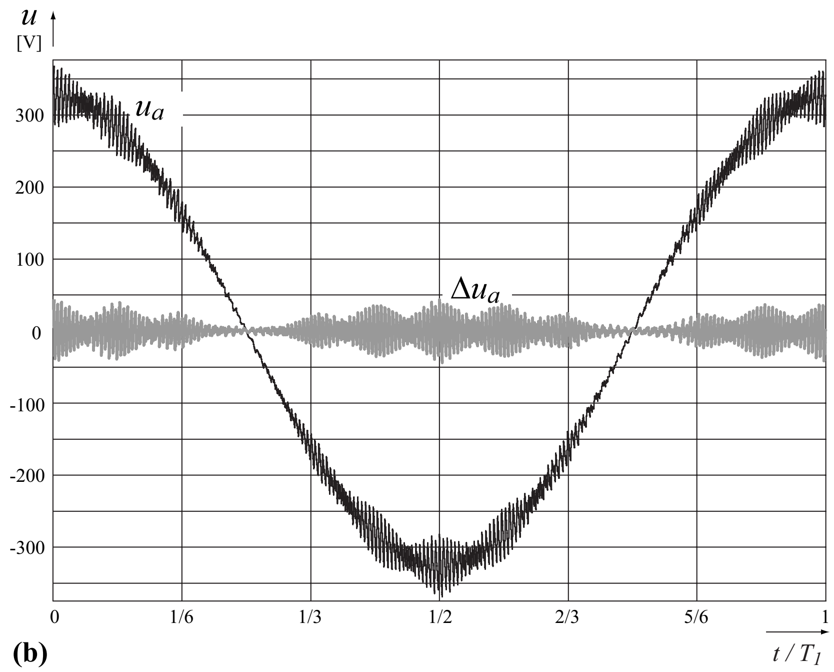


Abbildung 3.22: Vergleich der Modulationsverfahren: Zeitverlauf der Eingangsstrangspannung und des zugehörigen Ripple-Anteils ($C_F = 3\mu$F, $\hat{I}_2 = 10$A, $MU = 0.6$).
(a) *Stromloses Schalten des GR* (f_P=f_{P1}=15kHz).
(b) *Spannungsloses Schalten des WR* (f_P=f_{P2}=15kHz).

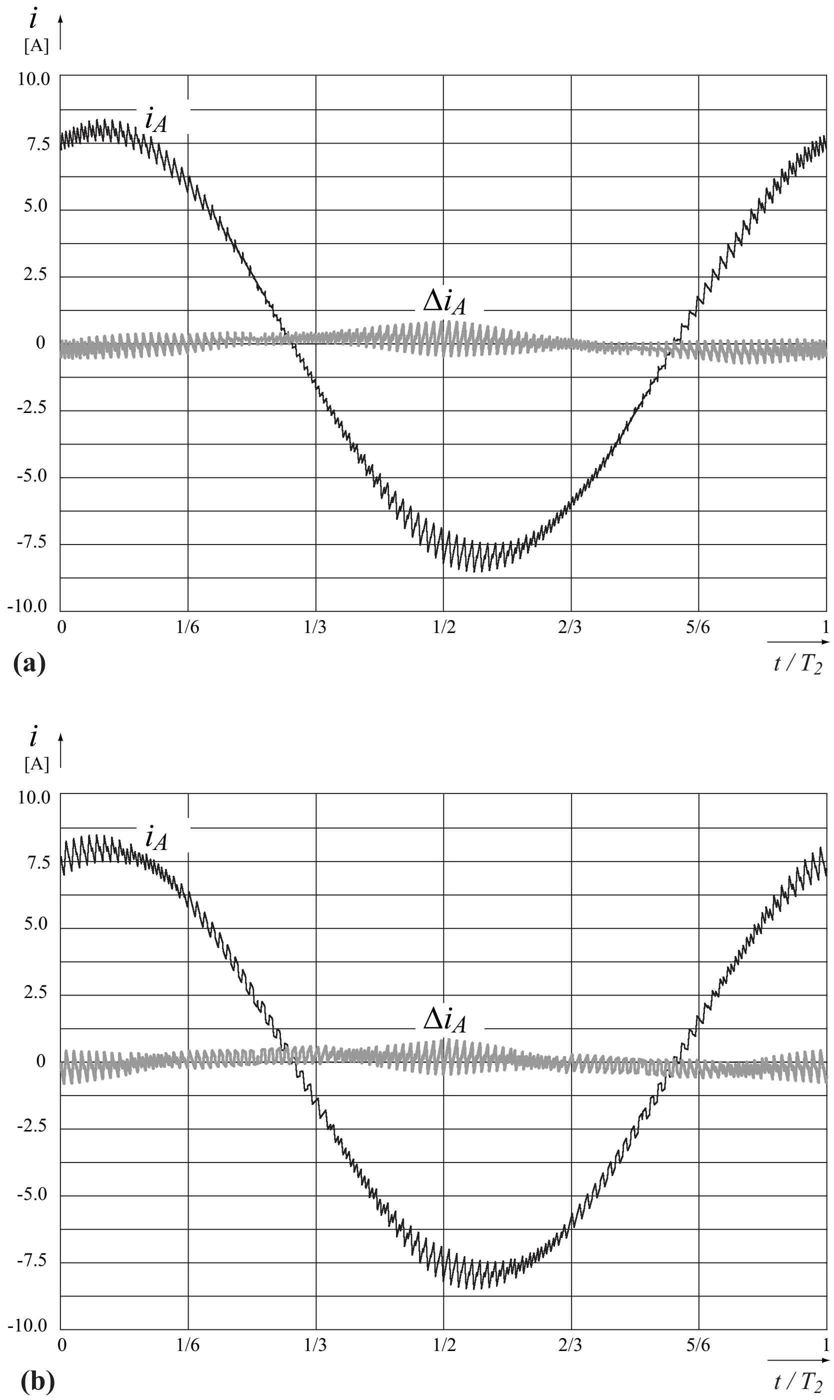


Abbildung 3.23: Vergleich der Modulationsverfahren: Zeitverlauf des Laststrangstroms und des zugehörigen Ripple-Anteils ($L_S = 5\text{mH}$, $\hat{U}_1 = 325\text{V}$, $MU = 0.6$).
(a) *Stromloses Schalten des GR* (f_P=f_{P1}=15kHz).
(b) *Spannungsloses Schalten des WR* (f_P=f_{P2}=15kHz).

Kühlkörperoberfläche zu gelangen. Auf diese Weise könnte der Kühlkörper optimal ausgenutzt werden.

- Je nach verwendeten Leistungshalbleitern (und Kommutierungsstrategie) ist durch das *Spannungslose Schalten* gegenüber dem *Stromlosen Schalten* nochmals eine – teils deutliche – Schaltverlustreduktion möglich, die die erhöhten Leitverluste (zumindest) kompensieren kann.

- Wie später in Kapitel 4.2.1 noch ausführlicher gezeigt wird, verursacht eine steigende Phasenverschiebung Φ_2 zwischen Ausgangsspannung und -strom sinkende ZK-Strompegel, was vor dem Hintergrund plausibel wird, dass dies einem verringertem Wirkleistungstransfer entspricht. Da der ZK-Strom der Schaltstrom des GR ist, *reduzieren* sich folglich mit erhöhtem Φ_2 die Schaltverluste beim Verfahren des *Spannungslosen Schaltens des WR*. Im Gegensatz dazu erhöhen sich beim *Stromlosen Schalten des GR* die von der WR-Stufe zu schaltenden Lastphasenstrompegel mit steigendem Φ_2.
  Als Konsequenz stellt sich das Verfahren des *Spannungslosen Schaltens des WR* somit gerade für Lastfälle mit erhöhten Ausgangsphasenverschiebungen (ggf. ASM) als *vorteilhafte* Betriebsweise heraus.

- Vom *Spannungslosen Schalten des WR* bzw. von entsprechenden Modulationsvarianten ist ein reduziertes Gleichtaktstörverhalten („Common-Mode Noise“) zu erwarten (vgl. Kapitel 4.2).

- Erwähnt werden soll noch kurz, dass für den Fall $i > 0$ unter Anwenden von einem der drei geschlossenen GR-Freilaufzustände (aa), (bb) oder (cc), der sich physikalisch einstellende Freilauf-Pfad (entweder gemäss Abbildung 3.18(a) oder alternativ (b)) letzlich von den Leit-Parametern (d.h. Flussspannung und Einschaltwiderstand) der beteiligten Leistungshalbleiter in GR- und WR-Stufe abhängen wird. Es wird sich selbsttätig der Pfad der geringeren Leitverluste einstellen, welcher in den meisten Fällen jener über die WR-Leistungshalbleiter sein wird.

  Wird in diesem Fall der ZK-Strom an der physikalischen ZK-Mitte, oder gar räumlich nahe der GR-Stufe gemessen, so wird an diesen peripheren Punkten kein Stromfluss mehr stattfinden und der ZK-Stromverlauf entspricht innerhalb des Freilauf-Intervalls folglich der punktiert-strichliert dargestellten Linie in Abbildung 3.19(b).

Durch die Wahl eines geöffneten GR-Schaltzustands (xx) wird der Freilauf-Pfad über die WR-Dioden definitiv erzwungen. Soll dies geschehen, muss allerdings zwingend $i > 0$ sichergestellt sein.

- Eine genauere Betrachtung der vier unter Spannung und Strom stattfindenden Umschaltungen der GR-Stufe zeigt, dass im Fall des *Spannungslosen Schaltens des WR* die Schaltverlustmechanismen qualitativ wie auch quantitativ genau denen beim Verfahren des *Stromlosen Schaltens des GR* entsprechen: Jeweils wird pro Pulshalbperiode zweimal ein vormals stromführender Transistor ausgeschaltet, sowie zweimal eine vormals stromführende Diode mit Einschalten eines Transistors abkommutiert, was Verluste in diesen beiden Halbleitern bewirkt.

  Beide Verfahren unterscheiden sich jedoch in der Anzahl der Schaltereignisse, die Vorwärts-Erhol-Verluste („Forward Recovery“) hervorrufen. Diese vergleichsweise geringen (d.h. nahezu vernachlässigbaren) Verluste treten in einem Halbleiter bei einem von aussen eingeprägten Sprung des Vorwärts-Stroms auf. Wie sich zeigt, ist die Summe der auftretenden Vorwärts-Erhol-Verluste für kleinere Ausgangsphasenverschiebungen $\Phi_2 < \pi/6$ beim *Stromlosen Schalten des GR* etwas geringer, während sich für $\Phi_2 > \pi/6$ mit dem dann einsetzenden Polaritätswechsel des ZK-Strompegels $(-i_C)$ der Sachverhalt umkehrt und das Verfahren des *Spannungslosen Schaltens des WR* etwas geringere Vorwärts-Erhol-Verluste verursacht.
  Obwohl der Anteil der Vorwärts-Erhol-Verluste an den Gesamtverlusten, wie vorab erwähnt, gering ist, zeigt sich doch auch hier das günstige Verhalten des *Spannungslosen Schaltens des WR* für den Betrieb mit grösseren Ausgangsphasenverschiebungen Φ_2.

Als Nachteil des Modulationsverfahrens ist der etwas erhöhte Implementierungsaufwand zu werten, den die *Sequenzvariable Vier-Schritt Kommutierung* mit sich bringt.

Alternativ kann aber auch die *Sequenzfeste Vier-Schritt Kommutierung* verwendet werden, die praktisch nicht aufwändiger zu realisieren ist als die *Null-ZK-Strom Kommutierung*. Da sich nach obigen Feststellungen jedoch im Fall eines positiven ZK-Stroms $i > 0$ aufgrund des dann nicht mehr überlappenden Schaltverhaltens die GR-Schaltverluste etwas erhöhen, kann die *Sequenzfeste Vier-Schritt Kommutierung* als Kompromissvariante aufgefasst werden.

Beim *USMC* hingegen ist dieser Nachteil hinfällig, da ohnehin (durch geeignete Steuer- und/oder schaltungstechnische Massnahmen) dafür Sorge getragen werden muss, dass der Strom im ZK zu keiner Zeit reversiert ($i \geq 0, \ \forall t$). Folglich genügt hier eine sequenzfeste Kommutierung, um die schaltverlustarme, überlappende Umschaltung des GR jederzeit zu gewährleisten. Zur Realisierung dieser Kommutierung brauchen einfach nur die fallenden Schaltsignalflanken der GR-Stufe verzögert zu werden.

Trotz der mitunter interessanten Eigenschaften des *Spannungslosen Schaltens des WR* liegt das Hauptaugenmerk dieser Arbeit nachfolgend auf dem Verfahren des *Stromlosen Schaltens des GR*, welches sich die einfachere *Null-ZK-Strom Kommutierung* zu Nutze machen kann und aufgrund dessen auch die Verwendung der *VSMC*-Topologie erlaubt.

Da in den folgenden Kapiteln u.a. Erweiterungen zu den Modulationsverfahren vorgestellt werden, soll für die beiden Grundverfahren (*Stromloses Schalten des GR*, *Spannungsloses Schalten des WR*) an dieser Stelle der Oberbegriff „*Basis-Modulationsverfahren*“ eingeführt werden. Wenn im Folgenden nicht explizit das zugehörige Basis-Modulationsverfahren genannt ist, so beziehen sich die entsprechenden Ausführungen auf das Verfahren des *Stromlosen Schaltens des GR*.

3.3 Zeitverläufe der wichtigsten Konvertergrössen über eine vollständige Netz- und Lastperiode

Nachdem in den vorrausgegangenen Betrachtungen die Zeitverläufe relevanter Spannungen und Ströme lediglich über eine Pulsperiode abgebildet waren, zeigt Abbildung 3.24 nun die typischen Zeitverläufe der Matrix Konverter Eingangs-, Ausgangs- und ZK-Grössen über die vergleichsweise lange Dauer einer vollständigen Netzperiode ($T_1 = 1/f_1 = 20$ms). Die Lastperiode wurde hier zu $T_2 = 1/f_2 = 10$ms gewählt.

Im oberen Diagramm (a) ist das Basis-Modulationsverfahren *Stromloses Schalten des GR* dargestellt. Dieses ist dadurch gekennzeichnet, dass einerseits die ZK-Spannung nicht bis auf die Nullinie abfällt und andererseits der ZK-Strom eben dies tut. Unter dem Vefahren des *Spannungslosen Schaltens des WR*, abgebildet in Diagramm (b), kehren sich diese Verhältnisse für die ZK-Grössen, bzw. deren Einhüllenden, gerade um. Für die Einhüllenden der verbleibenden gepulsten Grössen hingegen – dies sind Eingangsstrom i_a, sowie Ausgangsspannung u_A – zeigt sich kein Unterschied zwischen den beiden Basis-Modulationsverfahren.

Die Spannungskonversion findet in Abbildung 3.24 vom jeweils unteren zum oberen Bildteil hin statt. D.h. aus dem eingeprägten Eingangsspannungssystem der Frequenz $f_1 = 50$Hz (hier repräsentiert durch die Phasenspannung u_a) wird zunächst die jederzeit positive ZK-Spannung u gebildet. Zur ZK-Spannungsbildung wird die jeweils maximale, sowie die mittlere positive verkettete Eingangsspannung herangezogen. Da maximale wie mittlere verkettete Spannung innerhalb einer Netzperiode sechs mal wechseln, zeigt die Einhüllende der ZK-Spannung die 6-fache Frequenz der Netzspannung.

Aus der ZK-Spannung u formiert die WR-Stufe schliesslich das Ausgangsspannungssystem mit der (Grund-)Frequenz $f_2 = 100$Hz, deren Phasenspannung u_A hier abgebildet ist. Erwähnenswert ist dabei, dass die WR-Stufe wie ein gewöhnli-

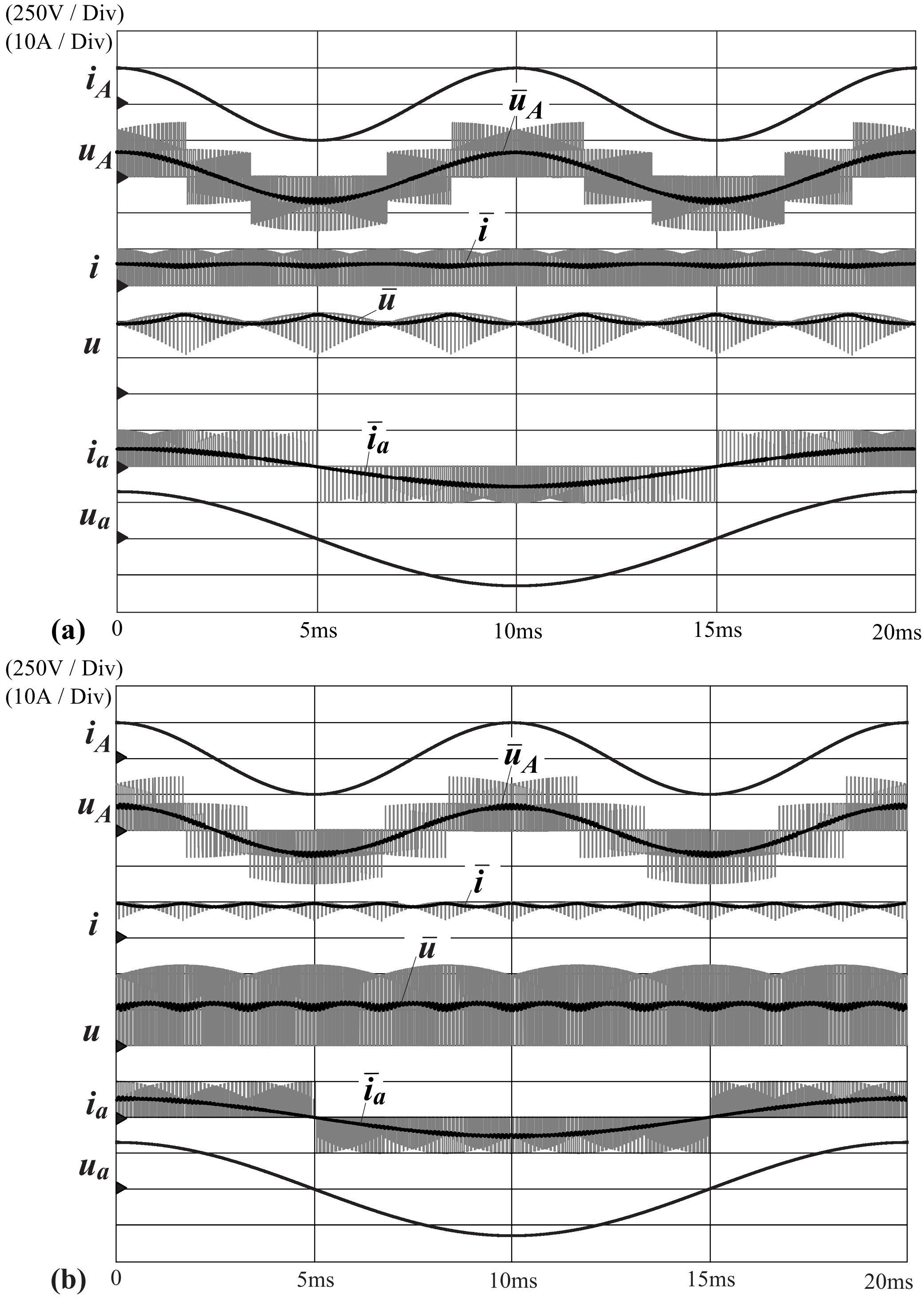


Abbildung 3.24: Simulierte Zeitverläufe über eine Netz- und zwei Lastperioden ($f_1 = 50$Hz, $f_2 = 100$Hz, $\hat{U}_1 = 325$V, $\hat{I}_2 = 10$A, $MU = 0.6$, $\Phi_1 = 0$, $\Phi_2 = 0$).
(a) *Stromloses Schalten des GR.*
(b) *Spannungsloses Schalten des WR.*

cher Spannungszwischenkreis-Wechselrichter arbeitet und demgemäss aus der ZK-Spannung u die Ausgangsphasenspannungen $u_{A,B,C}$ mit Hilfe der diskreten, schaltzustandsabhängigen Pegel $u_{A,B,C} \in \{-2/3 \cdot u;\ -1/3 \cdot u;\ 0;\ +1/3 \cdot u;\ +2/3 \cdot u\}$ bildet.
Im Vergleich zum konventionellen Spannungszwischenkreis-Wechselrichter, bei dem die ZK-Spannung $u = U$, wie dem zu Folge auch die diskreten Pegel konstant sind, ist die Einhüllende der Spannungen $u_{A,B,C}$ beim Matrix Konverter noch mit der dynamischen ZK-Spannung u moduliert.

Die Stromkonversion erfolgt entgegengesetzt zur Spannungskonversion in Richtung vom oberen Teil des jeweiligen Diagramms in Abbildung 3.24 zum unteren. Der eingeprägte Laststrom, hier nur für Phase A (und exemplarisch für $\Phi_2 = 0$) dargestellt, wird von der WR-Stufe in den ZK geschaltet. Aufgrund der 60 °-Symmetrien des dreiphasigen Laststromsystems, zeigt auch die Einhüllende des ZK-Stroms i die 6-fache Frequenz des Laststroms. Der GR verteilt die ZK-Stromblöcke auf die drei Eingangsphasen, sodass im lokalen Mittel sinusförmige Eingangsströme ($\bar{i}_a$) mit Netzfrequenz ($f_1 = 50$Hz) und – im hier dargestellten, typischen Fall – in Phase zur zugehörigen Strangspannung liegend ($\Phi_1 = 0$) entstehen.

Physikalisch wird der lokale Mittelwert (d.h. der Grundschwingungsanteil) des Eingangsstroms mit Hilfe des Eingangsfilters aus den gepulsten Strömen gebildet. Aufgrund des Filter-Übertragungsverhaltens ergibt sich dann allerdings – abhängig von der Leistungssituation – eine geringe Phasenverschiebung (kapazitive Blindleistung des Filters) gegenüber dem hier eingezeichneten, rein rechnerisch gebildeten, lokalen Mittelwert $\bar{i}_a$.

Abbildung 3.25 zeigt die Spannungen und Ströme, denen die einzelnen Leistungshalbleiter ausgesetzt sind. Dabei sind im oberen Bildteil die Verläufe an den GR-Halbleitern abgebildet, wohingegen der untere Bildteil Spannungen und Ströme der WR-Leistungshalbleiter zeigt.
Die Simulationsverläufe werden von den entsprechenden Messergebnissen in Abbildung 3.26 bestätigt.

Wie in Abschnitt 3.1 eingangs in Tab. 3.1 erwähnt und wie auch mit Betrachten der Standard-Pulsperioden unmittelbar plausibel wird, klemmt über den GR ständig eine der Ein-

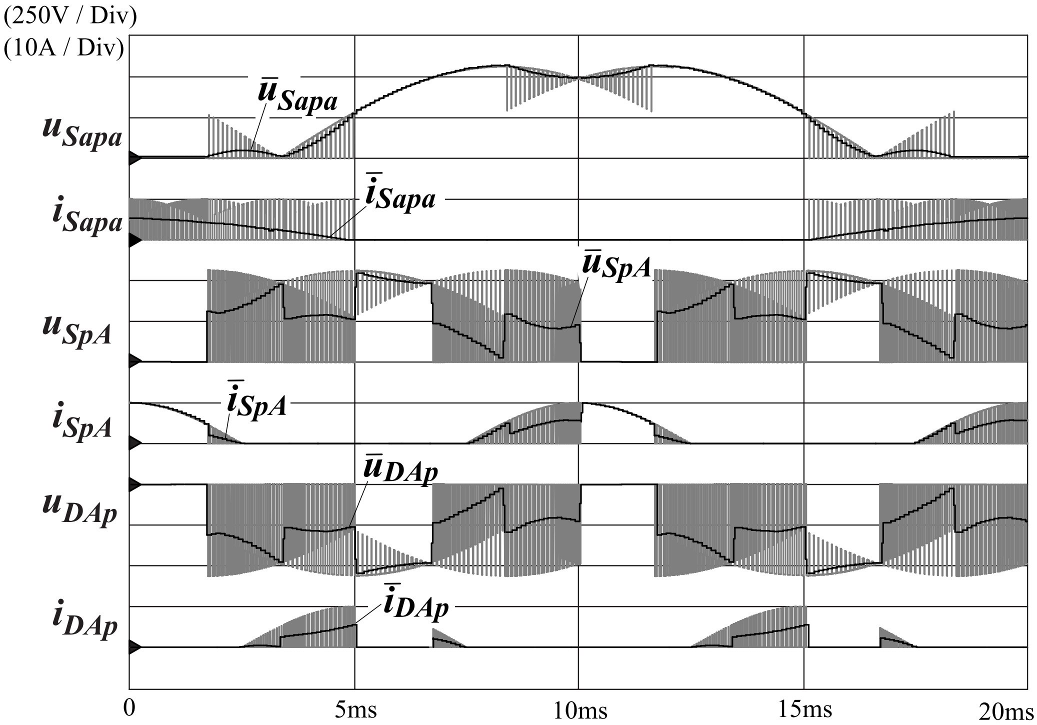


Abbildung 3.25: Simulierte Spannungen und Ströme an den Leistungshalbleitern, wie sie beim *Stromlosen Schalten des GR* auftreten ($f_1 = 50$Hz, $f_2 = 100$Hz, $\hat{U}_1 = 325$V, $\hat{I}_2 = 10$A, $MU = 0.6$, $\Phi_1 = 0$, $\Phi_2 = 0$).

gangsphasen an entweder der p- oder der n-Schiene des ZK. Die 60°-Symmetrien des dreiphasigen Systems (bzw. der GR-Raumzeigersektoren) bestimmen das jeweilige Klemmintervall der einzelnen Eingangsphasen. Dieses 60°-breite Klemmintervall zeigt sich beispielsweise für die GR-Schalterspannung u_{Sapa} am Beginn, wie am Ende der Netzperiode mit $u_{Sapa} = 0$.

Analog ist mit Verwendung der Standard-Pulsperioden (d.h. mit nur einem Freilauf-Zustand in der Mitte der Pulshalbperiode) auch für die WR-Stufe die Klemmung einer Ausgangsphase an den ZK gewährleistet. Somit ist auch je ein WR-Transistor über ein 60°-Intervall (also eine Raumzeigersektorbreite) ständig leitend gesteuert. Diese WR-Klemmintervalle, die hier aufgrund $T_2/T_1 = 1/2$ die halbe Breite der GR-Klemmintervalle einnehmen, sind in den Zeitverläufen der WR-Grössen klar zu erkennen.

In Kapitel 4.1.1 wird die optimale Platzierung jener WR-

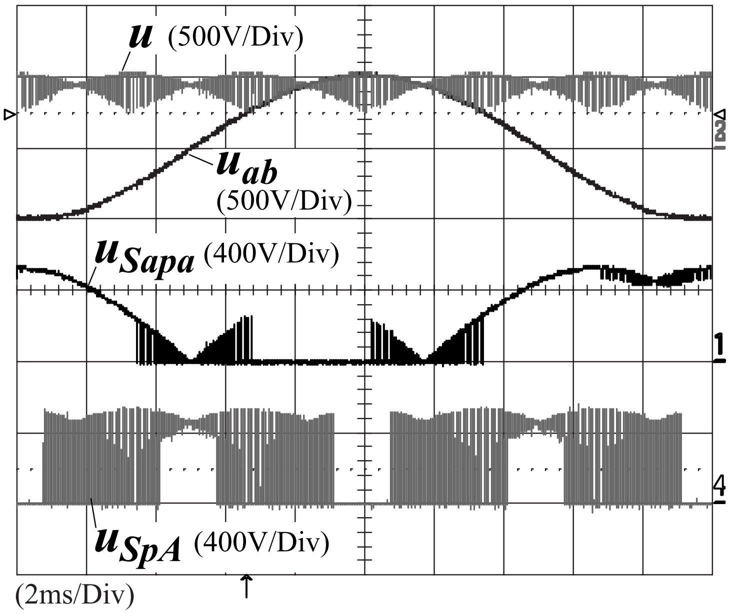


Abbildung 3.26: Am Prototypen (s. Kapitel 7.1) gemessene Spannungsverläufe am ZK, sowie über den GR- und WR-Transistoren. Betriebsparameter und Zeitauflösung entsprechen Abbildung 3.25 – demgegenüber geändert $\Phi_2 = \pi/6$.

Klemmintervalle hinsichtlich minimaler Schaltverluste genauer ausgeführt.

3.4 Betriebsgrenzen der Basis-Modulationsverfahren

In diesem Abschnitt werden die Betriebsgrenzen der Klasse der Indirekten Matrix Konverter[11], die sich unter Anwendung der vorangehend vorgestellten Basis-Modulationsverfahren ergeben, untersucht. Diese Untersuchung untergliedert sich in die Betrachtung der maximal erreichbaren Ausgangsspannungs-, resp. Eingangsstromamplitude, der verfügbaren Eingangsstromraumzeiger und dem daraus resultierenden Bereich realisierbarer Eingangsphasenverschiebungen, der zulässigen Ausgangsphasenverschiebung beim *USMC*, sowie schliesslich der maximal erzielbaren Eingangsblindleistung (Grundschwingungsanteil).

[11] Diese Grenzen sind weitgehend unabhängig von der jeweiligen Ausführungsform der GR-Stufe – mit Ausnahme der *USMC*-Topologie.

3.4.1 Maximale Ausgangsspannungs- und Eingangsstrom-Amplitude

Nach (3.27b) und (3.14) gilt für die Spannungsübersetzung:

$$MU = M \cdot \cos(\Phi_1) = \frac{2}{\sqrt{3}} \cdot \frac{\hat{U}_2}{\hat{U}_1}.$$

Für den theoretisch möglichen Fall der Konverter-Vollaussteuerung ($M = 1$) ergibt sich somit für den Maximalwert der Ausgangsspannungsamplitude:

$$\hat{U}_{2,max,th} = \frac{\sqrt{3}}{2} \cdot \ \hat{U}_1 \cdot \cos(\Phi_1). \tag{3.66}$$

Unter Berücksichtigung des cos-Terms heisst dies, dass der theoretische Maximalwert von $\frac{\sqrt{3}}{2}\hat{U}_1$ grundsätzlich nur für eine Eingangsphasenverschiebung von $\Phi_1 = 0$ erreicht werden kann. Im Extremfall $\Phi_1 = \pm\pi/2$ hingegen wäre keinerlei Spannungsbildung am Konverterausgang möglich (ein Ausweg diesbezüglich wird in Kapitel 5.2 aufgezeigt). Allerdings ist unter praktischen Gesichtspunkten, aufgrund des dann ohmschen Eingangsklemmenverhaltens, die Wahl von $\Phi_1 = 0$ meistens sinnvoll und damit der maximale Ausgangsspannungsbereich gewährleistet. Gleichung (3.66) stellt jedoch insofern nur den theoretischen Maximalwert der Ausgangsspannungsamplitude dar, als dass die ideale Konverter-Vollaussteuerung ($M = 1$) weder mit der *Null-ZK-Strom Kommutierung*, noch mit der *Sequenzfesten Vier-Schritt Kommutierung* ereicht werden kann, da prinzipbedingt immer ein gewisses Freilauf-Mindestintervall einzuhalten ist.

Der Maximalwert nach (3.66) wäre nur mit der überlappenden *Sequenzvariablen-Vier-Schritt Kommutierung* erreichbar und somit nur für die Topologien *IMC*, *SMC* wie *USMC* gegeben, wobei dann aber *beide* Konverterstufen unter Strom und Spannung schalten müssten.

Für die schaltverlustreduzierten Basis-Modulationsverfahren folgt damit, dass auf jeden Fall $M < 1$ zu gewährleisten ist.

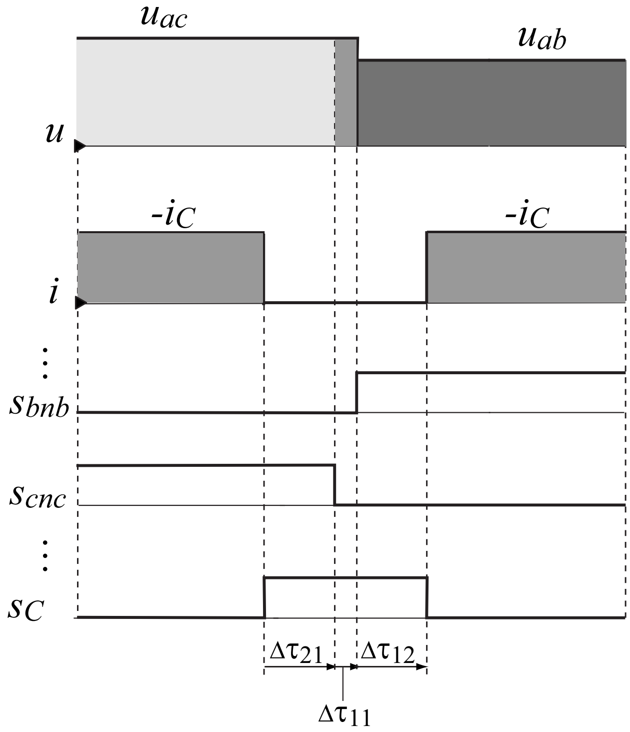


Abbildung 3.27: Einzuhaltende Sicherheitszeiten der Basis-Modulationsverfahren am Beispiel des GR-Schaltzustandswechsels beim *Stromlosen Schalten des GR.*

In Abbildung 3.27 sind die einzuhaltenden Mindestsicherheitszeiten beim GR-Schaltzustandswechsel, wie er beim *Stromlosen Schalten des GR* auftritt,[12] markiert. Dabei sei $\Delta\tau_{21}$ die minimale Dauer, die zwischen Herbeiführen des WR-Freilauf-Intervalls und Ausschalten des bis kurz zuvor stromführenden GR-Transistors liegen muss. $\Delta\tau_{11}$ sei die minimale Totzeit zwischen Ausschalten des bis dahin stromführenden und Einschalten des künftig stromführenden Transistors der GR-Stufe. $\Delta\tau_{12}$ stellt schliesslich den minimal einzuhaltenden Zeitverzug zwischen dem Einschaltzeitpunkt des GR-Transistors und der Beendigung des Freilauf-Intervalls durch die WR-Umschaltung dar. Die minimale Gesamt-Freilaufzeit $\Delta\tau_{min}$ ergibt sich als Summe der drei Einzelzeiten zu

$$\Delta\tau_{min} = \Delta\tau_{21} + \Delta\tau_{11} + \Delta\tau_{12}. \tag{3.67}$$

(Für die praktische Realisierung des in Kapitel 7.1 vorgestellten

[12] Beim *Spannungslosen Schalten des WR* gelten analoge Verhältnisse für den WR-Schaltzustandswechsel.

Prototypen wurde z.B. gewählt:
$\Delta\tau_{21} = \Delta\tau_{12} = 550\text{ns}$, $\Delta\tau_{11} = 200\text{ns}$).

Damit ergibt sich, analog zu (3.66), für den *realen* Maximalwert der Ausgangsspannungsamplitude:

$$\hat{U}_{2,max,real} = \frac{\sqrt{3}}{2} \cdot \ (1 - \frac{2\Delta\tau_{min}}{T_P}) \cdot \ \hat{U}_1 \cdot \cos(\Phi_1). \tag{3.68}$$

Ebenso folgt mit (3.38) für den realen Maximalwert der Eingangsstromamplitude:

$$\hat{I}_{1,max,real} = \frac{\sqrt{3}}{2} \cdot \ (1 - \frac{2\Delta\tau_{min}}{T_P}) \cdot \ \hat{I}_2 \cdot \cos(\Phi_2). \tag{3.69}$$

Gleichbedeutend mit (3.68), bzw. (3.69) ist die Angabe eines realen Maximalwerts für den Aussteuergrad:

$$M_{max,real} = (1 - \frac{2\Delta\tau_{min}}{T_P}) \quad < \ 1. \tag{3.70}$$

3.4.2 Verfügbarer Satz diskreter Eingangsstromraumzeiger

Die Familie der Indirekten Matrix Konverter (*IMC*) ist durch die physikalische Auftrennung der Konversionsfunktion in eine Ein- und eine Ausgangs-Stufe charakterisiert. Die naheliegende und sinnvolle Realisation der Ausgangsstufe als dreiphasigen Wechselrichter (selbstverständlich unter Ausschluss der spannungseinprägenden ZK-Kapazität) bringt jedoch inhärent die Einschränkung auf eine jederzeit positive ZK-Spannung ($u \geq 0, \ \forall\, t$) mit sich.
Denn im Falle einer negativen ZK-Spannung ($u < 0$) würde diese über die WR-Freilaufdioden kurzgeschlossen werden (vgl. z.B. Abbildung 3.18(b)) und die resultierenden hohen Kurzschlussströme würden die Leistungshalbleiter beider Konverterstufen zerstören.

Da jedoch jeder diskrete Eingangsstromraumzeiger gleichzeitig auch ein bestimmtes ZK-Spannungsniveau – d.h. eine der

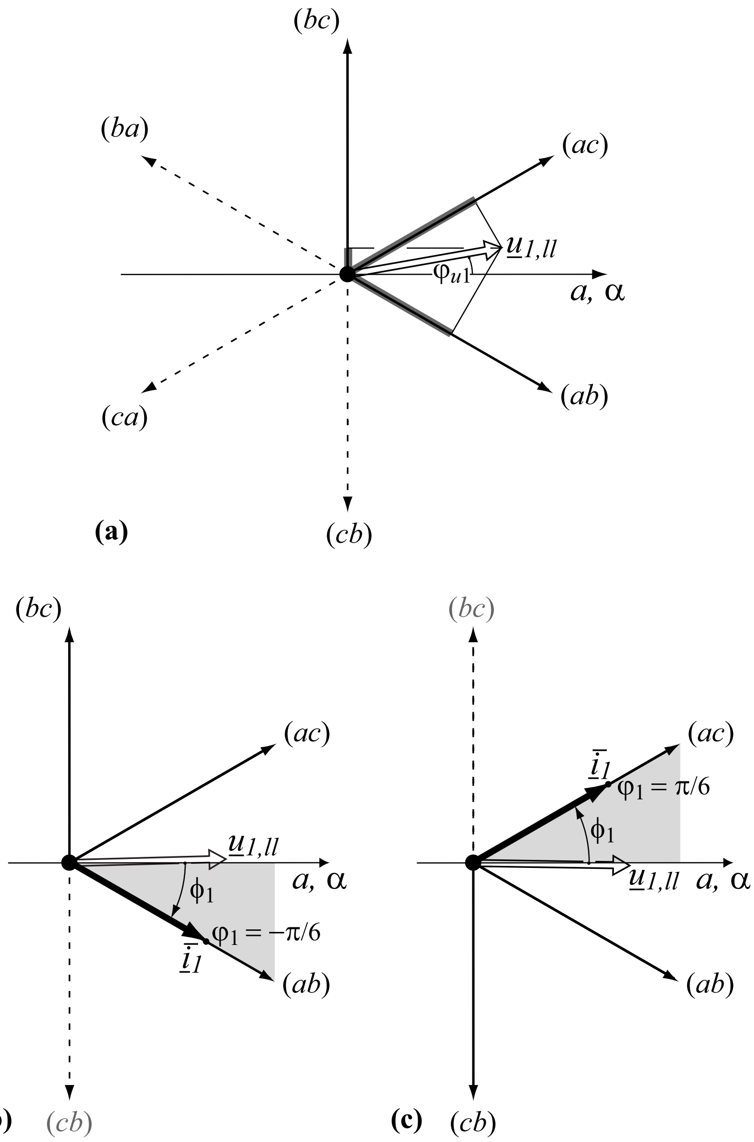


Abbildung 3.28: Eingangsstrombildung mit den möglichen drei Wirkzeigern. Die strichliert gezeichneten Zeiger führen zu $u < 0$ und stehen somit nicht zur Verfügung.
(a) Positive verkettete Eingangsspannungen und dem zu Folge wählbare Wirkzeiger für die Eingangsstrombildung.
(b) Grenzfall $\Phi_1 = \Phi_{1,max} = +\pi/6$.
(c) Grenzfall $\Phi_1 = \Phi_{1,min} = -\pi/6$.

sechs von Null verschiedenen verketteten Eingangsspannungen – repräsentiert, halbiert also die zwingend einzuhaltende Einschränkung auf eine nicht-negative ZK-Spannung ($u \geq 0$) die Auswahl an möglichen diskreten Eingangsstromraumzeigern. Somit steht anstelle von sechs nur noch ein Satz von drei Wirkzeigern für die Eingangsstrombildung zur Verfügung.

Dieser Sachverhalt ist in Abbildung 3.28(a) dokumentiert. Im Raumzeigerdiagramm sind die sechs Achsen der verketteten Eingangsspannungen eingetragen. Der kontinuierlich umlaufende Raumzeiger $\underline{u}_{1,ll} = \sqrt{3} \cdot \underline{u}_1$ habe die Länge $|\underline{u}_{1,ll}| = \sqrt{3} \cdot \hat{U}_1$, sodass dessen Projektion auf die Achsen (ab, ac, bc, ba, ca, cb) unmittelbar die entsprechende verkettete Spannung angibt. Für die gegebene Phasenlage φ_{u1} der Eingangsspannung $\underline{u}_1$ ergeben sich so positive Projektionen, resp. Spannungen, für die Achsen ab, ac, bc. Die verbleibenden Achsen momentan negativer verketteter Spannungen sind strichliert dargestellt. Da jede der sechs verketteten Achsen gleichzeitig auch die Lage des zugehörigen diskreten Eingangsstromraumzeigers repräsentiert, würde die Aktivierung eines strichliert dargestellten Stromraumzeigers zum Durchschalten einer negativen Eingangsspannung in den ZK führen und damit die Zwangsbedingung $u \geq 0$ verletzen. Von daher sind die strichliert gezeichneten Achsen auch als die für die Eingangsstrombildung unzulässigen Wirkzeiger ($\underline{i}_{ba}$, $\underline{i}_{ca}$, $\underline{i}_{cb}$) zu verstehen.

3.4.3 Bereich der realisierbaren Eingangsphasenverschiebung

Weiterhin soll nun untersucht werden, inwieweit die an sich beliebige Vorgabe einer Eingangsphasenverschiebung Φ_1 von der Zwangsbedingung $u \geq 0$ beeinflusst wird. Eine Phasenverschiebung Φ_1 zwischen Eingangsspannung und -strom ist sicherlich dann nicht mehr realisierbar, wenn zur Bildung des gewünschten Stroms mindestens ein unzulässiger Wirkzeiger herangezogen werden müsste. Abbildung 3.28(b) und (c) zeigen die entsprechenden (Worst-Case-) Grenzfälle, wie sie für die diesbezüglich ungünstigste Eingangsspannungszeigerlage, jeweils zwischen zwei Sektorhälften ((a) und (b)), auftreten. In Abbildung 3.28(b) habe der Eingangsspannungszeiger $\underline{u}_{1,ll}$ gerade in die zweite GR-Sektorhälfte(b) gewechselt ($\varphi_{u1} \approx 0$, $\varphi_{u1} > 0$). Damit hat der Vorzeichenwechsel von u_{bc} auf einen nun positiven Wert stattgefunden. D.h., der diskrete Stromraumzeiger $\underline{i}_{cb}$ darf nicht mehr aktiviert werden, da dies das nun negative

ZK-Spannungsniveau $u_{cb} = -u_{bc}$ zur Folge hätte. $\underline{i}_{cb}$ müsste aber zur Bildung des Eingangsstroms $\overline{\underline{i}}_1$ verwendet werden, sobald $\overline{\underline{i}}_1$ vom GR-Sektor(i) in den Sektor(vi) wechselt, also sobald $\varphi_1 < -\pi/6$. Mit $\Phi_1 = (\varphi_{u1} - \varphi_1)$ ist folglich die maximal mögliche Eingangsphasenverschiebung zu $\Phi_{1,max} = \pi/6$ bestimmt.

Die minimal mögliche Phasenverschiebung $\Phi_{1,min}$ ergibt sich mit Betrachtung von Abbildung 3.28(c), in dem $\underline{u}_{1,ll}$ gerade noch in der ersten GR-Sektorhälfte(a) liegt ($\varphi_{u1} \approx 0$, $\varphi_{u1} < 0$), in analoger Weise zu $\Phi_{1,min} = -\pi/6$. Damit ist der mittels Basis-Modulationsverfahren erreichbare Bereich der Eingangsphasenverschiebung begrenzt auf

$$\Phi_1 \in [-\pi/6 \ldots \pi/6], \tag{3.71}$$

was grafisch den in Abbildung 3.28(b) und (c) grau unterlegten Flächen entspricht. Für die meisten praktischen Anwendungen stellt (3.71) jedoch keine bedeutende Einschränkung dar, da ohnehin ohmsches Eingangsklemmenverhalten $\Phi_1 \approx 0$ erwünscht ist und darüberhinaus nach (3.68) auch nur dieses zur maximalen Ausgangsspannung führen kann.

Erwähnt werden soll an dieser Stelle jedoch noch, dass vor allem bei kleinen übertragenen Wirkleistungen das Ein-

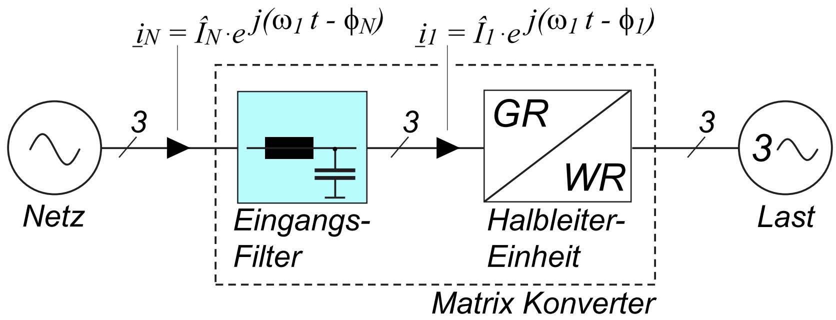


Abbildung 3.29:
Gesamtsystem Netz – Matrix Konverter – Last.
Der Matrix Konverter benötigt vor der Leistungshalbleiter-Einheit ein Eingangsfilter als Schnittstelle zum Netz. Dieses Netzfilter kann den bislang betrachteten Strom am Eingang der Halbleitereinheit $\underline{i}_1$ noch mit einer u.U. nennenswerten Phasenverschiebung beaufschlagen, die sich im resultierenden Netzstrom $\underline{i}_N$ additiv niederschlägt.

gangsfilter mit seiner zusätzlich wirksamen (kapazitiven) Phasenverschiebung Φ_F einen Einfluss auf die Gesamt-Eingangsphasenverschiebung am Netz $\Phi_N = \Phi_1 + \Phi_F$ hat. Die bislang ausschliesslich angesprochene Eingangsphasenverschiebung Φ_1 bezieht sich auf den Strom $\underline{i}_1$, der am Ausgang des Netzfilters, bzw. am Eingang der GR-Stufe gemessen wird (vgl. Abbildung 3.29).

Je nach Filterauslegung wird Φ_F bei Nennlast nur wenige Grad betragen und kann praktisch vernachlässigt werden. Je weiter der Wirkleistungstransfer jedoch reduziert wird, desto stärker wirkt sich der Einfluss von Φ_F auf die Gesamt-Phasenverschiebung Φ_N – bei dann allerdings auch entsprechend reduzierten Eingangsstromamplituden – aus. Soweit es die geforderte Ausgangsspannung nach (3.68) zulässt, kann hier nun der variable Stellbereich von $\Phi_1 \in [-\pi/6 \ldots \pi/6]$ vorteilhaft dazu genutzt werden, um die durch das Eingangsfilter hervorgerufene Phasenverschiebung Φ_F zu kompensieren.

Vor dem Hintergrund dieser erweiterten Nutzungsmöglichkeit ist es sinnvoll, den vollen Stellbereich der Eingangsphasenverschiebung $\Phi_1 \in [-\pi \ldots \pi]$ anzustreben. Dieser volle Stellbereich, der beim ZK-losen CMC ohnehin erreicht wird, lässt sich – ausgehend von den Basis-Modulationen – mittels spezieller Massnahmen, die in Kapitel 5.1 vorgestellt werden, auch für die Familie der *IMC* realisieren. Der unidirektionale *USMC* ist allerdings prinzipiell davon ausgenommen, für ihn gilt grundsätzlich der begrenzte Stellbereich von Φ_1 nach (3.71).

3.4.4 Bereich der zulässigen Ausgangsphasenverschiebung beim *USMC*

Wie eingangs in Kapitel 2.1 geschildert, lässt der *USMC* topologiebedingt keine negativen ZK-Ströme zu. Analog zur Untersuchung in Abschnitt 3.4.3 sollen ausgehend von der hier nun einzuhaltenden Zwangsbedingung $i \geq 0$ die damit verknüpften Forderungen an die Ausgangsphasenverschiebung Φ_2 herausgestellt werden.

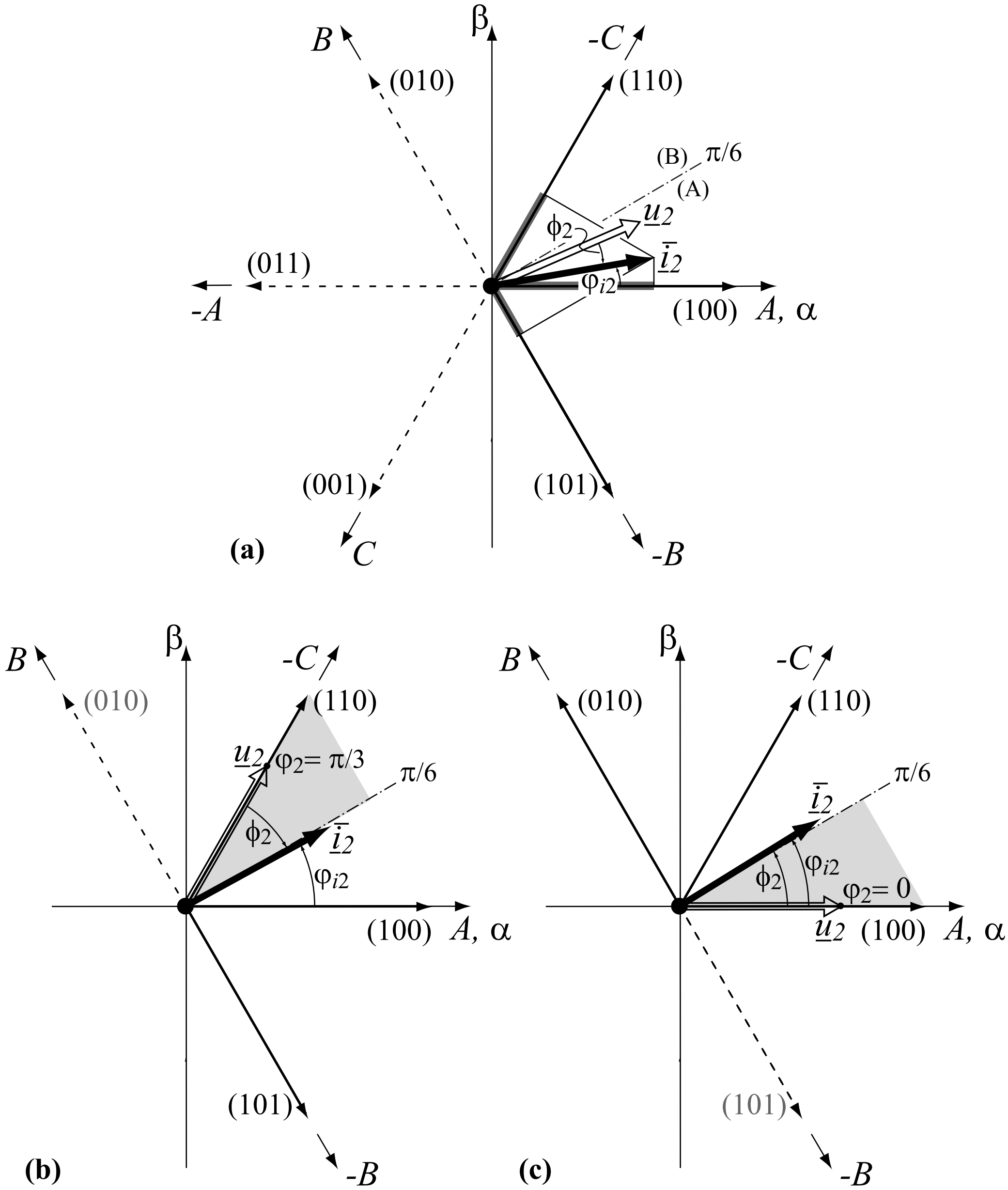


Abbildung 3.30: *USMC*: Ausgangsspannungsbildung mit den zulässigen drei Wirkzeigern. Die strichliert gezeichneten Zeiger führen zu $i < 0$ und stehen somit nicht zur Verfügung.
(a) Durch Projektion auf die Achsen A, $(-B)$, $(-C)$ ermittelte positive Lastphasenströme und dem zu Folge wählbare Wirkzeiger für die Spannungsbildung.
(b) *USMC*-Grenzfall: $\Phi_2 = \Phi_{2,max} = +\pi/6$.
(c) *USMC*-Grenzfall: $\Phi_2 = \Phi_{2,min} = -\pi/6$.

Abbildung 3.30(a) zeigt die Lastsituation, wie sie in den vorangehend dargestellten Pulsperioden (z.B. Abbildung 3.17) exemplarisch angenommen wurde: Der zu bildende Ausgangsspannungszeiger $\underline{u}_2^*$ liegt im WR-Sektor (I) in der Hälfte (A) und der zugehörige Laststrom $\underline{i}_2$ eilt um etwa $15\,^\circ$ nach. Die einzelnen Strangströme $i_{A,B,C}$ können durch Projektion von $\underline{i}_2$ auf die entsprechenden Strang-Achsen (A, B, C) ermittelt werden. Zeichnet man überdies auch noch die invertierten Strang-Achsen ($-A$, $-B$, $-C$) mit entgegengesetzter Orientierung zu den ursprünglichen Achsen in das Raumzeigerdiagramm ein, so liegt jeder diskrete Spannungsraumzeiger auf einer eigens zugeordneten Strang-Achse.

Mit dem Aktivieren eines diskreten Raumzeigers zur Ausgangsspannungsbildung wird auch gleichzeitig ein zugehöriger Lastphasenstrom in den ZK geschaltet. Dieser durchgeschaltete Phasenstrom wird nun gerade durch die Strang-Achse repräsentiert, die dem aktivierten Spannungsraumzeiger (bzw. WR-Schaltzustand) entspricht. D.h., das zugehörige ZK-Stromniveau lässt sich durch Projektion von $\underline{i}_2$ auf die Achse des jeweils wirksamen diskreten Raumzeigers bestimmen. Zur Verdeutlichung soll zunächst die Beispielsituation nach Abbildung 3.30(a) herangezogen werden. Aufgrund der Lage von $\underline{u}_2$ im WR-Sektor (I) werden zur Ausgangsspannungsbildung die diskreten Wirkzeiger (100) und (110), sowie vorteilhaft der Nullzeiger (111) verwendet. Der Wirkzeiger (100) schaltet damit den Strangstrom i_A, Wirkzeiger (110) hingegen den Strangstrom ($-i_C$) in den ZK, während der Nullzeiger für die Stromlücke sorgt. Für die gegebene Lastsituation ($\Phi_2 \approx \pi/12$), ist sowohl die Projektion von $\underline{i}_2$ auf die i_A-Achse als auch auf die $-i_C$-Achse positiv, sodass die Stromblöcke im ZK ebenfalls durchweg positiv sind ($i \geq 0$, $\forall\, t$, vgl. z.B. Pulsperioden nach Abbildung 3.17).

Die Wirkzeiger (010), (011) und (001) bieten keine positiven Stromprojektionen auf ihre Strang-Achsen und führen bei Aktivierung somit zu negativen ZK-Strömen. Deshalb sind diese Wirkzeiger für den *USMC* unzulässig und in Abbildung 3.30 nur in strichlierter Form dargestellt.

Entsprechend den Betrachtungen der Raumzeiger für die GR-Stufe in Abschnitt 3.4.3 sind nun innerhalb einer Lastperiode die Ausgangsphasenverschiebungen Φ_2 zu suchen, für die gerade – bei je einem der beiden ZK-Stromniveaus – ein Vorzeichenwechsel stattfindet.

Gemäss Abbildung 3.30(b) und (c) erfolgt ein Laststromvorzeichenwechsel jeweils wenn der Zeiger $\underline{i}_2$ in der Mitte eines WR-Sektors liegt. Beispielhaft soll hier der Vorzeichenwechsel von Strom i_B in Sektor (I) betrachtet werden. In Abbildung 3.30(b) sei $\underline{i}_2$ gerade noch in der ersten Sektorhälfte (A) positioniert ($\varphi_{i2} \approx \pi/6$, $\varphi_{i2} < \pi/6$), somit ist Strangstrom i_B noch negativ und der zugehörige Wirkzeiger (010) unzulässig. Dieser Wirkzeiger wird jedoch zwingend benötigt, sobald ein Ausgangsspannungszeiger $\underline{u}_2$ im Sektor (II) gebildet werden soll, d.h. für $\varphi_2 > \pi/3$. Damit erreicht die Ausgangsphasenverschiebung ($\Phi_2 = \varphi_2 - \varphi_{i2}$) mit $\Phi_{2,max} = \pi/6$ ihren Maximalwert.

Der Minimalwert von Φ_2 ergibt sich nach Abbildung 3.30(c) in analoger Weise für eine Lage ($\varphi_{i2} \approx \pi/6$, $\varphi_{i2} > \pi/6$) von $\underline{i}_2$ soeben schon in der zweiten Sektorhälfte (B), wobei ein nacheilender Ausgangsspannungszeiger $\underline{u}_2$ nicht über die erste Sektorhälfte (A) hinaus ($\varphi_2 < 0$) gebildet werden kann. Es folgt $\Phi_{2,min} = -\pi/6$.

Der Bereich der zulässigen Ausgangsphasenverschiebung beim *USMC* ist also gegeben mit

$$\Phi_2 \in [-\pi/6 \ldots \pi/6] \tag{3.72}$$

und entspricht den grau unterlegten Flächen in Abbildung 3.30(b) und (c), wie auch dem Bereich realisierbarer Eingangsphasenverschiebungen (vgl. (3.71)).

3.4.5 Leistungsverhältnisse und maximal erreichbare Eingangsblindleistung

In diesem Abschnitt sollen die Charakteristika der Basis-Modulationsverfahren des (Indirekten)[13] Matrix Konverters in Bezug auf die Grundschwingungs-Leistungsverhältnisse herausgestellt werden.

Zunächst sein nochmals die Beziehungen für die Spannungsübersetzung (3.27b)

$$MU = M \cdot \cos(\Phi_1)$$

und die Stromübersetzung (3.36)

$$MI = M \cdot \cos(\Phi_2)$$

angegeben. Beim Betrachten der Beziehungen wird klar, dass eine Ausgangsspannungsbildung nicht zwingend an eine Eingangsstrombildung gekoppelt ist. So ist einerseits eine Spannungsbildung am Ausgang möglich ($MU \neq 0$) ohne dass eine Strom-Grundschwingung am Eingang generiert wird ($MI = 0$). Dies ist der Fall, wenn lastseitig mit reiner Blindleistung ($\Phi_2 = \pm\pi/2$) gearbeitet wird. Als Folge kompensieren sich die Strom-Zeit-Flächen des ZK-Stroms, sodass kein lokaler Mittelwert ungleich Null entstehen kann.

Andererseits kann aber auch Strom am Eingang ($MI \neq 0$) ohne Spannungen am Ausgang ($MU = 0$) gebildet werden, wenn die Eingangsphasenverschiebung zu $\Phi_1 = \pm\pi/2$ gesteuert würde. In diesem Betriebsfall mit reiner Blindleistung am Konvertereingang würden sich die Spannungs-Zeit-Flächen an den Ausgangsklemmen gegenseitig auslöschen.

Offensichtlich findet also Ausgangsspannungs- *und* Eingangsstrombildung nur statt, wenn auch *Wirkleistung* über den ZK übertragen wird.

---

[13] Diese grundsätzlichen Eigenschaften sind nicht zwingend auf die indirekten Matrix Topologien eingegrenzt, vielmehr sind sie prinzipiell für die Grundklasse der indirekten Modulationsverfahren – zu denen auch die hier behandelten Basis-Modulationsverfahren gehören – gültig. Auch der einstufige CMC wird überwiegend nach diesen indirekten Verfahren angesteuert.

Der Zusammenhang zwischen übertragener Wirkleistung P, Eingangsblindleistung Q_1 und Ausgangsblindleistung Q_2 soll im folgenden etwas genauer analysiert werden.

Die Eingangsscheinleistung kann angesetzt werden als:

$$S_1 = \frac{3}{2} \cdot \hat{U}_1 \cdot \hat{I}_1 \tag{3.73}$$

Um S_1 nur in Abhängigkeit eingeprägter Grössen zu erhalten, kann $\hat{I}_1$ mittels der Stromübersetzung MI nach (3.36) und der zugehörigen Definition (3.35) durch $\hat{I}_2$ ausgedrückt werden:

$$S_1 = \frac{3\sqrt{3}}{4} \cdot \hat{U}_1 \hat{I}_2 \cdot M \cdot \cos(\Phi_2) \tag{3.74}$$

Analog kann auch die Ausgangsscheinleistung über die Spannungsübersetzung MU mit (3.27b) und der Definition (3.14) in Abhängigkeit eingeprägter Grössen beschrieben werden:

$$S_2 = \frac{3}{2} \cdot \hat{U}_2 \cdot \hat{I}_2 = \frac{3\sqrt{3}}{4} \cdot \hat{U}_1 \hat{I}_2 \cdot M \cdot \cos(\Phi_1) \tag{3.75}$$

Für die übertragene Wirkleistung gilt:

$$\begin{aligned} P &= S_1 \cdot \cos(\Phi_1) = S_2 \cdot \cos(\Phi_2) \\ &= \frac{3\sqrt{3}}{4} \cdot \hat{U}_1 \hat{I}_2 \cdot M \cdot \cos(\Phi_1) \cdot \cos(\Phi_2) \end{aligned} \tag{3.76}$$

Die Eingangsblindleistung bestimmt sich zu:

$$\begin{aligned} Q_1 &= S_1 \cdot \sin(\Phi_1) \\ &= \frac{3\sqrt{3}}{4} \cdot \hat{U}_1 \hat{I}_2 \cdot M \cdot \sin(\Phi_1) \cdot \cos(\Phi_2) \end{aligned} \tag{3.77}$$

Ebenso gilt für die Ausgangsblindleistung:

$$\begin{aligned} Q_2 &= S_2 \cdot \sin(\Phi_2) \\ &= \frac{3\sqrt{3}}{4} \cdot \hat{U}_1 \hat{I}_2 \cdot M \cdot \cos(\Phi_1) \cdot \sin(\Phi_2) \end{aligned} \tag{3.78}$$

Anhand der Gleichungen (3.77) und (3.78) wird mit den kreuzweise auftretenden sin- und cos-Termen erneut die Eigenschaft der Basis-Modulationsverfahren deutlich, dass sich eine *reine* Eingangsblindleistung $Q_{1|\Phi_1=\pm\frac{\pi}{2}} \neq 0$ nicht mit einer reinen Ausgangsblindleistung $Q_{2|\Phi_2=\pm\frac{\pi}{2}} \neq 0$ vereinbaren lässt.

Sofern also *eine* Konverterseite mit reiner Blindleistung operiert, kann auf der anderen Konverterseite *keinerlei Leistung* – weder Wirk-[14] noch Blindleistung – aufgebracht werden.

Aus der Spannungsübersetzung (3.27b) folgt, aufgelöst nach Φ_1

$$|\Phi_1| = \arccos\left(\frac{MU}{M}\right) \tag{3.79}$$

Wird in den obigen Leistungsbeziehungen (3.76)–(3.78) für Φ_1 der arccos-Ausdruck (3.79) eingesetzt, so lassen sich diese auch in folgende Form bringen

$$P = \frac{3\sqrt{3}}{4} \cdot \hat{U}_1\hat{I}_2 \cdot MU \cdot \cos(\Phi_2) \tag{3.80}$$

$$Q_1 = \frac{3\sqrt{3}}{4} \cdot \hat{U}_1\hat{I}_2 \cdot \sqrt{M^2 - MU^2} \cdot \cos(\Phi_2) \tag{3.81}$$

$$Q_2 = \frac{3\sqrt{3}}{4} \cdot \hat{U}_1\hat{I}_2 \cdot MU \cdot \sin(\Phi_2) \tag{3.82}$$

Durch (3.81) wird im Kontext mit (3.27b) nochmals anschaulich der Unterschied zwischen Modulationsgrad M und Spannungsübersetzung MU dokumentiert. M setzt sich nach (3.27b) multiplikativ aus zwei Anteilen zusammen, einerseits aus der Spannungsübersetzung MU und andererseits aus dem $1/\cos(\Phi_1)$-Term, der den Teil der Konverteraussteuerung repräsentiert, der nicht für die Ausgangsspannungsbildung sondern für die Generation einer ggf. zusätzlich geforderten Eingangsblindleistung vorbehalten ist.

[14]Während es aufgrund der nicht vorhandenen ZK-Energiespeicher unmittelbar plausibel ist, dass niemals eine Konverterseite Wirkleistung ohne die jeweils andere verarbeiten kann, so würde es sich physikalisch jedoch nicht per se ausschliessen, dass beide Seiten gleichzeitig mit reiner Blindleistung arbeiten können. Gemäss Kapitel 5.2 können tatsächlich erweiterte Modulationskonzepte zur Ermöglichung der Koexistenz von reiner Eingangs- wie Ausgangsblindleistung gefunden werden.

Wie gross diese Eingangsblindleistung dann schliesslich ist, gibt (3.81) an. Auch wird hier nochmalig der exklusive Charakter von Ausgangsspannungs- und Eingangsblindleistungsbildung deutlich. Der Anteil der Aussteuerung M, der der Spannungsbildung vorbehalten ist (MU), reduziert unmittelbar die erzeugte Eingangsblindleistung Q_1. Soll Q_1 hingegen maximiert werden, muss gänzlich auf Ausgangsspannungsbildung ($MU = 0$), sowie oben beschrieben auch auf Ausgangsblindleistung ($Q_2 = 0$) und Wirkleistungstransfer ($P = 0$) verzichtet werden.

Besonders wichtig ist es, an dieser Stelle anzumerken, dass in diesem Abschnitt bislang die Resultate aus dem vorherigen Abschnitt 3.4.3 stillschweigend ignoriert wurden, die die Begrenzung der Eingangsphasenverschiebung auf $\Phi_1 \in [-\pi/6 \dots \pi/6]$ festlegen. Gerechtfertigt sei dies damit, dass die obigen Erläuterungen, sowie die Leistungsbeziehungen (3.80)–(3.82) eine gewisse Allgemeingültigkeit aufweisen. Sie gelten unmittelbar so für einen einstufigen *CMC*, wenn er – wie zumeist üblich – nach einem beliebigen indirekten Modulationsverfahren ([13], [21]) angesteuert wird.
Darüberhinaus gelten alle bisherigen Aussagen dieses Abschnitts aber auch für sämtliche hier vorgestellten Topologien der *IMC*-Familie (mit Ausnahme des *USMC*), sofern die Basis-Modulation entsprechend erweitert wird.

Die dazu notwendigen Zusatz-Massnahmen, werden in Kapitel 5.1 erläutert und bewirken einen uneingeschränkten Bereich vorgebbarer Eingangsphasenverschiebungen $\Phi_1 \in [-\pi \dots \pi]$.

Basis-Modulationsverfahren
Bei Anwendung der Basis-Modulation selbst, oder bei Verwendung der *USMC*-Topologie generell, ist jedoch der eingeschränkte Stellbereich der Eingangsphasenverschiebung $\Phi_1 \in [-\pi/6 \dots \pi/6]$ zu berücksichtigen. Während die formale Gültigkeit der Leistungsbeziehungen (3.76)–(3.78) von dieser Einschränkung unberührt bleibt, ist (3.79) hingegen zu erset-

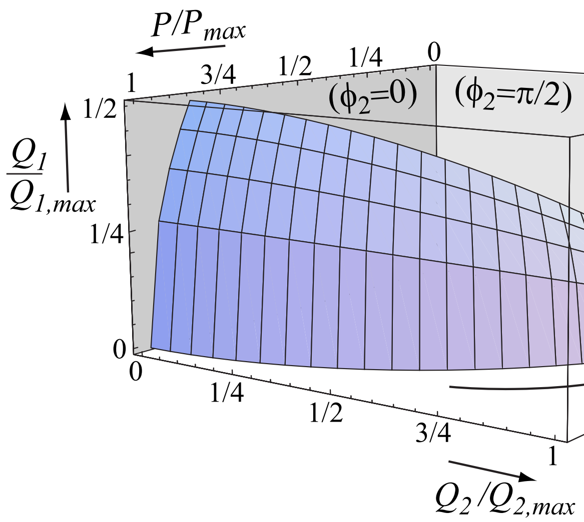


Abbildung 3.31: Maximaler Aussteuerbereich der Basis-Modulationsverfahren, für die $\Phi_1 \in [-\pi/6 \ldots \pi/6]$ einzuhalten ist. Die unter Vollaussteuerung übertragbare Wirkleistung P, Eingangsblindleistung Q_1 und Ausgangsblindleistung Q_2 sind auf den Maximalwert $\frac{3\sqrt{3}}{4} \cdot \hat{U}_1 \hat{I}_2$ bezogen.

zen durch

$$|\Phi_1| = \begin{cases} \frac{\pi}{6} & \text{für } \frac{MU}{M} < \frac{\sqrt{3}}{2} \\ \arccos\left(\frac{MU}{M}\right) & \text{für } \frac{MU}{M} \geq \frac{\sqrt{3}}{2} \end{cases} . \tag{3.83}$$

Folglich gilt die zweite Form der Leistungsbeziehungen (3.80)–(3.82) für die Basis-Modulation auch nur im Bereich $\Phi_1 \in [-\pi/6 \ldots \pi/6]$, d.h. für $MU/M \geq \sqrt{3}/2$.

In Abbildung 3.31 ist der für die Basis-Modulationsverfahren maximale Aussteuerbereich in Form einer dreidimensionalen Kennlinie visualisiert. Für diese Darstellung ist es eine zweckmässige Konvention [28], die Leistungen P, Q_1 und Q_2 auf je eine Koordinatenachse aufzutragen. Dabei sind die Leistungen hier auf den gemeinsamen Maximalwert

$$P_{max} = Q_{1,max} = Q_{2,max} = \frac{3\sqrt{3}}{4} \cdot \hat{U}_1 \hat{I}_2 \tag{3.84}$$

normiert[15]. Diese Grafik repräsentiert somit die Leistungsbe-

[15] Im Unterschied zu [28], wo auf einen fiktiven Scheinleistungswert der

ziehungen (3.76)–(3.78), bzw. (3.80)–(3.82) unter Vollaussteuerung, d.h. für $M = 1$.

Die Spannungsübersetzung MU tritt in der Darstellung als Radius der auf die P-Q_2-Ebene projizierten Hüllfläche zum Koordinatenursprung in Erscheinung. Im Einklang mit den obigen Aussagen, kann also bei einer maximalen Spannungsübersetzung, ebenso wie bei einem Betrieb ohne Wirkleistungstransfer, keinerlei Eingangsblindleistung erzeugt werden.

Auch der Winkel Φ_1 der Phasenverschiebung zwischen Eingangsspannung und -strom wird in Abbildung 3.31 grafisch repräsentiert. Wird die Hüllfläche auf die P-Q_1-Ebene projiziert, so befindet sich der Winkel Φ_1 innerhalb dieser Ebene zwischen dem Radius-Strahl des betrachteten Punktes und der P-Achse, die sich beide im Koordinatenursprung treffen.

Analog verhält es sich mit dem Winkel Φ_2 der ausgangsseitigen Phasenverschiebung. Wird die Projektion der Hüllfläche auf die P-Q_2-Ebene betrachtet, dann liegt Φ_2 zwischen dem entsprechenden Radius-Strahl und der P-Achse.

Aufgrund des eingeschränkten Stellbereichs $\Phi_1 \in [-\pi/6 \ldots \pi/6]$, beträgt der Maximalwert der Eingangsblindleistung Q_1 bei den Basis-Modulationsverfahren nur den halben Wert des theoretisch möglichen Maximalwerts. Gleichbedeutend damit ist, dass die Spannungsübersetzung MU (resp. der auf die P-Q_2-Ebene projizierte Hüllflächenradius) hier auf den Minimalwert $\sqrt{3}/2$ und nicht, wie theoretisch möglich, auf Null beschränkt ist.

Die oben als „theoretisch“ bezeichneten Maximalwerte sind mit dem bereits erwähnten, entsprechend erweiterten Modulationsverfahren auch praktisch erreichbar. In Kapitel 5.1 ist im Anschluss an die Erläuterung dieses erweiterten Verfahrens ebenfalls die zugehörige maximale Aussteuer-Kennlinie, Abbildung 5.5(a), analog zu Abbildung 3.31 dargestellt und ermöglicht so einen visuellen Vergleich der jeweils realisierbaren Aussteuerbereiche.

---

eingeprägten Grössen $S_{fikt} = 3/2 \cdot \hat{U}_1 \hat{I}_2$ bezogen wird.

Kapitel 4

Erweiterte Modulationsverfahren zur Verlustreduktion

In diesem Kapitel werden *Erweiterte Modulationsverfahren* erläutert, die – aufbauend auf den Basis-Modulationen – primär dahin zielen, die entstehenden Konverterverluste weiter zu reduzieren, bzw. sie möglichst gleichmässig auf alle Leistungshalbleiter aufzuteilen. Neben Wirkungsgradsteigerungen kann mit den beiden Zielsetzungen die Konverterausnutzung erhöht und der erforderliche Kühlkörperbedarf verringert werden.

Allerdings sind diese nachfolgend geschilderten Optimierungsmöglichkeiten der generell anwendbaren Basis-Modulationsverfahren in der Regel arbeitspunktabhängig und somit gezielt einzusetzen. Im Rahmen eines volldigital implementierten Modulationskonzeptes, wie es für Matrix Konverter ohnehin vorzusehen ist, ist dies jedoch problemlos realisierbar.

Das hierachische Diagramm in Abbildung 4.1 gibt einleitend einen Überblick über die in diesem Kapitel erläuterten Modulationsvarianten zur Verlustreduktion. Die im vorangehenden Kapitel als Unterklasse der *Indirekten* Modulation vorgestell-

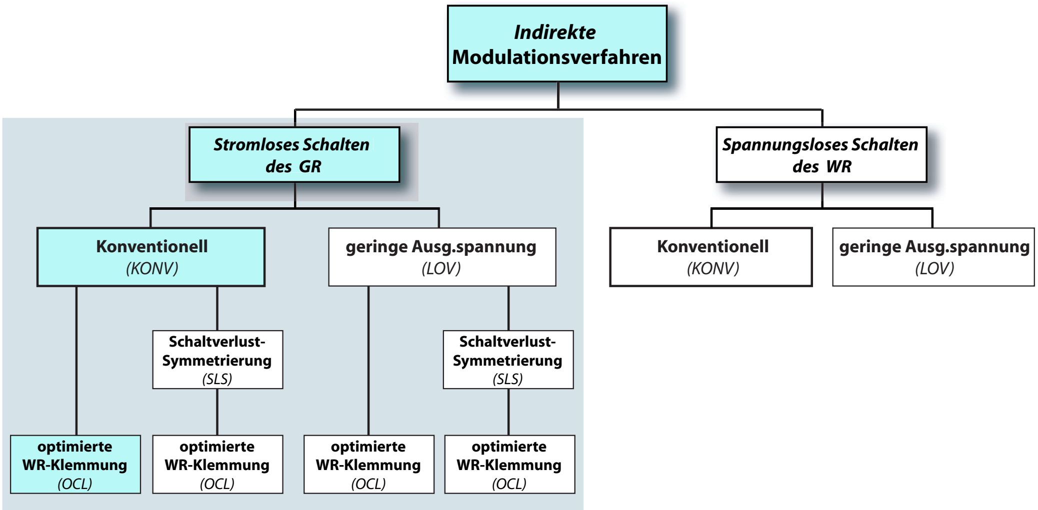


Abbildung 4.1: Klassifizierung der *Erweiterten Modulationsverfahren zur Verlustreduktion*. Der Hauptfokus liegt zunächst auf den Modulationsvarianten, die auf dem *Stromlosen Schalten des GR* basieren. Modulations-Klassen sind durch Schattierungen gekennzeichnet.

ten Basis-Modulationsverfahren sind hier jeweils durch das dick umrandete Feld mit der Bezeichnung „Konventionell" (im Folgenden auch abgekürzt mit *KONV*) repräsentiert. Daneben existiert auch je ein zweites Verfahren (abgekürzt als *LOV*), welches speziell zur Bildung geringer Ausgangsspannunngen anwendbar ist und die Schaltverluste reduziert. Die Spannungsübersetzung muss hierfür prinzipiell auf $MU < 1/\sqrt{3}$ begrenzt sein.

Für das *Stromlose Schalten des GR*, auf das sich dieses Kapitel zunächst konzentriert, sind jeweils noch zwei weitere, miteinander kombinierbare Varianten sinnvoll anzuwenden. Zum Einen handelt es sich dabei um ein Verfahren zur Symmetrierung der Schaltverluste zwischen GR- und WR-Stufe. Da bei der Basis-Modulation des *Stromlosen Schaltens des GR* die GR-Stufe an sich nahezu verlustlos schaltet, wird im Rahmen der Symmetrierungsmassnahme (abgekürzt mit *SLS*) ein Teil der ansonsten im WR auftretenden Schaltverluste auf die Transistoren der GR-Stufe verlagert. Diese Symmetrierung ist applizierbar, solange kein Rückspeisebetrieb (also $i > 0$) vorliegt.

Zum Anderen lässt sich dann unabhängig von den beiden bisher geschilderten Modulationsvarianten (*LOV* und *SLS*) noch eine optimierte Klemm-Strategie der WR-Transistoren anwenden, die Schaltvorgänge in den jeweiligen Strommaxima der Lastphasen vermeidet und so generell Schaltverluste reduzieren kann, sofern die Lastphasenverschiebung zwischen Spannung und Strom bekannt ist und im Bereich $\Phi_2 \in [-\pi/6 \ldots + \pi/6]$ liegt. Dieses Verfahren sei kurz mit *OCL* benannt.

Tab. 4.1 fast die oben genannten Bedingungen zum Einsatz der drei verschiedenen *Erweiterten Modulationsverfahren* zusammen. Desweiteren ist dort angegeben, für welche der beiden Konverterstufen sich das Modulationskonzept vom entsprechenden Basis-Verfahren unterscheidet. Angemerkt sei noch, dass die optimierte WR-Klemmung (*OCL*) im Gegensatz zu den beiden anderen Modulationsmodifikationen uneingeschränkt angewendet werden kann und lediglich der vorteilhafte Effekt auf den angegebenen Bereich beschränkt ist.

	LOV	***SLS***	***OCL***
Anwendungs-Bedingung	notwendig: $MU < 1/\sqrt{3}$	notwendig: $i > 0$	vorteilhaft für: $\Phi_2 \in [^{-\pi}/_6; ^{\pi}/_6]$
Betroffene Konverterstufe	*StromlosGR*: GR *Spgs.losWR*: WR	GR und WR	WR
Modifizierbare Basis-Verfahren	*StromlosGR* *Spgs.losWR*	*StromlosGR*	*StromlosGR*

Tabelle 4.1: *Erweiterte Modulationsverfahren zur Verlustreduktion.* Anwendungsbedingungen und von der Modifikation gegenüber dem Basis-Verfahren betroffene Konverterstufen.

Im Abschnitt 4.1 werden die auf der Basis-Modulation des *Stromlosen Schaltens des GR* beruhenden *Erweiterten Verfahren* zur Verlustreduktion ausführlich dokumentiert. Anschliessend diskutiert Abschnitt 4.2 die Umsetzung entsprechender verlustreduzierter Verfahren auf der Basis des *Spannungslosen Schaltens des WR*. Schliesslich zeigt Abschnitt 4.3 noch einen Ansatz zur Übertragung der Modulationsverfahren auf die einstufige *CMC* Topologie auf und gibt einen Vergleich der resultierenden Leistungshalbleiterbelastung.

4.1 Verfahren für das *Stromlose Schalten des GR*

Um die Basis-Modulationsverfahren und hier stellvertretend das *Stromlose Schalten des GR* sinnvoll optimieren zu können, soll zunächst ein Blick auf eine typische Lastcharakteristik für den Matrix Konverter geworfen werden.

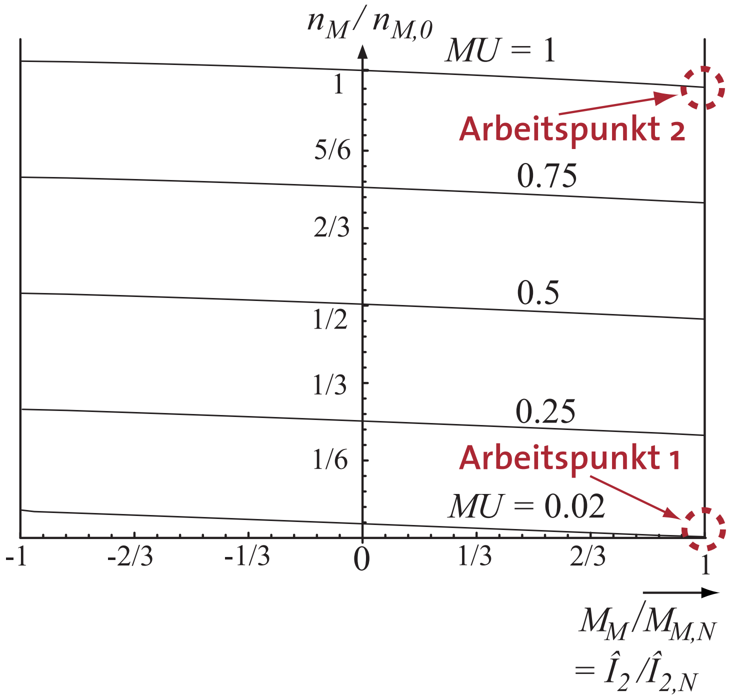


Abbildung 4.2: Typisches Kennlinienfeld einer permanenterregten Synchronmaschine (PSM) als exemplarische Last eines Matrix Konverters. Die Drehzahl-Drehmoment-Kennlinien deren Scharparameter die Spannungsübersetzung MU des Konverters ist, beziehen sich auf das stationäre Betriebsverhalten des Motors. Zwei (extreme) Arbeitspunkte sind zur Konverterdimensionierung relevant.
Arbeitspunkt 1:
Belastung mit Maximalmoment nahe Motorstillstand.
Arbeitspunkt 2:
Belastung mit Maximalmoment bei Nenndrehzahl.

So ist in Abbildung 4.2 exemplarisch das für stationäres Betriebsverhalten gültige Drehzahl-Drehmoment-Kennlininenfeld einer permanenterregten Synchronmaschine[1] (PSM) dargestellt (vgl. [33]). Scharparameter des Kennlinienfeldes ist die Spannungsübersetzung MU des Konverters und somit letzlich die Ausgangsspannung. Bei Motorbetrieb ohne jede feldschwächende Stromkomponente ($I_{2,d} = 0$, vgl. Kapitel 7.5.1) ist das Motormoment M_M dem Laststrom $\hat{I}_2$ proportional. Die stationär erreichbare Drehzahl n_M ist bei festem Moment ihrerseits proportional zur Ausgangsspannung und damit zur Konverterübersetzung MU. Aufgrund des Spannungsabfalls über dem ohmschen Wicklungswiderstand nimmt jedoch die erzielbare Drehzahl für ein gegebenes MU mit steigendem Moment, respektive steigendem Ankerstrom $\hat{I}_2$, leicht ab. Alle Grössen des Diagramms sind auf die Werte im Nennpunkt normiert.

Mit Betrachten des Kennlinienfelds des Antriebs sind zwei strommaximale Arbeitspunkte zur Konverterdimensionierung relevant. Zum Einen ist dieses der Nennpunkt, der neben dem Nennstrom ($\hat{I}_2 = \hat{I}_{2,N}$) durch die Nennausgangsspannung, also die (nahezu) maximale Konverteraussteuerung ($MU \approx 1$) beschrieben ist. Der Nennpunkt sei als *Arbeitspunkt 2* bezeichnet. Zum Anderen ist aber auch der Motorstillstand ($MU \approx 0$) bei Nennmoment, d.h. bei Nennstrom kritisch. Diese dimensionierungsrelevante Betriebsbedingung werde mit *Arbeitspunkt 1* benannt.

Visuell verdeutlicht wird der Sachverhalt an der dreidimensionalen Belastungscharakteristik eines WR-Leistungstransistors nach Abbildung 4.3. Dort sind exemplarisch die an Transistor S_{pB} auftretenden Verluste p_{SpB} (bestehend aus Leit- und Schaltverlusten) über eine vollständige Netz- und Lastperiode aufgetragen. Dabei ist die Netzperiode durch die φ_1- und die Lastperiode durch die φ_2-Achse repräsentiert. Die Verluste variieren einerseits mit den eingeprägten Grössen Netzspannung sowie Laststrom. Andererseits ändern sie sich aber offensichtlich auch mit dem Übergang von einem WR-Sektorintervall zum nächsten. Wie gekennzeichnet, ist die Zusammensetzung der Halbleiterverluste je nach eingezeichnetem WR-Sektor unterschiedlich. So wird Transistor S_{pB} gemäss konventioneller Modulation beispielsweise im Sektor (II) nur mit Schalt- im WR-

[1]Motorparameter gemäss: *LUST PSM-23-20R83-0*, 3.5kW.

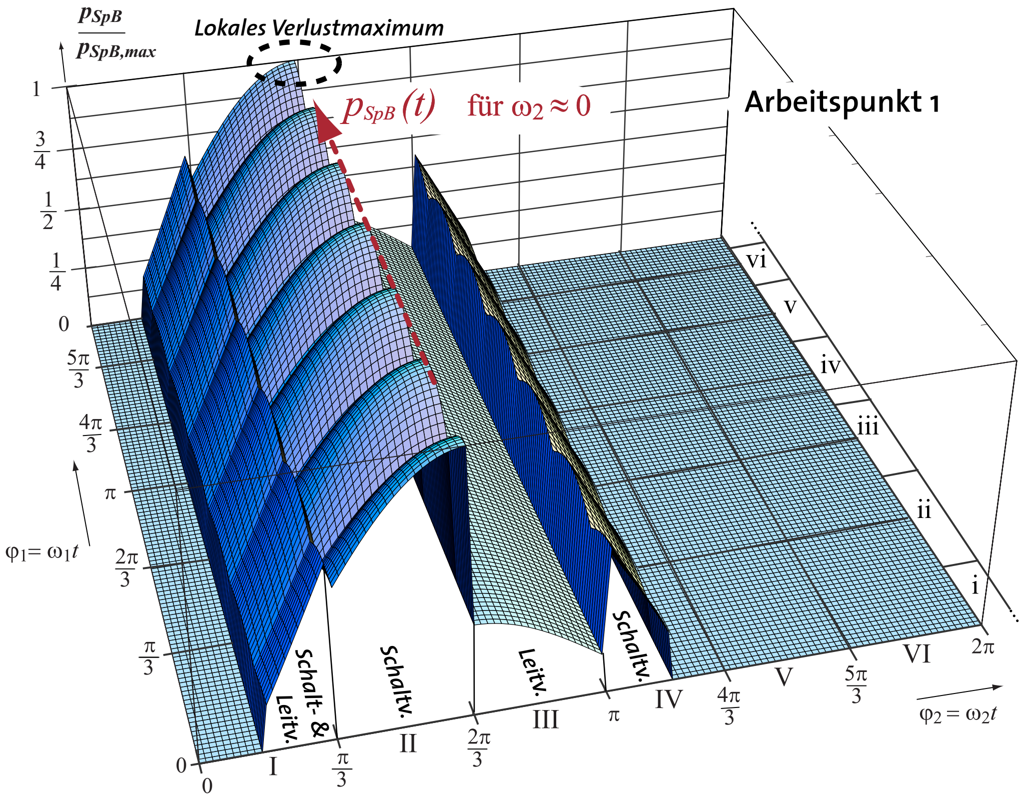


Abbildung 4.3: Basis-Modulation: Dreidimensionale Belastungscharakteristik eines Leistungstransistors der WR-Stufe (exemplarisch: S_{pB}) hier für den Arbeitspunkt 1 mit $\Phi_2 \approx 0$. Leit- und Schaltverluste variieren mit den jeweiligen Zeigerlagen innerhalb von Netz- *und* Lastperiode, d.h. in Abhängigkeit von φ_1 und φ_2. Die zugehörigen Sektorintervalle der GR- und WR-Stufe sind eingezeichnet. Für den Arbeitspunkt 1 entspricht der Zeitverlauf der Verlustleistung $p_{SpB}(t)$ mit $\omega_2 \approx 0$ einer Trajektorie über obige Hüllfläche quasi parallel zur φ_1–Achse.

Sektor (III) hingegen ausschliesslich mit Leitverlusten belastet. Für die fünf anderen Transistoren der WR-Stufe gilt obige Charakteristik ebenso, lediglich die Skala der φ_2-Achse verschiebt sich den Symmetrieverhältnissen entsprechend.

Da beim *Stromlosen Schalten des GR* die Halbleiter der GR-Stufe praktisch nicht mit Schaltverlusten, sondern nennenswert einzig mit Leitverlusten belastet werden, sind sie naturgemäss nicht die kritischen Elemente des Konverters und so ist die Betrachtung ihrer Verlustcharakteristik weniger relevant. Darüberhinaus bietet sich aufgrund der ohnehin nahezu verlustlos stattfindenden Schaltvorgänge hinsichtlich der GR-seitigen Halbleiterverluste auch kein weiteres modulationsbezogenes Optimierungspotential, weshalb an dieser Stelle von der Abbildung einer entsprechenden GR-Belastungscharakteristik abgesehen wird.

Die Belastungscharakteristik des WR-Transistors in Abbildung 4.3 ist exemplarisch für den Arbeitspunkt 1 (Motorstillstand, gleichbedeutend mit: $\Phi_2 \approx 0$, $MU \approx 0$, $n_M \approx 0$, $\omega_2 \approx 0$) dargestellt.
Qualitativ würde diese Charakteristik aber auch für den Nennpunkt (Arbeitspunkt 2) sehr ähnlich aussehen. Als nennenswerter Unterschied würden aufgrund der erhöhten Konverteraussteuerung dann auch Leitverluste im WR-Sektor (II) hinzukommen und dort zu einem angehobenen Hüllflächenniveau führen. Dabei entspricht jener Niveauhub quantitativ dem Absolutniveau der (an der z-Achse gespiegelten) Hüllfläche in WR-Sektor (III). Das quantitative Verhältnis von Schalt- zu Leitverlusten kann in obiger Charakteristik beim Übergang von Sektor (II) auf (III) bei $\varphi_2 = 2\pi/3$ direkt auf der z-Achse abgelesen werden. Es hängt dabei massgeblich von der angewendeten Schaltfrequenz ab, die hier für gegebene Halbleiterparameter[2] exemplarisch zu $f_P = 15kHz$ (GR-seitig) gewählt wurde. Das Verhältnis der Verlustanteile verdeutlicht, dass für „zeitgemässe Schaltfrequenzen“ $f_P > 10kHz$ für die gerade der Matrix Konverter prädestiniert ist (vgl. Kapitel 7.2.3), die Schaltverluste eindeutig dominieren. In diesem Sinne zielen Massnahmen zur Verlustreduktion im vorliegenden Kapitel immer auf die Verringerung der *Schalt*verluste.

Mit Blick auf die dreidimensionale Belastungscharakteristik nach Abbildung 4.3 werden nun anschaulich *zwei* grundsätzliche Zielsetzungen deutlich, auf die besagte Modulationsmassnahmen zur Verlustreduktion sinnvoll auszurichten sind:

- Lokale Verlustmaxima absenken, bzw. Stillstandsmoment erhöhen.

  Dieses Ziel entspricht grafisch einer Nivellierung der unterschiedlichen Hüllflächenniveaus in den einzelnen WR-

[2] gültig für Brückenzweigmodul *IXYS FII 50-12E*.

Sektoren.

Relevant ist diese Zielsetzung für Arbeitspunkt 1.
Denn in der Nähe des Stillstandspunkts des Motors ist neben der Drehzahl ($n_M \approx 0$) ebenso die Ausgangs(kreis)frequenz des Konverters dicht bei Null $\omega_2 \approx 0$.
Da die φ_1- und φ_2-Achse über Ein- und Ausgangskreisfrequenz mit der Zeitvariable parametriert sind, entspricht der Zeitverlauf der Transistor-Verlustleistung $p_{SpB}(t)$ einer Trajektorie über die Verlust-Hüllfläche, die quasi parallel zur φ_1-Achse verläuft. Für Transistor S_{pB} verliefe diese Trajektorie im ungünstigsten Fall im WR-Sektor (II) und dort eben über das maximale Niveau nahe $\varphi_2 = 2\pi/3$, welches als *lokales Verlustmaximum* bezeichnet werde.
Ein solcher Trajektorienverlauf ist in Abbildung 4.3 zur Verdeutlichung dieser „Worst-Case-Situation“ skizziert.
Da die gesamte WR-Stufe aus sechs Transistoren besteht, wird sich jederzeit einer von ihnen gerade im kritischen Sektor des lokalen Maximums befinden. Aufgrund der nahezu parallelen Trajektorie wird diese maximale Belastung über eine lange Zeit (länger als die thermische Zeitkonstante des Halbleiters) stets den gleichen Transistor treffen. Somit bildet genau dieser Transistor das kritische Element (den „Flaschenhals“) des Antriebssystems und determiniert mit Erreichen seiner zulässigen Höchsttemperatur den im Motorstillstand maximal bewältigbaren Laststrom, bzw. das maximal erreichbare Stillstandsmoment.
Folglich wird mit einem Herabsetzen des lokalen Verlustmaximums unmittelbar ein erhöhtes Stillstandsmoment ermöglicht.

Für alle Arbeitspunkte abseits der Umgebung des Stillstandspunkts (je nach thermischer Halbleiterzeitkonstante in etwa ab $|f_2| > 10Hz$) verläuft die Verlust-Trajektorie auch in φ_2-Richtung hinreichend schnell, sodass die relevante Verlustleistung durch entsprechende Mittelung über die φ_2- (und φ_1-) Achse gebildet werden kann. Die dann erzielbaren Lastströme, resp. Motormomente sind plausiblerweise deutlich höher.

- Gesamtverluste reduzieren, bzw. Konverter-Wirkungsgrad erhöhen.

Grafisch entspricht diese Zielsetzung einer Absenkung der gesamten Hüllfläche. D.h. der *globale Mittelwert* der Verluste über die gesamte (φ_1,φ_2)-Ebene ist demgemäss zu reduzieren (vgl. mathematische Details in Kapitel 6.2.1).

Diese Zielsetzung ist vornehmlich für Arbeitspunkt 2 relevant.

Die Belastungscharakteristik nach Abbildung 4.3 und alle dazu getroffenen Aussagen gelten im Übrigen in uneingeschränkter Weise auch für einen konventionellen *Spannungszwischenkreis Wechselrichter*. Der einzige Unterschied liegt darin, dass die Charakteristik dann i.A. *keine* Abhängigkeit in φ_1-Richtung zeigt, sondern – sofern die Zwischenkreis-Kapazität nicht allzu gering ist – von der Netzperiode unabhängige Verlustpegel aufweist.

Zum Erreichen der beiden oben dargestellten Zielsetzungen, werden nachfogend drei erweiterte Modulationsmassnahmen zur Verlustreduktion vorgestellt und ihr jeweiliger Einfluss auf obige Belastungscharakteristik (Abbildung 4.3) wird gezeigt.
So behandelt Abschnitt 4.1.1 die optimierte WR-Klemmstrategie (*OCL*), welche die Gesamtverluste und lokale Verlustmaxima reduziert. Die Anwendbarkeit des *OCL* ist dabei nicht ausschliesslich auf *IMC* Topologien beschränkt, sondern gilt ebenso für konventionelle Spannungszwischenkreis Wechselrichter.
Abschnitt 4.1.2 erläutert ein GR-seitig modifiziertes Modulationsverfahren zum Erhalt einer verringerten ZK-Spannung (*LOV*). Hiermit werden für kleine Ausgangsspannungen, respektive Drehzahlen ebenfalls die globalen Gesamtverluste, wie auch die lokalen Verlustmaxima herabgesetzt.
Schliesslich stellt Abschnitt 4.1.3 noch eine Modulationsmodifikation (*SLS*) vor, welche eine Schaltverlustaufteilung zwischen beiden Konverterstufen ermöglicht. Diese Modifikation von der GR- und WR-Stufe geringfügig betroffen sind, bietet damit eine Abschwächung der lokalen Verlustmaxima des WR und trägt so zu einem gesteigerten Stillstandsmoment bei.

4.1.1 Optimierte Klemmstrategie des WR *(OCL)*

Die Ausführungen dieses Abschnitts beziehen sich allein auf die Ansteuerung der WR-Stufe, deren Raumzeigerdiagramm in Abbildung 4.4(a) gezeigt ist. Der Ausgangsspannungszeiger $\underline{\bar{u}}_2$ wird in jedem der sechs Sektoren durch Anwenden der jeweils sektorbegrenzenden Wirkzeiger und *nur einen* der beiden Nullzeiger (000) oder (111) gebildet. Die im Rahmen der Basis-Modulation in Kapitel 3.1 geschilderte konventionelle Vorgehensweise nutzt dazu innerhalb eines gegebenen WR-Sektors stets den gleichen Nullzeiger. Mit der Wahl dieses Nullzeigers und den ohnehin festgelegten Wirkzeigern ist dann auch die WR-Schaltzustandsfolge eindeutig bestimmt. Denn im Interesse geringer Schaltverluste ist es sinnvolle Konvention für jeden Schaltzustandswechsel, d.h. für jeden Wechsel eines diskreten WR-Zeigers, nur einen der drei WR-Brückenzweige umzuschalten. Zur Bildung des beispielhaft in WR-Sektor (II) platzierten Ausgangsspannungszeigers würde demnach standardmässig der Nullzeiger (000) angewendet und dem zu Folge im gesamten Sektor (II) durchgängig die WR-Schaltzustandsfolge (11**0**) → (01**0**) → (00**0**) → (01**0**) → 11**0**) abgearbeitet. Mit Betrachten dieser Zustandsfolge wird deutlich, dass die dritte Binärstelle jedes Schaltzustandsworts unverändert bei Null steht. Das bedeutet einerseits, dass der mit der n-Schiene verbundene WR-Transistor S_{Cn} im Brückenzweig der Phase C dauernd leitend gesteuert ist und somit C an die n-Schiene klemmt. Dieser Sachverhalt ist im Schaltbild nach Abbildung 4.4(b) durch das fett gezeichnete Symbol für den klemmenden Transistor S_{Cn} markiert und wird darüberhinaus auch von Tab. 4.2 (dritte Zeile, vierte Spalte) wiedergegeben.

Da also während eines gesamten Sektorintervalls stets ein und derselbe Transistor klemmt[3], dieser aber mit dem Übergang in den nächsten Sektor wechselt, kann die hier geschilderte konventionelle Festlegung der Schaltzustandsfolge als *sektorsynchrone WR-Klemmung* bezeichnet werden. So stimmen die in der linken Spalte von Tab. 4.2 angeführten Klemmbereiche eben gera-

[3]Die allgemeine Strategie des Nicht-Umschaltens einer Laststromphase wird in der Literatur zuweilen auch als „Flat-Top Modulation“ bezeichnet.

de mit den Sektorintervallen der WR-Stufe überein. Abbildung 4.4(a) verdeutlicht diesen Zusammenhang grafisch, denn hier sind jene Klemmbereiche durch gleichfarbige Flächen markiert, welche im vorliegenden Fall deckungsgleich unter den einzelnen Raumzeigersektoren liegen.

Die *sektorsynchrone WR-Klemmung* ist im Allgemeinen jedoch nicht die schaltverlustoptimale Lösung. Befinden sich Ausgangsspannung und -strom des Konverters beispielsweise in Phase ($\Phi_2 = 0$) – wie in der angeführten Anwendung des Betriebs mit einer Synchronmaschine in guter Näherung gegeben – so würde in Sektorhälfte (II.B) des betrachteten Sektors der Phasenstrom i_B (Projektion von $\underline{i}_2$ auf die B-Achse) maximal werden. In der obigen, durchgängig angewendeten Schaltzustandsfolge wechselt die zweite Binärstelle des Schaltworts und damit auch WR-Brückenzweig B über den gesamten Sektor (II) den Schaltzustand. Folgerichtig wird also ein Phasenstrom allgemein auch dann geschaltet, wenn er in Sektorhälfte (B) seine betragsmaximalen Werte annimmt. Diese Situation analog zur Zeigerlage in Abbildung 4.4(a) ist im Schaltbild nach Abbildung 4.4(b) dargestellt. Darin kennzeichnen die drei Laststrompfeile grafisch den Betrag und das Vorzeichen der Ausgangsströme. Die punktierte Zeichnung des Transistors S_{pB} markiert die geschaltete Betriebsweise, während die fette Konturierung symbolisiert, dass das Element in der aktuellen Stromrichtung gepolt und somit, je nach Schaltzustand, auch stromführend ist.

Der zugehörige Zeitverlauf des Transistorstroms i_{SpB} ist in Abbildung 4.5 zusammen mit Schaltspannung u_{SpB} und Schaltsignal s_{pB} über zwei Lastperioden aufgetragen. Deutlich erkennbar sind die erwähnten Schaltaktionen in der zweiten Hälfte von WR-Sektor (II), in der der geschaltete Transistorstrom maximale Werte zeigt. Dem zu Folge treten auch eben hier (in Sektorhälfte (II.B)) die maximalen Schaltverluste auf (vgl. Abbildung 4.3 und Abbildung 4.6). Das Klemmintervall von S_{pB} ($u_{SpB} = 0$, $i_{SpB} = i_B$, $s_{pB} = 1$) liegt vollständig in Sektor (III) und ist somit sektorsynchron, aber nicht symmetrisch am Maximum des zu schaltenden Stroms ausgerichtet.

Dieses nicht symmetrisch platzierte Klemmintervall schlägt sich so auch schliesslich in einer Asymmetrie der dreidimensio-

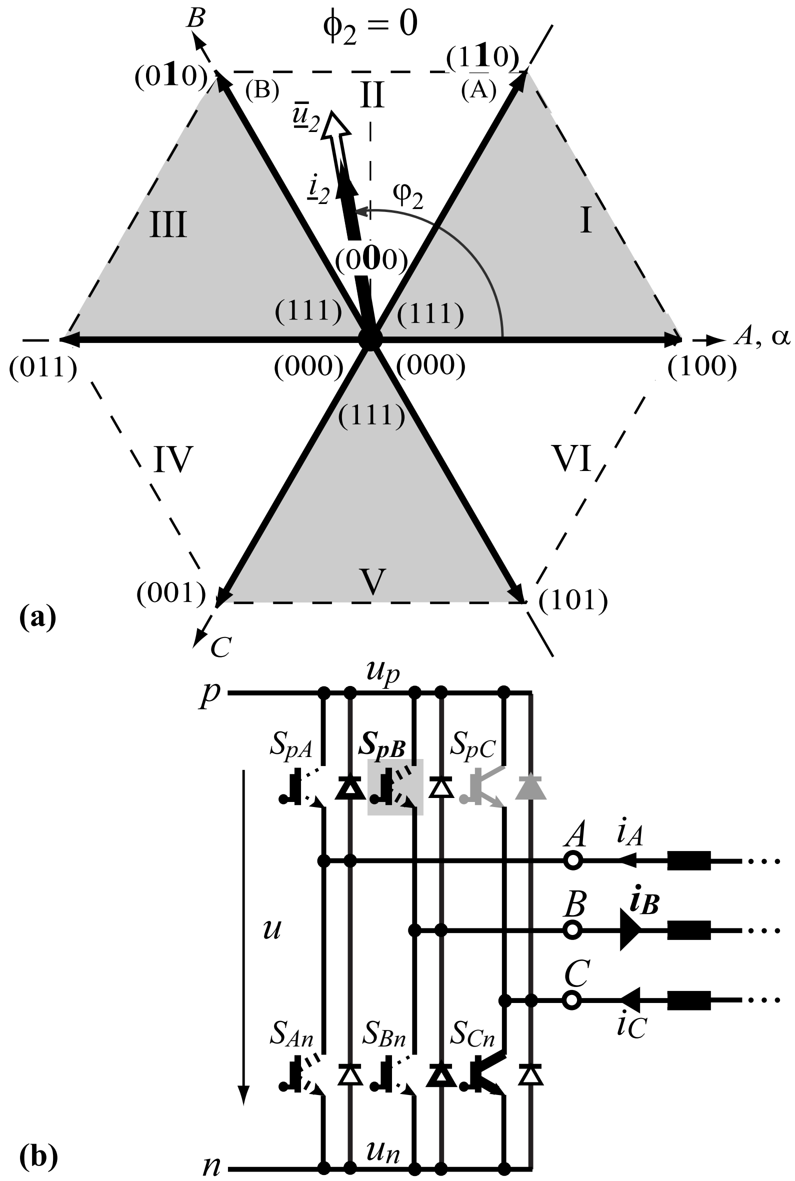


Abbildung 4.4: (a) WR-Raumzeigerdiagramm für $\Phi_2 = 0$. Gleichfarbig unterlegte Flächen markieren Bereiche, in denen jeweils ein WR-Brückenzweig nicht geschaltet wird. Standardmässig bleibt innerhalb eines gesamten WR-Sektors die Schaltzustandsabfolge unverändert (*sektorsynchrone Klemmung*). Am Beispiel von Sektor (II) ist dies stets: (1**1**0) → (0**1**0) → (0**0**0) → (0**1**0) → 1**1**0). Damit wechselt WR-Transistor S_{pB} auch dann seinen Schaltzustand, wenn der von ihm zu schaltende Strangstrom i_B in Sektorhälfte (II.B) maximal wird. Diese Situation ist in Bildteil **(b)** dargestellt.

φ_2	u_A	u_B	u_C
$0 \ldots \frac{\pi}{3}$	$\boldsymbol{u_p}$	$u_n,\ u_p$	$u_n,\ u_p$
$\frac{\pi}{3} \ldots \frac{2\pi}{3}$	$u_p,\ u_n$	$u_p,\ u_n$	$\boldsymbol{u_n}$
$\frac{2\pi}{3} \ldots \pi$	$u_n,\ u_p$	$\boldsymbol{u_p}$	$u_n,\ u_p$
$\pi \ldots \frac{4\pi}{3}$	$\boldsymbol{u_n}$	$u_p,\ u_n$	$u_p,\ u_n$
$\frac{4\pi}{3} \ldots \frac{5\pi}{3}$	$u_n,\ u_p$	$u_n,\ u_p$	$\boldsymbol{u_p}$
$\frac{5\pi}{3} \ldots 2\pi$	$u_p,\ u_n$	$\boldsymbol{u_n}$	$u_p,\ u_n$

Tabelle 4.2: Sektorsynchrone WR-Klemmung. Klemmbereiche und Ausgangsphasenpotentiale über eine vollständige Lastperiode. Die fettgedruckten Schienenpotentiale (u_p, u_n) kennzeichnen die Klemmung einer Ausgangsphase an entweder die p- oder die n-Schiene des Zwischenkreises.

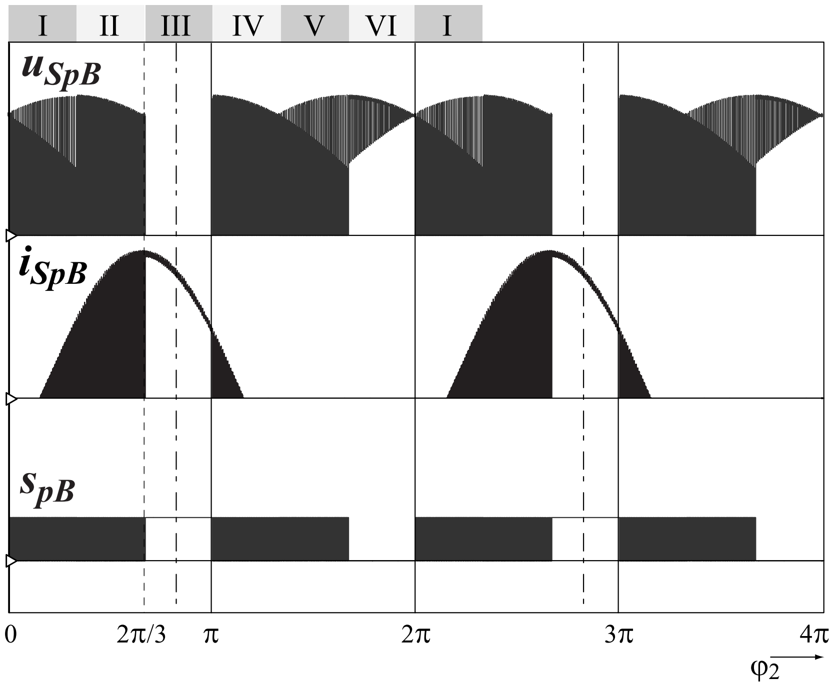


Abbildung 4.5: Sektorsynchrone WR-Klemmung. Zeitverlauf charakteristischer Grössen (Spannung u_{SpB}, Strom i_{SpB}, Schaltsignal s_{pB}) am WR-Leistungstransistor S_{pB} über zwei Lastperioden (Simulation). Der Verlauf von i_{SpB} zeigt, dass das Klemmintervall von S_{pB} *nicht symmetrisch* am Maximum des Schaltstroms ausgerichtet ist.

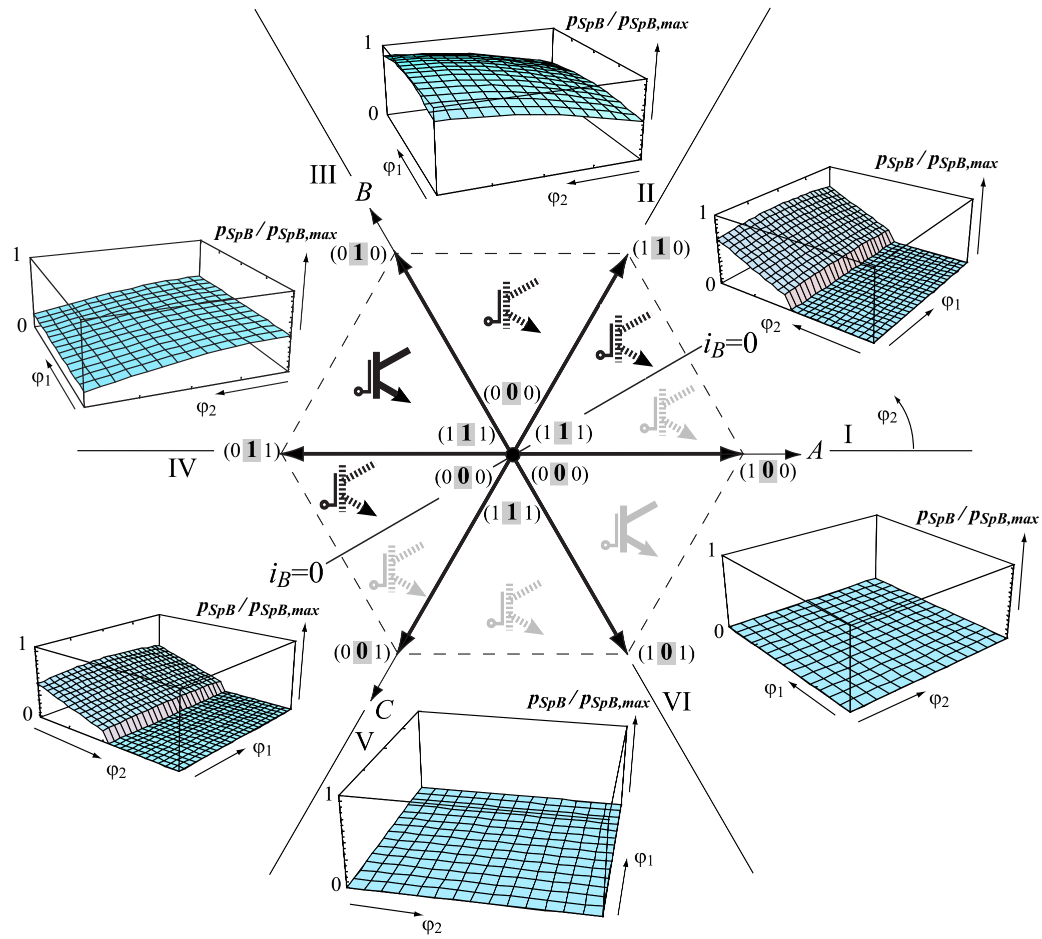


Abbildung 4.6: Bildung der in Abbildung 4.3 gezeigten Belastungscharakteristik aus den sektorspezifischen Verlustverläufen. Die Einzelverläufe gelten für einen GR-Sektor und den jeweils zugeordneten WR-Sektor des abgebildeten Raumzeigerdiagramms. Ein punktiertes IGBT-Symbol kennzeichnet die WR-Sektoren, in denen S_{pB} geschaltet und bestromt wird, während ein durchgehend schwarz gezeichnetes Symbol den Sektor der Klemmung markiert. Graue IGBT-Symbole markieren die Bereiche, in denen $i_B < 0$ gilt und S_{pB} deshalb nicht im Strompfad liegt. Folgerichtig treten hier auch keine Verluste auf. Die in den einzelnen Sektoren angewendete Schaltsequenz für S_{pB} kann direkt von den markierten Binärstellen des WR-Schaltworts abgelesen werden.

nalen Belastungscharakteristik (Abbildung 4.3) in φ_2-Richtung nieder.

Die prinzipielle Entstehung der dreidimensionalen Belastungscharakteristik nach Abbildung 4.3 ist in Abbildung 4.6 anschaulich dokumentiert. Im WR-Raumzeigerdiagramm können die jeweils sektorabhängig angewendeten Schaltzustände für Transistor S_{pB} direkt von der markierten Binärstelle der Schaltworte abgelesen werden. Der Vergleich der drei Schaltzustände gibt Auskunft darüber, ob S_{pB} im betreffenden Sektor klemmt oder schaltet. Grafisch ist der Sektor der Klemmung mit einem massiven IGBT-Symbol markiert, während die Sektoren in denen S_{pB} umgeschaltet wird mit einem punktiert gezeichneten IGBT-Symbol gekennzeichnet sind. Die sektorspezifischen Verlustverläufe gelten für einen GR-Sektor und den jeweils zugeordneten WR-Sektor des Raumzeigerdiagramms.

Maximale Verluste entstehen am Ende des Sektors (II), wo S_{pB} geschaltet wird und zudem der zu schaltende Strom i_B sein Maximum annimmt. Die genaue Berechnung dieser sektorspezifischen Verläufe für Schalt- und Leitverluste in Abhängigkeit von (φ_1,φ_2) auf der Grundlage real gemessenen Halbleiter-Parameter ist in Kapitel 6 thematisiert. Für $i_B < 0$ liegt S_{pB} nicht im Strompfad und dem zu Folge treten über eine Halbperiode praktisch keine Verluste am betreffenden Transistor auf. Im Raumzeigerdiagramm ist der unbestromte S_{pB} durch ein dann graues IGBT-Symbol visualisiert.

Die Aneinanderreihung (beginnend bei $\varphi_2 = 0$) der sechs WR-sektorabhängigen Einzelverläufe der Lastperiode und die Erweiterung der Grafik in φ_1-Richtung um fünf identische GR-Sektorintervalle ergibt die vollständige Belastungscharakteristik nach Abbildung 4.3.

Optimierte WR-Klemmung

Unter Berücksichtigung der vorangegangenen Analyse der sektorsynchronen WR-Klemmung sollte es das Ziel einer schaltverlustoptimierten Klemmstrategie der WR-Stufe sein, Umschaltungen desjenigen Brückenzweigs zu vermeiden, der den momentan betragsmaximalen Lastphasenstrom führt.
Anders ausgedrückt entspräche dies einer symmetrischen Ausrichtung des $\pi/3$-breiten WR-Klemmintervalls um das jeweilige Maximum des Lastphasenstroms (vgl. Abbildung 4.8).

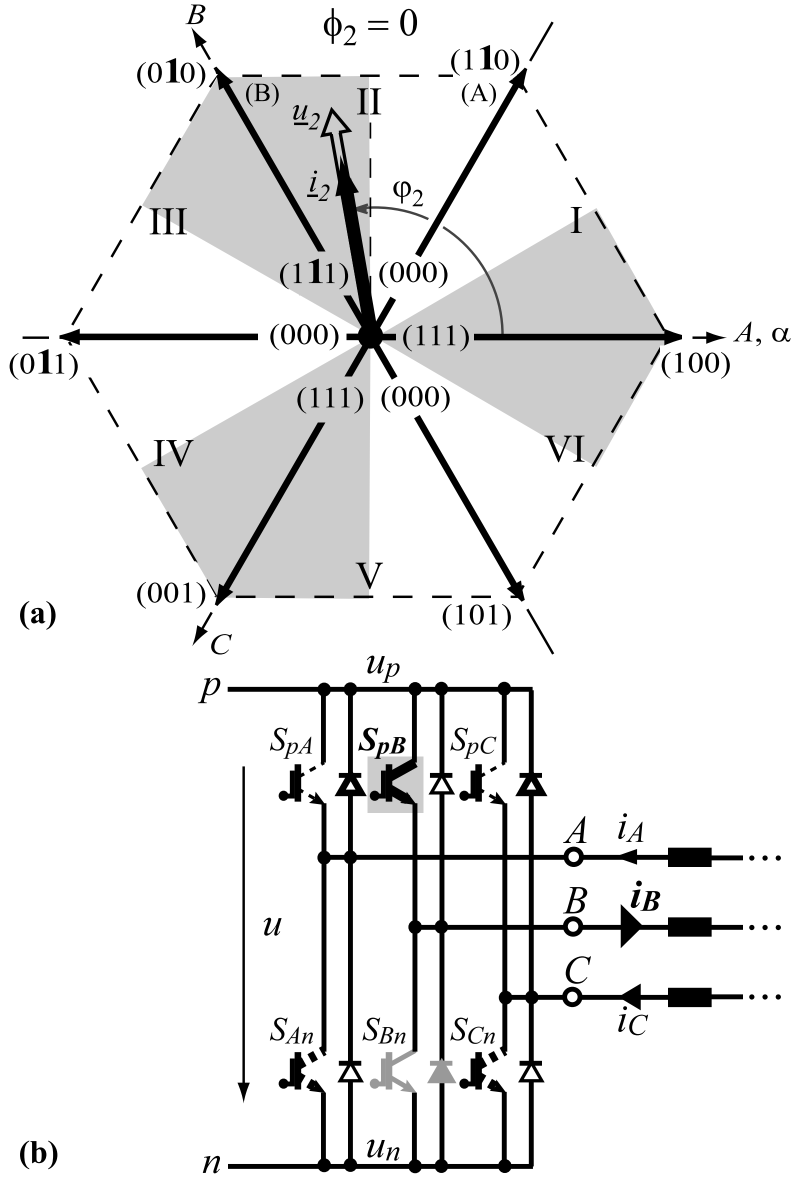


Abbildung 4.7: Optimierte WR-Klemmung.
(a) Raumzeigerdiagramm für $\Phi_2 = 0$. Wird der Nullzustand und die Schaltzustandsabfolge innerhalb der WR-Sektoren entsprechend den gleichfarbig unterlegten Bereichen gewechselt, so wird jeweils der Brückenzweig nicht umgeschaltet, der den betragsmaximalen Strangstrom führt. In Sektorhälfte (II.B) fliesst somit der dort maximale Laststrom i_B ununterbrochen über den klemmenden Transistor S_{pB}. Diese Situation ist auch in Bildteil **(b)** dargestellt.

φ_2	u_A	u_B	u_C
$0 \ldots \frac{\pi}{6}$	$\boldsymbol{u_p}$	$u_n,\, u_p$	$u_n,\, u_p$
$\frac{\pi}{6} \ldots \frac{\pi}{2}$	$u_p,\, u_n$	$u_p,\, u_n$	$\boldsymbol{u_n}$
$\frac{\pi}{2} \ldots \frac{5\pi}{6}$	$u_n,\, u_p$	$\boldsymbol{u_p}$	$u_n,\, u_p$
$\frac{5\pi}{6} \ldots \frac{7\pi}{6}$	$\boldsymbol{u_n}$	$u_p,\, u_n$	$u_p,\, u_n$
$\frac{7\pi}{6} \ldots \frac{3\pi}{2}$	$u_n,\, u_p$	$u_n,\, u_p$	$\boldsymbol{u_p}$
$\frac{3\pi}{2} \ldots \frac{11\pi}{6}$	$u_p,\, u_n$	$\boldsymbol{u_n}$	$u_p,\, u_n$
$\frac{11\pi}{6} \ldots 0$	$\boldsymbol{u_p}$	$u_n,\, u_p$	$u_n,\, u_p$

Tabelle 4.3: Optimierte WR-Klemmung. Ausgangsphasenpotentiale über eine vollständige Lastperiode für $\Phi_2 = 0$. Die aufgelisteten Klemmbereiche entsprechen den unterlegten Flächen des Raumzeigerdiagramms in Abbildung 4.7.

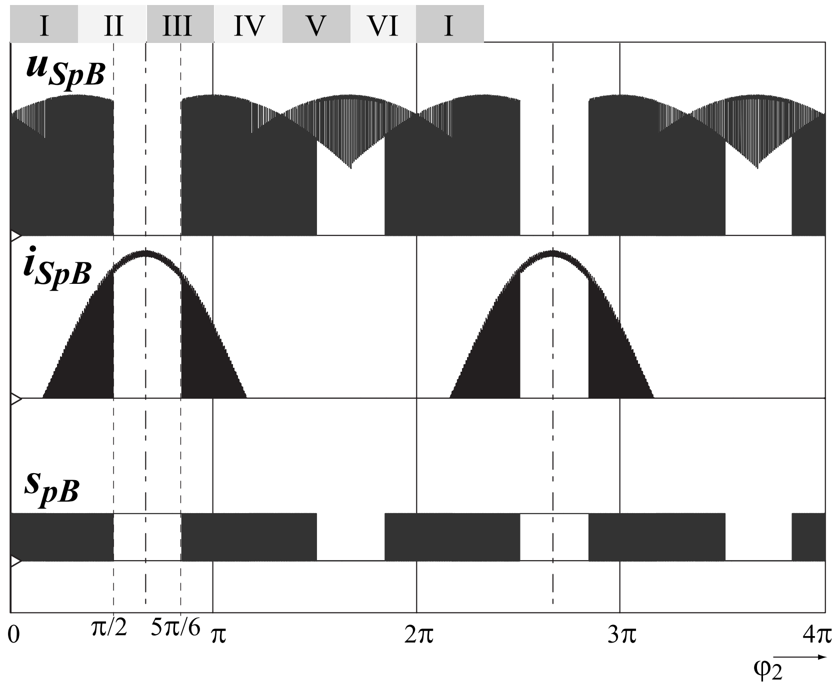


Abbildung 4.8: Optimierte WR-Klemmung. Zeitverlauf von Spannung u_{SpB}, Strom i_{SpB} und Schaltsignal s_{pB} des WR-Transistors S_{pB} (Simulation). Die symmetrische Platzierung des $\pi/3$-breiten Klemmintervalls um das Maximum von i_{SpB} ist offensichtlich.

Angemerkt sei noch, dass neben dem momentanen Schaltstrom (in Abbildung 4.8: i_{SpB}) natürlich auch die jeweilige Schaltspannung (u_{SpB}) die auftretenden Schaltverluste bestimmt. Massgebliche Grösse ist dabei die vom WR-Transistor aufzunehmende Sperrspannung und diese entspricht dem momentanen Niveau der ZK-Spannung. Insofern läge ggf. der Gedanke nahe, im Rahmen einer alternativen Variante zur Minimierung der Schaltverluste, das WR-Klemmintervall optimal am Verlauf der *ZK-Spannung* auszurichten.
Da die ZK-Spannung jedoch prinzipiell netzfrequente Periodizität ($^1/_6\, T_1$) aufweist, lässt sie sich grundsätzlich nicht mit der anwendungsspezifisch variierenden Lastperiode synchronisieren. Weil also Netz- und Lastperiode völlig unabhängig voneinander sind[4] und selbst bei $f_1 \approx f_2$ keinen festen Phasenbezug zueinander haben, die WR-Stufe aber nur mit lastfrequenter Periodizität ihre Transistoren klemmen kann, ist eine schaltverlustminimale, an der ZK-Spannung orientierte WR-Klemmstrategie *nicht möglich.*
Insofern ist lediglich eine am Lastphasenstrom ausgerichtete WR-Klemmung sinnvoll.

Das WR-Raumzeigerdiagramm in Abbildung 4.7(a) kennzeichnet mit den gleichfarbig unterlegten Flächen für $\Phi_2 = 0$ die $\pi/3$-Bereiche, in denen eine Lastphase maximale Stromwerte zeigt und innerhalb derer infolgedessen der zugehörige Brückenzweig nicht umzuschalten ist, sofern eine *optimierte WR-Klemmung (OCL)* gewährleistet werden soll. Um die abgebildeten, symmetrisch um die Strangachsen ausgerichteten Klemmbereiche zu erzielen, ist *innerhalb* eines WR-Sektors der anzuwendende Nullzustand und als Konsequenz auch die Schaltzustandsabfolge zu wechseln. So lautet sie nun exemplarisch in WR-Sektorhälfte (II.B):
(0**1**0) → (1**1**0) → (1**1**1) → (1**1**0) → 0**1**0).

Die zweite Binärstelle des Schaltworts steht also während des gesamten Schaltzyklus unverändert bei Eins, was die Klemmung der strommaximalen Ausgangsphase B über Transistor S_{pB} an

[4] Für die gezeigten Zeitverläufe der Simulation gilt $f_2 = 2\, f_1$ und aufgrund dieser Vorgabe eines exakten Vielfachen der Netzfrequenz erscheinen u_{SpB} und i_{SpB} dort, entgegen den nichtidealen Verhältnissen der Realität, synchron zueinander.

die p-Schiene bedeutet (vgl. Tab. 4.3, vierte Zeile, dritte Spalte). Auf topologischer Ebene ist diese Situation in Abbildung 4.7(b) dargestellt.

Tab. 4.3 listet die Klemmbereiche und die zugehörigen Ausgangsphasenpotentiale bei optimierter WR-Klemmung für $\Phi_2 = 0$ auf. Die über zwei Lastperioden simulierten Zeitverläufe der charakteristischen Transistorgrössen von S_{pB} in Abbildung 4.8 bestätigen die symmetrische Platzierung des Klemmintervalls, bzw. die nun unterbundenen Schalthandlungen von S_{pB} in der zweiten Hälfte von WR-Sektor (II).

Überschreiten Ausgangsspannungs- und -stromzeiger die Grenze von Sektor (II) zu (III), so lautet die Schaltzustandsfolge gemäss Abbildung 4.7(a) in der ersten Sektorhälfte (III.A): $(0\mathbf{1}0) \rightarrow (0\mathbf{1}1) \rightarrow (1\mathbf{1}1) \rightarrow (0\mathbf{1}1) \rightarrow 0\mathbf{1}0)$ und ist hier gegenüber der sektorsynchronen Klemmung unverändert, bei der S_{pB} in der ersten Sektorhälfte ja ebenfalls klemmt. Im Fall von $\Phi_2 = 0$ sind Nullzustand und Schaltzustandsfolge offensichtlich exakt in jeder WR-Sektormitte zu wechseln. Grafisch lässt sich damit die Festlegung der optimierten Schaltzustandsfolge für $\Phi_2 = 0$ anhand der folgenden *Regel* ausdrücken:
»Zuerst wird der diskrete Wirkzeiger geschaltet, der dem zu bildenden Ausgangsspannungszeiger $\underline{\bar{u}}_2$ am nächsten liegt. Danach erfolgt die Aktivierung des verbleibenden (zweitnächsten) Wirkzeigers, bevor schliesslich der Nullzeiger angewendet wird, der sich mit Umschalten nur eines WR-Brückenzweiges aus dem zweitnahsten Wirkzeiger erreichen lässt, d.h. dessen Schaltzustandswort sich in nur einer Binärstelle unterscheidet. Der Rücklauf der Schaltsequenz findet spiegelsymmetrisch zum Nullzustand statt.«

Es stellt sich nun noch die Frage, wie die optimalen WR-Klemmbereiche zu wählen sind, wenn aufgrund einer beliebigen Last[5] $\Phi_2 \neq 0$ gilt. Aufgrund der Phasenverschiebung Φ_2 zwischen Ausgangsspannung und -strom sind dann die Klemmbereiche, bzw. der innerhalb der WR-Sektoren stattfindende Wechsel von Nullzustand und Schaltzustandsfolge entsprechend anzupassen. Da jeweils die Ausgangsphase betragsmaxi-

[5] z.B. auch Asynchronmaschine

malen *Stroms* an eine der ZK-Schienen geklemmt werden soll, ist der WR-Klemmbereich für $\Phi_2 \neq 0$ konsequenterweise am Last*strom*zeiger $\underline{i}_2$ auszurichten.

Abbildung 4.9 zeigt die nun geänderten Verhältnisse am WR-Raumzeigerdiagramm beispielhaft für eine Phasenverschiebung von $\Phi_2 = \pi/12$. Zieht man weiterhin die Winkellage φ_2 des Ausgangsspannungszeigers $\underline{\bar{u}}_2$ als Wechselkriterium für Nullzustand und Schaltzustandsfolge heran, dann verschiebt sich die Grenzwinkellage von der Mitte des WR-Sektors in φ_2-Richtung um den Betrag Φ_2. Die am Ausgangsspannungszeiger orientierten Klemmbereiche sind durch die gleichfarbigen Flächen des Raumzeigerdiagramms markiert und darüberhinaus für ein beliebiges $\Phi_2 \in [-\pi/6 \ldots \pi/6]$ in Tab. 4.4 unter Angabe der resultierenden Ausgangsphasenpotentiale aufgelistet.

Würde die Ausgangsphasenverschiebung Φ_2 im Raumzeigerdiagramm nach Abbildung 4.9 weiter ansteigen, dann wäre bei $\Phi_2 = \pi/6$ der Grenzfall erreicht, bei dem die optimierte WR-Klemmung in die sektorsynchrone WR-Klemmung übergeht, aber immer noch das Klemmintervall optimal platziert. Bei darüber hinausgehenden Phasenverschiebungen $\Phi_2 > \pi/6$ ist es dann nicht mehr möglich das Klemmintervall symmetrisch um das Betragsmaximum des Lastphasenstroms zu legen. Die grundsätzliche Tatsache, dass für die optimale Wahl der Klemmbereiche der Laststromzeiger heranzuziehen ist, während hingegen der Ausgangsspannungszeiger die zur Spannungsbildung notwendigen Wirkzeiger und somit den aktiven WR-Sektor festzulegen hat, führt hier zum Widerspruch.
Die Betrachtung für den Fall $\Phi_2 < -\pi/6$ führt zum analogen Resultat.

Praktisch heisst das, dass die optimierte WR-Klemmung über den Bereich $\Phi_2 \in [-\pi/6 \ldots \pi/6]$ die höchste Wirksamkeit aufweist, weil sie das $\pi/3$-breite Klemmintervall symmetrisch um die Maxima der Lastphasenströme platzieren kann. Innerhalb des angegebenen Bereichs sind die entstehenden Schaltverluste minimal und unabhängig vom jeweiligen Wert der ausgangsseitigen Phasenverschiebung Φ_2.

Ausserhalb dieses Bereichs $\Phi_2 \notin [-\pi/6 \ldots \pi/6]$ entspricht das

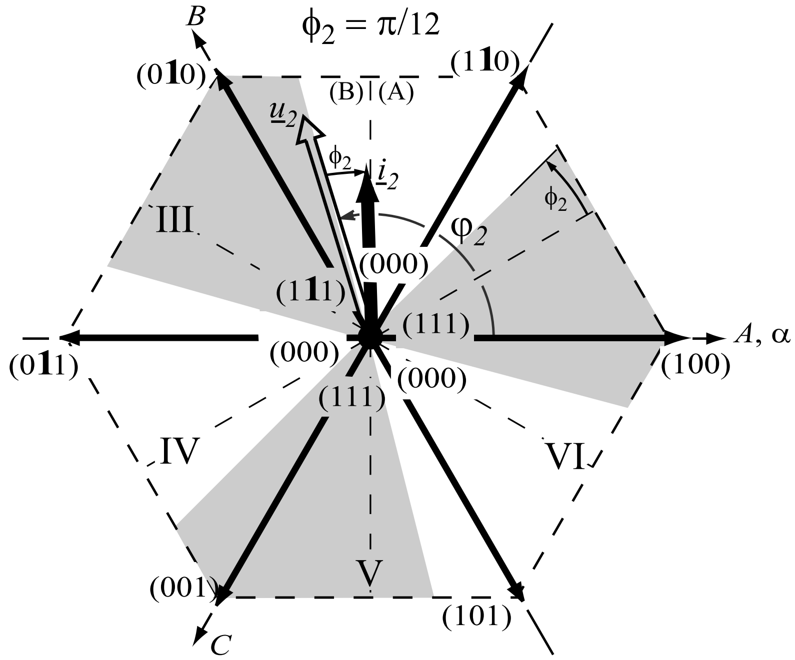


Abbildung 4.9: Optim. WR-Klemmung für $\Phi_2 = \pi/12$. Für beliebige $\Phi_2 \in [-\pi/6 \ldots \pi/6]$ ist der Wechsel von Nullzustand und Schaltzustandsabfolge innerhalb der WR-Sektoren mit dem Übergang des Last*strom*zeigers von Sektorhälfte (A) nach (B) vorzunehmen.

$\boldsymbol{\varphi_2}$	$\boldsymbol{u_A}$	$\boldsymbol{u_B}$	$\boldsymbol{u_C}$
$0 \ldots \frac{\pi}{6} + \Phi_2$	$\boldsymbol{u_p}$	$u_n,\, u_p$	$u_n,\, u_p$
$\frac{\pi}{6} + \Phi_2 \ldots \frac{\pi}{2} + \Phi_2$	$u_p,\, u_n$	$u_p,\, u_n$	$\boldsymbol{u_n}$
$\frac{\pi}{2} + \Phi_2 \ldots \frac{5\pi}{6} + \Phi_2$	$u_n,\, u_p$	$\boldsymbol{u_p}$	$u_n,\, u_p$
$\frac{5\pi}{6} + \Phi_2 \ldots \frac{7\pi}{6} + \Phi_2$	$\boldsymbol{u_n}$	$u_p,\, u_n$	$u_p,\, u_n$
$\frac{7\pi}{6} + \Phi_2 \ldots \frac{3\pi}{2} + \Phi_2$	$u_n,\, u_p$	$u_n,\, u_p$	$\boldsymbol{u_p}$
$\frac{3\pi}{2} + \Phi_2 \ldots \frac{11\pi}{6} + \Phi_2$	$u_p,\, u_n$	$\boldsymbol{u_n}$	$u_p,\, u_n$
$\frac{11\pi}{6} + \Phi_2 \ldots 0$	$\boldsymbol{u_p}$	$u_n,\, u_p$	$u_n,\, u_p$

Tabelle 4.4: Optimierte WR-Klemmung für ein beliebiges $\Phi_2 \in [-\pi/6 \ldots \pi/6]$. Die Grenzen der durch ein konstantes Ausgangsphasenpotential gekennzeichneten Klemmbereiche variieren mit dem Verschiebungswinkel Φ_2 (vgl. unterlegte Flächen in Abbildung 4.9).

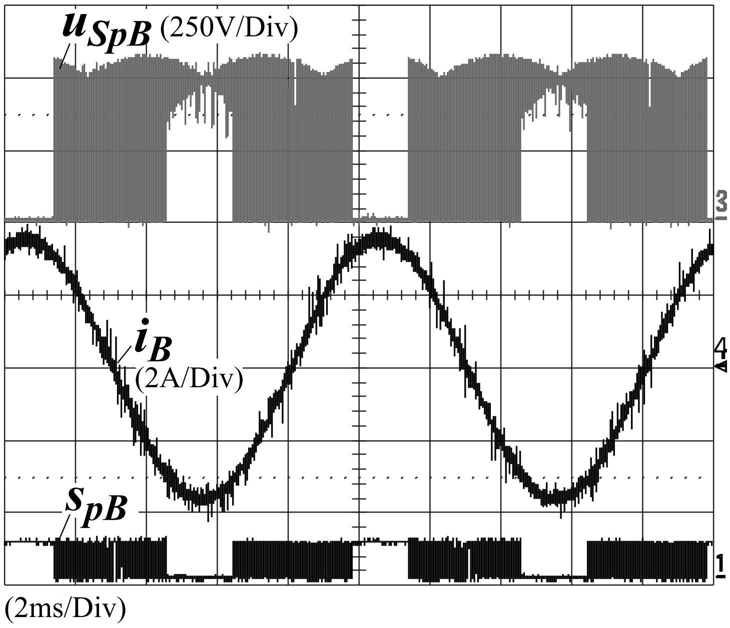


Abbildung 4.10: Optimierte WR-Klemmung für $\Phi_2 = \pi/12$. Gemessener Zeitverlauf von Schaltspannung u_{SpB} und Schaltsignal s_{pB} am WR-Transistor S_{pB}. Die symmetrische Klemmung von S_{pB} über das maximale $\pi/3$-Intervall des Strangstroms i_B kann für $\Phi_2 \in [-\pi/6 \ldots \pi/6]$ auch in der realen Implementierung des Verfahrens aufrechterhalten werden (vgl. mit Simulation nach Abbildung 4.8).

Verfahren der optimierten WR-Klemmung dem der sektorsynchronen WR-Klemmung. Das Klemmintervall bleibt nun ortsfest stehen (für S_{pB} beispielsweise im Bereich $\varphi_2 \in [2\pi/3 \ldots \pi]$, vgl. Abbildung 4.5), während sich die Phasenstrommaxima für weiter steigende Verschiebungsbeträge $|\Phi_2|$ kontinuierlich vom Klemmintervall entfernen. Folglich steigen dann auch für wachsende $|\Phi_2| > \pi/6$ die Schaltverluste kontinuierlich an.

Abbildung 4.10 zeigt für eine Lastphasenverschiebung von $\Phi_2 = \pi/12$ die unter Anwendung der optimierten WR-Klemmung am *VSMC*-Prototypen gemessenen Zeitverläufe der charakteristischen Grössen eines WR-Transistors. Der Vergleich mit den entsprechenden simulierten Verläufen in Abbildung 4.8 zeigt eine gute Übereinstimmung. Erwartungsgemäss kann die symmetrische Klemmung des Transistors über das maximale $\pi/3$-Intervall des Strangstroms auch in der realen Implementierung des Verfahrens erreicht werden.

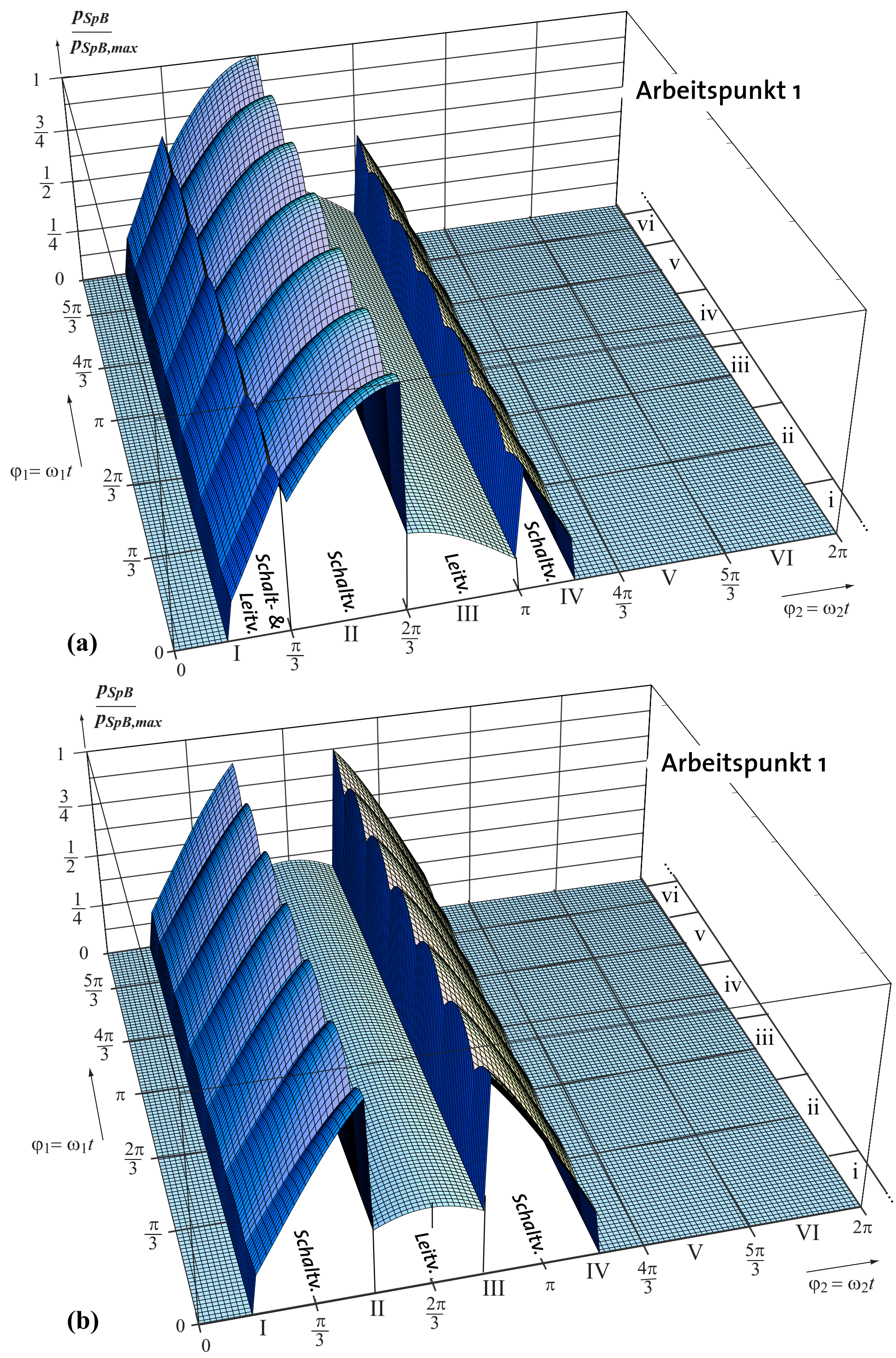


Abbildung 4.11: Vergleich der Belastungscharakteristiken eines WR-Transistors.
(a) Sektorsynchrone WR-Klemmung.
(b) Optimierte WR-Klemmung.

Der grundsätzliche Effekt der optimierten WR-Klemmstrategie (*OCL*) ist in Abbildung 4.11 dokumentiert. Bildteil (a) zeigt als Ausgangssituation die bekannte Belastungscharakteristik eines WR-Transistors für die konvetionell angewendete sektorsynchrone WR-Klemmung für $\Phi_2 = 0$. Mit der optimierten WR-Klemmung in Bildteil (b) wird einerseits die Gesamtverlustleistung, d.h. der globale Mittelwert der Hüllfläche herabgesetzt, wie auch andererseits das lokale Verlustmaximum im WR-Sektor (II) um etwa 1/8 vermindert. Mit der gezielten Platzierung des Klemmintervalls kann die Belastungscharakteristik zudem auf der φ_2-Achse symmetriert werden.

4.1.2 Reduzierte ZK-Spannung durch modifiziertes Schalten des GR, [34] *(LOV)*

Das in diesem Abschnitt erläuterte *LOV*-Verfahren („*L*ow *O*utput *V*oltage“, ausführlich vorgestellt in [35]) zielt darauf ab, bei kleinen zu realisierenden Ausgangsspannungswerten $\hat{U}_2$ die Schaltverluste der WR-Stufe (und somit auch des Gesamtkonverters) zu reduzieren. Das Grundprinzip ist einfach: Wird am Konverterausgang nur eine geringe Spannung benötigt – z.B. wenn ein Motor in der unteren Hälfte seines Drehzahlbereichs stationär betrieben wird – dann kann auch die zu bildende Spannung im ZK entsprechend reduziert werden. Da die WR-Stufe, die den Grossteil der Gesamtschaltverluste hervorruft, nun mit einer deutlich verringerten Eingangsspannung u, bzw. $\bar{u}$ arbeiten kann, werden die Schaltverluste entsprechend herabgesetzt.

Diese entlastende Massnahme, die die Schaltspannung jedes WR-Transistors reduziert, kann beim konventionellen zweistufigen Konvertersystem mit variabler ZK-Spannung (Back-to-Back Konverter, *BBC*) bestehend aus einer getakteten hochsetzenden Eingangsstufe, einem kapazitiven Zwischenkreis und der auch bei den *IMC*-Topologien verwendeten WR-Stufe *prinzipiell nicht* angewendet werden. Denn aufgrund der hochsetzenden Eingangsstufe darf die ZK-Spannung bei dieser Topologieklasse keinesfalls unter die (verkettete) Eingangsspannungsamplitude fallen.

Bei dem energiespeicherfreien ZK der Matrix-Topologien besteht jedoch die Möglichkeit, die GR-Stufe so zu betreiben, dass die Momentanwerte der ZK-Spannung deutlich geringer als bei der konventionellen (*KONV*-) Betriebsweise sind und dennoch sowohl das *Stromlose Schalten des GR* wie auch das Bilden sinusförmiger Eingangsströme in Phase zur Netzspannung ($\Phi_1 = 0$) aufrechterhalten werden kann.

4.1.2.1 Grundprinzip und Grenzen des Verfahrens

Das Prinzip der modifizierten ZK-Spannungsbildung wird anhand von Abbildung 4.12 verdeutlicht. Hier ist im Bildteil (a) der Zeitverlauf der konventionell gebildeten ZK-Spannung u anschaulich für eine kleine Schaltfrequenz über ein Drittel einer Netzperiode dargestellt. Wie zuvor schon im Kapitel 3 geschildert, wird u aus den beiden jeweils maximalen verketteten Netzspannungen gebildet. Auf diese Weise kann die maximale mittlere ZK-Spannung $\bar{u}$, sowie die ebenfalls maximale Ausgangsspannung entstehen. Es ist aber ebenso möglich, die ZK-Spannung u gemäss Abbildung 4.12(b) aus minimaler und mittlerer verketteter Netzspannung positiver Polarität zu bilden, d.h. am Beispiel für das markierte Intervall der Pulsperiode T_P aus den Spannungen u_{ab} und u_{bc}. Der so erreichbare lokale Mittelwert $\bar{u}$ der ZK-Spannung, wie folglich auch die erzielbare Ausgangsspannung sind dann dementsprechend verringert. Vor Allem hervorzuheben ist jedoch die Tatsache, dass auf diese Weise die Hälfte der Schalthandlungen der WR-Stufe nicht unter maximalem verkettetem Netzspannungsniveau sondern unter dem betragsminimalen Niveau stattfinden (vgl. Abbildung 4.14), was zur erwähnten deutlichen Schaltverlustreduktion führt.

Um die angesprochene Verringerung des lokalen Mittels der ZK-Spannung $\bar{u}$ und der dem zu Folge realisierbaren Ausgangsspannungsgrundschwingungsamplitude $\hat{U}_2$ quantifizieren zu können, soll in Abbildung 4.13 zunächst eine entsprechende Raumzeigerrepräsentation der ZK-Spannungsbildung betrachtet werden.

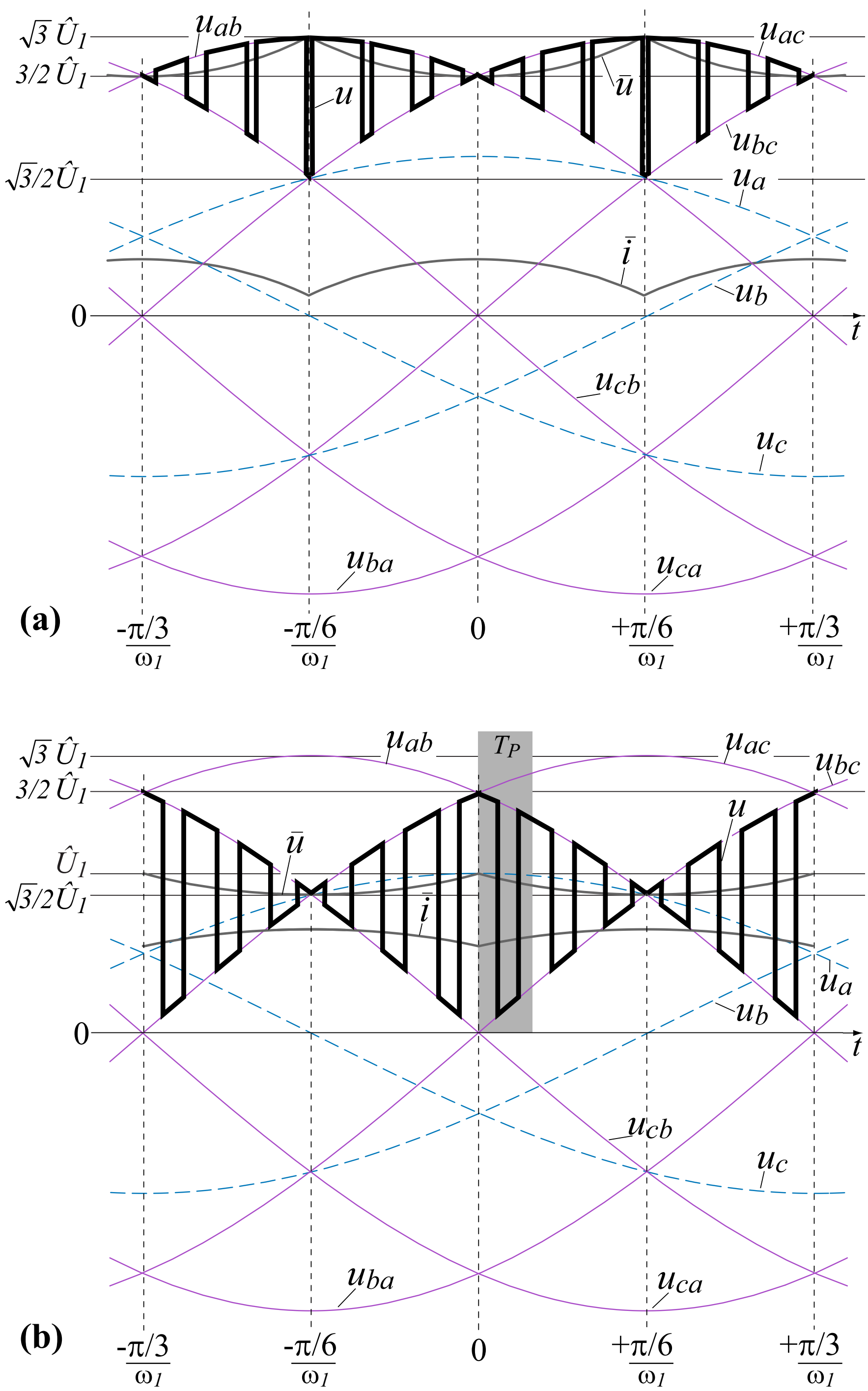


Abbildung 4.12: Bildung der ZK-Spannung u über $T_1/3$.
(a) Konventionell aus den beiden maximalen verketteten Netzspannungen ($KONV$).
(b) Alternativ aus den beiden minimalen positiven verketteten Netzspannungen (LOV).

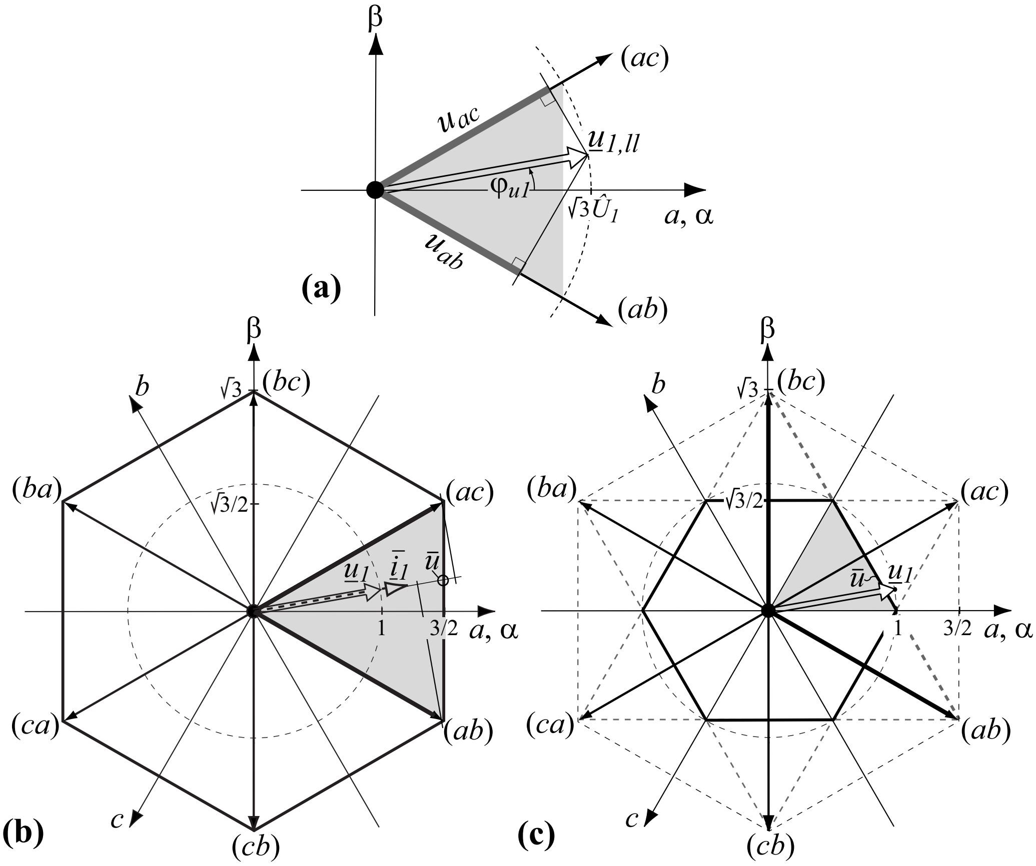


Abbildung 4.13: Raumzeigerdiagramm der GR-Stufe: ZK-Spannungsbildung.
(a) Die beiden momentanen ZK-Spannungsniveaus u_{ab}, u_{ac} ergeben sich aus der Projektion des verketteten Netzspannungszeigers $\underline{u}_{1,ll}$ auf die Achsen der aktivierten Strom-Wirkzeiger (hier exemplarisch für *KONV*-Verfahren).
(b) *KONV*: Die Hexagon-Begrenzung repräsentiert die erreichbare mittlere ZK-Spannung $\bar{u}$. Auf der durch $\underline{u}_1$, bzw. $\underline{i}_1$ definierten Projektionsachse kann u_{ab}, u_{ac} und über den begrenzenden Rand auch $\bar{u}$ abgelesen werden. Die Achsenskalierung ist auf $\hat{U}_1$ bezogen.
(c) *LOV*: GR-seitig werden zwei um 120° versetzte Wirkzeiger (ab), (bc) herangezogen. Damit reduziert sich die erreichbare ZK-Spannung $\bar{u}$ auf den Rand des inneren Hexagons.

Hingewiesen sei dabei auf die Tatsache, dass in Bezug auf die ZK-Spannungsbildung die üblicherweise geltenden Grundverhältnisse eines Raumzeigerdiagramms gerade umgekehrt sind:

Die eingeprägte Grösse (Netzspannung) ist hier ein umlaufender Vektor und eben *kein Skalar*, welches den Hexagonradius definiert. Hingegen sind die zu bestimmenden ZK-Spannungswerte skalare Grössen, die mittels Vektorprojektionen auf verschiedenen Achsen abgelesen werden können.

Für einen gegebenen verketteten Netzspannungszeiger $\underline{u}_{1,ll} = \sqrt{3}\underline{u}_1$ können die Momentanwerte der zugehörigen ZK-Spannungsniveaus nach Abbildung 4.13(a) aus der Projektion von $\underline{u}_{1,ll}$ auf die Achsen der im Rahmen der Modulation aktivierten Eingangsstrom-Wirkzeiger ermittelt werden. Im abgebildeten Beispiel des *KONV*-Verfahrens werden bei einer Netzspannungszeigerlage im GR-Sektor (i) zur Bildung eines gleichphasigen ($\Phi_1 = 0$) Eingangsstroms die Wirkzeiger (ab) und (ac) herangezogen. Die mit diesen beiden Stromzeigern einhergehenden momentanen ZK-Spannungsniveaus u_{ab} und u_{ac} ergeben sich folgerichtig aus der Projektion der verketteten Netzspannung $\underline{u}_{1,ll}$ auf die (ab)-, sowie auf die (ac)-Achse.

Da an den Sektorgrenzen $\varphi_{u1} = \pm\pi/6$ während der gesamten Pulsperiode nur der jeweils deckungsgleich zu $\underline{u}_{1,ll}$ liegende Stromzeiger aktiviert wird, entspricht der lokale Mittelwert der ZK-Spannung $\bar{u}$ hier gerade der verketteten Netzspannungsamplitude $\sqrt{3}\hat{U}_1$. Mit der Vollaussteuerbedingung $d_{ac} + d_{ab} = 1$ des GR ergibt sich für den restlichen Sektorbereich die maximale mittlere ZK-Spannung $\bar{u}$, die durch die vertikal verlaufende Grenze des hellgrau unterlegten Sektorsegments repräsentiert ist. Der skalare Wert von $\bar{u}$ entspricht demnach der Projektion dieses Grenzverlaufs auf die Achse des Netzspannungszeigers mit der Winkellage φ_{u1}.

Plausibel wird dieser Sachverhalt z.B. für einen Netzspannungszeiger (wie Eingangsstromzeiger) der Lage $\varphi_{u1} = 0$. Aufgrund der dann symmetrischen Ausrichtung im Sektor gilt für diesen Fall $d_{ac} = d_{ab} = 1/2$. Dadurch bedingt kompensieren sich die gemittelten β-Komponenten der verketteten Spannungen u_{ab}, u_{ac} exakt gegenseitig. Es verbleiben allein die jeweils gleichen α-Komponenten, die aufgrund der zeitlichen Einzelgewichtung mit je $1/2$ gesamthaft genau der α-Spannungskomponente entsprechen, die an den Sektorgrenzen $\varphi_{u1} = \pm\pi/6$ durch ausschliessliche Aktivierung nur eines Stromzeigers entsteht. Da im

Fall $\varphi_{u1} = 0$ Netzspannungszeiger $\underline{u}_{1,ll}$ und α-Achse übereinander liegen, ergibt sich der lokale Mittelwert der ZK-Spannung hier äquivalent zur α-Komponente $\bar{u} = \sqrt{3}\hat{U}_1 \cdot \cos(\pm\pi/6) = 3/2\hat{U}_1$.

Wird der so ermittelte Sektorverlauf der maximalen mittleren ZK-Spannung $\bar{u}$ auf eine vollständige Netzperiode 2π übertragen, dann resultiert die für das *KONV*-Verfahren in Abbildung 4.13(b) eingezeichnete Hexagon-Begrenzung. Durch deren Projektion auf die Achse des Netzspannungszeigers $\underline{u}_1$ kann damit jederzeit der lokale Mittelwert $\bar{u}$ der ZK-Spannung abgelesen werden. Die Skalierung der Diagrammachsen bezieht sich hier auf die Netzspannungsamplitude $\hat{U}_1$. Folglich wird sich der Zeitverlauf $\bar{u}(t)$ im Bereich $[3/2 \ldots \sqrt{3}]\hat{U}_1$ bewegen, was von Abbildung 4.12(a) bestätigt wird. Zur vereinfachten Darstellung sind die Längen der diskreten Zeiger auf den verketteten Diagrammachsen nun der verketteten Netzspannungsamplitude $\sqrt{3}\hat{U}_1$ angepasst. Somit können diese nunmehr als diskrete *Spannungs*zeiger aufgefasst werden und der rotierende Netzspannungsvektor $\underline{u}_1$ ist allein zur Definition der aktuellen Projektionsachse heranzuziehen. Diese Anschauung bietet den Vorteil, dass auf der rotierenden Achse dann gemeinsam sowohl die beiden verketteten Momentan-Niveaus (z.B. u_{ab}, u_{ac}), als auch der lokale Mittelwert $\bar{u}$ der ZK-Spannung u abgelesen werden können. Hierzu sind zum Einen die diskreten Spannungszeiger und zum Anderen die Hexagon-Begrenzung zu projezieren.

Da die WR-Stufe ihrerseits aus der lokal gemittelten ZK-Spannung $\bar{u}$ das verkettete Ausgangsspannungssystem bilden muss, folgt – analog zum konventionellen Spannungszwischenkreis-Wechselrichter – für die maximal erreichbare, stationäre Strangamplitude der Ausgangsspannung $\hat{U}_{2,max} = \frac{1}{\sqrt{3}} \cdot Min(\bar{u}(t)) = \frac{\sqrt{3}}{2} \cdot \hat{U}_1$. Dieses auf den grafischen Überlegungen basierende Ergebnis bestätigt das zuvor in Kapitel 3 auf analytischem Wege gefundene Resultat.

Beim *LOV*-Verfahren wird die ZK-Spannung aus den beiden minimalen verketteten Netzspannungen positiver Polarität gebildet. In der Raumzeigerdarstellung gemäss Abbildung 4.13(c) entspricht dies grafisch der Nutzung der beiden jeweils projektionsminimalen diskreten Spannungszeiger, welche naturgemäss eine Winkeldifferenz von 120° (bzw. $2\pi/3$) zueinander aufweisen. Für die angegebene Beispiellage des Netzspannungsvektors $\underline{u}_1$ im GR-Sektor (i.b) sind dies die diskreten Zeiger (ab) und (bc), die mit den verketteten Spannungen u_{ab} und u_{bc} innerhalb der in Abbildung 4.12(b) eingezeichneten Pulsperiode T_P korrespondieren.

Bei Vollaussteuerung der GR-Stufe[6] wird das grafische Limit des maximal erreichbaren lokalen Mittelwerts der ZK-Spannung $\bar{u}$ ebenfalls durch die direkte Verbindung der Spitzen der jeweils verwendeten diskreten Spannungszeiger (im Sektor (i.b) also (ab) und (bc)) beschrieben. Durch konsequente Nutzung der jeweils projektionsminimalen diskreten Zeiger über die gesamte Netzperiode gelangt man zu den GR-Sektorgrenzen, wie sie im inneren Hexagon der Abbildung 4.13(c) dargestellt sind. Zum Einen verschieben sich offenbar die Sektorwinkelintervalle – also die Winkelbereiche, in denen die ZK-Spannung u jeweils aus den gleichen verketteten Netzspannungen gebildet wird – gegenüber dem *KONV*-Verfahren um $+\pi/6$. Diese Tatsache kann überdies Abbildung 4.12(b), wie auch Tab. 4.5 entnommen werden.
Zum Anderen wird aber vor allem auch der realisierbare Wert der lokal gemittelten ZK-Spannung $\bar{u}$ auf einen Bereich von nunmehr $[\sqrt{3}/2 \ldots 1]\hat{U}_1$ einschränkt (vgl. Zeitverlauf in Abbildung 4.12(b)) und ist gegenüber dem *KONV*-Verfahren somit um den Faktor $\frac{1}{\sqrt{3}}$ reduziert.

Damit folgt schliesslich für die maximale (theoretisch[7]) erreichbare Ausgangsspannungsamplitude des *LOV*-Verfahrens

$$\hat{U}_{2,max,LOV} = \frac{1}{\sqrt{3}} \cdot Min(\bar{u}(t)) = \frac{1}{2} \cdot \hat{U}_1. \tag{4.1}$$

Die jeweilige Verwendung der beiden minimalen positiven verketteten Netzspannungen zur Bildung der ZK-Spannung, bzw. nach Raumzeigersichtweise, die ausschliessliche Aktivierung der

[6] beim *Stromlosen Schalten des GR* wird sie ohnehin angewendet

[7] Aufgrund der praktisch einzuhaltenden Mindestfreilaufintervalle liegt der reale Maximalwert etwas darunter.

φ_1	u_p	u_n	u
$0 \dots \frac{\pi}{3}$	u_a, u_b	u_b, u_c	u_{ab}, u_{bc}
$\frac{\pi}{3} \dots \frac{2\pi}{3}$	u_a, u_b	u_c, u_a	u_{ac}, u_{ba}
$\frac{2\pi}{3} \dots \pi$	u_b, u_c	u_c, u_a	u_{bc}, u_{ca}
$\pi \dots \frac{4\pi}{3}$	u_b, u_c	u_a, u_b	u_{ba}, u_{cb}
$\frac{4\pi}{3} \dots \frac{5\pi}{3}$	u_c, u_a	u_a, u_b	u_{ca}, u_{ab}
$\frac{5\pi}{3} \dots 2\pi$	u_c, u_a	u_b, u_c	u_{cb}, u_{ac}

Tabelle 4.5: *LOV*: Schienenpotentiale u_p, u_n und Spannung u des Zwischenkreises über eine vollständige Netzperiode. GR-seitig werden weder p- noch n-Schiene fest an eine Netzphase geklemmt.

projektionsminimalen diskreten Wirkzeiger der GR-Stufe ist also das charakterisierende Grundprinzip des *LOV*-Verfahrens. Tab. 4.5 listet die so resultierenden Winkelbereiche der unterschiedlichen GR-Sektorintervalle über eine vollständige Netzperiode auf. Jedes Sektorintervall ist dabei durch ein bestimmtes Paar von momentanen ZK-Spannungsniveaus gekennzeichnet. Im Gegensatz zum bisher betrachteten *KONV*-Verfahren erfordert jedes ZK-Spannungspaar jeweils zwei wechselnde Netzpotentiale an p- *und* n-Schiene.
Hieraus folgt die Tatsache, dass bei der *LOV*-Modulation GR-seitig nun *keine* der beiden ZK-Schienen über ein Sektorintervall fest an eine bestimmte Netzphase geklemmt werden kann (vgl. auch Abbildung 4.21(b)). Stattdessen wechselt die Netzphase mit dem jeweils betragsminimalen Potential schaltfrequent zwischen p- und n-Schiene.

Dieser Sachverhalt äussert sich auch deutlich in der exemplarischen *LOV*-Pulsperiode nach Abbildung 4.14, deren Lage innerhalb der Netzperiode im Zeitverlauf der Abbildung 4.12(b) grau markiert ist. Aus der Raumzeigersichtweise liegt die Pulsperiode im GR-Sektor (i.b), welcher seinerseits in Abbildung 4.13(c) gekennzeichnet ist.

Hier wechselt das betragsminimale Netzpotential u_b mit der GR-Umschaltung zwischen n- und p-Schiene. Dies hat insbe-

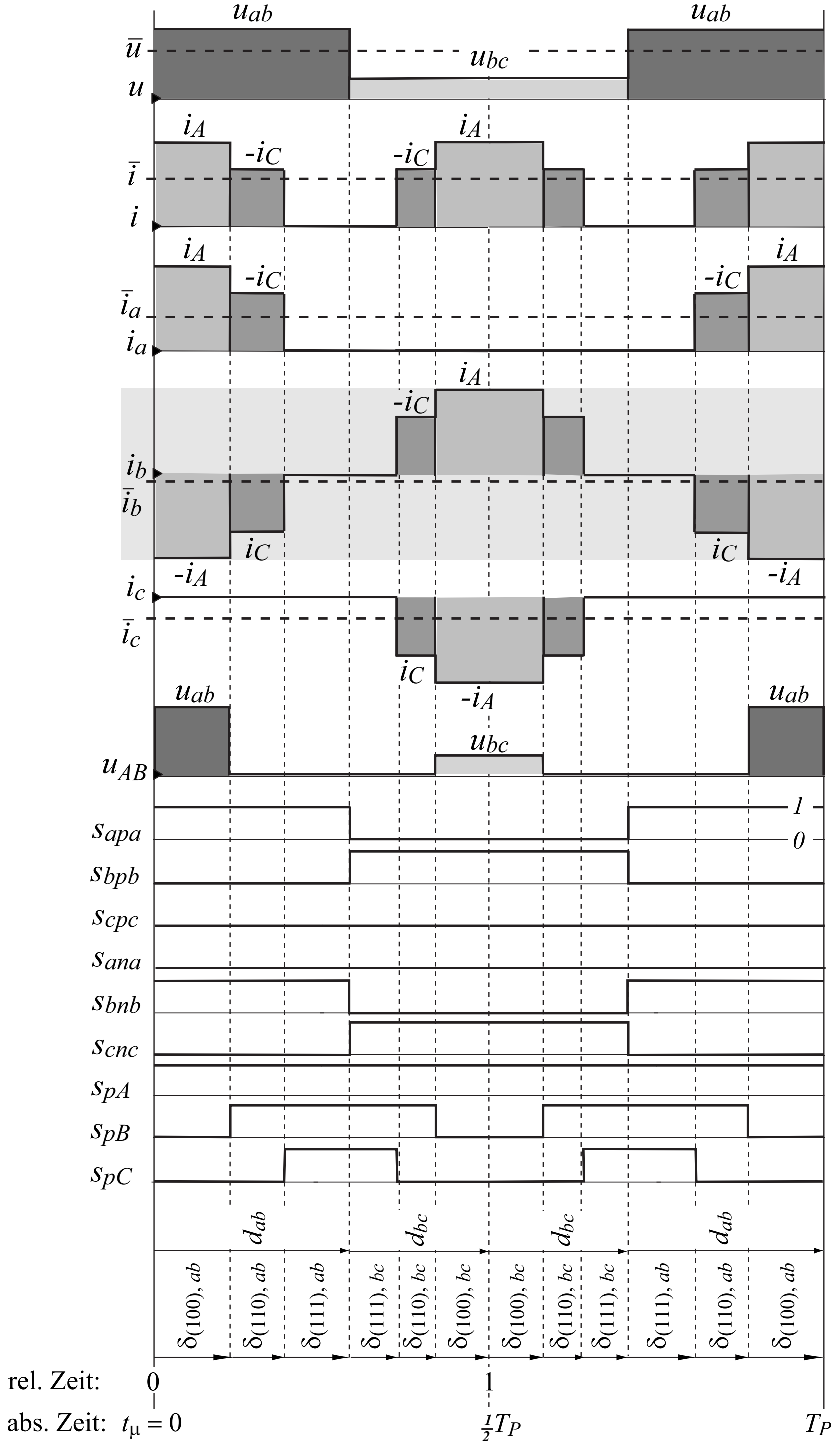


Abbildung 4.14: *LOV*: Typische Pulsperiode. Gezeigt sind ZK-Grössen, Eingangsströme, Ausgangsspannung u_{AB} und Schaltsignale. Der Eingangsstrom einer Phase (hier i_b) zeigt im Gegensatz zum *KONV*-Verfahren Stromblöcke beider Polaritäten.

sondere auch Auswirkungen auf die Eingangsstrombildung. So wird nun der ZK-Strom i in Eingangsphase b unter dem GR-Schaltzustand (ab) zunächst negativ eingeprägt, bevor anschliessend mit dem Schaltzustand (bc) eine umgekehrte positive Einprägung stattfindet. Im Gegensatz zum *KONV*-Verfahren entstehen damit in Phase b schaltfrequent Stromblöcke beider Polaritäten.

Bei genauerer Betrachtung ist dies prinzipbedingt auch genau so erforderlich, damit überhaupt sinusförmige Eingangsstrommittelwerte gleichphasig ($\Phi_1 = 0$) zur Netzspannung gebildet werden können. Denn da die Netzphasenspannung u_b – in der Nähe des Nulldurchgangs (vgl. Abbildung 4.12(b)) – momentan den minimalen Betrag aufweist, muss in Eingangsphase b ebenfalls ein mittlerer Strom $\bar{i}_b$ nahe dem Wert Null eingeprägt werden. Bei der *LOV*-Modulation wird dieser minimale mittlere Strombetrag also dadurch realisiert, dass sich ZK-Stromblöcke vergleichsweise langer Dauer, aber entgegengerichteter Polaritäten gegenseitig kompensieren. So tragen nur die Differenzen der Strom-Zeit-Flächen zur Bildung von $\bar{i}_b$ bei.

Bemerkenswert ist weiterhin das gegenüber der *KONV*-Modulation deutlich herabgesetzte zweite ZK-Spannungsniveau (hier u_{bc}). Innerhalb der gesamten Pulsperiode finden vier von acht Schalthandlungen der WR-Stufe (siehe Flanken von WR-Schaltsignalen s_{pB}, s_{pC}) unter dieser geringen Spannung statt. Die gezielte Nutzung dieses Sachverhalts ist das Hauptmotiv zur Anwendung des *LOV*-Verfahrens. Dabei fällt die erwähnte nicht-vorhandene GR-seitige Klemmung kaum[8] ins Gewicht, da die GR-Stufe ohnehin stromlos geschaltet wird.

Gleiches wie schon in Kapitel 3 für die *KONV*-Pulsperiode angemerkt, soll auch für die Darstellung in Abbildung 4.14 gelten. Die Schaltfrequenz $f_P = 1/T_P$ ist hier, realistischer Weise, deutlich höher angenommen, als in Abbildung 4.12(b) zur Prinzipverdeutlichung dargestellt. Somit ist die gezeigte Pulsperiode $T_P \ll T_1, T_2$ deutlich kleiner als die Netz- bzw. Lastperiode und deshalb sind netz-/lastfrequente Pegelschwankungen der eingeprägten Grössen innerhalb der Pulsperiode zu vernachlässigen.

[8]Ausnahme evtl.: *RB-IMC* Topologie

Auch wurden etwaige schaltfrequente Rippleanteile im Interesse einer vereinfachten Darstellung ausser Acht gelassen, so dass alle Spannungs- und Stromniveaus während der sehr kurzen Pulsperiodendauer T_P als konstant angenommen sind.

4.1.2.2 Herleitung der Modulationsbeziehungen

Im Folgenden soll die Herleitung der *LOV*-Modulationsgesetze, d.h. also der vier Beziehungen für die relativen aktiven Einschaltzeiten ($\delta_{(100),ab}$, $\delta_{(110),ab}$, $\delta_{(110),bc}$, $\delta_{(100),bc}$) obiger Pulsperiode erfolgen. Die Vorgehensweise hierzu sei weitgehend an der in Kapitel 3.1.1 für das *KONV*-Verfahren geschilderten Abfolge orientiert und basiere zunächst auf der *Sichtweise 1*. Im Rahmen dieser Vorgehensweise treten inhaltliche Unterschiede allein innerhalb der Schritte $1\ldots3$ auf.

Vorrausgeschickt seien zunächst nocheinmal die bereits in Kapitel 3.1.1 definierten Ausdrücke für die verketteten Eingangsspannungen

$$u_{ab} = \sqrt{3}\hat{U}_1 \cdot \cos(\varphi_{u1} + \frac{\pi}{6}) \tag{4.2a}$$

$$u_{bc} = \sqrt{3}\hat{U}_1 \cdot \cos(\varphi_{u1} - \frac{\pi}{2}), \tag{4.2b}$$

sowie für die lokalen Mittelwerte der hier relevanten Eingangsströme

$$\bar{i}_a = \hat{I}_1 \cdot \cos(\varphi_1) \tag{4.3a}$$

$$\bar{i}_c = \hat{I}_1 \cdot \cos(\varphi_1 + \frac{2\pi}{3}). \tag{4.3b}$$

Die Herleitung gliedert sich dann in folgende Schritte:

1. Zunächst wird der lokal gemittelte ZK-Strom $\bar{i}$ durch die gewünschten Mittelwerte der Eingangsströme ausgedrückt. Für die exemplarisch betrachtete, im GR-Sektor (i.b) gelegene, Pulsperiode nach Abbildung 4.14 gilt offen-

sichtlich:

$$\bar{i} \stackrel{!}{=} \bar{i}_a - \bar{i}_c \tag{4.4a}$$

$$= \sqrt{3}\hat{I}_1 \cdot \cos(\varphi_1 - \frac{\pi}{6}). \tag{4.4b}$$

(entspricht der initialen *Klemmbedingung* beim *KONV*-Verfahren, Sichtweise 1)

Im betrachteten GR-Sektor (i.b) und gemäss Raumzeigerdiagramm Abbildung 4.13(c) bzw. Tab. 4.5 auch im Sektor (ii.a) beschreibt (4.4b) also den Verlauf des mittleren ZK-Stroms. Grafisch lässt sich diese Beziehung (4.4b), wie in Abbildung 4.15(a) visualisiert, als Projektion des mit dem Faktor $\sqrt{3}$ skalierten Eingangsstrommittelwertzeigers $\underline{\bar{i}}_1$ auf die Symmetrieachse (ac) des gegenwärtigen Sektorintervalls ($\varphi_1 \in [0 \ldots \pi/3]$) des inneren Hexagons darstellen. Demnach steigen die Werte für $\bar{i}$ in der ersten Sektorhälfte $[0 \ldots \pi/6]$ an und nehmen in der zweiten Hälfte $[\pi/6 \ldots \pi/3]$ wieder ab.

2. Die oben geschilderte grafische Ermittlung des ZK-Stromwerts $\bar{i}$, der die Länge der diskreten Stromwirkzeiger und damit auch den Radius des äusseren GR-Hexagons determiniert, und die zeigerbasierte Eingangsstrombildung selbst lassen sich für das *LOV*-Verfahren nicht mehr übersichtlich in nur *einem* GR-Raumzeigerdiagramm darstellen[9].

   Aus diesem Grunde veranschaulicht Abbildung 4.15 den gesamten Sachverhalt in zwei Teildiagrammen. Während Bildteil (a) die Bestimmung des erforderlichen mittleren ZK-Stroms $\bar{i}$ visualisiert, zeigt Bildteil (b) das zur eigentlichen Bildung des Eingangsstrommittelwertzeigers $\underline{\bar{i}}$ relevante Diagramm. Hier ist grundsätzlich anzumerken, dass die diskreten Wirkzeiger auf den verketteten Achsen nun – im Gegensatz zu Abbildung 4.13(c) – Stromzeiger darstellen.
   Der in Abbildung 4.15(a) bestimmte ZK-Strommittelwert

[9] Für die *KONV*-Modulation ist dies möglich, da die *Klemmbedingung* dann $\bar{i} = \bar{i}_a$ liefert und dem zu Folge die Projektionsachse (a) mit der den Hexagonradius definierenden Achse (a) zusammenfällt.

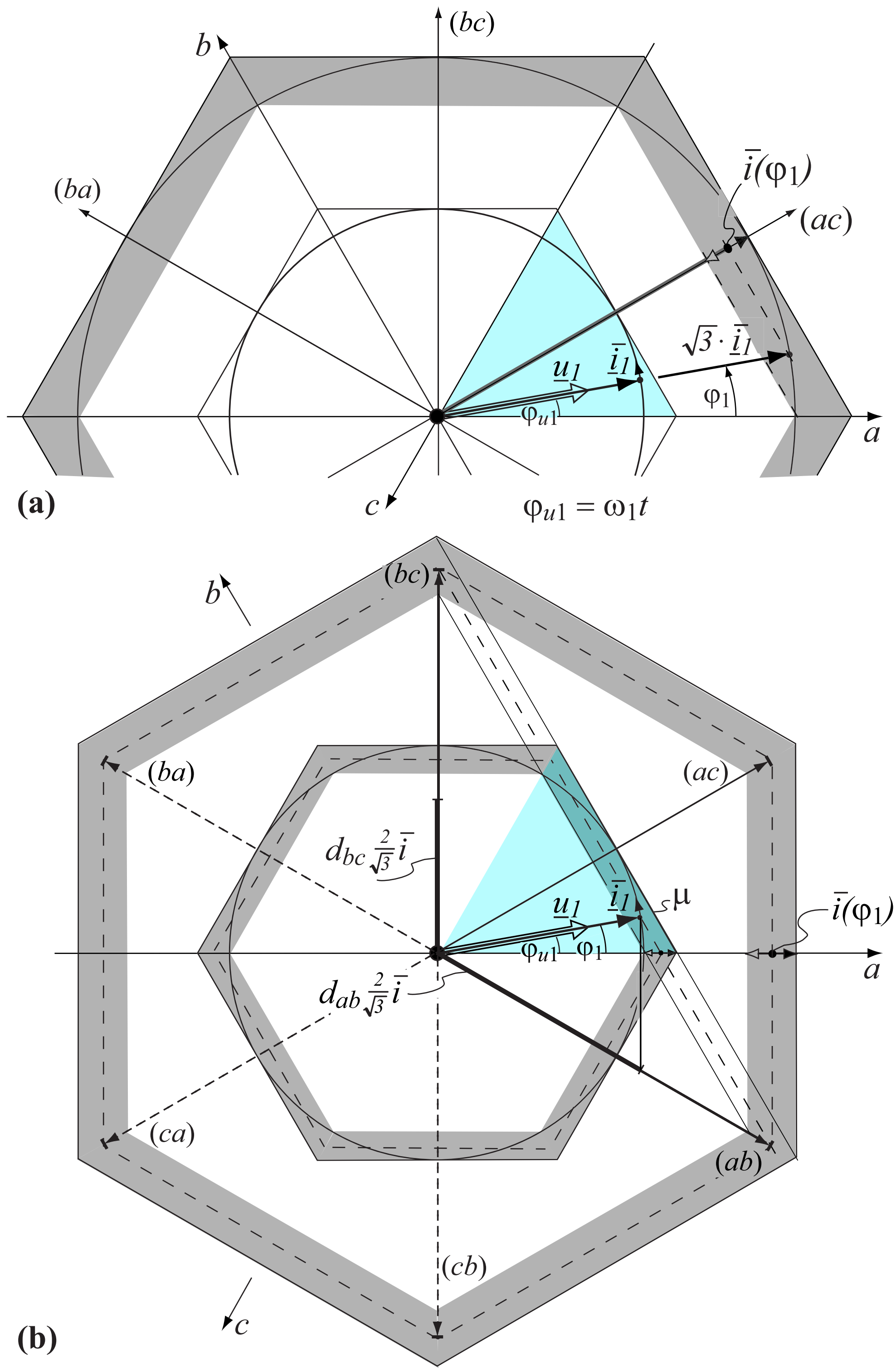


Abbildung 4.15: GR-Raumzeigerdiagramm: *LOV*-Eingangsstrombildung aus Sichtweise 1.
(a) Ermittlung des erforderlichen mittleren ZK-Stroms $\bar{i}$.
(b) Bildung von $\underline{\bar{i}}_1$ mit den Stromwirkzeigern (ab) und (bc).

$\bar{i}$ wird als Eingangsgrösse zur Festlegung des äusseren Hexagonradius in das Diagramm aus Bildteil (b) übernommen. Hier wird Eingangsstrom $\underline{\bar{i}}_1$ mit den projektionsminimalen Stromwirkzeigern (ab) und (bc), die um 120° auseinanderliegen, aufgebaut. Die relativen Einschaltzeiten d_{ab}, d_{bc} werden durch Projektion von $\underline{\bar{i}}_1$ auf die zugeordneten Achsen bestimmt. Der Mittelwert des ZK-Stroms $\bar{i}$ und folglich auch der Rand von äusserem wie innerem Hexagon variieren über das innere Sektorintervall $\varphi_1 \in [0 \dots \pi/3]$. Diese Variationsbereiche werden für eine vollständige Netzperiode durch die grau unterlegten Zonen repräsentiert.
Wie auch bei der *KONV*-Modulation arbeitet die GR-Stufe unter Sichtweise 1 in Vollaussteuerung, sodass sich $\underline{\bar{i}}_1$ (bzw. grafisch die Eingangsstromzeigerspitze) ausschliesslich auf dem (radial variierenden) Rand μ des inneren Hexagons bewegt.

Zur Bestimmung der relativen Einschaltzeiten d_{ab}, d_{bc} der GR-Schaltzustände wird der Sinus-Satz auf Abbildung 4.15(b) angewendet.
Dieser liefert für d_{ab}:

$$d_{ab} = \frac{\hat{I}_1}{\bar{i}} \cdot \cos(\varphi_1); \tag{4.5a}$$

mit Einsetzen von $\bar{i}$ nach (4.4b) folgt dann

$$d_{ab} = \frac{1}{\sqrt{3}} \cdot \frac{\cos(\varphi_1)}{\cos(\varphi_1 - \frac{\pi}{6})}. \tag{4.5b}$$

Ebenso ergibt sich für d_{bc}:

$$d_{bc} = \frac{\hat{I}_1}{\bar{i}} \cdot \sin(\varphi_1 + \frac{\pi}{6}) \tag{4.6a}$$

$$= \frac{1}{\sqrt{3}} \cdot \frac{\sin(\varphi_1 + \frac{\pi}{6})}{\cos(\varphi_1 - \frac{\pi}{6})}. \tag{4.6b}$$

Die GR-Einschaltzeiten bewegen sich dann im gegebenen inneren Sektorintervall $\varphi_1 \in [0 \dots \pi/3]$ über den Wertebereich

$$d_{ab}, d_{bc} \in [{}^1\!/\!_3 \dots {}^2\!/\!_3], \tag{4.7}$$

wobei die Summation beider GR-Einschaltzeiten

$$d_{ab} + d_{bc} = 1 \tag{4.8}$$

die angeführte Vollaussteuerung der GR-Stufe mathematisch bestätigt.

3. Der lokale Mittelwert der ZK-Spannung $\bar{u}$ berechnet sich zu

$$\begin{aligned} \bar{u} &= d_{ab} \cdot u_{ab} + d_{bc} \cdot u_{bc} \\ &= \frac{\sqrt{3}}{2} \cdot \hat{U}_1 \cdot \frac{\cos(\overbrace{\varphi_{u1} - \varphi_1}^{\Phi_1})}{\cos(\varphi_1 - \frac{\pi}{6})} \\ &= \frac{\sqrt{3}}{2} \cdot \hat{U}_1 \cdot \frac{\cos(\Phi_1)}{\cos(\varphi_1 - \frac{\pi}{6})}, \end{aligned} \tag{4.9}$$

wobei in der Regel, wie auch in den zuvor abgebildeten Raumzeigerdiagrammen dargestellt, $\varphi_{u1} = \varphi_1$, bzw. $\Phi_1 = 0$ gilt.

In diesem Fall kann die Beziehung (4.9) für $\bar{u}$, wie bereits geschildert, auch grafisch anhand der inneren Hexagon-Begrenzung des Spannungsraumzeigerdiagramms nach Abbildung 4.13(c) bestimmt werden. Der Wert $\bar{u}$ ist dann auf der durch $\underline{u}_1$ definierten Projektionsachse abzulesen.

4. Das Prinzip der Ausgangsspannungsbildung, die grafisch durch das Raumzeigerdiagramm der WR-Stufe (Abbildung 3.4(c)) repräsentiert wird, ist mit der *KONV*-Modulation identisch.
So folgt auch hier für die relative Einschaltdauer $\delta_{(100)}$ der WR-Stufe

$$\delta_{(100)} = \sqrt{3} \cdot \frac{\hat{U}_2}{\bar{u}} \cdot \cos(\varphi_2 + \frac{\pi}{6}); \tag{4.10a}$$

erst mit Einsetzen von $\bar{u}$ gemäss (4.9) ergibt sich der *LOV*-spezifische Ausdruck zu

$$\delta_{(100)} = \sqrt{3} \cdot MU \cdot \frac{1}{\cos(\Phi_1)} \cdot \cos(\varphi_1 - \frac{\pi}{6}) \cdot \cos(\varphi_2 + \frac{\pi}{6}). \tag{4.10b}$$

Analog folgt für $\delta_{(110)}$

$$\delta_{(110)} = \sqrt{3} \cdot \frac{\hat{U}_2}{\bar{u}} \cdot \sin(\varphi_2) \tag{4.11a}$$

$$= \sqrt{3} \cdot MU \cdot \frac{1}{\cos(\Phi_1)} \cdot \cos(\varphi_1 - \frac{\pi}{6}) \cdot \sin(\varphi_2). \tag{4.11b}$$

5. Entsprechend der Herleitung beim *KONV*-Verfahren (vgl. (3.22)) gilt für die zweifach-relativen Einzel-Einschaltdauern innerhalb der GR-Schaltzustandsintervalle

$$\delta_{(100)@ab} = \delta_{(100)@bc} = \delta_{(100)} \tag{4.12a}$$

$$\delta_{(110)@ab} = \delta_{(110)@bc} = \delta_{(110)} \tag{4.12b}$$

die Gleichheit mit den zuvor ermittelten Gesamt-Einschaltdauern $\delta_{(100)}$ und $\delta_{(110)}$ der WR-Stufe.

6. Damit sind schliesslich die aktiven vier relativen Einzelzeiten innerhalb der Pulsperiode nach Abbildung 4.14 bestimmt:

$$\delta_{(100),ab} = d_{ab} \cdot \delta_{(100)}$$

$$= \frac{MU}{\cos(\Phi_1)} \cdot \cos(\varphi_1) \cdot \cos(\varphi_2 + \frac{\pi}{6}) \tag{4.13a}$$

$$\delta_{(110),ab} = d_{ab} \cdot \delta_{(110)}$$

$$= \frac{MU}{\cos(\Phi_1)} \cdot \cos(\varphi_1) \cdot \sin(\varphi_2) \tag{4.13b}$$

$$\delta_{(110),bc} = d_{bc} \cdot \delta_{(110)}$$

$$= \frac{MU}{\cos(\Phi_1)} \cdot \sin(\frac{\pi}{6} + \varphi_1) \cdot \sin(\varphi_2) \tag{4.13c}$$

$$\delta_{(100),bc} = d_{bc} \cdot \delta_{(100)}$$

$$= \frac{MU}{\cos(\Phi_1)} \cdot \sin(\frac{\pi}{6} + \varphi_1) \cdot \cos(\varphi_2 + \frac{\pi}{6}). \tag{4.13d}$$

Zu den entsprechenden *absoluten* Einschaltzeiten gelangt man durch Multiplikation obiger relativer Dauern (4.13) mit der halben Pulsperiodendauer $\frac{1}{2} T_P$.

Der *lokale Aussteuergrad* m ist äquivalent zur *relativen Gesamteinschaltzeit* δ_Σ und es folgt somit

$$\begin{aligned} m \equiv \delta_\Sigma &= \delta_{(100),ab} + \delta_{(110),ab} + \delta_{(110),bc} + \delta_{(100),bc} \\ &= \delta_{(100)} \cdot \underbrace{(d_{ab} + d_{bc})}_{1} + \delta_{(110)} \cdot \underbrace{(d_{ab} + d_{bc})}_{1} \\ &= \sqrt{3} \cdot \frac{MU}{\cos(\Phi_1)} \cdot \cos(\varphi_1 - \frac{\pi}{6}) \cdot \cos(\varphi_2 - \frac{\pi}{6}) \overset{!}{\leq} 1. \end{aligned} \tag{4.14}$$

Nach (4.14) tritt das Maximum von m über der (φ_1, φ_2)-Ebene offensichtlich, wie es mit Betrachten der relevanten Hexagon-Ränder vom GR- und WR-Raumzeigerdiagramm zudem auch geometrisch plausibel wird, bei $(\pi/6, \pi/6)$ auf. Es darf den der Vollaussteuerung entsprechenden Wert Eins nicht überschreiten. Per Definition (3.26) entspricht dieses Maximum dem *globalen Aussteurgrad* M und ergibt sich hier zu

$$M = \sqrt{3} \cdot MU \cdot \frac{1}{\cos(\Phi_1)}, \tag{4.15}$$

woraus für den (Regel-)Fall $\Phi_1 = 0$ und unter Vollaussteuerung $M = 1$ die maximal erreichbare Spannungsübersetzung

$$MU_{max} = \frac{1}{\sqrt{3}} \tag{4.16}$$

der LOV-Modulation folgt (vgl. $KONV$: $MU_{max} = 1$).

Mit der ebenfalls in Kapitel 3 getroffenen Definition für MU resultiert schliesslich die bereits in (4.1) rein geometrisch ermittelte maximale global mögliche Ausgangsspannungsamplitude zu $\hat{U}_{2,max,LOV} = {}^1\!/_2 \cdot \hat{U}_1$.

Dies war der letzte Schritt zur Herleitung der LOV-Modulationsgesetze unter der anschaulichen Ausgangsspannungs-Vorgabe gemäss *Sichtweise 1*.

Hinweis:

Die Beziehungen (4.5b) und (4.6b) für die relativen Einschaltzeiten der GR-Stufe d_{ab} bzw. d_{bc} hätten sich anstelle der geometrischen Betrachtung des GR-Raumzeigerdiagramms (unter

Schritt 2.) ebenso auch aus der Betrachtung des mittleren Zeitverhaltens der Eingangsstrombildung über eine Pulsperiode (Abbildung 4.14) ergeben. Mit der Vollaussteuerbedingung $d_{ab} + d_{bc} = 1$ liefert das Gleichungssystem (4.17) nach Auflösen und Einsetzen der Eingangsstrombeziehungen ebenfalls die benötigten GR-Einschaltzeiten (vgl. Rechnung in [35]).

$$\bar{i}_a \stackrel{!}{=} d_{ab} \cdot \bar{i} \tag{4.17a}$$

$$\bar{i}_b \stackrel{!}{=} (d_{bc} - d_{ab}) \cdot \bar{i} \tag{4.17b}$$

$$\bar{i}_c \stackrel{!}{=} -d_{bc} \cdot \bar{i}. \tag{4.17c}$$

Unterschiede beim Vorgehen nach Sichtweise 2
Die direkte Anwendung der *Sichtweise 2* zur Herleitung obiger LOV-Modulationsgesetze bietet für das Basis-Verfahren des *Stromlosen Schaltens des GR*, wie ausführlich in Kapitel 3.1.2.2 behandelt, ein nach konventionellem Verständnis anschauliches Raumzeigerkonzept für die gezielte Eingangsstrom-Vorgabe. So entspricht die resultierende Raumzeigerdarstellung der GR-Stufe schliesslich der einer herkömmlichen Stromzwischenkreis-Gleichrichter Topologie.

Die genaue Vorgehensweise, bzw. die Abfolge der Herleitungsschritte bei Sichtweise 2 ist in Kapitel 3.1.2.2 für das $KONV$-Verfahren detailliert geschildert. Da die Herleitung gegenüber Sichtweise 1 quasi in der umgekehrten Reihenfolge, also von der Spannungsbildung der WR-Stufe hin zur Strombildung der GR-Stufe, erfolgt, unterscheidet sich die LOV-Modulation allein in den letzten beiden Herleitungsschritten $4 \ldots 5$.

Konkret ist dabei in Schritt 4 einzig das GR-Raumzeigerdiagramm an die veränderte Sichtweise 2 anzupassen. So ist an Stelle der beiden Diagramme in Abbildung 4.15 nun das (einzelne) Diagramm in Abbildung 4.16 heranzuziehen. Da der Hexagonradius-festlegende Wert $\tilde{\bar{i}}$ nun ohnehin von φ_2 abhängt, also von der Lage des Ausgangsspannungszeigers im *WR-Raumzeigerdiagramm* bestimmt wird, kann das erste Teildiagramm entfallen.

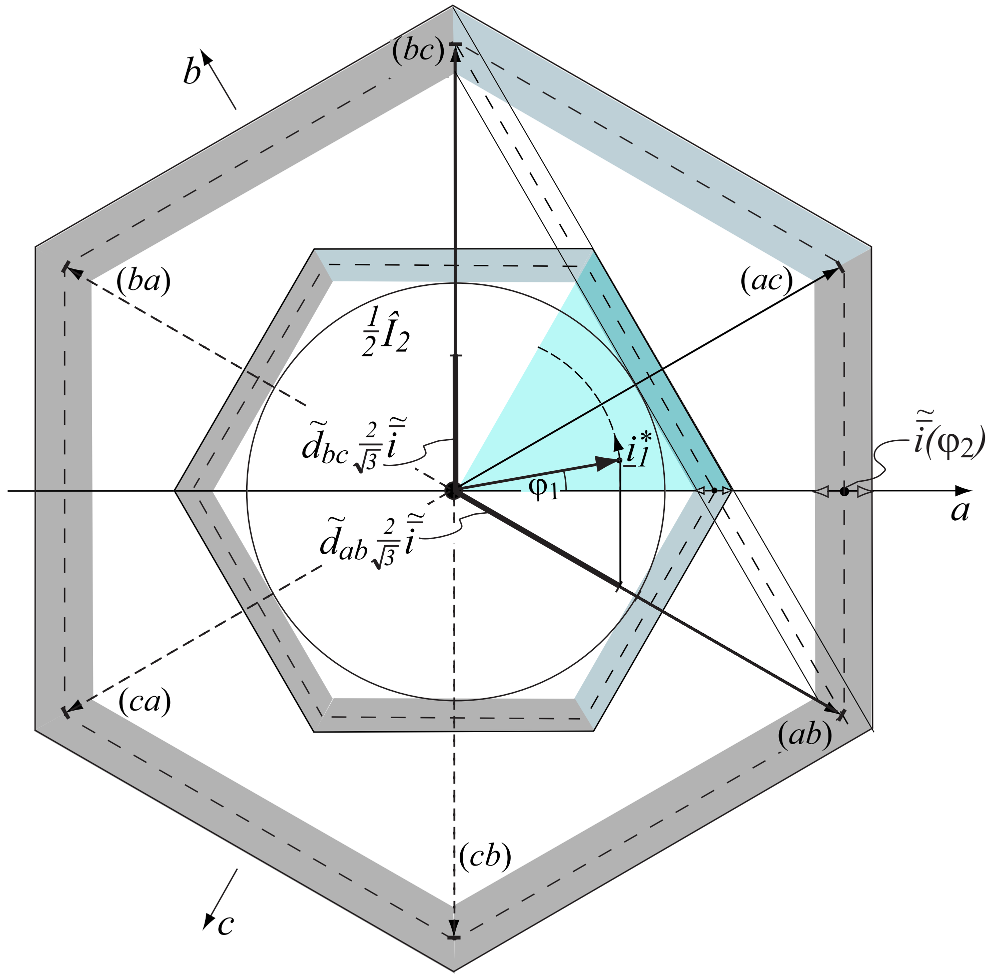


Abbildung 4.16: GR-Raumzeigerdiagramm: *LOV*-Eingangsstrombildung unter Sichtweise 2.
Der äussere Hexagondurchmesser $\tilde{\tilde{i}}$ und damit die momentane Länge aller GR-Stromwirkzeiger wird von der aktuellen Lage des Ausgangsspannungszeigers φ_2 bestimmt. Der gewünschte Eingangsstromzeiger $\underline{i}_1^*$ wird unter Einbeziehung von GR-Nullzuständen gebildet und ist so innerhalb des eingeschriebenen Kreises mit dem begrenzenden Radius $\hat{I}_2/2$ frei platzierbar.

Darüberhinaus unterscheidet sich Abbildung 4.16 nur in dem wesentlichen Punkt vom Diagramm der Sichtweise 1 (Abbildung 4.15(b)), dass der zu bildende Eingangsstrom*soll*zeiger $\underline{i}_1^*$ nun nicht zwingend auf dem Rand μ des inneren Hexagons verlaufen muss, sondern – je nach Vorgabe von $\hat{I}_1$, bzw. MI – beliebig in der gesamten vom Rand umschlossenen Fläche liegen kann. Die global, also über die vollständige (φ_1, φ_2)-Ebene, maximal erreichbare Eingangsstromamplitude ist auf den Radius des dem inneren Hexagon eingeschriebenen Kreises beschränkt, d.h.

$$\hat{I}_{1,max,LOV} = \frac{1}{2} \cdot \hat{I}_2. \tag{4.18}$$

4.1.2.3 Analyse und Eigenschaften des Verfahrens

Zur Beurteilung des LOV-Verfahrens wurde dieses zunächst anhand von detaillierten Simulationen[10] unter diversen stationären Arbeitspunkten mit der $KONV$-Modulation verglichen und hinsichtlich verschiedener Kriterien bewertet.

Abbildung 4.17 zeigt den Vergleich simulierter Zeitverläufe charakteristischer Konvertergrössen über eine Netz- und zwei Lastperioden. Dabei ist in der linken Bildspalte das $KONV$- und in der rechten das LOV-Verfahren dargestellt.
Diesem Simulationslauf liegen die variablen Parametereinstellungen
$MU = 0.1$, $f_2 = 100Hz$ und $\Phi_2 = 0$
zu Grunde.

Die festen Simulationsparameter, die für alle im folgenden präsentierten Ergebnisse unverändert bleiben, lauten
$f_1 = 50\text{Hz}$
$\Phi_1 = 0$
$\hat{U}_1 = 325\text{V}$
$\hat{I}_2 = 18\text{A}$
$L_S = 1\text{mH}$ (Lastinduktivität)
$C_F = 9\mu\text{F}$ (Eingangsfilterkapazität in Sternschaltung)
$f_P = 25\text{kHz}$.

Im Vergleich der Zeitverläufe der Spannungsbildung (Abbildung 4.17(a) vs. (b)) zeigt sich für das LOV-Verfahren in Bildteil (b) die charakteristische Einhüllende der ZK-Spannung u, die sich zwischen den beiden minimalen positiven verketteten Netzspannungen bewegt, sowie der daraus gebildeten Ausgangsphasenspannung u_A.

[10] Simulationsumgebung: *SIMPLORER*, [72]

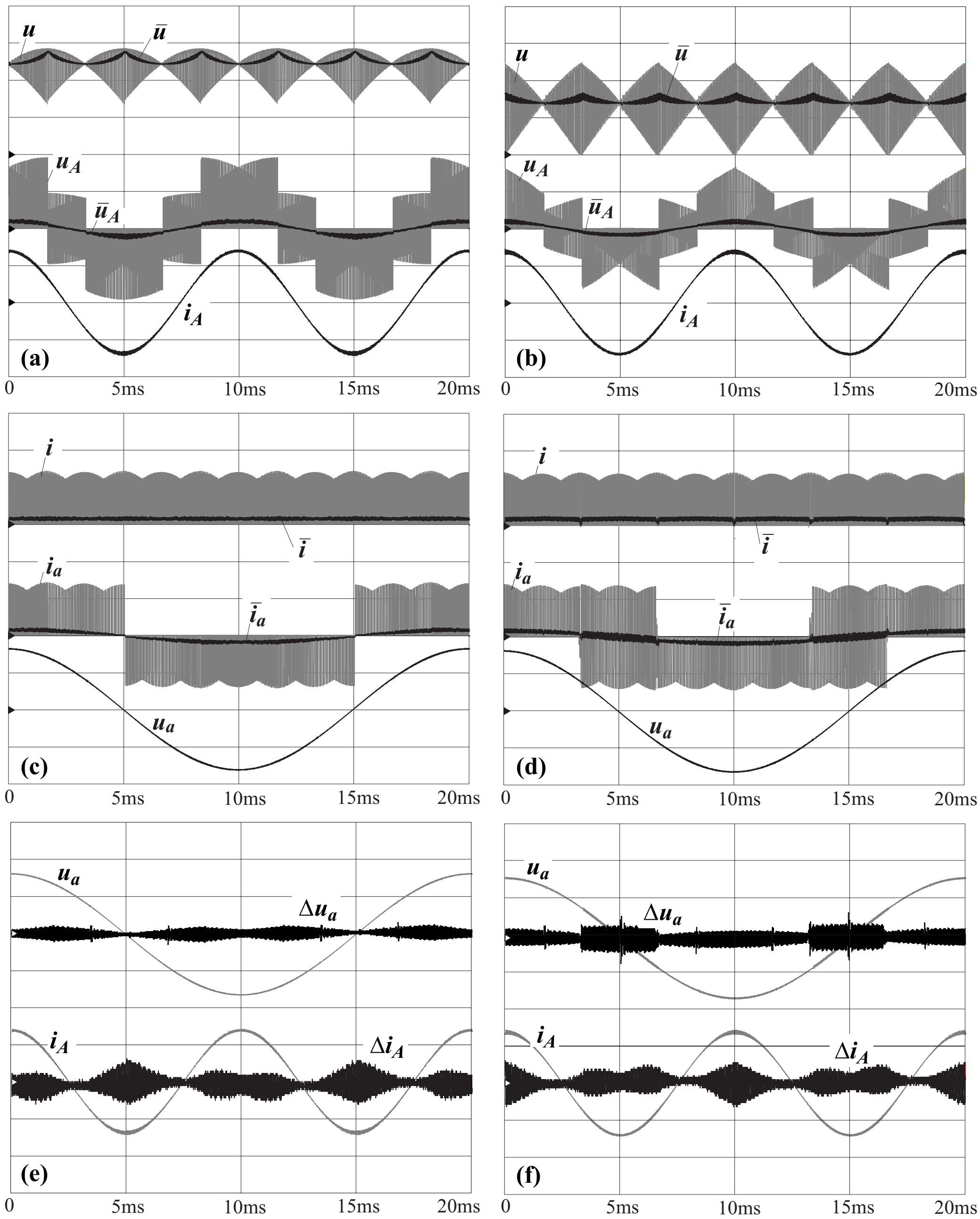


Abbildung 4.17: Vergleich charakteristischer Grössen simuliert über eine Netzperiode ($\Phi_2 = 0$, $MU = 0.1$).
KONV: **(a)** Spannungsbildung, **(c)** Strombildung, **(e)** schaltfrequenter Ripple von u_a und i_A.
LOV: **(b)** Spannungsbildung, **(d)** Strombildung, **(f)** schaltfrequenter Ripple von u_a und i_A.
Skalierung: 200V/Div, 15A/Div. In **(e)**,**(f)** gilt für die vergrössert dargestellten Ripple-Anteile Δu_a: 20V/Div, Δi_A: 1.5A/Div (bei $L_S = 1$mH, $C_F = 9\mu$F, $f_P = 25$kHz).

Wie zuvor auch schon die theoretischen Betrachtungen ergaben, ist der lokale Mittelwert der ZK-Spannung $\bar{u}$ bei Modulation nach dem LOV-Verfahren, verglichen mit dem der $KONV$-Modulation, um den Faktor $1/\sqrt{3} \approx 0.58$ reduziert.

Entsprechend dokumentiert die Gegenüberstellung der Verläufe der Strombildung in Abbildung 4.17(c) bzw. (d), dass für die LOV-Modulation ein um den Kehrwert $\sqrt{3} \approx 1.73$ erhöhter lokaler Mittelwert $\bar{i}$ des ZK-Stroms i resultiert (vgl. mit (4.4b)). Dies muss auch so sein, da aufgrund identischer Simulationsvorgaben in beiden Fällen ($KONV$ bzw. LOV) die gleiche mittlere Leistung $\bar{p} = \bar{u} \cdot \bar{i}$ über den ZK übertragen wird.

Zudem wird in Abbildung 4.17(d) abermals deutlich, dass bei der LOV-Modulation jeweils in einer Eingangsphase Stromblöcke beider Polaritäten schaltfrequent über die GR-Stufe eingeprägt werden (vgl. i_b in Pulsperiode nach Abbildung 4.14). Wie geschildert ist die betroffene Eingangsphase diejenige, mit dem derzeit minimalem Strombedarf. Folgerichtig zeigt also jede der drei Eingangsphasen in den beiden $\pi/3$-breiten Intervallen um den Stromnulldurchgang (für i_a: $\varphi_1 \in [\pi/3 \ldots 2\pi/3], [4\pi/3 \ldots 5\pi/3]$) betragsgleiche Stromblöcke schaltfrequent wechselnder Polarität, bzw. anders ausgedrückt eine Einhüllende doppelter Auslenkung.

In den Bildteilen (e) und (f) der Abbildung 4.17 sind die eingeprägten Konvertergrössen Eingangsphasenspannung u_a und Laststrom i_A zusammen mit ihren zehnfach vergrösserten schaltfrequenten Rippleanteilen Δu_a, bzw. Δi_A gesondert dargestellt. Der resultierende Effektivwert dieser Rippleanteile über eine Netz-/Lastperiode ist zudem auch für verschiedene Arbeitspunkte in Abbildung 4.20(a),(c) normiert aufgetragen.
Mit Betrachten des Laststrom-Rippleanteils Δi_A zusammen mit der Einhüllenden der pulsierenden Ausgangsspannung u_A wird deutlich, dass der Stromripple plausiblerweise dann besonders gross ist, wenn die stromtreibende Spannung u_A ihre jeweils maximalen Momentanwerte annimmt.

Ähnlich verhält es sich mit dem Rippleanteil der Eingangsspannung Δu_a. Während im Fall der $KONV$-Modulation (Abbildung 4.20(e)) die innerhalb einer Schaltperiode stets unipolaren Strompegel von i_a nur einen auf niedrigem Niveau variierenden Spannungsripple Δu_a hervorrufen, verursachen die im $\pi/3$-breiten Intervall um den Nulldurchgang des Mittelwerts $\bar{i}_a$ bipolar auftretenden Stromblöcke des LOV-Verfahrens (Bildteil (f)) nahezu eine Verdopplung von Δu_a.

Hingegen verschwindet für die $KONV$-Modulation der Spannungsripple Δu_a im Bereich des Strommittelwertnulldurchgangs völlig. Dies ist dadurch zu erklären, dass hier die Pulsbreiten der Stromblöcke i_a bis auf Null abnehmen müssen, um so den lokalen Mittelwert $\bar{i}_a \approx 0$ zu realisieren. Im Gegensatz dazu bewerkstelligt das LOV-Verfahren den betragsminimalen Strommittelwert, wie angesprochen, durch die gegenseitige Kompensation betragsgleicher Strompulse invertierter Polaritäten. Wie auch in der LOV-Pulsperiode nach Abbildung 4.14 (für i_b) zu erkennen, gehen die einzelnen Strompulsbreiten dabei keineswegs auf den Wert Null zurück (solange $MU \neq 0$), was ebenfalls von (4.7) bestätigt wird.

Darüberhinaus ist der schaltfrequente Eingangsspannungsripple Δu_a bei der LOV-Modulation auch *ausserhalb* der Nulldurchgangsintervalle von $\bar{i}_a$ grösser, weil gemäss Abbildung 4.14 die Eingangsphase maximalen Strombedarfs (dort: a) während der gesamten LOV-Pulsperiode mit nur einer Stromlücke auskommen muss. D.h. die Gesamtpulsbreite zweier freilauflos aufeinanderfolgender Stromblöcke ist gegenüber dem $KONV$-Verfahren mit zwei unterbrechenden Stromlücken pro Pulsperiode in der betragsmaximalen Eingangsphase (vgl. Kapitel 3.1.5) vergrössert.
Mathematisch kann der Vergleich dieser maximalen Gesamtpulsbreiten für Eingangsphase a unter Bezug auf die relativen Einschaltzeiten innerhalb der Pulsperiode (vgl. für LOV: Abbildung 4.14 und (4.13)) folgendermassen formuliert werden:

$$\frac{(\delta_{(100),ab} + \delta_{(110),ab})_{|LOV}}{(\delta_{(100),ac} + \delta_{(110),ac})_{|KONV}} = \frac{\Delta u_{a,LOV}}{\Delta u_{a,KONV}}. \tag{4.19}$$

Da die Modulation der WR-Stufe vom LOV-Verfahren nicht beeinflusst wird, sind die Pegel der im ZK und so auch in den Eingangsphasen erscheinenden Stromblöcke gegenüber der $KONV$-Modulation unverändert (in den hier betrachteten Pulsperioden:

$\pm i_A, \pm i_C$). Damit unterscheiden sich die resultierenden Spannungsripple Δu_a über dem Eingangsfilterkondensator (vgl. C_F in Abbildung 4.19) dann allein aufgrund der ungleichen Gesamtpulsbreite der beiden längeren Stromblöcke.

Dieser Zusammenhang ist in (4.19) ausgedrückt und gilt ausserhalb der Strom-Nulldurchgangsintervalle, also für $\varphi_1 \in [0 \ldots \pi/3]$. Er führt dort schliesslich zum Eingangsspannungsrippleverhältnis

$$\frac{\Delta u_{a,LOV}}{\Delta u_{a,KONV}} = \begin{cases} \frac{\cos(\varphi_1)}{\sin(\varphi_1 + \frac{\pi}{6})} & \text{für } 0 \leq \varphi_1 < \frac{\pi}{6} \\ 1 & \text{für } \frac{\pi}{6} \leq \varphi_1 < \frac{\pi}{3}. \end{cases} \tag{4.20}$$

Grafisch entspricht (4.20) der Abbildung 4.18. Der Eingangsspannungsripple des *LOV*-Verfahrens bewegt sich also im Bereich $\varphi_1 \in [0 \ldots \pi/6]$ vom doppelten zum identischen Wert der *KONV*-Modulation. Da für $\varphi_1 \geq \pi/3$ aufgrund der bipolar auftretenden Strompulse der *LOV*-Ripple $\Delta u_{a,LOV}$ wieder steigt, liegt dieser im Durchschnitt deutlich höher als beim *KONV*-Verfahren (vgl. Abbildung 4.20(a)).
Der Vergleich der Zeitverläufe des Rippleverhältnisses in Abbildung 4.18, sowie der simulierten absoluten Rippleanteile in Abbildung 4.17(e),(f) zeigt eine gute Übereinstimmung.

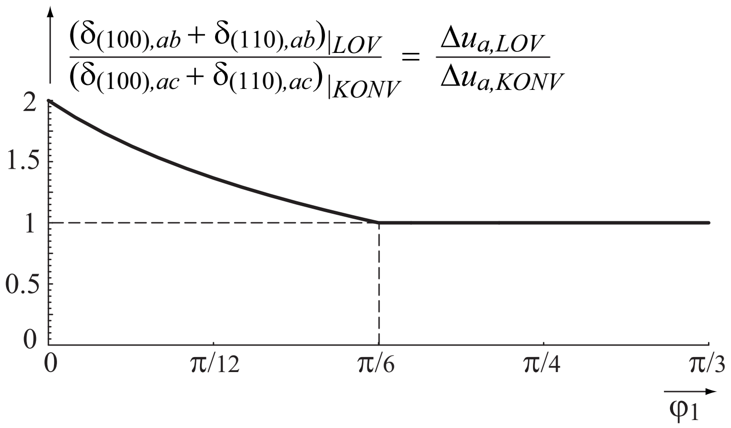


Abbildung 4.18: Verhältnis der Eingangsspannungsripple $\Delta u_{a,LOV}/\Delta u_{a,KONV}$ in Abhängigkeit von $\varphi_1 \in [0 \ldots \pi/3]$. Im Bereich $\varphi_1 \in [\pi/6 \ldots \pi/3]$ ist der Ripple für beide Verfahren identisch, ansonsten gilt: $\Delta u_{a,LOV} > \Delta u_{a,KONV}$.

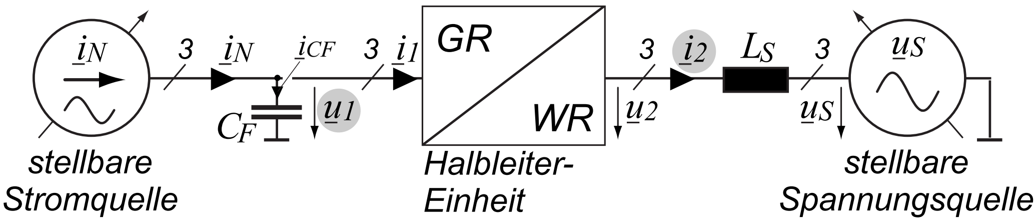


Abbildung 4.19: Systemanordnung der Simulation. Damit die eingeprägten Konvertergrössen $\underline{u}_1$ und $\underline{i}_2$ hinsichtlich ihres schaltfrequenten Ripples untersucht werden können, wird eingangsseitig die Filter-Kapazität von einer steuerbaren Stromquelle gespeist und ausgangsseitig die Lastinduktivität von einer einstellbaren Spannungsquelle versorgt. Auf diese Weise lässt sich z.B. die Laststromamplitude $\hat{I}_2$ unabhängig vom zu variierendem MU und Φ_2 stets konstant halten.

Um die oben beschriebenen schaltfrequenten Rippleanteile Δu_a und Δi_A der eingeprägten Konvertergrössen $u_a = \Re(\underline{u}_1)$ und $i_A = \Re(\underline{i}_2)$ im Rahmen der Simulation sinnvoll erfassen zu können, wurde prinzipiell die in Abbildung 4.19 gezeigte Systemanordnung (dreiphasig) modelliert.
Netzseitig speist eine steuerbare Stromquelle eine spannungseinprägende (Filter-)Kapazität. Die steuerbare Quelle liefert oberschwingungsfreie, sinusförmige Ströme $\underline{i}_N$ und wird über die Stellgrössen Stromamplitude $\hat{I}_N$, bzw. Phasenverschiebung Φ_N so geregelt, dass die Grundschwingungsamplitude $\hat{U}_1$ der Konverter-Eingangsspannung $\underline{u}_1$ stets dem Nominalwert ($\hat{U}_1 = 325V$, gleichbedeutend mit $U_{1,RMS} = 230V$) entspricht. Auf diese Weise kann der Eingangsspannungsripple unabhängig sowohl von Netzimpedanz wie auch von einer konkreten Eingangsfilterkonfiguration bestimmt werden.

Analog wird die (Stator-)Induktivität lastseitig von einer einstellbaren Spannungsquelle $\underline{u}_S$ versorgt, über deren Stellgrössen (Spannungsamplitude $\hat{U}_S$ wie Phasenverschiebung Φ_S) der Laststrom $\underline{i}_2$ gemäss den variablen Arbeitspunktvorgaben $\hat{I}_2$ und Φ_2 geregelt wird. Das Modell des Matrix-Konverters selbst wird gesteuert unter verschiedenen Vorgabewerten für die Spannungsübersetzung MU betrieben. Aufgrund der Laststromregelung über $\underline{u}_S$ können die Simulationsparameter (MU, Φ_2, $\hat{I}_2$) unab-

hängig voneinander variiert werden.
Die beiden „Regelgrössen“, bzw. aus Konvertersicht die eingeprägten Grössen, sind in Abbildung 4.19 durch eine graue Unterlegung gekennzeichnet.
Anhand dieser nach Abbildung 4.19 implementierten Anordnung wurden die in Abbildung 4.20, sowie in Abbildung 4.22 dargestellten Ergebnisse ermittelt.

Abbildung 4.20 vergleicht quantitativ für das $KONV$- und das LOV-Verfahren sowie für die beiden Lastphasenverschiebungen $\Phi_2 = 0$ und $\Phi_2 = \pi/4$ den in Abhängigkeit der Spannungsübersetzung MU auftretenden schaltfrequenten Eingangsspannungsripple Δu_a, den hierfür ursächlichen Strom durch den Filterkondensator i_{CF} (s. Abbildung 4.19) und den ausgangsseitig entstehenden Laststromripple Δi_A.
Das sinnvolle Bewertungskriterium dieser schaltfrequent vorzeichenwechselnden Grössen ist naheliegenderweise ein Effektivwert. Als zeitliche Mittlungsbasis wurde das kleinste gemeinsame Vielfache einer Netz- und Lastperiode gewählt.

Generell steigen alle drei Effektivwerte mit wachsender Spannungsübersetzung, d.h. Aussteuerung, an. Dies ist unmittelbar plausibel, da sich mit dem Aussteuergrad die Pulsbreiten sowohl der zur Eingangsseite geleiteten Stromblöcke, als auch der an der Ausgangsseite gebildeten Spannungspulse erhöhen.
Eine steigende Lastphasenverschiebung Φ_2 zwischen $\underline{u}_2$ und $\underline{i}_2$ ist einhergehend mit einem verringertem Wirkleistungstransfer und bewirkt von daher bei gleichem Aussteuergrad, bzw. gleicher Spannungsübersetzung MU, sinkende Pegel der ZK-Stromblöcke und so folglich auch verminderte Strom-Zeit-Flächen in den Eingangsphasen. Es resultiert für $\Phi_2 = \pi/4$ ein deutlich abgesenkter Filterkondensatorstrom i_{CF} (vgl. Effektivwert $I_{CF,RMS}$ in Abbildung 4.20(b)), wie infolgedessen auch ein ebenso reduzierter Eingangsspannungsripple über dem Kondensator (vgl. $U_{a,RMS,r}$ in Abbildung 4.20(a)).
Da die Spannungskonversion von Φ_2 unbeeinflusst ist, ändert sich der Laststromripple (nach Abbildung 4.20(c)) mit wechselnder Ausgangsphasenverschiebung praktisch nicht.

Der in Abbildung 4.20(a) gezeigte Effektivwert $\Delta U_{a,RMS,r}$ des Eingangsspannungsripples am Filterkondensator C_F ist auf

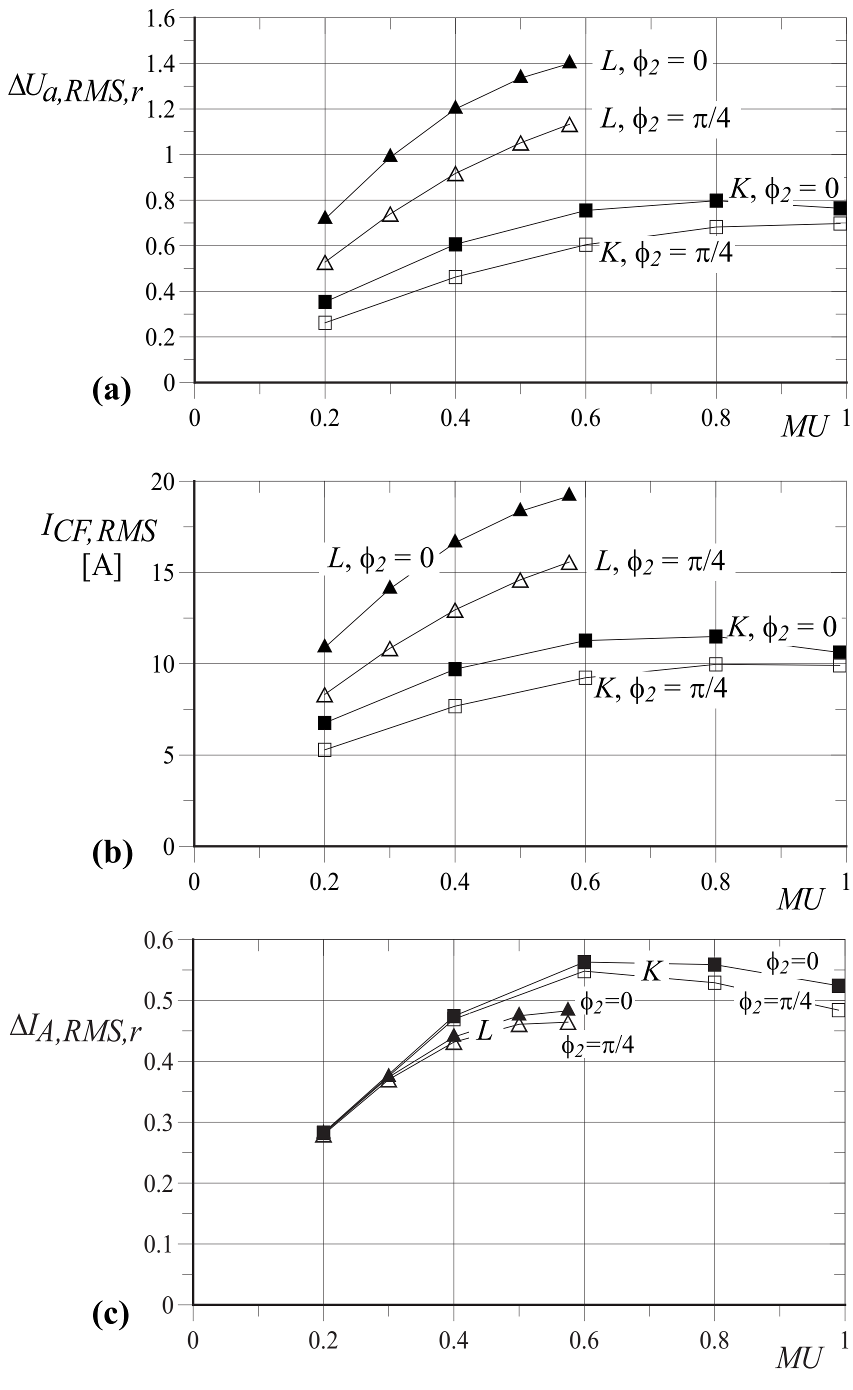


Abbildung 4.20: Vergleich $KONV$ (Index: K) vs. LOV (Index: L) für $\Phi_2 = 0$ und $\Phi_2 = \pi/4$.
(a) Normierter Effektivwert des Eingangsspannungsripples am Filterkondensator. Bezugsbasis: $\hat{I}_2 T_P/(8C_F)$.
(b) Effektivwert des Stroms durch den Filterkondensator.
(c) Normierter Effektivwert des Laststromripples. Bezugsbasis: $\hat{U}_1 T_P/(8L_S)$.

den Bezugswert $\hat{I}_2 \frac{T_P}{8C_F}$ normiert. Dies ist gemäss (3.62) (Berechnung: siehe Kapitel 6.4.1, [11]) der maximal mögliche[12] Momentanwert von Δu_a bei Anwendung der *KONV*-Modulation. Der Bezug des Effektivwerts auf diese Grösse sorgt somit für die parameterunabhängige Gültigkeit der Diagrammskalierung.
Die zuvor diskutierten Effekte (schaltfrequente bipolare Strompulse, sowie verringerte Anzahl von Stromlücken in der Eingangsphase maximalen Strombedarfs) des *LOV*-Verfahrens äussern sich etwa in einer Verdopplung des Effektivwerts $\Delta U_{a,RMS,r}$ der eingangsseitigen Spannungsschwankung.

Diese Spannungsschwankung wird verursacht vom Kondensatorstrom i_{CF}, der aus dem schaltfrequenten Wechselanteil des Eingangsstroms $\underline{i}_1$ besteht und sich somit ebenfalls aus Stromblöcken zusammensetzt.
Da es für die Effektivwertbildung mathematisch gesehen irrelevant ist, ob ein (rechteckiger) Block zusammenhängend (wie bei *LOV*), oder zeitlich aufgespalten, in zwei Teilblöcken der gleichen Gesamtbreite (wie bei *KONV*) vorliegt, äussert sich der Effekt der beim *LOV*-Verfahren verringerten Stromlückenanzahl nicht im Effektivwert $I_{CF,RMS}$ des Kondensator*stroms*[13].
Der zweite Effekt der bei *LOV*-Modulation schaltfrequent auftretenden bipolaren Strompulse, schlägt sich hingegen auch im Kondensatorstrom-Effektivwert $I_{CF,RMS}$ nieder.
So erklärt sich also, dass die Werte für $I_{CF,RMS}$ in Abbildung 4.20(b) bei Anwendung des *LOV*-Verfahrens zwar deutlich, aber nicht – wie für $\Delta U_{a,RMS,r}$ gegeben – um den Faktor Zwei erhöht sind.

Analog zum Diagramm in Abbildung 4.20(a) ist auch der Effektivwert $I_{A,RMS,r}$ des Laststromripples in Abbildung 4.20(c) im Interesse einer parameterunabhängigen Darstellung auf die Bezugsbasis $\hat{U}_1 \frac{T_P}{8L_S}$ normiert.
Aus der Perspektive der Lastinduktivität L_S hat sich mit dem *LOV*-Verfahren am Zeitverlauf der Konverterausgangsspannung $\underline{u}_2$ über eine Pulsperiode prinzipiell wenig geändert (vgl. u_{AB} in Abbildung 4.14).

---

[11] für konventionelle Zwischenkreis-Konverter vgl. auch [36]

[12] tritt nur auf für $MU \in [2/3 \ldots 1]$

[13] Dies gilt eben *nicht* für die Kondensator*spannung*, bzw. deren Ripple Δu_a, weil sich ihr Zeitverlauf integrativ aus den Stromblöcken bildet.

Die nun reduzierten Spannungspegel werden durch entsprechend erhöhte Pulsbreiten kompensiert, sodass die resultierenden Spannungs-Zeit-Flächen, die zwischen den Konverter-Ausgangsklemmen abgegriffen werden im Vergleich zur *KONV*-Modulation unverändert sind.
Da im Gegensatz zur Eingangsstrombildung aber auch die strukturelle Anordnung der Ausgangsspannungsblöcke gleich geblieben ist (z.B. identische Anzahl an Pulslücken), wird der Effektivwert des Laststromripples nicht wesentlich verändert – wenngleich er geringfügig herabgesetzt ist.

Das Schalt- bzw. Klemmverhalten von GR- und WR-Stufe ist in Abbildung 4.21 nocheinmal im Zeitverlauf über eine Netz- und zwei Lastperioden dokumentiert. Dabei ist in der linken Bildspalte das *KONV*-, und in der rechten das *LOV*-Verfahren dargestellt.

Bildteile (a) und (b) verdeutlichen anhand der Schienenpotentiale (u_p, u_n) des ZK, sowie anhand der GR-Schaltsignale des Brückenzweigs a das Klemmverhalten der GR-Stufe.
Im Fall der *KONV*-Modulation (a) sind die Klemmintervalle, gekennzeichnet durch nicht-pulsierende Grössen, offensichtlich. Wie auch schon eingangs in Kapitel 3 erwähnt, wird (für $\Phi_1 = 0$) die jeweils maximale/minmale Eingangsphasenspannung über ein $\pi/3$-breites Sektorintervall fest an die p-/n-Schiene geklemmmt.
Für die *LOV*-Modulation in Bildteil (b) hingegen pulsieren die ZK-Schienenpotentiale (vgl. Tab. 4.5) ständig unter Schaltfrequenz. Aufgrund der *stromlos* stattfindenden Umschaltvorgänge der GR-Stufe, bleiben die GR-Schaltverluste im Allgemeinen jedoch vernachlässigbar[14] gering. Desweiteren ist zu erkennen, dass die p-Schiene auch negative, während die n-Schiene auch positive Potentiale annimmt. Die Potentialdifferenz, also die ZK-Spannung $u = u_p - u_n$, bleibt selbstverständlich positiv.

Abbildung 4.21(c) und (d) zeigen die relevanten Transistorgrössen (Strom, Spannung, Schaltsignal) der WR-Stufe bei Anwendung der schaltverlustoptimalen Klemmstrategie (*OCL* nach Abschnitt 4.1.1) für eine Lastphasenverschiebung von

[14] Ausnahme: *RB-IMC*

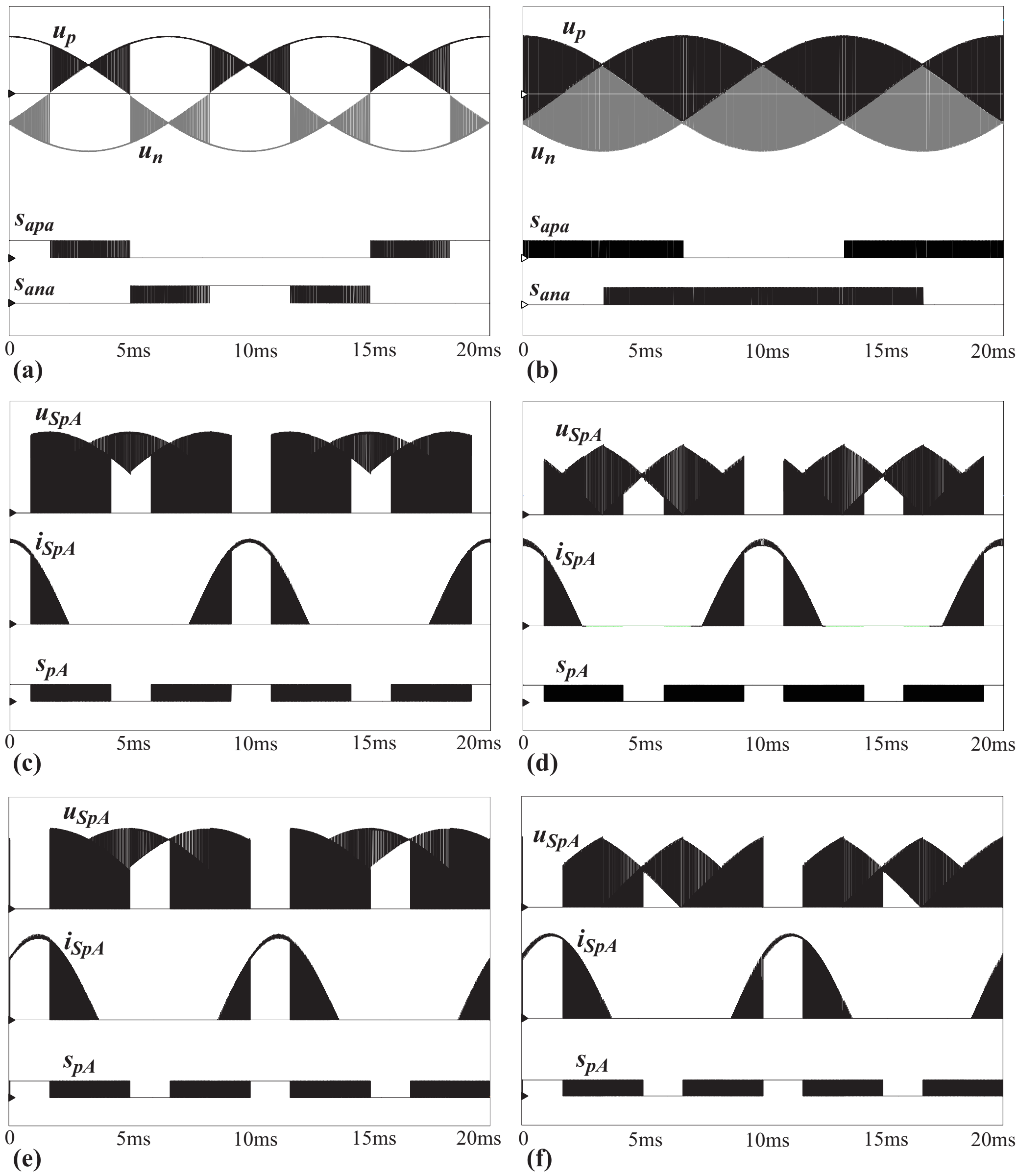


Abbildung 4.21: Vergleich charakterist. Zeitverläufe, die das Klemmverhalten beider Konverterstufen verdeutlichen. *KONV*: **(a)** nicht-pulsierende ZK-Schienenpotentiale und Schaltsignale kennzeichnen die GR-Klemmung, **(c)** WR-Transistorgrössen zeigen die WR-Klemmintervalle für $\Phi_2 = 0$, **(e)** WR-Transistorgrössen für $\Phi_2 = \pi/4$.
LOV: **(b)** ZK-Schienenpotentiale und GR-Schaltsignale, **(d)** WR-Transistorgrössen für $\Phi_2 = 0$,
(f) WR-Transistorgrössen für $\Phi_2 = \pi/4$.

$\Phi_2 = 0$.
Für eine Phasenverschiebung von $\Phi_2 = \pi/4$, dargestellt in Abbildung 4.21(e) bzw. (f), kann das WR-Klemmintervall nicht mehr symmetrisch am Maximum des Laststroms ausgerichtet werden, sondern ist – der *sektorsynchronen Klemmung* entsprechend – ortsfest im Sektorintervall $\varphi_1 \in [0 \ldots \pi/3]$ platziert.

Aufgrund dessen sind die in Abbildung 4.22(a) über MU aufgetragenen normierten Schaltverluste $P_{Sw,r}$ der WR-Stufe für $\Phi_2 = \pi/4$ grundsätzlich geringfügig erhöht gegenüber denen für $\Phi_2 = 0$. Für ein weiter steigendes $\Phi_2 > \pi/4$ würde sich das Strommaximum zunehmend vom Klemmintervall entfernen und die Schaltverluste würden folglich noch deutlicher anwachsen.

Wie auch Abbildung 4.21(d) bzw. (f) dokumentieren, reduziert sich die Schaltspannung u_{SpA} der WR-Transistoren mit Anwendung des LOV-Verfahrens signifikant, sodass sich in der Konsequenz die Schaltverluste massgeblich verringern, was von Abbildung 4.22(a) bestätigt wird.
Da hier mit $P_{Sw,r}$ ein Schaltverlustmittelwert abgebildet ist, der von einer linearen Abhängigkeit der Verluste von Schaltspannung (u_{SpA}) und -strom (i_{SpA}) ausgeht, ergibt sich – wie für den ZK-Spannungsmittelwert $\bar{u}$ – eine Reduktion auf $1/\sqrt{3} \approx 0.58$. D.h. im Vergleich zur $KONV$-Modulation werden die Schaltverluste um etwa 40% herabgesetzt.

Da die Pegel von Schaltspannung u_{SpA} und -strom i_{SpA} allein von den eingeprägten Konvertergrössen $\underline{u}_1$ bzw. $\underline{i}_2$ bestimmt sind, und darüberhinaus die Anzahl der pro Pulsperiode stattfindenden Schalthandlungen aufgrund der einzuhaltenden Mindest-Freilaufintervalle auch für $MU \approx 1$ stets konstant ist, sind die Schaltverluste $P_{Sw,r}$ grundsätzlich unabhängig von MU.

Die Bestimmung des Werts $P_{Sw,r}$ findet dabei innerhalb des Simulations-Algorithmus' nach folgendem Prinzip statt:
Zu jedem Ein- bzw. Ausschaltzeitpunkt des WR-Transistors S_{pA} werden die Momentanwerte von Transistorspannung u_{SpA} und -strom i_{SpA} multipliziert. Die resultierenden Einzelprodukte werden über ein Zeitintervall T_m aufsummiert, welches dem kleinsten gemeinsamen Vielfachen aus Netz- (T_1) und Lastperiode

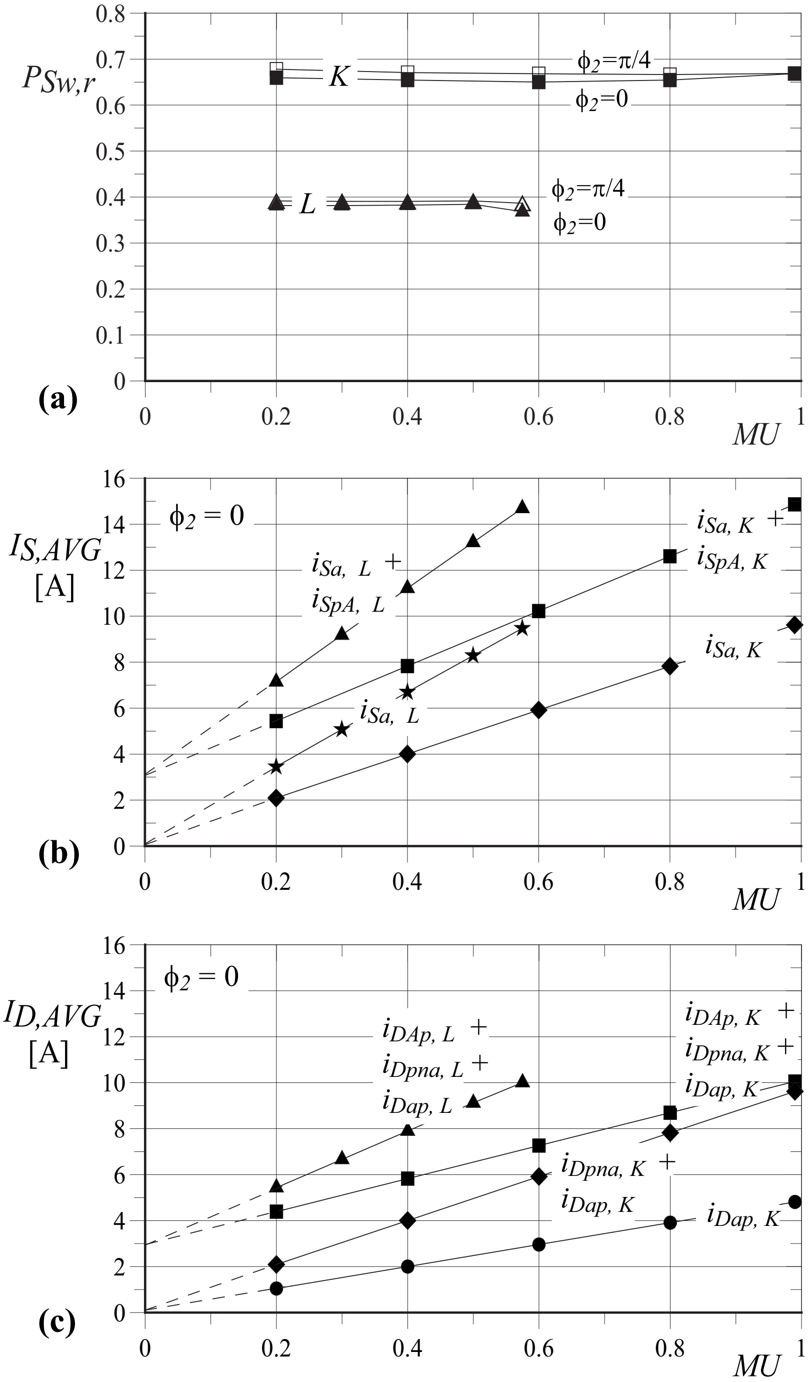


Abbildung 4.22: Vergleich der Verluste *KONV* (Index: *K*) vs. *LOV* (Index: *L*).
(a) Die WR-Schaltverluste reduzieren sich unabhängig von der Spannungsübersetzng *MU* um etwa 40%.
(b) Transistorleitverluste in Abhängigkeit von *MU*.
(b) Diodenleitverluste in Abhängigkeit von *MU*.

(T_2) entspricht. Anschliessend wird die so erhaltene Leistungsgesamtsumme zunächst durch die Anzahl (T_m/T_P) der durchlaufenen Pulsperioden dividiert, um die mittlere Schaltleistung eines WR-Transistors pro Pulsperiode zu ermitteln.
Zum Erhalt eines von jeglichen absoluten Grössen unabhängigen Wertes $P_{Sw,r}$, wird die mittlere Schaltleistung eines WR-Transistors pro Pulsperiode schliesslich noch auf das mit $^8/_6$ gewichtete Produkt der Amplituden der eingeprägten Konvertergrössen $(\hat{U}_1\, \hat{I}_2)$ bezogen, die die Maximalwerte von u_{SpA}, bzw. i_{SpA} darstellen. Der Faktor $^8/_6$ berücksichtigt hierbei, dass in einer Pulsperiode insgesamt 8 WR-Schalthandlungen vollzogen werden (vgl. Flankenanzahl von Schaltsignalen s_{pB}, s_{pC} in Abbildung 4.14), die sich im Gesamtmittel gleichmässig auf alle 6 Transistoren der WR-Stufe aufteilen, d.h. ein Transistor vollführt im Durchschnitt $^4/_3$ Umschaltungen pro Pulsperiode.
Somit wird der normierte Wert $P_{Sw,r}$, der ein eindeutiger, parameterunabhängiger Indikator der WR-Schaltverluste ist, durch die untenstehende Beziehung (4.21) beschrieben

$$P_{Sw,r} = \frac{T_P}{T_m} \sum_{T_m} \frac{u_{SpA} \cdot i_{SpA}}{\frac{4}{3} \cdot \hat{U}_1\, \hat{I}_2}. \tag{4.21}$$

Nach den Schaltverlusten sollen nun in Abbildung 4.22(b) und (c) die für die beiden Modulationsverfahren resultierenden Leitverluste in Abhängigkeit der Spannungsübersetzung MU für $\Phi_2 = 0$ verglichen werden. Als aussagekräftiges Bewertungskriterium der Leitverluste wird dazu der über T_m gebildete arithmetische Mittelwert $I_{S/D,AVG}$ der entsprechenden Leistungshalbleiterströme herangezogen. Aus diesem kann – zusammen mit dem zugehörigen Effektivwert – gemäss Kapitel 6, (vgl. [37],[38],[39]) unter Kenntnis der spezifischen Halbleiterparameter der für die thermische Dimensionierung relevante Leitverlustwert berechnet werden. Die hier nicht gezeigten Kennlinien der Halbleiterstromeffektivwerte verlaufen qualitativ sehr ähnlich zu den abgebildeten Mittelwert-Kennlinien.

Grundsätzlich ergibt sich für die Halbleiter-Strommittelwerte $I_{S/D,AVG}$ immer eine lineare Abhängigkeit vom Aussteuergrad M, und damit für ein gegebenes Modulationsverfahren, sowie für $\Phi_1 = konst.$ (vgl. (4.15)) gleichfalls eine lineare Abhängigkeit von der Spannungsübersetzung MU.

Diese lineare Abhängigkeit der Strommittelwerte $I_{S/D,AVG}$ von M, bzw. MU soll im folgenden kurz begründet werden:
Mit wachsendem Aussteuergrad steigen nach (4.13) die vier aktiven Einschaltzeiten der Pulsperiode und damit zum Einen auch die Breiten der ZK-Stromblöcke proportional an.
Daraus folgt in der Konsequenz ein ebenso proportionaler Anstieg des Strommittelwerts in *allen Leistungshalbleitern der GR-Stufe.*

Zum Anderen ist (für den hier betrachteten Fall $|\Phi_2| \leq \pi/6$) mit dem Anstieg der aktiven Einschaltzeiten auch eine lineare Verbreiterung der von den einzelnen WR-Transistoren geführten Stromblöcke verbunden. Ausgenommen ist hiervon jeweils der *eine klemmende* Transistor der WR-Stufe, der aufgrund seiner Vollaussteuerung ohnehin schon „Stromblöcke maximaler Breite" führt. Für die WR-Stufe können damit nun zwei Aussagen gefolgert werden:

Für die WR-Transistoren nimmt der Strommittelwert linear mit MU zu. Im Diagramm Abbildung 4.22(b) ist der Verlauf des entsprechenden Strommittelwerts aus der Differenz der beiden Geraden ($\blacksquare - \blacklozenge$: $KONV$), bzw. ($\blacktriangle - \bigstar$: LOV) ersichtlich.
Aufgrund des auch im Nullzustand stromführenden (klemmenden) Transistors ist in der linearen Beziehung jedoch ein konstanter Offset-Anteil vorhanden, der für $MU = 0$ auch im Diagramm deutlich sichtbar ist.

Für die WR-Dioden muss der Strommittelwert dann folglich linear mit MU abnehmen. Auch diese Folgerung wird vom entsprechenden Diagramm in Abbildung 4.22(c) mit Betrachten der Geraden-Differenz ($\blacksquare - \blacklozenge$: $KONV$) bestätigt.
Da auch zwei Dioden im Nullzustand stromführend sind, muss auch hier ein Offset-Anteil im Strommittelwertverlauf vorhanden sein. Er ist im Diagramm bei $MU = 0$ ablesbar.

Die Strommittelwerte, wie auch die schliesslich resultierenden Leitverluste beider Konverterstufen hängen, abgesehen vom eingeprägten Laststrom $\underline{i}_2$, nur vom Aussteuergrad M ab. In Bezug auf den Vergleich der beiden Modulationsverfahren bedeutet

dies, dass beide Verfahren bei gleichem Aussteuergrad zu identischen Leitverlusten führen.
Da aber das LOV-Verfahren gemäss (4.15) für eine gegebene Spannungsübersetzung MU einen im Vergleich zur $KONV$-Modulation um den Faktor $\sqrt{3}$ erhöhten Aussteuergrad M erfordert, folgen daraus für ein zu realisierendes MU ebenfalls um $\sqrt{3}$ gesteigerte Leitverluste. Somit ist auch die Steigung der Strommittelwert-Geraden in Abbildung 4.22(b) und (c) für das LOV-Verfahren mit eben diesem Faktor aufskaliert.

Die in den beiden Diagrammen aufgetragenen, summierten Strommittelwerte beziehen sich auf die Topologie des *SMC* (Bezeichnung der Leistungshalbleiter gemäss Abbildung 2.8(a)). Während dies für die stets identisch angeordneten WR-Halbleiter (S_{pA}, D_{Ap}) unerheblich ist, sind die Belastungen der Halbleiter der GR-Stufe entsprechend umzurechnen, sofern die Ergebnisse auf die *VSMC*, oder *RB/C-IMC* Topologien übertragen werden sollen.
So erfährt der GR-Transistor S_a die doppelte Strombelastung gegenüber den in Vorwärts-Richtung gepolten GR-Halbleitern von *VSMC* oder *RB/C-IMC*. In Abbildung 4.22(b) äussert sich dies in einer verdoppelten Steigung der entsprechenden Geraden.
Hingegen sind die GR-Dioden D_{ap} und D_{pna} nach Abbildung 4.22(c) – wie die Vorwärts-Elemente von *VSMC* bzw. *RB/C-IMC* – nur einfach belastet. Beim *SMC* stellt D_{ap} die Verbindung mit der p-, und D_{pna} jene mit der n-Schiene her (vgl. Abbildung 2.5(c)).

4.1.2.4 Implementierung des Verfahrens

In diesem Abschnitt soll kurz die für den realen Konverterprototypen gewählte Implementierungsvariante des LOV-Verfahrens erläutert werden.

In diesem Zusammenhang ist erwähnenswert, dass sich vor allem bei kleinen Kapazitätswerten C_F der Eingangsfilterkondensatoren der erhöhte Eingangsspannungsripple (vgl. Abbildung 4.20(a)) dahingehend nachteilhaft auswirken kann, als dass dieser zu einer kurzzeitig negativen ZK-Spannung $u < 0$ führen kann. Dies ist innerhalb der Netzperiode an den Stellen der Fall, an denen der Momentanwert der ZK-spannungsbildenden verketteten Eingangsspannung auch idealerweise dicht bei Null ($u \approx 0$) läge, also beispielsweise für $\varphi_1 \approx 0, \pi/3, 2\pi/3, \ldots$. Bedingt durch die überlagerte schaltfrequente Spannungsschwankung (d.h. den Ripple) am Eingangsfilter, kann hier folglich $u < 0$ resultieren und so ein Kurzschlussstrom über die WR-Dioden hervorgerufen werden, der seinerseits eine kurzzeitige Verzerrung des Eingangsstroms bewirkt.

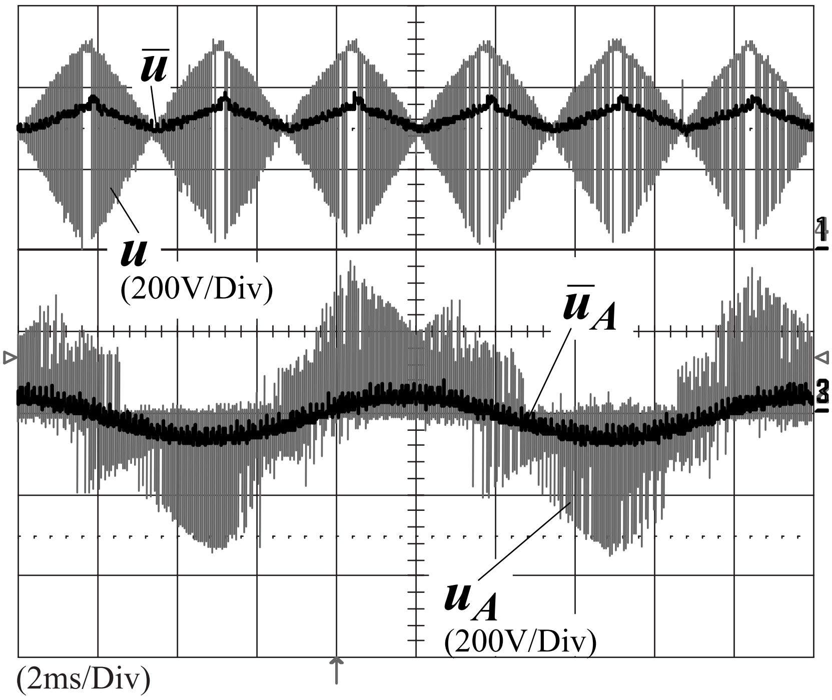


Abbildung 4.23: Implementierung des *LOV*-Verfahrens. Am Prototyp gemessene ZK-Spannung u und Ausgangsphasenspannung u_A, sowie deren lokale Mittelwerte $\bar{u}$ bzw. $\bar{u}_A$ über eine Netzperiode. Im Bereich $u \approx 0$ (vgl. dick gezeichnete Linie für $u = 0$) wird lokal auf das *KONV*-Verfahren umgeschaltet, um eine evtl. negative ZK-Spannung $u < 0$ zu vermeiden.

Um diese potentielle Eingangsstromverzerrung im Vorfeld zu vermeiden, kann – wie in Abbildung 4.23 gezeigt – innerhalb eines engen Bereichs jeweils um $u = 0$ (z.B. für $|\Delta\varphi_1| \leq 5°$) lokal auf das *KONV*-Verfahren umgeschaltet werden. Da dieses Verfahren prinzipiell die beiden maximalen verketteten Eingangsspannungen nutzt, ist dann im genannten Bereich auf jeden Fall eine positive ZK-Spannung gewährleistet.

Darüberhinaus zeigen die am realen Prototypen *gemessenen* Spannungsverläufe nach Abbildung 4.23 allgemein eine gute Übereinstimmung mit den entsprechenden Zeitverläufen aus der Simulation (vgl. Abbildung 4.17(b)), wodurch die praktische Implementierbarkeit des *LOV*-Verfahrens eindeutig bestätigt wird.

4.1.2.5 Bewertung des *LOV*-Verfahrens

Die *LOV*-Modulation reduziert die WR-seitigen Schaltverluste einer *IMC*-Topologie, wie gezeigt, um etwa 40%. Dies ist darauf zurückzuführen, dass die mittlere Schaltspannung über den WR-Leistungshalbleitern verglichen mit dem *KONV*-Verfahren auf den Faktor $1/\sqrt{3}$ abgesenkt wird.

Bei gleicher zu übertragender Leistung nimmt die Strombelastung der Halbleiterelemente um den reziproken Faktor $\sqrt{3}$ zu. Die Erhöhung der daraus resultierenden Leitverluste ist jedoch aus zwei Gründen gut hinnehmbar:

1. Ein Matrix-Konverter wird tendenziell mit einer vergleichsweise hohen Taktfrequenz betrieben. Daraus ergibt sich generell ein dominanter Schaltverlustanteil, der die Leitverluste zumeist deutlich überwiegt.

   Der Betrieb mit einer nicht zu geringen Schaltfrequenz wird dabei durch folgende Argumente begründet:

   - Mit einer erhöhten Schaltfrequenz lässt sich ein geringeres Volumen der Filterkomponenten erzielen.
   - In vielen relevanten Anwendungen (vor allem „publikumsnahe" Antriebe wie z.B. in Personenaufzügen oder Rolltreppen) ist ohnehin eine Schaltfrequenz oberhalb der menschlichen Hörschwelle erwünscht.
   - Gerade für Anwendungen, die eine erhöhte Schaltfrequenz erfordern ist der Einsatz eines Matrix-Konverters vorteilhaft gegenüber den konventionellen rückspeisefähigen Topologien (vgl. Vergleich in Kapitel 7.2.3).

2. Die entstehenden Leitverluste hängen, wie geschildert, linear vom Aussteuergrad, bzw. der Spannungsübersetzung ab. Somit ergibt sich insbesondere für kleine Ausgangsspannungsamplituden, resp. geringe Motordrehzahlen, *keine* nennenswerte Erhöhung der Konverterleitverluste.

Der letztgenannte Punkt trifft so auch für den in diesem Kapitel durchgängig betrachteten, kritischen Arbeitspunkt 1 nahe dem Motorstillstand zu. Wie der Vergleich der zugehörigen Belastungscharakteristiken eines WR-Transistors in Abbildung 4.24 verdeutlicht, kann mit dem LOV-Verfahren sowohl die Gesamtverlustleistung, wie auch das lokale Verlustmaximum im WR-Sektor (II) bzw. (III) deutlich herabgesetzt werden. Die Pegel von Schaltverlusten (im Bereich $\varphi_2 \in [\pi/6 \ldots \pi/2]$) und Leitverlusten ($\varphi_2 \in [\pi/2 \ldots 5\pi/6]$) sind sichtbar besser angeglichen[15].

Auf diese Weise kann nun bei unveränderten Kühlverhältnissen der Leistungshalbleiter der Laststrom entsprechend erhöht werden, bevor die zulässige Maximaltemperatur in der Halbleitersperrschicht erreicht wird. In Bezug auf eine Antriebsanwendung bedeutet dies ein deutlich steigerbares Motormoment bei sehr geringen Drehzahlen, sowie insbesondere im Stillstand.

Nachteilig in Kauf zu nehmen ist beim LOV-Verfahren allerdings ein bei gegebener Spannungsübersetzung MU etwa verdoppelter Spannungsripple an den Eingangsfilterkondensatoren.

Wie Abbildung 4.20(a) jedoch zeigt, ist der unter LOV-Modulation auftretende Ripple für kleine Spannungsübersetzungen $MU \leq 0.2$ nicht grösser als der Maximalripple des $KONV$-Verfahrens, auf den die Filterkondensatoren ohnehin auszulegen sind. Somit empfiehlt sich also die Anwendung der LOV-Modulation insbesondere für $MU \leq 0.2$, da hier mit unverändertem Eingangsfilter alle unter $KONV$-Modulation getroffenen Spezifikationen bezüglich Eingangsspannungsripple, Stromripple in den Filterkondensatoren und Eingangsstromqualität eingehalten werden können.

[15] hier für eine GR-seitige Schaltfrequenz von $f_P = 15\text{kHz}$

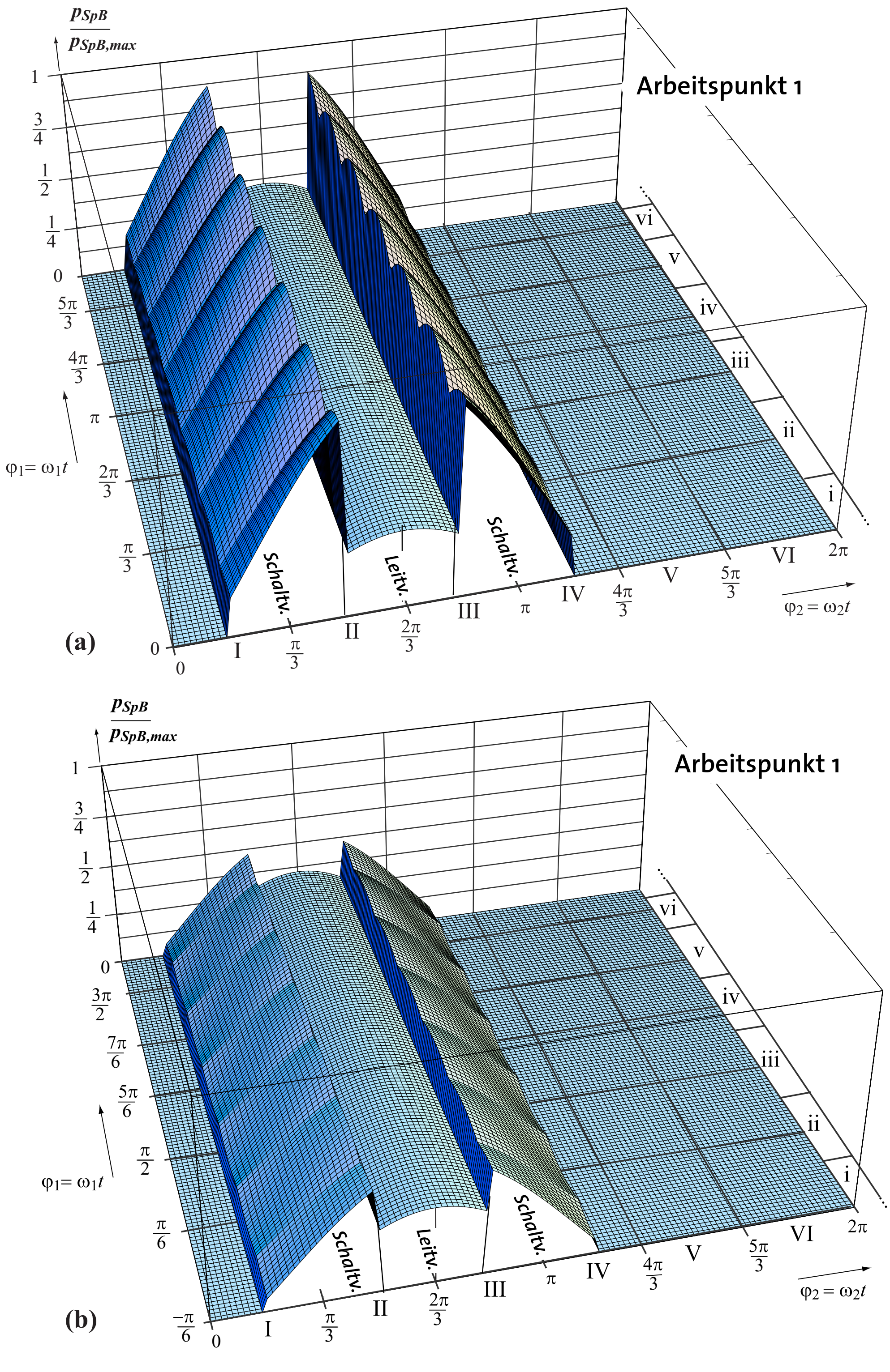


Abbildung 4.24: Vergleich der Belastungscharakteristiken eines WR-Transistors.
(a) *KONV*-Verfahren mit optimierter WR-Klemmung.
(b) *LOV*-Verfahren mit optimierter WR-Klemmung.

Der zuvor in Abbildung 4.24(b) behandelte Stillstandsfall ist mit $MU \approx 0$ in den oben genannten, uneingeschränkt vorteilhaften LOV-Betriebsbereich selbstverständlich eingeschlossen.

Als *alternative Betriebsvariante* kann das schaltverlustreduzierte LOV-Verfahren aber auch mit verdoppelter Schaltfrequenz gefahren werden, sodass sich dann, im Vergleich zur $KONV$-Modulation, ähnliche Schaltverluste einstellen. Die verdoppelte Schaltfrequenz führt aber weiterhin im gesamten Bereich $MU \in [0 \ldots 1/\sqrt{3}]$ zu einem nun gleichen Eingangsspannungsripple und äussert sich schliesslich vorteilhaft in einem *halbierten* Effektivwert des Laststromripples.
Ist es also das Ziel, unter unverändertem Kühl- und Filteraufwand die Laststromqualität zu erhöhen, bzw. die schaltfrequente Drehmomentschwankung des Motors zu verringern, so kann dieses auf die geschilderte Weise wirkungsvoll erreicht werden.

4.1.2.6 Ausblick: Erweiterung des *LOV*-Verfahrens auf eine Dreipunkt-Modulation

Abschliessend soll nun noch ein kurzer Ausblick auf eine mögliche Erweiterung des LOV-Verfahrens gegeben werden.
Während die Anwendung der bisher erläuterten reinen LOV-Modulation prinzipiell auf den Bereich des inneren Hexagons im GR-Raumzeigerdiagramm nach Abbildung 4.13(c) beschränkt ist, lässt sich durch eine kombinierte *Mischform* von LOV- und $KONV$-Verfahren im Bereich *zwischen* innerem und äusserem Hexagon der Abbildung 4.13(c) eine Modulationsvariante mit geänderten Eigenschaften nutzen.

Wird eine Puls(halb)periode gemäss Abbildung 4.25 unterteilt in ein LOV- und ein $KONV$-Intervall, dann ergeben sich in jeder Pulsperiode drei i.A. unterschiedliche ZK-Spannungspegel (hier: u_{ac}, u_{ab}, u_{bc}), die an der Ausgangsspannungsbildung teilhaben. Diese Eigenschaft ist lastseitig vergleichbar mit dem Verhalten eines Dreipunkt-Wechselrichters. Während bei einem konventionellen Dreipunkt-Wechselrichter mit Spannungszwischenkreis die drei Spannungsniveaus konstant sind, müssen sie bei einer energiespeicherlosen Matrix-Realisierung naheliegen-

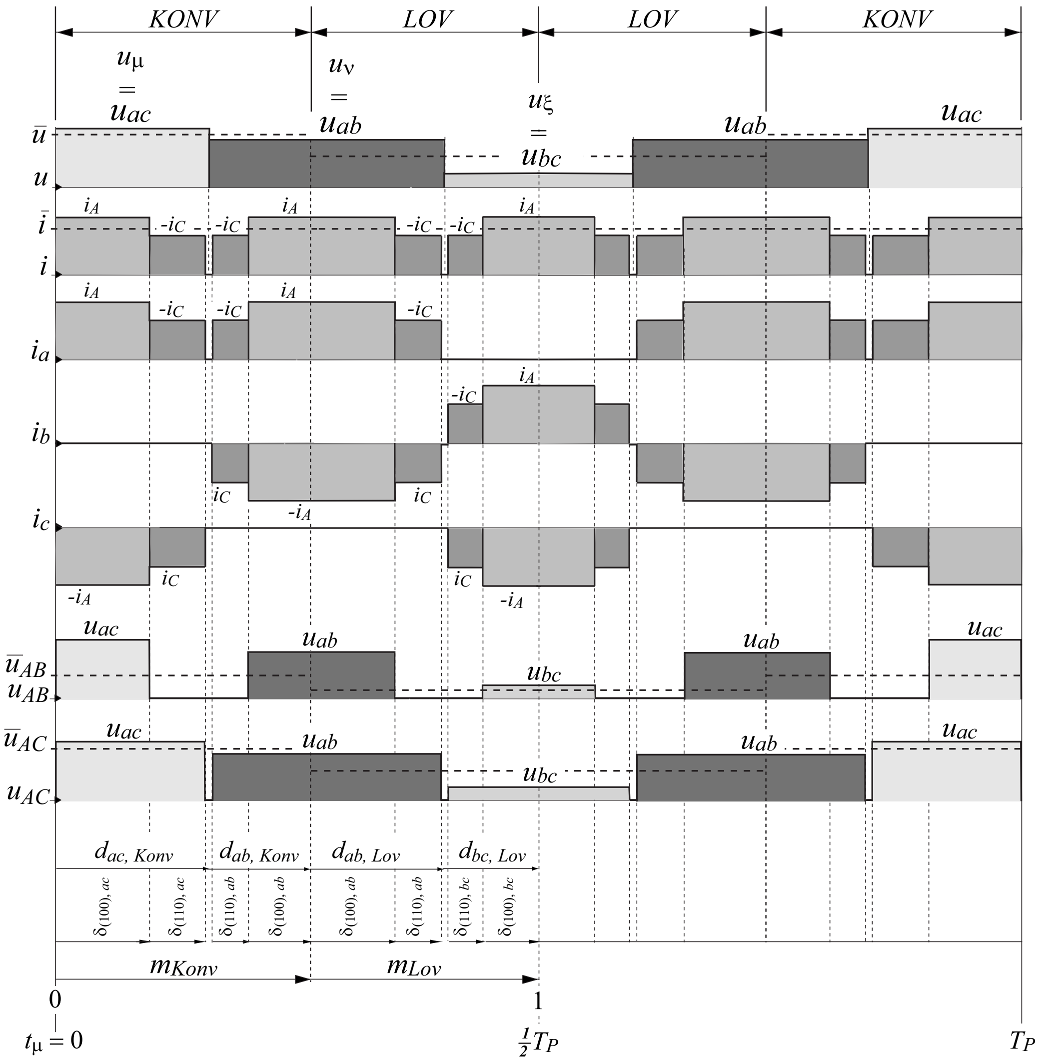


Abbildung 4.25: Die Pulshalbperiode der *LOV*-basierten Dreipunkt-Modulation ist in ein *LOV*- und ein *KONV*-Intervall unterteilt. Lediglich zur Gewährleistung des *Stromlosen Schaltens des GR* werden noch minimale Freilauf-Intervalle benötigt.

der Weise netzfrequent variieren (vgl. auch Pegelverlauf der ZK-Spannung u in Abbildung 4.26).

Die in Abbildung 4.25 gezeigte *LOV*-basierte Dreipunkt-Modulation[16] ist besonders vor dem Hintergrund interessant, dass sie auf *jeder* der hier vorgestellten *IMC* Topologien direkt angewendet werden kann, wohingegen die beiden bisher in der Literatur vorgeschlagenen *IMC* Dreipunkt-Konzepte (Fig.25 in

[16]Details hierzu in [40]

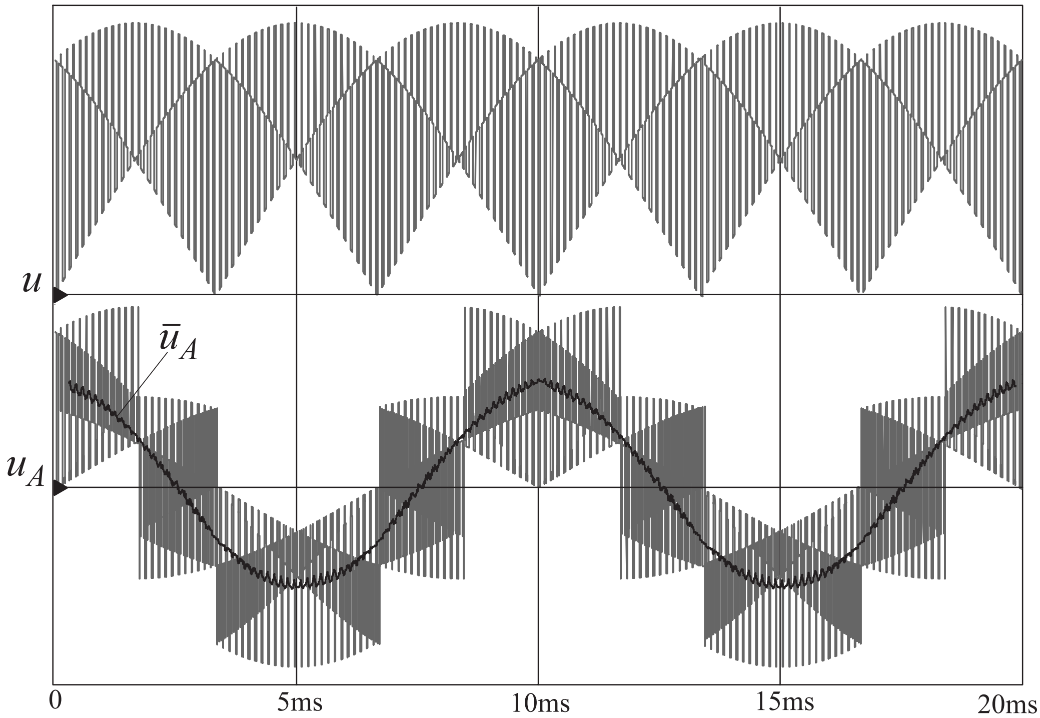


Abbildung 4.26: *LOV*-basierte Dreipunkt-Modulation. Über eine Netzperiode simulierte Verläufe von ZK-Spannung u und Ausgangsphasenspannung u_A für $MU = 0.8$ ($f_1 = 50$Hz, $f_2 = 100$Hz). Ausserhalb der $\pi/3$-breiten Intervalle um den Nulldurchgang der zu bildenden Ausgangsspannungsgrundschwingung kann u_A praktisch ohne Nullniveaus auskommen. Zur Verdeutlichung des Grundprinzips wurde hier im Interesse der Klarheit auf die Darstellung der minimalen Freilauf-Intervalle (gemäss Abbildung 4.25) verzichtet.

[11] oder alternativ Fig.9 in [41]) zusätzliche Leistungshalbleiter und somit eine aufwändigere, *spezifische Topologie* erfordern.

Als charakteristischer Vorteil aller drei *IMC* Dreipunkt-Konzepte ist die Tatsache zu werten, dass im Bereich zwischen innerem und äusserem Hexagon des GR-Raumzeigerdiagramms in Abbildung 4.13(c) praktisch keine[17] Nullzustände zur Bildung des Ausgangsspannungszeigers heranzuziehen sind. Wie auch der Verlauf von u_A in Abbildung 4.26 zeigt, reduziert sich

[17]Da der GR stromlos umzuschalten ist, sind nach wie vor WR-seitige Freilauf-Intervalle minimaler Dauer einzuhalten.

hierdurch der Niveauunterschied zwischen den einzelnen Ausgangsspannungspegeln und damit schliesslich der davon hervorgerufene Laststrom- bzw. Motordrehmomentripple.

Zur Bestimmung der relevanten Einschaltzeiten der in Abbildung 4.25 dargestellten Pulsperiode können die beiden Sätze der je vier aktiven Einschaltzeiten gemäss den bekannten Modulationsbeziehungen ((3.23) bzw. (4.13)) des *KONV*- und des *LOV*-Verfahrens zunächst unabhängig voneinander berechnet werden. Zur korrekten zeitlichen Gewichtung des *KONV*- und des *LOV*-Intervalls innerhalb der Pulshalbperiode sind die jeweils vier aktiven Einschaltzeiten anschliessend dann aber noch mit dem entsprechenden lokalen Aussteuergrad m_{Konv}, bzw. m_{Lov} zu multiplizieren.

Die Zusatzbetrachtung die für die *LOV*-basierte Dreipunkt-Modulation somit noch anzustellen ist, zielt auf die Festlegung jener lokalen Aussteuergrade m_{Konv} und m_{Lov}. Sie sind dabei so zu wählen, dass idealerweise *keinerlei Nullzustände* im Konverterbetrieb entstehen. Soll beispielsweise die Ausgangsspannung im möglichen Rahmen reduziert werden, so ist das *KONV*-Intervall (d.h. m_{Konv}) zu verkürzen und das *LOV*-Intervall (m_{Lov}) entsprechend zu verlängern. Um überhaupt eine konstante Ausgangsspannungsamplitude realisieren zu können, müssen m_{Konv} und m_{Lov} ebenso über Netz- wie Lastperiode dynamisch variieren.
Mathematisch lassen sich zur Bestimmung der beiden Unbekannten m_{Konv} und m_{Lov} zwei Bedingungen formulieren:

1. *Spannungsbedingung* – der lokale Gesamtmittelwert der ZK-Spannung muss dem notwendigen Minimalwert $\bar{u}_{min}$ entsprechen. Der notwendige Minimalwert entspricht dabei (analog zur Klemmbedingung (3.50) der Sichtweise 2) dem im aktuellen WR-Sektor jeweils maximalen verketten Ausgangsspannungssollwert, im beispielhaft betrachteten WR-Sektor (I) ist dies u_{AC}:

$$\begin{aligned} & m_{Konv} \cdot (\overbrace{d_{ac,Konv} \cdot u_{ac} + d_{ab,Konv} \cdot u_{ab}}^{\bar{u}_{Konv}}) \\ + \quad & m_{Lov} \cdot (\overbrace{d_{ab,Lov} \cdot u_{ab} + d_{bc,Lov} \cdot u_{bc}}^{\bar{u}_{Lov}}) \quad \stackrel{!}{=} \bar{u}_{min} = u_{AC}. \end{aligned} \tag{4.22}$$

Durch die Beschränkung der von der GR-Stufe bereitzustellenden ZK-Spannung auf den dynamischen Minimalwert $\bar{u}_{min}$ kann die WR-Stufe (analog zur Anschauung nach Sichtweise 2) somit immer in Vollaussteuerung arbeiten.

2. *Vollaussteuerbedingung* – damit aber nach Sichtweise 2 darüberhinaus auch der GR-Stufe keine Nullzustände zuzurechnen sind, ist die ZK-Spannungsbildung jederzeit unter Vollaussteuerung[18] vorzunehmen:

$$m_{Konv} + m_{Lov} \stackrel{!}{=} 1. \tag{4.23}$$

Das Lösen des Gleichungssystems bestehend aus obigen Bedingungen (4.22) und (4.23) liefert schliesslich

$$m_{Konv} = \frac{\sqrt{3}\,MU\ \left(\cos(\varphi_1 - \varphi_2) + \sin\left(\varphi_1 + \varphi_2 + \frac{\pi}{6}\right)\right) - 2}{\sqrt{3}\tan(\varphi_1) + 1} \tag{4.24a}$$

$$m_{Lov} = 1 - m_{Konv}. \tag{4.24b}$$

Damit sind nun also alle Beziehungen zur Bestimmung der für die LOV-basierte Dreipunkt-Modulation relevanten Einschaltzeiten bekannt.

Bezüglich der Netzstromqualität ist die LOV-basierte Dreipunkt-Modulation gegenüber dem Betrieb der beiden spezifischen Dreipunkt-Topologien aus der Literatur eher nachteilig zu bewerten. Denn weil die LOV-charakteristischen, in einer Eingangsphase (hier: b) jederzeit bipolar auftretenden Stromblöcke nun über den vollständigen Bereich der Spannungsübersetzung $MU \in [0 \ldots 1]$ in Erscheinung treten, ist der Netzstrom- und Eingangsspannungsripple im gesamten Innern des äusseren GR-Hexagons etwa verdoppelt.
Angesichts des reduzierten Halbleiteraufwands bzw. mit dem ermöglichten Verzicht auf eine spezifische Dreipunkt-Topologie ist

[18] Für den realen Fall kommutierungsbedingt notwendiger Mindest-Freilauf-Intervalle lautet die *Aussteuerbedingung* (4.23) beispielsweise $m_{Konv} + m_{Lov} = 0.95$.

dieser Nachteil jedoch gerechtfertigt, zumal die LOV-basierte Dreipunkt-Modulation auch weniger komplex ist, als die adequate Ansteuerung der spezifischen Dreipunkt-Topologien.

Hingegen bieten die aufwändigeren Dreipunkt-Topologien mit ihrem direkten Zugriff der ZK-Schienen auf den kapazitiven Sternpunkt des Eingangsfilters vorteilhaft ein in geringerem Umfang variierendes drittes ZK-Spannungsniveau u_ξ – so gilt beispielsweise im GR-Sektor (i.b):
$u_\xi = u_a \in [\sqrt{3}/2 \ldots 1]\,\hat{U}_1$.
Dem steht für die LOV-basierte Dreipunkt-Modulation das Niveau
$u_\xi = u_{bc} \in [0 \ldots \sqrt{3}/2]\,\hat{U}_1$
gegenüber, welches zu einem im Mittel höheren Laststromripple führt.

Darüberhinaus eröffnet der bei den spezifischen Dreipunkt-Topologien mögliche Zugriff auf den Eingangsfiltersternpunkt einen gewissen modulationstechnischen Spielraum für *Netzphasenausfallkonzepte*, der bei den hier vorgestellten CMC- und IMC Topologien prinzipiell nicht gegeben ist.
Denn da die ZK-Spannung bei diesen halbleiterärmeren Topologien grundsätzlich nur aus verketteten Netzspannungen gebildet werden kann, ist sie mit dem Ausfall einer Netzphase auf die *eine* verbleibende verkettete Netzspannung positiver Polarität festgelegt. Diese geht im Verlauf einer Netzperiode jedoch zweimal bis auf den Wert Null zurück. Zu jenen Zeitpunkten ist dann keinerlei Spannung an den Ausgangsklemmen realisierbar.
Bei den halbleiterreicheren spezifischen Dreipunkt-Topologien kann bei einem Netzphasenausfall grundsätzlich auch das Nullpotential des Filtersternpunkts an eine der ZK-Schienen gelegt werden. Damit kann jederzeit eine minimale ZK-Spannung von $u_{min} = \hat{U}_1/2$ aufrechterhalten werden, die ihrerseits Ausgangsspannungsamplituden bis zu $\hat{U}_{2,max} = \hat{U}_1/(2\sqrt{3}) \approx 0.289 \cdot \hat{U}_1$ zulässt.
Ob dieser relativ kleine bei Phasenausfall realisierbare Ausgangsspannungswert die aufwändigere Dreipunkt-Topologie[19] rechtfertigt, muss applikationsabhängig entschieden werden.

[19] Es wäre wohl eher die in [41] vorgeschlagenen Topologie zu bevorzugen, die gegenüber den IMC lediglich um einen vierten WR-Brückenzweig erweitert ist.

Dem Autor sind zum gegenwärtigen Zeitpunkt jedoch noch keine konkret ausgearbeiteten Modulationskonzepte für den Netzphasenausfall bekannt.

4.1.3 Schaltverlustaufteilung zwischen beiden Konverterstufen GR und WR *(SLS)*

Als letzte Massnahme zur Entlastung der WR-Leistungstransistoren wird im vorliegendem Abschnitt das Prinzip der Schaltverlustverschiebung („*S*witching *L*oss *S*hifting“[20]) von der WR- hin zur GR-Stufe näher ausgeführt. Da ein Teil der im WR anfallenden Schaltverluste zwar verschoben, nicht aber eingespart werden kann, bleiben die Gesamtverluste des Konverters und damit auch sein Wirkungsgrad unverändert. Allerdings bewirkt diese Massnahme – wie eingangs des Kapitels als allgemeine Zielsetzung formuliert – eine mehr gleichmässige Aufteilung der Gesamtverluste auf alle Transistoren des Konverters und somit resultiert schliesslich über der Kühlkörperoberfläche des Leistungsteils ein räumlich homogenerer Temperaturverlauf. Insbesondere können die bei sehr kleinen Ausgangsfrequenzen $f_2 \approx 0$ entstehenden „Hot-Spots“ abgeschwächt werden.

4.1.3.1 Grundprinzip

Abbildung 4.27 verdeutlicht in Bildteil (a) und (b) die Ausgangssituation, die nach herkömmlicher Modulation vorliegt. Der Begriff „herkömmliche Modulation“ soll in diesem Zusammenhang sowohl die bisher betrachtete *KONV*- als auch die zuvor geschilderte *LOV*-Modulation einschliessen, wenn auch in Abbildung 4.27 exemplarisch nur das *KONV*-Verfahren dargestellt ist.

In den Schaltbildern der Abbildung 4.27, denen beispielhaft die Topologie des *VSMC* zu Grunde liegt, markieren grau gezeichnete Symbole grundsätzlich nicht bestromte Elemente. Ge-

[20] kurz angesprochen in [38], [35]

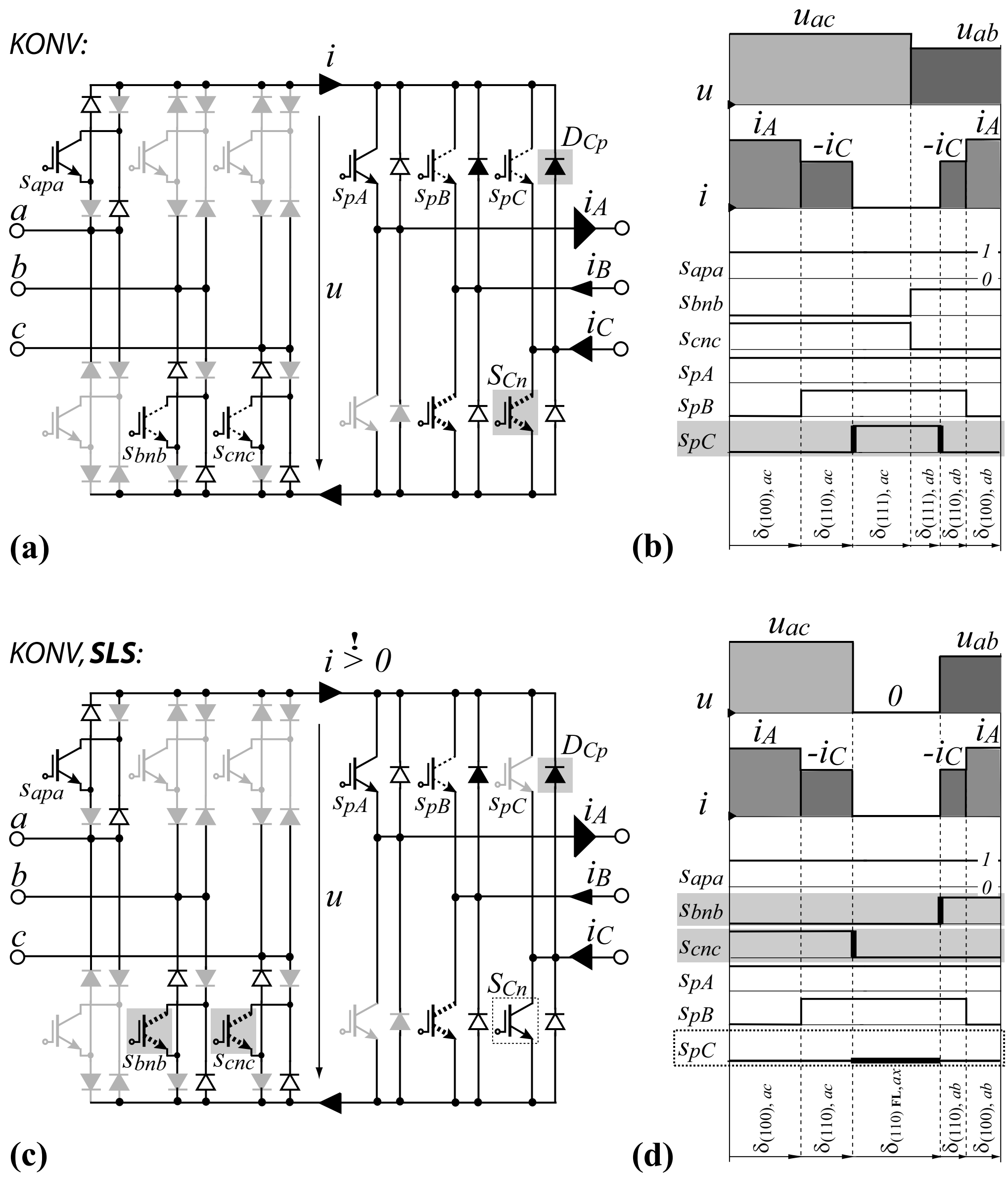


Abbildung 4.27: Schaltverlustverschiebung (*SLS*). Die in **(a)** nach herkömmlicher Modulation (*KONV*, *LOV*) im WR-Transistor S_{Cn} entstehenden Schaltverluste werden beim *SLS* in **(c)** auf zwei GR-Transistoren (S_{bnb}, S_{cnc}) aufgeteilt. Die zugehörigen Schaltsignalverläufe sind über eine Pulshalbperiode in **(b)** bzw. **(d)** abgebildet.

schaltet angesteuerte Transistoren sind durch strichlierte Linien gekennzeichnet, wobei diejenigen, die zudem auch Schaltverluste hervorrufen, dicke Linien aufweisen. Dioden, in denen massgebliche Schaltverluste („Reverse-Recovery“) auftreten sind mit massiv schwarzen Symbolen dargestellt.

Wenn die Grösse der drei Laststrompfeile in Abbildung 4.27(a) den Betrag des jeweiligen Phasenstroms repräsentiert, dann bildet Abbildung 4.27(b) die zugehörige ($\Phi_2 = 0$) Pulshalbperiode mit den entsprechenden Schaltsignalverläufen ab.

Während der betragsmaximale Lastphasenstrom i_A mit Anwenden der in 4.1.1 dargelegten optimalen WR-Klemmstrategie nicht geschaltet wird (vgl. Signal s_{pA}), muss der Laststrom des zweitgrössten Betrages i_C vom entsprechenden Strang des WR umgeschaltet werden, um das Freilauf-Intervall hervorzurufen. Das zugehörige Schaltsignal s_{pC} zeigt also freilaufsynchron zwei Flanken, die – bei gegebener Richtung von i_C – zunächst Ausschaltverluste im bestromten, grau unterlegten Transistor S_{Cn} hervorrufen und mit Beendigung des Freilaufs durch Wiedereinschalten ebendort Einschaltverluste verursachen.
Da i_A also prinzipiell nicht geschaltet wird, bewirken diese beiden freilaufdefinierenden Schalthandlungen, die den Strom i_C des zweitgrössten Betrages kommutieren müssen, die grössten Schaltverluste einer Puls(halb)periode.
In der Belastungscharakteristik eines WR-Transistors (vgl. *KONV*: Abbildung 4.29(a), *LOV*: Abbildung 4.30(a)) schlagen sich diese Schaltaktionen folgerichtig als *die Verlustmaxima* nieder, die nach Anwendung des *OCL* verbleiben.

Das Vermeiden dieser Verlustmaxima in der WR-Belastungscharakteristik (vgl. *KONV*: Abbildung 4.29(b), *LOV*: Abbildung 4.30(b)) ist das Ziel der Schaltverlustverschiebung *SLS*.

Wie der in der *SLS*-Pulshalbperiode nach Abbildung 4.27(d) geänderte Signalverlauf s_{pC} zeigt, werden nun keine Umschaltungen mehr im WR-Strang C vorgenommen, d.h. der im Strompfad liegende, untere Transistor S_{Cn} bleibt konstant eingeschaltet.
Das einzuhaltende Freilauf-Intervall kann für $i > 0$ stattdessen durch die im Zuge des ZK-Spannungswechsels notwendigen Schalthandlungen der GR-Stufe herbeigeführt, und beendet werden. Wie auch die GR-Schaltsignale s_{bnb} sowie s_{cnc} verdeutlichen, werden dabei Aus- und Einschaltvorgang auf unterschiedlichen GR-Transistoren vollzogen. Somit werden gemäss Abbildung 4.27(c) die nach herkömmlicher Modulation in S_{Cn} hervorgerufenen Schaltverluste zum Einen auf die GR-Seite

transferiert und zum Anderen dort *auf zwei Transistoren aufgeteilt*, welche in der Abbildung durch eine graue Unterlegung gekennzeichnet sind. So übernimmt S_{cnc} die Ausschalt- und S_{bnb} die Einschaltverluste.
Auf diese Weise ist inhärent gewährleistet, dass die nun auf der GR-Seite auftretende Verlustspitze gegenüber der des WR in Abbildung 4.29(a), bzw. Abbildung 4.30(a) in etwa halbiert ist und so beispielsweise auch in der Nähe des Motorstillstands ($f_2 \approx 0$, Arbeitspunkt 1) der laststromlimitierende „Flaschenhals“ des Antriebssystems (zuvor repräsentiert durch S_{Cn}) wirklich aufgeweitet ist. So können bei gegebenem Kühlkörper nun erhöhte Stillstands- bzw. Anfahrmomente erreicht werden.

In der WR-Diode D_{Cp} hingegen treten auch mit Anwenden des *SLS*-Verfahrens unverändert die durch das „Reverse-Recovery“-Verhalten bedingten Ausschaltverluste auf. Diese sind jedoch im Vergleich zu den Transistorverlusten eher klein und deshalb in der Regel als thermisch weniger kritisch einzustufen.

Verlustbehaftete Transistorumschaltungen beschränken sich mit der nun um das *SLS*-Verfahren erweiterten Modulation in der WR-Stufe allein auf den Strang B. Diese auf jeden Fall unvermeidbaren Schalthandlungen finden (für $\Phi_2 \approx 0$) unter dem jeweils betragsminimalen Lastphasenstrom statt und führen deshalb nur zu einem vergleichsweise geringen Verlustleistungsniveau. Grafisch entspricht dieses den in den WR-Sektoren (I) und (IV) von Abbildung 4.29(b), bzw. Abbildung 4.30(b) verbleibenden Hüllflächensegmenten.

4.1.3.2 Kommutierungsvorgänge

Um die beiden *SLS*-spezifischen Kommutierungsvorgänge um den Freilauf-Zustand zu dokumentieren, sind in Abbildung 4.28(a) die Strompfade für die drei relevanten Schaltzustände illustriert. Da innerhalb einer *SLS*-Pulshalbperiode (Abbildung 4.28(b)) nur ein Freilauf-Zustand existiert, genügt das Betrachten der Strompfade eben dieses Zustands sowie der beiden umgebenden Wirkzustände. Die zwei äusseren Schaltzustände der

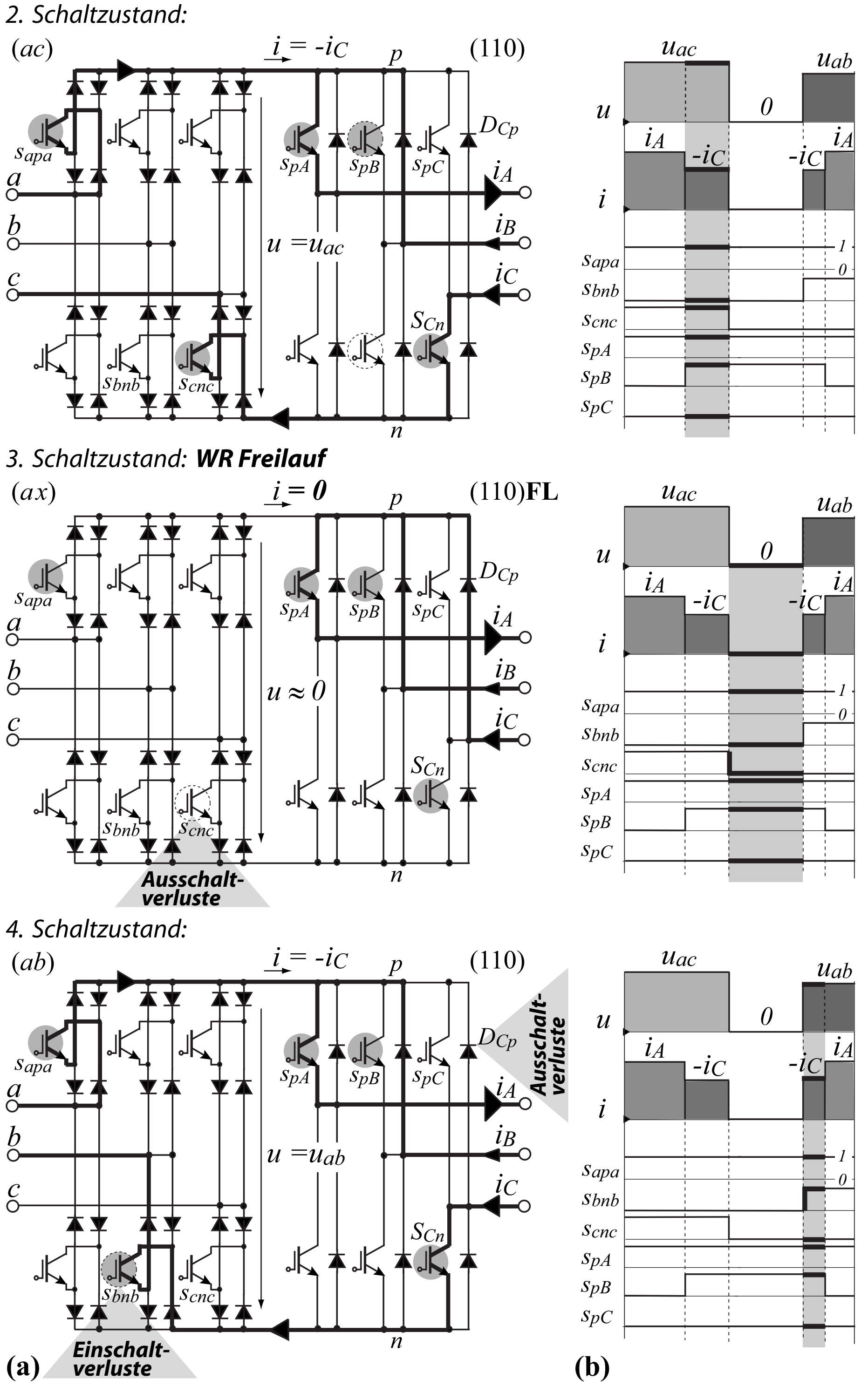


Abbildung 4.28: Beim *SLS* wird der WR-Freilaufzustand durch die ohnehin notwendigen Schalthandlungen der GR-Stufe eingeleitet und auch beendet.
(a) Strompfade (beispielhaft *VSMC*). **(b)** Pulshalbperiode.

Pulshalbperiode, sowie insbesondere die mit ihnen verbundenen Kommutierungsvorgänge sind identisch zur herkömmlichen Modulation und die zugehörigen Strompfade bedürfen daher keiner abermaligen Darstellung.
Die mit grauen Kreisen unterlegten IGBT-Symbole stellen leitend gesteuerte Transistoren dar.

Das *SLS*-Grundprinzip funktioniert, so lange der ZK-Strom während der Freilauf-umschliessenden Wirkzustände (2. und 4. Schaltzustand) einen positiven Wert $i > 0$ aufweist. Im abgebildeten Beispiel ist diese Bedingung mit $i = -i_C$ offensichtlich erfüllt.

Zum Übergang vom 2. Schaltzustand in den WR-seitigen Freilauf-Zustand wird nun direkt der GR-Transistor S_{cnc} „hart“ – also unter Strom – ausgeschaltet. Durch den so unterbrochenen Strompfad wird der über die Lastinduktivität eingeprägte Strom der Ausgangsphase C gezwungen, von der n-Schiene ab- und über die Diode D_{Cp} auf das positive Potential der p-Schiene aufzukommutieren. Damit entstehen zunächst Ausschaltverluste im pfadunterbrechenden GR-Transistor S_{cnc}, der während der Schalttransition den abkommutierenden Strom $i \in [-i_C \dots 0]$ führen und gleichzeitig die Spannungsdifferenz $|u_c - u_n|$ zwischen Eingangsphase c und dem steigenden Potential der n-Schiene $u_n \in [u_c \dots u_p = u_a]$ aufnehmen muss. Da der WR-Transistor S_{Cn} unverändert leitend gesteuert bleibt, verweilt er im niederohmigen Zustand, nimmt damit keine Spannung auf und kann so, wennauch vom abkommutierenden Strom durchflossen, keine nennenswerten Schaltverluste verursachen.
Ist dieser Kommutiervorgang abgeschlossen, dann ist der eingezeichnete Freilauf-Strompfad über D_{Cp} und die p-Schiene – genau wie bei herkömmlicher Modulation – wirksam. Währenddessen liegt am Gate von S_{Cn} nach wie vor ein positives Schaltsignal an.
Da nun weder der niederohmige Transistor S_{Cn}, noch die stromführende Diode D_{Cp} Spannung aufnehmen, liegt die Spannungsdifferenz zwischen p- und n-Schiene, d.h. die ZK-Spannung, bei etwa $u = 0$.

Wie anschaulich direkt plausibel ist, kann ein geschlossener Freilauf-Pfad mit dem Sperren eines GR-Transistors nur dann

erzwungen werden, wenn die pfadbietende ZK-Schiene (hier: p) für den zuletzt auf diese Schiene zu kommutierenden Lastphasenstrom (hier: $-i_C$) über eine in Flussrichtung gepolte Diode (hier: D_{Cp}) erreichbar ist.
Allgemein ist dieser Sachverhalt immer dann gegeben, wenn – wie oben bereits angesprochen – der ZK-Strom i vor Abschalten des betreffenden GR-Transistors in positiver Richtung fliesst, also $i > 0$ gilt.

Zur Beendigung des Freilauf-Intervalls wird der GR-Transistor S_{bnb}, der zur Bereitstellung der im Folgenden zu realisierenden ZK-Spannung u_{ab} ohnehin zu aktivieren wäre, direkt unter Strom und Spannung eingeschaltet. S_{bnb} wird leitfähig und sorgt so für einen Pfad zum negativen Netzpotential der Phase b, auf den der Lastphasenstrom $-i_C$ sogleich zu kommutieren beginnt. Solange aber die Diode D_{Cp} noch nicht voll sperrfähig ist, muss der Transistor S_{bnb} neben dem aufkommutierenden Strom $i \in [0 \ldots - i_C]$ auch die Differenzspannung $|u_n - u_b|$ zwischen Schienenpotential $u_n \in [u_a \ldots u_b]$ und Netzphase b aufnehmen.
Die Folge sind zum Einen Einschaltverluste im GR-Transistor S_{bnb} und zum Anderen auch Ausschalt-, d.h. „Reverse-Recovery“-Verluste in der WR-Diode D_{Cp}, die während der Dauer ihres in Sperrichtung fliessenden Rückstroms gleichzeitig die zu steigen beginnende Spannung zwischen den ZK-Schienen aufzunehmen hat.
Da die Ladungsträger des kontinuierlich angesteuerten WR-Transistors S_{Cn} nicht aus der Raumladungszone geräumt wurden, führt der aufkommutierende Strom hier zu keinem massgeblichen Spannungsabfall über S_{Cn}. In der Konsequenz resultieren damit keine nennenswerten Schaltverluste für diesen WR-Transistor.

4.1.3.3 Eigenschaften und Bewertung

Die durch die Schaltverlustverschiebung erzielte Entlastung der WR-Leistungstransistoren ist für die *KONV*-Modulation in Abbildung 4.29 und für die *LOV*-Modulation entsprechend in Abbildung 4.30 dokumentiert. Für beide Modulationsverfahren

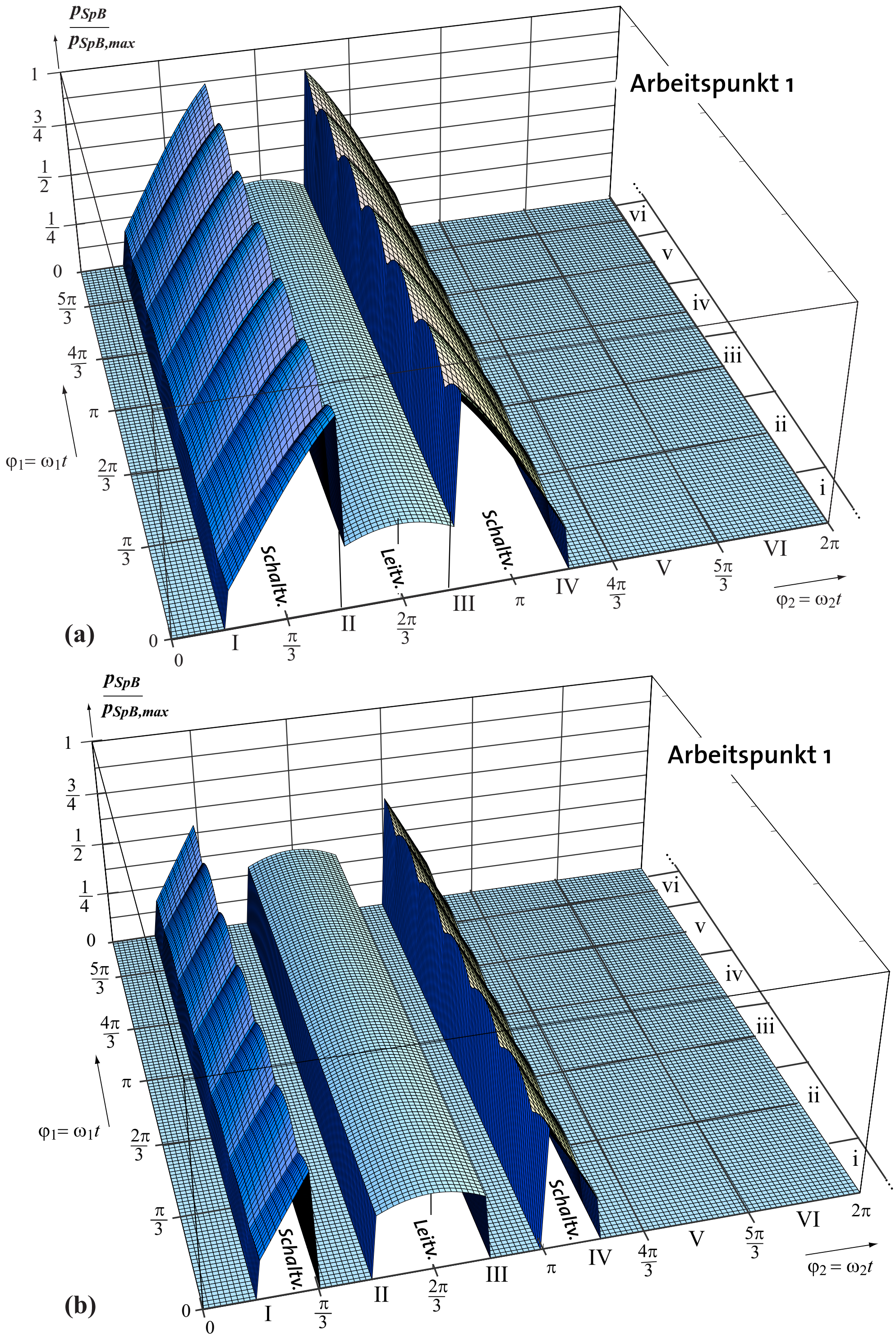


Abbildung 4.29: Vergleich der Belastungscharakteristiken eines WR-Transistors.
(a) *KONV*-Verfahren mit optim. WR-Klemmung.
(b) *KONV*-Verfahren mit *SLS* und optim. WR-Klemmung.

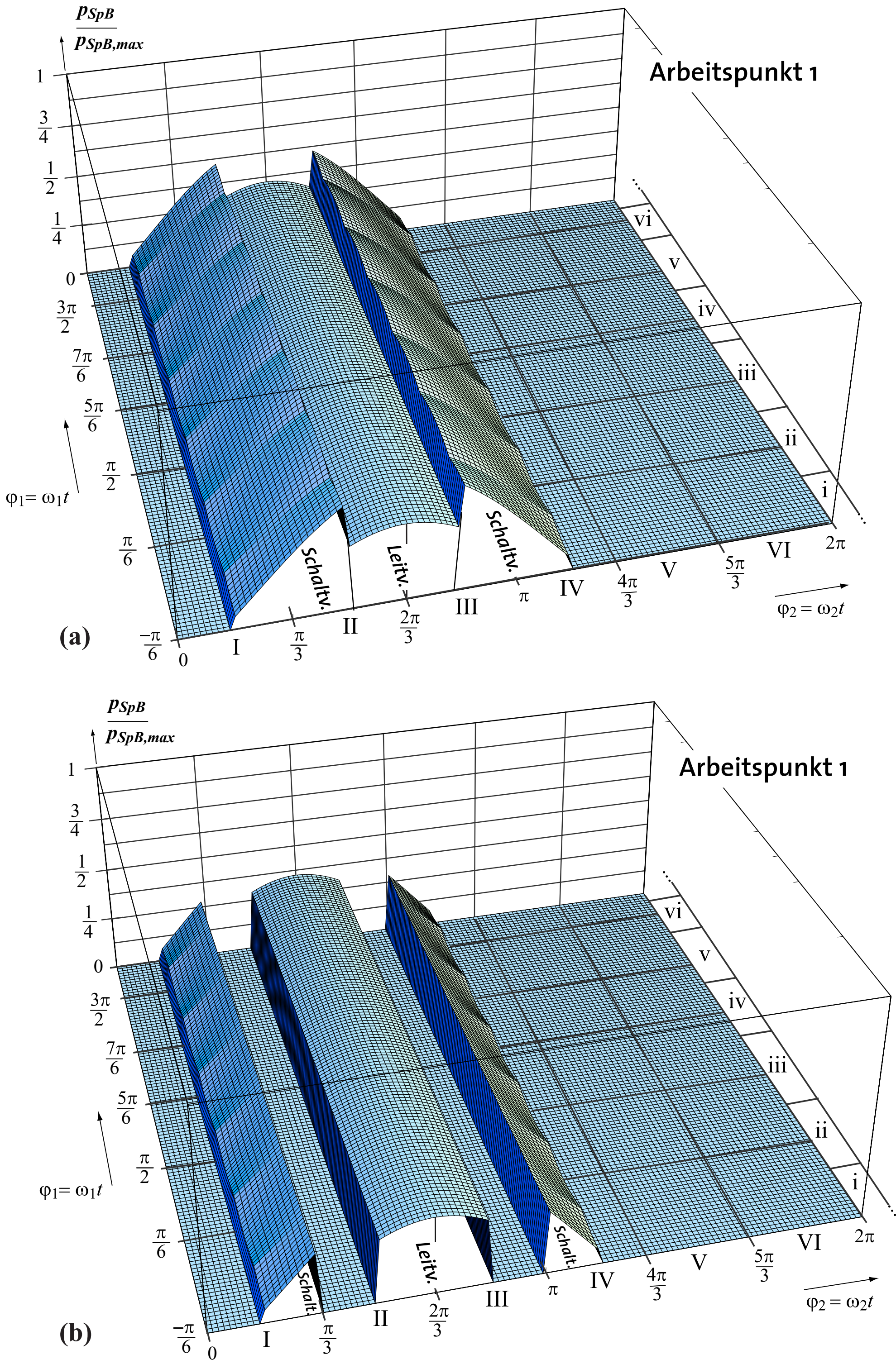


Abbildung 4.30: Vergleich der Belastungscharakteristiken eines WR-Transistors.
(a) *LOV*-Verfahren mit optim. WR-Klemmung.
(b) *LOV*-Verfahren mit *SLS* und optim. WR-Klemmung.

kann eine deutliche Absenkung der lokalen Verlustmaxima erreicht werden.

Die Hüllflächensegmente, um die die *SLS*-Charakteristiken der Bildteile (b) gegenüber den ursprünglichen Verlustverläufen aus den Bildteilen (a) reduziert sind, repräsentieren diejenigen Transistor-Schaltverlustanteile, die von der WR- zur GR-Stufe verschoben werden.
Darüberhinaus werden diese Verlustanteile, die WR-seitig von einem einzelnen Transistor aufzunehmen wären von zwei GR-Transistoren übernommen, sodass die nun dort auftretenden lokalen Verlustmaxima gegenüber jenen aus den Bildteilen (a) in etwa halbiert sind. Damit gelingt also eine zufriedenstellende Aufteilung der Schaltverluste über alle[21] Leistungstransistoren des Konverters.

Wird insbesondere die WR-Belastungscharakteristik in Abbildung 4.30(b) als Resultat der drei verlustreduzierenden Modulationsmassnahmen *OCL*, *LOV* und *SLS* der zu Kapitelbeginn vorgestellten Ausgangscharakteristik in Abbildung 4.3 gegenübergestellt, so wird das Erreichen beider eingangs formulierten Zielsetzungen dokumentiert:

- Die unterschiedlichen Hüllflächenniveaus in den einzelnen WR-Sektoren konnten hinreichend nivelliert werden.
  Dadurch wird beispielsweise in der Umgebung des Motorstillstands ($f_2 \approx 0$) der maximal zulässige Laststrom nicht durch *einen* überdurchschnittlich stark belasteten Transistor („Flaschenhals“) herabgesetzt.

- Die gesamte Hüllfläche konnte deutlich abgesenkt werden. Demgemäss sind die über die gesamte (φ_1,φ_2)-Ebene gemittelten globalen Verluste reduziert.

[21]Bei der *SMC*- bzw. *RB/C-IMC* Topologie muss noch nach vorwärts- bzw. rückwärts gepolten GR-Transistoren unterschieden werden. Hier schliesst die gleichmässige Verlustaufteilung nur die in Vorwärtsrichtung ($i > 0$) gepolten GR-Transistoren ein.

Die *notwendige Voraussetzung*, die bei Anwendung der Schaltverlustverschiebung (*SLS*) jedoch strikt zu gewährleisten ist, ist der positive ZK-Strom $i > 0$ unmittelbar vor dem Herbeiführen des WR-Freilaufs.
Die ZK-Strompegel sind dabei generell positiv ($i > 0$), solange

$$-\pi/6 < \Phi_2 < \pi/6 \tag{4.25}$$

gilt[22].

Obige Bedingung (4.25) ist also im Rahmen des Modulationsalgorithmus kontinuierlich zu prüfen, um ggf. die *SLS*-Funktion zu deaktivieren. Da der Laststrom im Allgemeinen ohnehin als Messwert (d.h. Regelgrösse) vorliegt, bedeutet diese Online-Überprüfung jedoch keinen Zusatzaufwand.

Um die Bedingung $i > 0$ nicht zu verletzen, sollte die *SLS*-Modulation zudem auch erst oberhalb eines gewissen Schwellenwerts des ZK-Strompegels $i > i_{lim}$, bzw. der einfacher zu erfassenden Laststromamplitude $\hat{I}_2 > \hat{I}_{2,lim}$ aktiviert werden. Auf diese Weise wird verhindert, dass der ZK-Strom bei $i \gtrsim 0$ innerhalb der Pulsperiode ripplebedingt sein Vorzeichen wechselt.
Praktisch bedeutet diese Massnahme keine funktionale Einschränkung, da die Anwendung der Schaltverlustverschiebung (*SLS*) ohnehin erst bei hohen zu schaltenden Strömen – nicht aber bei $\hat{I}_2 \approx 0$ – relevant ist.

Die Bedingung (4.25) schränkt die Anwendung des *SLS*-Verfahrens in Bezug auf eine Antriebsapplikation jedoch zum Einen auf den Betrieb eines Synchronmotors ein. Denn für einen stationär betriebenen Asynchronmotor kann (4.25) in der Regel nicht eingehalten werden.
Zum Anderen bedeutet Bedingung (4.25), bzw. $i > 0$ natürlich inhärent, dass das *SLS*-Verfahren nur im motorischen-, nicht jedoch im Rückspeisebetrieb angewendet werden kann.

[22] Mit einer anderen Klemmvariante der WR-Stufe kann auch ein pos. ZK-Strompegel für $-\pi/3 < \Phi_2 < \pi/3$ erreicht werden. Diese Klemmvariante ist zwar nicht schaltverlustoptimal, wird aber dennoch im Rahmen einer gleichtaktminimalen Klemmung in Abschnitt 4.1.4 behandelt. Im Steueralgorithmus des realen Prototyps ist sie optional implementiert.

Den obigen *SLS*-spezifischen Einschränkungen kann, wie im folgenden Abschnitt 4.2 erläutert, alternativ mit einer alternierenden Mischmodulation aus beiden Basis-Verfahren (*Stromloses Schalten des GR*, *Spannungsloses Schalten des WR*) begegnet werden. Damit lassen sich die Schaltverluste prinzipiell unabhängig vom Vorzeichen des ZK-Stroms beliebig auf beide Konverterstufen verteilen.

4.1.4 Gleichtaktminimale Klemmung der WR-Stufe *(CMCL)*

Nachdem die in den vorangegangenen Abschnitten dieses Kapitels geschilderten Optimierungsmassnahmen konsequent darauf abzielten, die Konverterverluste zu verringern, soll in diesem Abschnitt kurz noch ein alternatives Optimierungsziel aufgezeigt werden: Die Verbesserung des Konverter-Gleichtaktverhaltens.

Zwar kann einem ungünstigen Gleichtaktverhalten nachträglich auch mit zusätzlichen Filtermassnahmen entgegengewirkt werden, aber wenn im Rahmen einer geeigneten Modulationsvariante die ursächliche Gleichtaktspannung im Vorfeld reduziert werden kann, so stellt auch dieser Ansatz je nach Applikation eine sinnvolle Zielsetzung dar.

Da nur auf *ein* Ziel hin optimiert werden kann, sind für ein modulationstechnisch verbessertes Gleichtaktverhalten im Gegenzug erhöhte Konverter(schalt)verluste in Kauf zu nehmen. Letztlich wird also der nötige Kühlaufwand steigen, wohingegen sich der Filteraufwand verringern kann – bildlich gesprochen steht damit der tendenziellen Vergrösserung des Kühlkörpers (in Masse/Volumen) eine Verkleinerung des Eingangsfilters entgegen.
Mit Hilfe der diesem Abschnitt zu Grunde liegenden Untersuchungen kann quantitativ bewertet werden, inwieweit sich das Gleichtaktverhalten für das Basis-Verfahren *Stromloses Schalten des GR* verbessern lässt und welche Verluststeigerungen dafür hinzunehmen sind.
Es zeigt sich, dass die Mehrverluste generell sehr begrenzt

sind und insbesondere eine entsprechend adaptierte *LOV*-Modulation ein deutlich günstigeres Gleichtaktverhalten verspricht.

Die modulationstechnische Eingriffsmöglichkeit, die im Rahmen des *Stromlosen Schaltens des GR* zur Minimierung der ursächlichen Gleichtaktspannung genutzt werden kann, ist eine adäquate Klemmstrategie der WR-Stufe.
Wurde im Abschnitt 4.1.1 die schaltverlustoptimale WR-Klemmung *OCL* vorgestellt, so tritt ihr im vorliegenden Abschnitt die gleichtaktminimale Klemmung *CMCL* („*C*ommon *M*ode minimal *CL*amping“) gegenüber.

4.1.4.1 Gleichtaktspannung und Ableitstrom

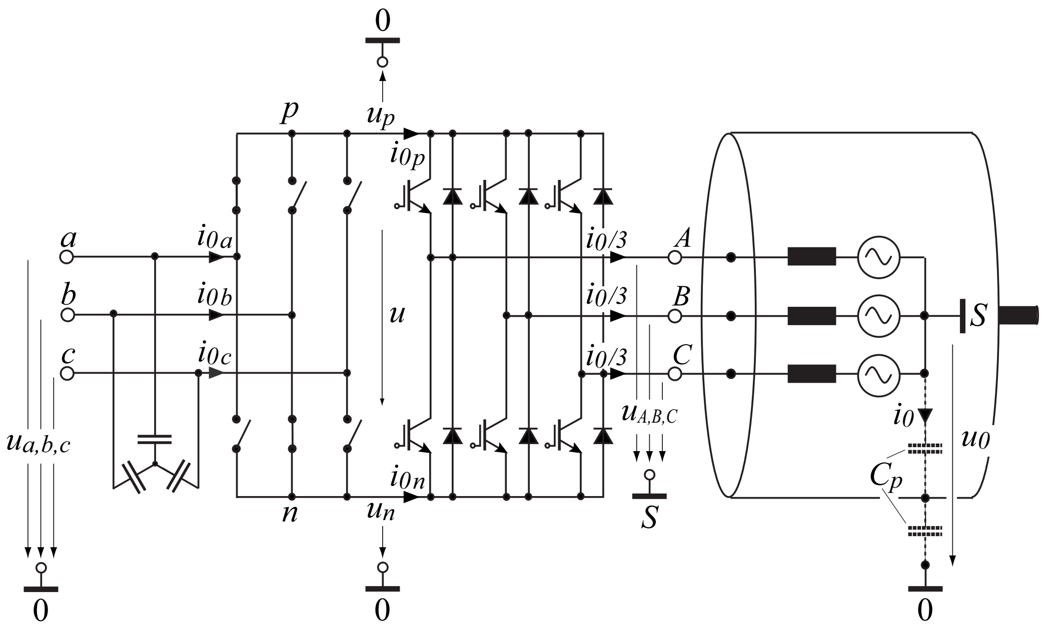


Abbildung 4.31: Antriebssystem bestehend aus (indirektem) Matrix-Konverter und dreiphasigem Motor.
Das Potential des Sternpunkts S der Ständerwicklungen ändert sich in Bezug auf den Netzsternpunkt 0 schaltfrequent. Diese Gleichtaktspannung $u_0 = V_S - V_0$ ist auch den Ausgangsphasenspannungen $u_{A,B,C}$ gleichsinnig überlagert und treibt über die parasitären Koppelkapazitäten C_p vielfältig störende Ableitströme i_0 durch das gesamte System.

Beim Matrix Konverter[23] ist dem System der Ausgangsphasenspannungen $u_{A,B,C}$ aus der Sicht des Netzsternpunktes eine gemeinsame Spannungsnullkomponente u_0 überlagert. Diese Nullkomponente, die prinzipbedingt keine Auswirkungen auf die Strombildung *zwischen* den einzelnen Lastphasen (d.h. auf das Gegentaktverhalten) haben kann, wird als Gleichtaktspannung bezeichnet. Sie resultiert aus der Tatsache, dass der lastseitige Sternpunkt S (beispielsweise Sternpunkt der Ständerwicklungen eines Motors, vgl. Abbildung 4.31) und der Netzsternpunkt 0 nicht auf gleichem Potential liegen. Vielmehr besteht eine schaltfrequent wechselnde Potentialdifferenz zwischen den beiden Sternpunkten

$$V_S - V_0 = u_0, \tag{4.26}$$

die eben die Gleichtaktspannung u_0 definiert. Die hier geschilderte Situation ist in Abbildung 4.31 mit entsprechend eingezeichneten Grössen dargestellt.

Die Berechnung der schaltzustandsabhängigen Gleichtaktspannung u_0 kann für den (indirekten) Matrix-Konverter WR-seitig in Analogie zur Vorgehensweise beim herkömmlichen Spannungszwischenkreis-Wechselrichter erfolgen.

Demnach lauten die Ausgangsphasenspannungen bezogen auf den netzseitigen Sternpunkt 0 (vgl. Abbildung 4.31):

$$u_{A0} = u_A + u_0 \tag{4.27a}$$
$$u_{B0} = u_B + u_0 \tag{4.27b}$$
$$u_{C0} = u_C + u_0 \tag{4.27c}$$

Wird die Summe über die Gleichungen (4.27) gebildet, so folgt

$$u_{A0} + u_{B0} + u_{C0} = \overbrace{u_A + u_B + u_C}^{=0} + 3u_0,$$

woraus sich direkt

$$u_0 = \frac{1}{3} \cdot (u_{A0} + u_{B0} + u_{C0}) \tag{4.28}$$

[23]Bei den meisten getakteten dreiphasigen Konverterschaltungen ist der geschilderte Sachverhalt so oder in ähnlicher Form gültig.

ergibt.

Die auf den netzseitigen Sternpunkt bezogenen Ausgangsspannungen $u_{A0,B0,C0}$ bilden sich dabei – dem WR-Schaltzustand entsprechend – unmittelbar aus den beiden Schienenpotentialen u_p, u_n des ZK

$$u_{A0}, u_{B0}, u_{C0} \in \{u_p, u_n\}. \tag{4.29}$$

Dieser Zusammenhang kann formuliert werden mit

$$u_0 = \frac{1}{3} \cdot \Big(\#_1(\mathit{WRZust}) \cdot u_p \;\; + \;\; \#_0(\mathit{WRZust}) \cdot u_n \Big), \tag{4.30}$$

worin die Operatoren $\#_1$, $\#_0$ die Anzahl der im dreistelligen Schaltzustandswort der WR-Stufe (*WRZust*) enthaltenen Einsen, respektive Nullen angeben und u_p wie u_n über den GR-Schaltzustand direkt durch die eingeprägten Netzphasenspannungen definiert sind:

$$u_p, u_n \in \{u_a, u_b, u_c\}. \tag{4.31}$$

So folgt beispielsweise für den Konverter-Schaltzustand $(100), ab$:

$$u_{0,\,(100),ab} = \frac{1}{3}\,(u_a + 2\,u_b),$$

wie für den exemplarischen Freilauf-Zustand $(000), ac$:

$$u_{0,\,(000),ac} = u_c.$$

An dieser Stelle sei bereits angemerkt, dass die Freilauf-Zustände zu betragsmaximalen Gleichtaktspannungspegeln führen können, da diese genau einer Netzphasenspannung entsprechen. Hingegen sind für Wirkzustände immer zwei Netzphasenspannungen mit jeweils entgegengesetztem Vorzeichen (obiges Beispiel: $u_a > 0$, $u_b < 0$) an der Gleichtaktspannungsbildung beteiligt.

Die also schaltfrequent pulsierende Gleichtaktspannung u_0 kann über parasitäre Koppelkapazitäten C_p mit denen die reale

Last an die Umgebung – und somit an das Nullpotential 0 des Netzes – angebunden ist, hochfrequente Nullströme i_0 treiben:

$$i_0 = C_p \cdot \frac{du_0}{dt} \tag{4.32a}$$

$$= C_p \cdot \frac{\Delta u_0}{\Delta t} \tag{4.32b}$$

Diese „Ableitströme", die über das gesamte (Antriebs-)System und via Umgebung schliesslich ins Netz zurückfliessen, sind in vielfacher Hinsicht unerwünscht. Zum Einen darf ein im Rahmen von Funkstörnormen[24] spezifizierter Maximalwert des netzseitig auftretenden Nullstroms (im Frequenzbereich von $150kHz \ldots 30MHz$) nicht überschritten werden. Zum Anderen fliesst der Strom i_0 gleichermassen über den gesamten Konverter und kann dabei auch dessen Mess- und Steuerelektronik (analog wie digital) empfindlich stören, sowie ebenso über die Last. Handelt es sich hierbei insbesondere – wie zumeist üblich – um Motoren bzw. Generatoren, so wird der Gleichtaktstrom i_0 zu hohen Anteilen über den Rotor und demzufolge auch über die Lager abgeleitet. Letztere sind diesbezüglich besonders anfällig und werden so in ihrer Lebensdauer mitunter erheblich herabgesetzt.

Um also die gleichtaktverursachten Ableitströme i_0 und deren negative Auswirkungen abzuschwächen, ist gemäss (4.32b) (bei gegebener Kommutierungsdauer Δt) nach Möglichkeit der Gleichtaktspannungshub Δu_0 von einem Schaltzustand zum nächsten zu vermindern.

4.1.4.2 Gleichtaktspannung beim *KONV*-Verfahren und Minimierungsansatz

Zur näheren Untersuchung der Gleichtaktspannung sind in Abbildung 4.32 zwei Pulsperioden, wie sie bei Anwendung der *KONV*-Modulation mit *OCL*-Klemmung im GR-Sektor (1.b) auftreten würden, dargestellt. Die beiden Pulsperioden unterscheiden sich zunächst dadurch, dass diejenige aus Bildteil (a)

[24] z.B. CISPR 11/1997, Class A, B

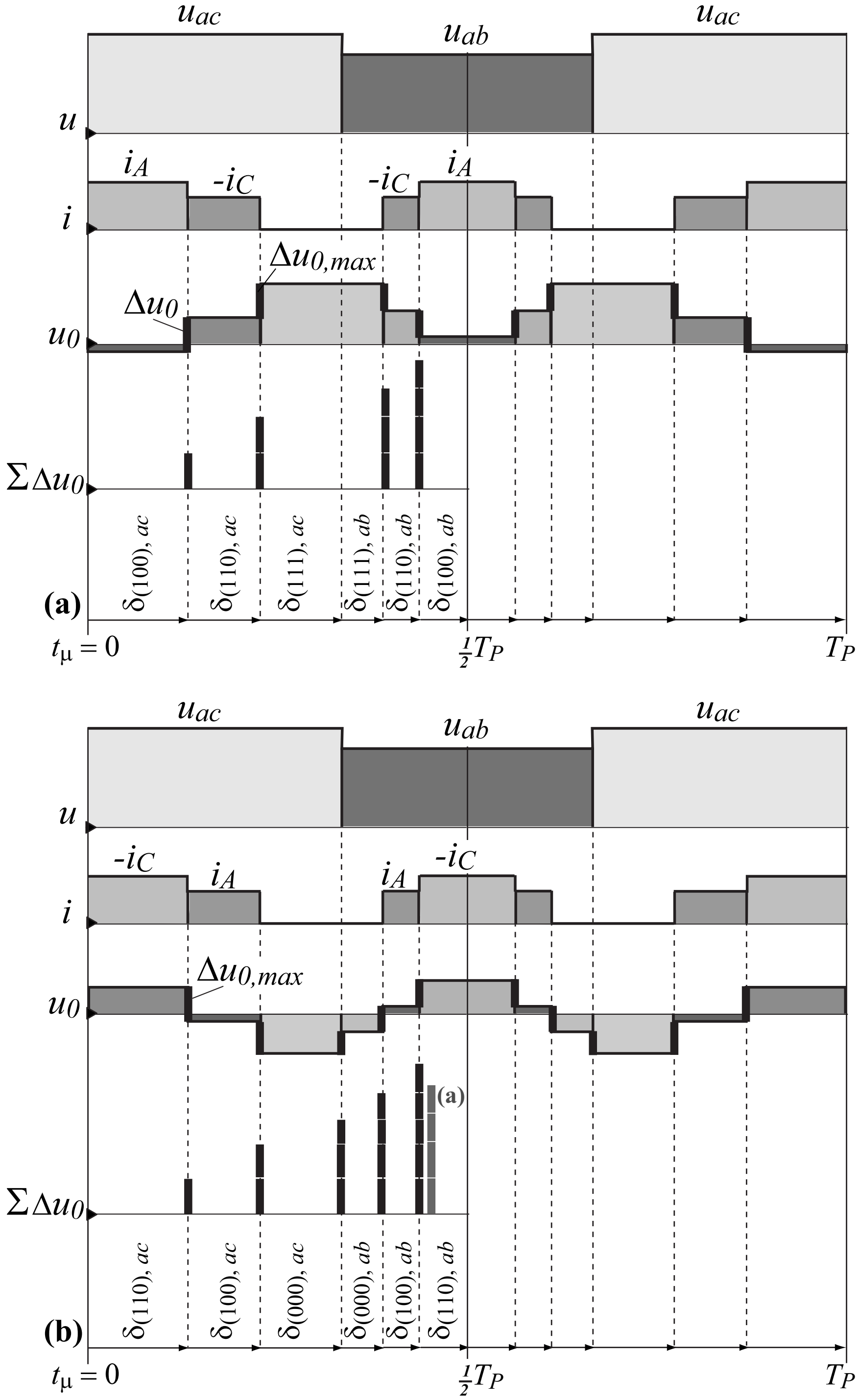


Abbildung 4.32: *KONV*: Gleichtaktspannung u_0. Vergleich der Pulsperioden gemäss *OCL* in den Sektorkombinationen:
(a) GR-Sektor (i.b) und WR-Sektor (I.A).
(b) GR-Sektor (i.b) und WR-Sektor (I.B).

für den WR-Sektor (I.A) und jene aus Bildteil (b) in der folgenden WR-Sektorhälfte (I.B) gültig ist. Dabei sind in beiden Schaltzyklen jeweils die gleichen Wirkzustände benachbart. Zur Minimierung der Schaltverluste wird jedoch in jeder WR-Sektorhälfte der angewendete WR-Freilauf-Zustand gewechselt (siehe 4.1.1). Dieser stellt hier nun das signifikante Unterscheidungsmerkmal beider Pulsperioden dar.

Der Verlauf der Gleichtaktspannung u_0 ist gemäss Beziehung (4.30) mit (4.31) innerhalb der Pulsperioden massstäblich korrekt zur ZK-Spannung u eingezeichnet. Darin sind die jeweiligen Pegeldifferenzen

$$\Delta u_{0,\,i} = u_{0,\,i+1} - u_{0,\,i} \tag{4.33}$$

zwischen zwei benachbarten Schaltzuständen $(i, i{+}1)$ durch eine dicke Kontur besonders hervorgehoben. Nach (4.32) ruft also jede dieser Gleichtaktpegeldifferenzen einen Ableitstrompuls i_0 hervor.

Mit Betrachten des Gleichtaktspannungsverlaufs u_0 wird offensichtlich, dass dieser durch die Wahl des WR-Freilauf-Zustands beeinflusst wird. Entscheidender Unterschied ist der Umstand, dass im Falle der Pulsperiode nach Abbildung 4.32(b) auch der Wechsel des GR-Schaltzustands innerhalb des WR-Freilauf-Intervalls zu einer *zusätzlichen* Gleichtaktspannungsflanke Δu_0 führt.
Dies ist plausibel, da während des Freilauf-Zustands (000) alle drei Ausgangsphasen an das Potential der n-Schiene angebunden sind. Dieses Potential wechselt während der GR-Umschaltung aber gerade vom Netzpotential u_c auf u_b. Wie oben erläutert, wechselt damit der Gleichtaktspannungspegel um eben denselben Betrag.
Hingegen wird im Fall der Pulsperiode nach Abbildung 4.32(a) der Freilauf-Zustand (111) aktiviert. Damit klemmen alle drei Ausgangsphasen an der p-Schiene und folglich während des gesamten Freilauf-Intervalls auch konstant an Netzpotential u_a, welches für diese Intervalldauer der Gleichtaktspannung u_0 entspricht. Folglich resultieren so über eine Pulshalbperiode nur vier (anstelle von fünf) ableitstromtreibende Gleichtaktspannungsflanken Δu_0.

Zur Bewertung der auftretenden Gleichtaktspannungsflanken Δu_0 können einerseits die jeweils betragsmaximalen Flanken $\Delta u_{0,max}$ miteinander verglichen werden.
Im vorliegenden Fall der *KONV*-Modulation sind diese für beide Schaltzyklusvarianten (gemäss Abbildung 4.32(a) wie (b)) identisch.

Darüberhinaus ist vor allem auch die betragsmässige *Summe* der Gleichtaktpegeldifferenzen Δu_0 über eine Puls(halb)periode relevant und aussagekräftig in Bezug auf die insgesamt hervorgerufenen Ableitstrompulse.
In Abbildung 4.32 ist diese Summe ($\Sigma\,\Delta u_0$) auch grafisch repräsentiert. Der in Bildteil (b) gegebene Vergleich der Summen am Ende einer jeden Pulshalbperiode veranschaulicht, dass der den Freilauf-Zustand (111) nutzende Schaltzyklus aus Bildteil (a) in Bezug auf das Gleichtaktverhalten erwartungsgemäss etwas günstiger ist – um eben den Anteil, den die eine fehlende Gleichtaktspannungsflanke ausmacht.

Dieser Vergleich ist so jedoch quantitativ noch nicht aussagekräftig, da die Abbildung 4.32 der Pulsperioden doch lediglich einen einzelnen Arbeitspunkt, d.h. eine punktuelle Netzphasenlage ($\varphi_1 \approx 12°$) darstellt.

Um zu einem relevanten Bewertungskriterium zu gelangen, wäre die Betragssumme der Gleichtaktpegeldifferenzen über eine Netzperiode, bzw. repräsentativ, über eine GR-Sektorhälfte zu mitteln. Da diese Mittelwertbildung mathematisch eine Integration verlangt, ist es jedoch vorteilhaft, anstelle der Beträge die Quadrate der Pegeldifferenzen Δu_0 zur Berechnung heranzuziehen.

Mathematisch kann das *Gleichtakt-Bewertungskriterium* demnach wie folgt ausgedrückt werden

$$\Delta u_{0\,\Sigma}^2 = \sum_i \left(\Delta u_{0,\,i}\right)^2 \tag{4.34a}$$

$$\Delta U_0 = \sqrt{\frac{6}{\pi} \cdot \int_0^{\frac{\pi}{6}} \Delta u_{0\,\Sigma}^2 \, d\varphi_1}, \tag{4.34b}$$

und entspricht somit der über eine Netzperiode gemittelten

Summe der Quadrate von Δu_0.
Die resultierende Grösse ΔU_0 kann schliesslich als ein globaler Effektivwert der über eine Pulshalbperiode aufsummierten Gleichtaktspannungsflanken aufgefasst werden und stellt auch ein Mass für den Ableitstromeffektivwert dar.

Führt man nach (4.34) die Berechnung des globalen Gleichtakteffektivwerts getrennt für die Pulsperiode in Abbildung 4.32(a) sowie für die in Abbildung 4.32(b) aus, so erhält man zwei absolute Werte $\Delta U_{0,\,bA}$, bzw. $\Delta U_{0,\,bB}$.
Da beim Konverterbetrieb mit *KONV*-Spannungsbildung und der bisher favorisierten *OCL*-Klemmung die beiden repräsentativ abgebildeten Schaltzyklen prinzipiell gleichmässig wechseln, ergibt sich der resultierende Gleichtakteffektivwert $\Delta U_{0,\,Konv,Ocl}$ als Mittelwert beider obiger Einzelwerte zu

$$\Delta U_{0,\,Konv,Ocl} = \frac{1}{2} \cdot \big(\Delta U_{0,\,bA} + \Delta U_{0,\,bB}\big). \tag{4.35}$$

Da die Modulation nach dem *KONV*-Verfahren mit *OCL* WR-Klemmung gewissermassen als allgemeine Standardvariante verstanden werden kann, werde der zugehörige Gleichtakteffektivwert $\Delta U_{0,\,Konv,Ocl}$ entsprechend (4.35) nun als Bezugswert für alle folgenden Vergleichswerte eingeführt.

Damit ist festzustellen:

- Der Schaltzyklus der GR-/WR-Sektorhälftenkombination **b/A** (Abbildung 4.32(a)) führt zu einem gegenüber dem Durchschnitt $\Delta U_{0,\,Konv,Ocl}$ um *6.1% verminderten* Gleichtakteffektivwert (vgl. rechte Spalte von Tab. 4.7).
- Der Schaltzyklus der GR-/WR-Sektorhälftenkombination **b/B** (Abbildung 4.32(b)) führt zu einem gegenüber dem Durchschnitt $\Delta U_{0,\,Konv,Ocl}$ um *6.1% erhöhten* Gleichtakteffektivwert (vgl. linke Spalte von Tab. 4.7).
- Zum Vergleich: Ein herkömmlicher *Spannungszwischenkreis-Wechselrichter* (ZK-Spannung $U = \sqrt{3}\,\hat{U}_1$) zeigt bei gleichen Bedingungen einen gegenüber dem Matrix-Konverter-Standardwert $\Delta U_{0,\,Konv,Ocl}$ um *11.7% erhöhten* Gleichtakteffektivwert.

φ_1	WR-Freilauf-Zustand
$0 \dots \frac{\pi}{6}$	(111)
$\frac{\pi}{6} \dots \frac{\pi}{2}$	(000)
$\frac{\pi}{2} \dots \frac{5\pi}{6}$	(111)
$\frac{5\pi}{6} \dots \frac{7\pi}{6}$	(000)
$\frac{7\pi}{6} \dots \frac{3\pi}{2}$	(111)
$\frac{3\pi}{2} \dots \frac{11\pi}{6}$	(000)
$\frac{11\pi}{6} \dots 2\pi$	(111)

Tabelle 4.6: *KONV*: Gleichtaktminimale WR-Klemmung. Für das *CMCL* anzuwendende Freilauf-Zustände über eine vollständige Netzperiode. Der WR-Freilauf-Zustand und die damit festgelegten WR-Klemmbereiche variieren ausschliesslich in Abhängigkeit der Netzphasenlage φ_1.

Die beim *Spannungszwischenkreis-Wechselrichter* konstanten Pegeldifferenzen ($\Delta u_{0,max} = \Delta u_0 = \hat{U}_1/\sqrt{3}$) sind gegenüber der global gemittelten Maximaldifferenz $\Delta u_{0,max,\,Konv,Ocl}$ des Matrix-Konverters um *4.6% erhöht.*

Offenbar weicht das Gleichtaktverhalten der beiden in den verschiedenen Sektorhälftenkombinationen verfolgten Schaltzyklen bei *KONV*-Modulation (mit um $\pm 6.1\%$ variierendem Gleichtakteffektivwert) nicht drastisch voneinander ab.

Da aber ein Schaltzyklus wie er gemäss *OCL*-Klemmung in der GR-/WR-Sektorhälftenkombination b/A (Abbildung 4.32(a)) angewendet wird, den Gleichtakteffektivwert dennoch eindeutig reduziert, würde eine im Hinblick auf das Gleichtaktverhalten verbesserte Modulation eben diesen Schaltzyklus nach Möglichkeit ausschliesslich, d.h. also durchgängig, einsetzen.
Wie schon ausgeführt, unterscheidet sich dieser gleichtaktgünstigere Schaltzyklus allein durch den verwendeten WR-Freilauf-Zustand. Letzterer bestromt allgemein eben genau *die* ZK-Schiene, die auch von der GR-Stufe fest an eine Netzphase geklemmt wird und so während der gesamten Pulsperiode auf konstantem Potential liegt.

Als Konsequenz muss also der WR-Freilauf-Zustand ausschliesslich in Abhängigkeit der Netzphasenlage φ_1 bestimmt werden, um die erwünschte gleichtaktminimale WR-Klemmung *CMCL* zu erzielen.
Tab. 4.6 listet über eine vollständige Netzperiode die demgemäss azuwendenden WR-Freilauf-Zustände auf.
Da die Freilauf-Zustände im Sinne der *OCL*-Klemmung hingegen am Laststromzeiger, d.h. an der völlig unabhängig von φ_1 rotierenden, ausgangsseitigen Winkellage $\varphi_{i2} = (\varphi_2 - \Phi_2)$ zu orientieren sind, kann die *CMCL*-Klemmung im Umkehrschluss prinzipiell nicht schaltverlustminimal sein.

Mit Blick auf das Raumzeigerdiagramm der GR-Stufe kann die Aussage von Tab. 4.6 auch wie folgt zusammengefasst werden:

- innerhalb von GR-Sektoren mit *ungeraden* Nummern → WR-Freilauf-Zustand (111)
- innerhalb von GR-Sektoren mit *geraden* Nummern → WR-Freilauf-Zustand (000)

Zur Verdeutlichung des im Rahmen des *CMCL* jeweils zu wählenden Schaltzyklus diene folgendes Beispiel:

- GR-Sektor (**i.b**) / WR-Sektor (I.B)
  (Situation entsprechend Abbildung 4.32(b))

  $(100), \boldsymbol{ac} \rightarrow (110), \boldsymbol{ac} \rightarrow (\mathbf{111}), \boldsymbol{ac} \rightarrow (\mathbf{111}), \boldsymbol{ab} \rightarrow (110), \boldsymbol{ab} \rightarrow (100), \boldsymbol{ab}$

  Beim Vergleich mit der Pulsperiode nach Abbildung 4.32(b) wird deutlich, dass nun der *maximale* Lastphasenstrom $-i_C$ aktiv umzuschalten ist, um den Freilauf-Zustand herbeizuführen bzw. zu beenden. Es resultieren folglich maximale Schaltverluste für WR-Transistor S_{Cn}. Diese entsprechen in der Verlustcharakteristik nach Abbildung 4.33 dem maximalen Hüllflächenverlauf innerhalb der Sektorkombination (ii.b)/(II.B)[25].

[25] Die Verschiebung um jeweils eine Sektorbreite $\pi/3$ folgt, weil Abbildung 4.33 die Verluste des Transistors S_{pB} darstellt.

- GR-Sektor (**ii.a**) / WR-Sektor (I.B)
  (Netzspannungszeiger ist in folgenden Sektor vorgerückt)

  $(110), \boldsymbol{ac} \rightarrow (100), \boldsymbol{ac} \rightarrow (\mathbf{000}), \boldsymbol{ac} \rightarrow (\mathbf{000}), \boldsymbol{bc} \rightarrow (100), \boldsymbol{bc} \rightarrow (110), \boldsymbol{bc}$

  Der *maximale* Lastphasenstrom $-i_C$ wird nicht umgeschaltet. S_{Cn} klemmt in dieser Sektorhälftenkombination in gleicher Weise, wie es beim *OCL* der Fall wäre. So erscheinen in der Verlustcharakteristik nach Abbildung 4.33 – übertragen auf S_{Cn} ((iii.a)/(II.B)) – nur Leitverluste auf geringem Niveau.

Weitere Minimierungsmöglichkeiten des Gleichtaktspannungseffektivwerts ΔU_0 würden sich (theoretisch) dann ergeben, wenn die sechs Schaltzustände einer Pulshalbperiode in völlig beliebiger Reihenfolge zueinander angeordnet werden könnten. Da aufgrund des *Stromlosen Schaltens des GR* jedoch die Zwangsbedingung einzuhalten ist, dass zwei aufeinanderfolgende Wirkzustände jeweils dasselbe ZK-Spannungsniveau bereitzustellen haben, kann beispielsweise der Zustand $(100), ab$ nicht unmittelbar auf $(100), ac$ folgen, was aus Gleichtaktaspekten an sich aber vorteilhaft wäre.
Damit verbleibt beim Basis-Verfahren des *Stromlosen Schaltens des GR* als nutzbarer Freiheitsgrad zur Gleichtaktminimierung also einzig die oben geschilderte Wahl des günstigeren Freilauf-Zustands.
Wie im Abschnitt 4.2 dokumentiert wird, bietet das *Spannungslose Schalten des WR* jedoch inherent die oben angesprochene, in Bezug aufs Gleichtaktverhalten vorteilhaftere Abfolge der Wirkzustände.

Wird die gleichtaktminimale WR-Klemmung *CMCL* gemäss Tab. 4.6 angewendet, so ergibt sich für einen WR-Transistor (beispielhaft S_{pB}) die in Abbildung 4.33 dargestellte dreidimensionale Belastungscharakteristik.
Deren Hüllflächenverlauf unterscheidet sich von der entsprechenden *OCL*-Charakteristik (Abbildung 4.11(b)) vor allem dahingehend, dass er, wie der WR-Freilauf-Zustand, mit jedem GR-Sektor alterniert.
Als weitere Konsequenz der *CMCL*-Klemmung ergeben sich im Unterschied zum *OCL* über *zwei aufeinanderfolgende* WR-Sektoren, d.h. über $2\pi/3$-breite Intervalle (für $\Phi_2 = 0$ sind diese

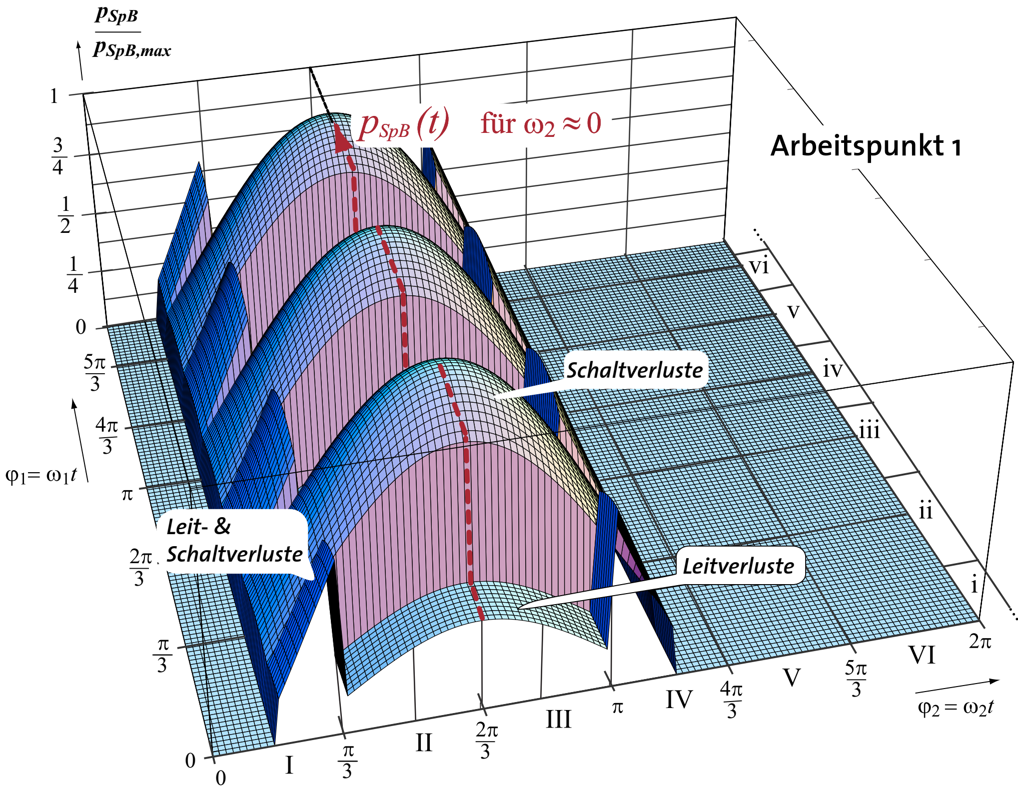


Abbildung 4.33: Belastungscharakteristik eines WR-Transistors bei Anwenden der gleichtaktminimalen WR-Klemmung (*CMCL*) unter *KONV*-Modulation.

symmetrisch um das jeweilige WR-Transistorstrom- und somit das Verlustmaximum angeordnet, vgl. Abbildung 4.33), gleichartige Verluste, bei denen es sich je nach GR-Sektor entweder um Leit- oder um Schaltverluste[26] handelt.
Für die verbleibenden beiden $\pi/6$-breiten Intervalle minimalen Lastphasenstroms (hier WR-Sektorhälften I.B, IV.A) resultieren abhängig vom GR-Sektor entweder Leit- *und* Schaltverluste oder nur Schaltverluste. Gemäss Abbildung 4.33 führt damit also jeder zweite GR-Sektor im Arbeitspunkt 1 über die *gesamte* positive Halbwelle ($\Delta\varphi_2 = \pi$) des betreffenden WR-Transistorstroms zu Schaltverlusten[27].

Angesichts der *CMCL*-Verlustcharakteristik in Abbildung 4.33 die gegenüber derjenigen der *OCL*-Klemmung qualitativ verändert ist, stellt sich nun die Frage, um welchen Faktor die

[26]Gilt für Arbeitspunkt 1, ansonsten: Leit- oder Leit- *und* Schaltverluste.
[27]Für andere Arbeitspunkte: zu Schalt- *und* Leitverlusten

			CMCL
Wahl des WR-Freilaufs gemäss:	*OCL* im GR-/WR-Sektor b / B	*OCL* (Durchschnitt)	*OCL* im GR-/WR-Sektor b / A
$\Delta U_{0,\,r}$	106.1%	100%	**93.9%**
$P_{SpB,\,r}$	106.2%	100%	**106.2%**

Tabelle 4.7: *KONV*: Vergleich von mittlerem Gleichtaktspannungswert ΔU_0 und globalen Verlusten P_{SpB}.
Für die GR-/WR-Sektorhälftenkombination b/A verringert sich ΔU_0 gegenüber der schaltverlustoptimalen WR-Klemmung *OCL*. Somit beschreibt die rechte Spalte eine gleichtaktminimale Klemmung *CMCL*.
Bezugswert für $\Delta U_{0,\,r}$: Gesamtdurchschnittswert der *KONV,OCL*-Modulation, gemittelt über beide WR-Sektorhälften A,B (vgl. (4.35)).

relevanten Verlust-Kenngrössen mit Anwenden des gleichtaktminimalen *CMCL* steigen.

Werden die globalen Verluste durch Mittelung der Verlustcharakteristik über die (φ_1, φ_2)-Ebene gebildet, so erhält man für das *CMCL* weitgehend unabhängig vom Arbeitspunkt[28] im Vergleich mit dem *OCL*-Klemmverfahren eine *Verlusterhöhung* um 6.2%.

Diese Verlusterhöhung ist in der rechten Spalte der Tab. 4.7 der erzielbaren Gleichtaktverminderung des *CMCL*-Klemmverfahrens gegenübergestellt.
Es ist festzustellen, dass sich die Verlusterhöhung und die Gleichtaktverminderung mit jeweils gut 6% im gleichen Rahmen bewegen.
In der linken Spalte von Tab. 4.7 sind relativer Gleichtaktspannungswert $\Delta U_{0,\,r}$, sowie relativer globaler Verlustwert $P_{SpB,\,r}$ für eine Modulation mit durchgängiger Wahl des WR-Freilauf-Zustands gemäss der GR-/WR-Sektorhälftenkombination b/B (vgl. Abbildung 4.32(b)) aufgeführt.

[28] Halbleiterparameter gemäss *IXYS FII 50-12E*

Bezugsgrösse sowohl für den Gleichtaktspannungseffektivwert ΔU_0 als auch für die globalen Verluste P_{SpB} ist jeweils der entsprechende Wert der *KONV*-Modulation mit *OCL*-Klemmung (mittlere Spalte). Für ΔU_0 berechnet sich dieser Bezugswert gemäss (4.35) als Durchschnitt beider Sektorhälftenkombinationen.
Angemerkt sei ferner, dass $P_{SpB,\,r}$ grundsätzlich – wenn auch numerisch nur schwach – vom jeweiligen Arbeitspunkt, sowie von den gegebenen Halbleiterparametern abhängt, während $\Delta U_{0,\,r}$ von all dem gänzlich unabhängig ist.

Bei Betrachtung des Arbeitspunkts 1 (nahe Motorstillstand, $\omega_2 \approx 0$) werden insbesondere auch die Verluste des dauerhaft unter maximaler Belastung stehenden WR-Transistors relevant. Diese Verluste begrenzen den erreichbaren Laststrom in der Umgebung des Stillstands.
In Abbildung 4.33 ist der entsprechende Maximalverlauf $p_{SpB}(t)$ der Verluste für Transistor S_{pB} parallel zur φ_1-Achse in strichlierter Form eingezeichnet.
Aus zwei Gründen ist der Arbeitspunkt 1 auch bei gleichtaktminimaler *CMCL*-Klemmung aber *nicht* als ausgesprochen kritisch einzustufen:

- Da die thermische Zeitkonstante τ_{th}[29] der Leistungshalbleiter (bei Stromtragfähigkeit $\geq$ 10A) erfahrungsgemäss eindeutig grösser als 7ms ist, kann – weil folglich $\Delta\varphi_{1th} = \omega_1 \cdot \tau_{th} > 2\pi/3$ gilt[30] – der Zeitverlauf $p_{SpB}(t)$ der momentanen Verluste über *zwei* GR-Sektoren (Gesamtbreite $\Delta\varphi_1 = 2\pi/3$) *gemittelt* werden. Es resultiert der halbleiterthermisch relevante Verlustleistungswert $\widehat{\overline{p}}_{SpB}(\varphi_2)$.
  Da die maximalen Hüllflächenniveaus der Belastungscharakteristik mit jedem GR-Sektor zwischen Schaltverlust- und Leitverlustniveau (vgl. Abbildung 4.33) alternieren, und die GR-Sektoren in fester zeitlicher Regelmässigkeit (mit sechsfacher Netzfrequenz $6\,f_1$) wechseln, ist $\bar{p}_{SpB}(t)$ prinzipiell deutlich *geringer* als das Maximalniveau des Momentanwertverlaufs $p_{SpB}(t)$.

[29]Verzugsdauer bis zum Erreichen von 90% der Endtemperatur
[30]für $f_1 = \omega_1/(2\pi) = 50$Hz

- Wie im Folgenden dargelegt wird, ist auch für die *CMCL*-Klemmung die gezielte Schaltverlustverschiebung *SLS* von der WR- zur GR-Stufe hin möglich.
  Dadurch lässt sich der thermisch relevante Verlustleistungswert $\widehat{p}_{SpB}$ weiterhin reduzieren.

Schaltverlustverschiebung zur GR-Stufe (*SLS*)
Die maximalen Verluste der *CMCL*-Belastungscharakteristik in Abbildung 4.33 treten dann auf, wenn der WR-Transistor in jedem zweiten GR-Sektor den betreffenden Lastphasenstrom (hier i_B) in der Umgebung seines Maximums (hier $\varphi_2 = 2\pi/3$) *schalten* muss. Wie vorab am Beispiel des Schaltzyklus im GR-Sektor(i.b)/WR-Sektor(I.B) geschildert, treten diese verlustmaximalen Schalthandlungen beim Herbeiführen sowie Beenden des WR-seitigen Freilauf-Zustands auf.

In Abschnitt 4.1.3 wurde bereits gezeigt, dass im Rahmen der *SLS*-Modulationsvariante eben diese Schaltverluste, die mit der Bewerkstelligung des Freilauf-Zustands entstehen, zur GR-Stufe hin transferiert werden können. Solange der ZK-Strom i zum Zeitpunkt des Wechsels in den (bzw. aus dem) Freilauf-Zustand positiv ist, können die Freilauf-Intervall-bestimmenden Schalthandlungen alternativ auch von zwei Transistoren der GR-Stufe übernommen werden.

Der $\pi/3$-breite, maximale Bereich der Schaltverlustflächen in Abbildung 4.33 der durch das freilaufbedingte Umschalten des dann gerade betragsmaximalen Lastphasenstroms (i_B) hervorgerufen wird, lässt sich also zur GR-Stufe verschieben.
Entsprechend resultiert für den betrachteten WR-Transistor damit die in Abbildung 4.34(a) visualisierte Verlustcharakteristik, in der die vormals maximalen Hüllflächensegmente auf Null abgesunken sind.

Ein *Unterschied* zur Schaltverlustverschiebung bei *OCL*-Klemmung ist zunächst noch herauszustellen:
Die definitionsgemässe Eigenschaft des *OCL* ist die Klemmung des jeweils betragsmaximalen Lastphasenstroms – dem zu Folge wird dort immer die Lastphase mit mittleren Strombetrag freilaufbedingt umgeschaltet. Der freilaufbedingt umzuschaltende

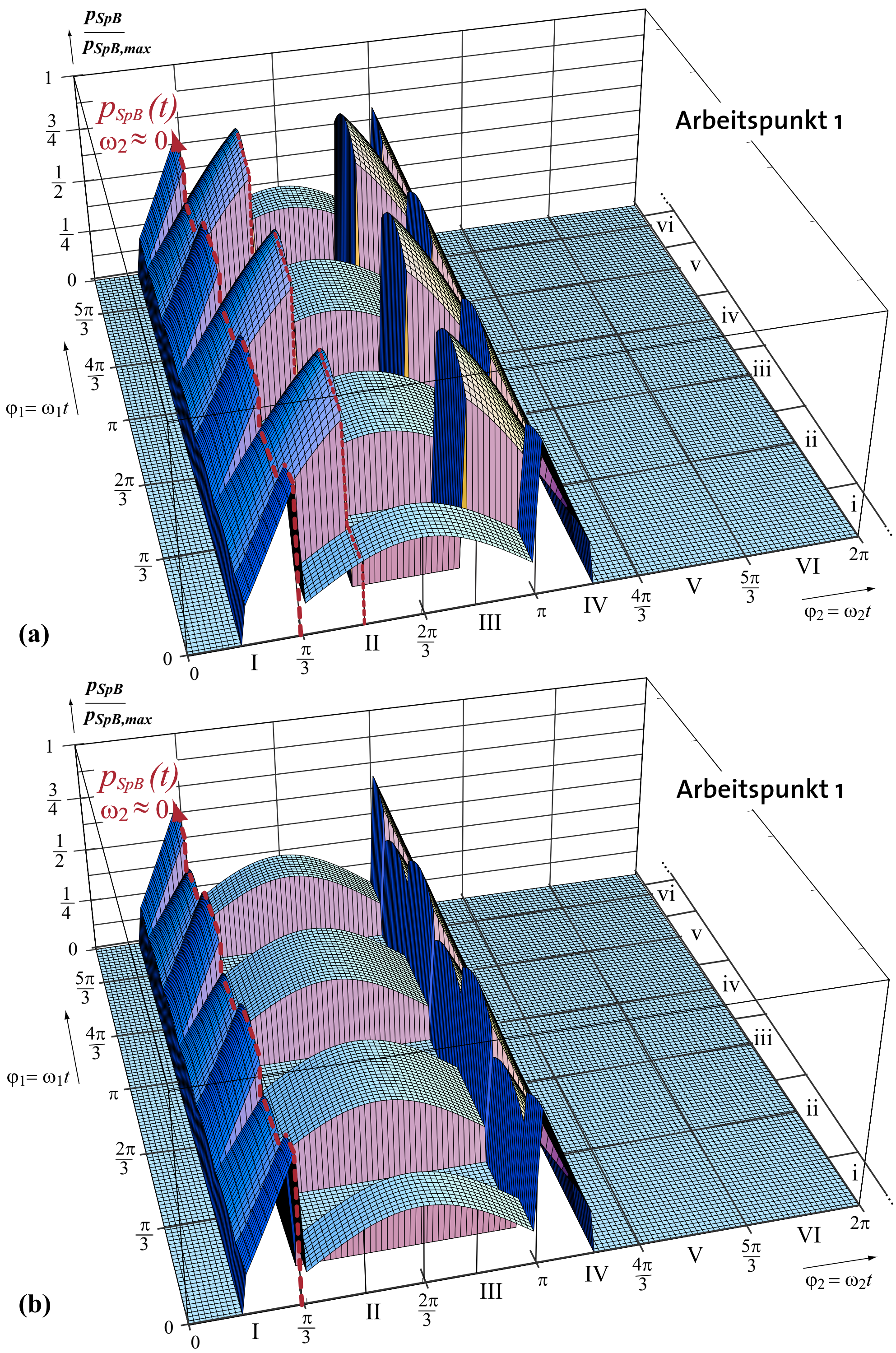


Abbildung 4.34: Belastungscharakteristiken eines WR-Transistors.
(a) *CMCL* unter Anwendung des *SLS-60*.
(b) *CMCL* mit *SLS* führt zu gleichem mittleren Maximum.

Lastphasenstrom bildet aber gerade den ZK-Stromblock, dessen Polarität zur Ermöglichung der *SLS*-Kommutierung positiv sein muss, d.h. $i > 0$.
Der Pegel des mittleren Lastphasenstroms wechselt sein Vorzeichen, sobald lastseitige Phasenverschiebungen zwischen Ausgangsspannung und -strom von $|\Phi_2| > \pi/6$ erreicht werden. Somit folgt für die *OCL*-Klemmung die zwingend einzuhaltende *SLS*-Bedingung $|\Phi_2| < \pi/6$, wie sie schon in (4.25) formuliert wurde.

Werden hingegen bei der *CMCL*-Klemmung, wie in Abbildung 4.34(a) gezeigt, die $\pi/3$-breiten Maximalbereiche der Schaltverlustflächen auf die GR-Transistoren aufgeteilt, so müssen letztere folglich die Pegel des *maximalen* Lastphasenstroms (i_B) schalten. Vorteilhafter Weise wechseln diese Pegel ihr Vorzeichen jedoch erst für lastseitige Phasenverschiebungen von $|\Phi_2| > \pi/3$, damit ergibt sich die *Anwendungsbedingung* für die partielle Schaltverlustverschiebung bei *CMCL*-Klemmung zu

$$-\pi/3 < \Phi_2 < \pi/3, \tag{4.36}$$

welche einen erweiterten Anwendungsbereich beschreibt.
Da dieser Anwendungsbereich gemäss (4.36) auf $\Phi_{2,max} = \pm 60°$ ausgeweitet ist, werde die in Abbildung 4.34(a) dargestellte (partielle) Schaltverlustverschiebung im Folgenden mit *SLS-60* bezeichnet.

Das *SLS-60* unter *CMCL*-Klemmung kann deshalb als „partielle“ Schaltverlustverschiebung verstanden werden, weil eben nur ein Teil der insgesamt verschiebbaren Schaltverluste tatsächlich auch zur GR-Stufe verschoben wird.

Abbildung 4.34(b) zeigt hingegen die WR-Verlustcharakteristik, die sich ergibt, wenn sämtliche Schaltverluste die zur GR-Stufe transferiert werden könnten auch wirklich dorthin verlagert werden. In diesem Fall werden zusätzlich noch die ebenfalls auftretenden, freilaufbedingten WR-Umschaltungen der Lastphase des *mittleren* Strombetrags (hier in den WR-Sektorhälften II.A, III.B) vermieden und stattdessen von den Transistoren der GR-Stufe bewerkstelligt.
Diese *CMCL*-Betriebsvariante der vollständigen Schaltverlustverschiebung entspricht der bekannten *SLS*-Modulation unter

schaltverlustoptimaler *OCL*-Klemmung. Da hier auch die Pegel der mittleren Lastphasenströme zu schalten sind, gelten in Bezug auf die Polarität des ZK-Stroms die gleichen Verhältnisse wie beim *OCL,SLS*, sodass schliesslich die identische Anwendungsbedingung (4.25), d.h. $|\Phi_2| < \pi/6$ folgt.
Entsprechend ist die durch die Belastungscharakteristik in Abbildung 4.34(b) repräsentierte Schaltverlustverschiebung nachfolgend mit *CMCL,SLS* benannt.

Berechnet man für die *SLS-60* Verlustcharakteristik nach Abbildung 4.34(a) durch Mittelung über zwei GR-Sektoren den thermisch relevanten Verlustleistungswert $\bar{p}_{SpB}(\varphi_2)$, so zeigt sich, dass dessen Maximum *nicht* an der Stelle $\varphi_2 = \pi/2$ auftritt, wo sich die Momentanwertspitzen der verbleibenden Schaltverlustflächen befinden. Denn da hier die (zwar immernoch hohen) Schaltverlust- mit den realtiv niedrigen Leitverlustniveaus wechseln, ist der relevante Durchschnittswert $\bar{p}_{SpB}$ an dieser Stelle geringer als an der kritischen Stelle $\varphi_{2,crit} = \pi/3$, d.h. es gilt $\bar{p}_{SpB}(\pi/2) < \widehat{\bar{p}}_{SpB}(\pi/3)$. Folglich stellt auch nicht etwa die in Abbildung 4.34(a) in dünner Strichlierung gezeichnete Trajektorie den kritischen Momentanwertverlauf $p_{SpB}(t)$ dar, sondern stattdessen bewegt sich dieser entlang der dick strichlierten Linie am Übergang von WR-Sektor (I) zu (II). Die hier mit den GR-Sektoren wechselnden Hüllflächenabschnitte liegen auf ähnlich hohem Niveau und unterscheiden sich nur um den vergleichsweise kleinen Differenzanteil der Leitverluste.

Wenn sich also der kritische Momentanwertverlauf $p_{SpB}(t)$ beim *SLS-60* bereits an der Stelle $\varphi_{2,crit} = \pi/3$ am Übergang von WR-Sektor (I) zu (II) befindet, dann kann $p_{SpB}(t)$ auch durch die vollständige Verschiebung (*SLS*) aller in den *folgenden* WR-Sektoren (II) und (III) auftretenden Schaltverluste nicht weiter herabgesetzt werden. So ist der kritische Momentanwertverlauf $p_{SpB}(t)$ über die *CMCL,SLS* Verlustcharakteristik in Abbildung 4.34(b), wie auch der zugehörige thermisch relevante Verlustleistungswert $\widehat{\bar{p}}_{SpB}$ unverändert gegenüber den Verhältnissen für das *SLS-60* nach Abbildung 4.34(a).

Zusammengefasst sind die obigen Aussagen in Tab. 4.8. Darüberhinaus sind dort auch die quantitativen Relativresultate der für verschiedene Modulationsvarianten berechneten mittleren

Modulations-/ Klemm- Verfahren	gemitteltes Verlustmaximum $\widehat{\overline{p}}_{SpB,r}$		kritische Stelle (für S_{pB}) $\varphi_{2,crit}$
OCL	**100%**	155.0%	$\pi/2$
OCL, SLS	64.5%	**100%**	$\pi/3$
CMCL	77.5%	120.2%	$2\pi/3$
CMCL, SLS-60	72.9%	113.0%	$\pi/3$
CMCL, SLS	72.9%	113.0%	$\pi/3$

Tabelle 4.8: *KONV*: Vergleich des über $\Delta\varphi_1 = 2\pi/3$ gemittelten Verlustmaximums $\hat{\overline{p}}_{SpB}$, welches für Arbeitspunkt 1 (d.h.: $\omega_2 \approx 0$) am WR-Transistor thermisch limitierend ist.
Die gleichtaktminimale WR-Klemmung *CMCL* weist an sich schon einen niedrigen Maximalwert auf. Allerdings lässt dieser sich durch Schaltverlustverschiebung *SLS* dann nicht mehr so weit reduzieren, wie es bei der schaltverlustoptimalen Klemmung *OCL* möglich ist.

Verlustleistungsmaxima $\widehat{\overline{p}}_{SpB,r}$ gegenübergestellt. Die Bezugsreferenz dieser halbleiterthermisch relevanten Grössen bildet dabei der entsprechende Wert der *OCL*-Klemmung – zum Einen ohne Einsatz der Schaltverlustverschiebung (linke Unterspalte), wie zum Anderen mit Anwenden des *SLS* (rechte Unterspalte).

Neben der schon festgestellten Tatsache, dass bei gleichtaktminimaler *CMCL*-Klemmung zwar zwei Stufen der Schaltverlustverschiebung zur Verfügung stehen, aber auch die zweite Stufe (*SLS*) das gemittelte Verlustleistungsmaximum $\widehat{\overline{p}}_{SpB}$ nicht weiter reduzieren kann als die erste Stufe (*SLS-60*), können noch zwei weitere Aussagen aus den Ergebnissen der Tab. 4.8 getroffen werden:

Auch ohne die explizite Schaltverlustverschiebung führt die gleichtaktminimale *CMCL*-Klemmung aufgrund der zeitlich alternierenden Verlustniveaus zu einem deutlich (um 22.5%) geringerem Verlustleistungsmaximum als es das *OCL*-Verfahren ohne *SLS*-Kommutierung zulässt.

Übertragen auf eine Antriebsanwendung wären die beim *CMCL* erzielbaren Stillstandsmomente also entsprechend erhöht. Interessant ist dieser Sachverhalt aus praktischer Sicht vor allem auch für den *Rückspeisefall* $i < 0$, für den eine *SLS*-Kommutierung prinzipiell nicht in Frage kommt. Somit können folglich die realisierbaren Bremsmomente in Stillstandsnähe gegenüber der üblichen *OCL*-Klemmung um 22.5% gesteigert werden (insbesondere relevant für Aufzugs- oder Krananwendungen).

Der Effekt der Schaltverlustverschiebung (z.B. *SLS-60*) ist bei der gleichtaktminimalen *CMCL*-Klemmung deutlich kleiner. Während das *CMCL*-Verfahren allein schon zu einem geringem Verlustleistungsmaximum führt, welches lediglich um 20% erhöht ist gegenüber dem *OCL,SLS*-Wert, kann die zusätzliche *SLS-60/SLS*-Massnahme aber nur um weitere 7% reduzieren, sodass das schliesslich erreichte Verlustleistungsmaximum – verglichen mit der *OCL,SLS*-Modulation – noch um 13% erhöht ist.

Abschliessend soll bezüglich der Schaltverlustverschiebung bei gleichtaktminimaler *CMCL*-Klemmung noch festgehalten werden, dass das *SLS-60*-Verfahren aufgrund seines erweiterten Anwendungsbereichs (4.36) unter praktischen Gesichtspunkten interessant sein kann – so ist die entsprechende Bedingung $|\Phi_2| < \pi/3$ durchaus auch für Asynchronmaschinen (ASM) im stationären motorischen Betrieb erfüllbar.

4.1.4.3 Gleichtaktspannung beim *LOV*-Verfahren und Minimierungsansatz

Analog zum vorherigen soll nun im vorliegenden Abschnitt die mit dem *LOV*-Verfahren auftretende Gleichtaktspannung betrachtet werden. Dabei kann in gleicher Weise wie zuvor für die *KONV*-Modulation dargelegt, basierend auf den Ergebnissen der Analyse der bisher verfolgten *OCL*-Klemmung mit einer entsprechenden Anpasssung des jeweiligen Schaltzyklus eine gleichtaktminimale WR-Klemmung *CMCL* auch für das *LOV*-Verfahren erreicht werden.

In Abbildung 4.35 sind zwei *LOV*-Pulsperioden gezeigt, wie

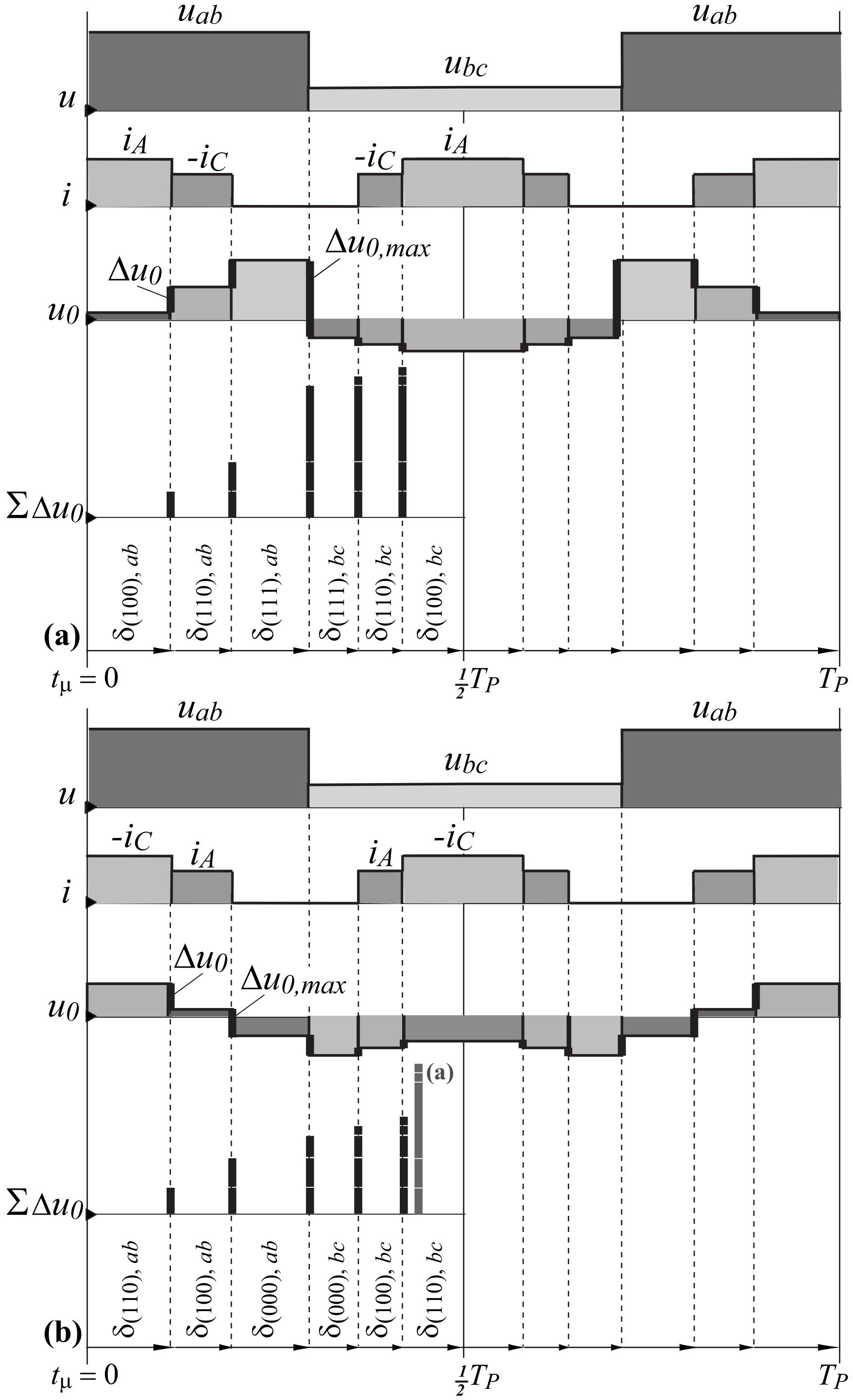


Abbildung 4.35: *LOV*: Gleichtaktspannung u_0. Vergleich der Pulsperioden gemäss *OCL* in den Sektorkombinationen:
(a) GR-Sektor (i.b) und WR-Sektor (I.A).
(b) GR-Sektor (i.b) und WR-Sektor (I.B).

sie für den GR-Sektor (1.b) charakteristisch sind. Dabei ergibt sich die Pulsperiode in Bildteil (a) gemäss *OCL*-Klemmung in Kombination mit dem WR-Sektor (I.A), sowie diejenige aus Bildteil (b) in Kombination mit WR-Sektor (I.B). Der Unterschied beider Pulsperioden liegt im gewählten WR-Freilauf-Zustand und in der damit festgelegten Schaltzustandsabfolge.
Letztere wird typisch so gewählt, dass sich das dreistellige WR-Schaltwort mit jedem Schaltzustand an nur einer Binärstelle ändert. Dies ist naheliegenderweise unter Schaltverlustaspekten vorteilhaft und darüberhinaus, mit Kenntnis der Beziehungen (4.30)– (4.32), auch zweckmässig zur Vermeidung (unnötig) erhöhter Gleichtakteffekte.
Da somit in beiden Pulsperioden ohnehin jeweils die gleichen Wirkzustände nebeneiander liegen, rühren unterschiedliche Gleichtaktspannungsflanken Δu_0 allein aus den Übergängen *zu*, bzw. *zwischen* den beiden Freilauf-Zuständen.

Wie beim Vergleich der Pulsperioden in Abbildung 4.35 offensichtlich wird, ist es beim *LOV*-Verfahren eben gerade der Wechsel *zwischen* den beiden Freilauf-Zuständen, d.h. die GR-seitige Umschaltung, die massgebliche Unterschiede in Bezug auf die Gleichtaktspannungsflanken verursacht. Im Zuge der *LOV*-Spannungsbildung bewirkt die Umschaltung der GR-Stufe eine Potentialänderung an *beiden* ZK-Schienen. Somit geht – anders als beim *KONV*-Verfahren – in beiden Pulsperioden (Abbildung 4.35(a),(b)), also für *beide* WR-Freilauf-Zustände (111), (000) mit der GR-seitigen Umschaltung eine Gleichtaktspannungspegeldifferenz Δu_0 einher.

Da die p-Schiene mit der GR-Umschaltung vom Netzpotential u_a auf u_b wechselt (vgl. Pegelkennzeichnung der ZK-Spannung in Abbildung 4.35) ist die umschaltbedingte Potentialdifferenz der p-Schiene mit $\Delta u_p = u_{ab}$ gegeben. Entsprechend ergibt sich für die Potentialdifferenz der n-Schiene $\Delta u_n = u_{bc}$. Da im betrachteten GR-Sektor (i.b) die verkettete Spannung u_{bc} deutlich geringer ist als u_{ab} (vgl. z.B. relevante Projektionen im GR-Raumzeigerdiagramm aus Kapitel 3), folgt hier direkt $\Delta u_n < \Delta u_p$.
Demgemäss führt die WR-seitige Klemmung an die n-Schiene, also die Wahl des WR-Freilauf-Zustands (000) auch zu einer

geringeren Pegeldifferenz Δu_0 der GR-umschaltbedingt hervorgerufenen Gleichtaktspannung. Diese Aussage wird visuell von Abbildung 4.35(b) bestätigt.

Die GR-Umschaltung verusacht dem zu Folge den massgeblichen Unterschied in der über eine Pulshalbperiode gebildeten Summe ($\Sigma\, \Delta u_0$) aller auftretenden Gleichtaktspannungsflanken. Berechnet man zum quantitativen Vergleich den globalen Gleichtakteffektivwert ΔU_0 getrennt für beide Pulsperioden gemäss (4.34), so ist festzustellen:

- Der Schaltzyklus der GR-/WR-Sektorhälftenkombination **b**/**A** (Abbildung 4.32(a)) führt zu einem gegenüber dem *KONV*-Durchschnitt $\Delta U_{0,\,Konv,Ocl}$ um *33.1% erhöhten !* Gleichtakteffektivwert.
  (vgl. linke Spalte von Tab. 4.10)

  Die globale Mittelung der jeweils betragsmaximalen Einzelflanke $\Delta u_{0,max}$ der Pulsperiode führt zu einem gegenüber der *KONV*-Referenz um den Faktor *2.2 erhöhten !* Wert.

- Der Schaltzyklus der GR-/WR-Sektorhälftenkombination **b**/**B** (Abbildung 4.32(b)) führt zu einem gegenüber dem *KONV*-Durchschnitt $\Delta U_{0,\,Konv,Ocl}$ um *22% verminderten* Gleichtakteffektivwert.
  (vgl. rechte Spalte von Tab. 4.10)

  Die globale Mittelung der jeweils betragsmaximalen Einzelflanke $\Delta u_{0,max}$ der Pulsperiode führt zu einem gegenüber der *KONV*-Referenz um *26% verminderten* Wert.

Offenkundig ist das Gleichtaktverhalten der *LOV*-Modulation für die beiden von der *OCL*-Klemmung (in den verschiedenen Sektorhälftenkombinationen) angewendeten Schaltzyklen *stark abweichend* voneinander.
Diese signifikanten Abweichungen schlagen sich neben den differierenden Gleichtakteffektivwerten ebenso auch in den auftretenden Maximalflanken $\Delta u_{0,max}$ der Gleichtaktspannung nieder.
In beiden Punkten besteht somit ein deutlicher Unterschied zur

φ_1	WR-Freilauf-Zustand
$0 \ldots \frac{\pi}{6}$	(000)
$\frac{\pi}{6} \ldots \frac{\pi}{2}$	(111)
$\frac{\pi}{2} \ldots \frac{5\pi}{6}$	(000)
$\frac{5\pi}{6} \ldots \frac{7\pi}{6}$	(111)
$\frac{7\pi}{6} \ldots \frac{3\pi}{2}$	(000)
$\frac{3\pi}{2} \ldots \frac{11\pi}{6}$	(111)
$\frac{11\pi}{6} \ldots 2\pi$	(000)

Tabelle 4.9: *LOV*: Gleichtaktminimale WR-Klemmung. Für das *CMCL* anzuwendende Freilauf-Zustände über eine vollständige Netzperiode.
Die resultierenden WR-Klemmbereiche sind gegenüber der entsprechenden *KONV*-Modulation um $\pi/3$ verschoben (vgl. Tab. 4.6, Abbildung 4.33 vs. Abbildung 4.36).

KONV-Modulation, in der Extremal- und Durchschnittswerte dicht beieinander liegen.

Die vergleichsweise grosse Differenz, die die zwei Schaltzyklen nach Abbildung 4.32(a), bzw. (b) in Bezug auf die relevanten Gleichtakt-Kenngrössen aufweisen, kennzeichnet im Umkehrschluss jedoch ein relativ hohes Optimierungspotential, welches im Rahmen einer gleichtaktminimalen WR-Klemmung *CMCL* für das *LOV*-Verfahren ausgeschöpft werden kann.
Gemäss der Pulsperiode in Abbildung 4.32(b) nutzt also der gleichtaktgünstigere *LOV*-Schaltzyklus (entsprechend *OCL* für GR-/WR-Sektorhälftenkombination b/B) immer konsequent diejenige ZK-Schiene für den WR-Freilauf-Zustand, deren Potential sich durch die GR-Umschaltung in geringerem Ausmass ändert.

Die in diesem Sinne für das *CMCL* in Abhängigkeit der Netzphasenlage φ_1 zu wählenden WR-Freilauf-Zustände sind in Tab. 4.9 über eine vollständige Netzperiode aufgeführt.

Die Aussage der Tab. 4.9 lässt sich kompakt folgendermassen zusammenfassen:

- innerhalb von GR-Sektoren mit *ungeraden* Nummern → WR-Freilauf-Zustand (000)
- innerhalb von GR-Sektoren mit *geraden* Nummern → WR-Freilauf-Zustand (111).

Das so beschriebene *LOV,CMCL* unterscheidet sich folglich insofern vom *KONV,CMCL*, als dass die anzuwendenden WR-Freilauf-Zustände für einen gegebenen GR-Sektor demgegenüber gerade invertiert sind.

Folgendes Beispiel soll die Festlegung des für die *LOV,CMCL*-Modulation jeweils anzuwendenden Schaltzyklus demonstrieren:

- GR-Sektor (**i.b**) / WR-Sektor (I.A)
  (Situation entsprechend Abbildung 4.35(a))

  $(110), ab \rightarrow (100), ab \rightarrow (\mathbf{000}), a\boldsymbol{b} \rightarrow (\mathbf{000}), b\boldsymbol{c} \rightarrow (100), bc \rightarrow (110), bc$

  Der Vergleich mit der Pulsperiode nach Abbildung 4.35(a) zeigt, dass nun der *maximale* Lastphasenstrom i_A aktiv umzuschalten ist, um den Freilauf-Zustand herbeizuführen bzw. zu beenden. Somit entstehen maximale Schaltverluste für WR-Transistor S_{pA}. In der Belastungscharakteristik nach Abbildung 4.36 (gültig für S_{pB}) entsprechen diese Schaltverluste dem hohen Hüllflächenniveau der Sektorkombination (iii.b)/(III.A).

- GR-Sektor (**ii.a**) / WR-Sektor (I.A)
  (Netzspannungszeiger ist in folgenden Sektor vorgerückt)

  $(100), bc \rightarrow (110), bc \rightarrow (\mathbf{111}), \boldsymbol{b}c \rightarrow (\mathbf{111}), \boldsymbol{a}b \rightarrow (110), ab \rightarrow (100), ab$

  Der *maximale* Lastphasenstrom i_A wird nicht umgeschaltet. S_{pA} klemmt in dieser Sektorhälftenkombination also genauso wie auch beim *OCL*. In der Belastungscharakteristik nach Abbildung 4.36 erscheinen deshalb – übertragen auf S_{pB} – für (iv.a)/(III.A) nur Leitverluste auf geringem Niveau.

Die für das *LOV,CMCL* resultierende WR-Belastungscharakteristik ist in Abbildung 4.36 dargestellt.

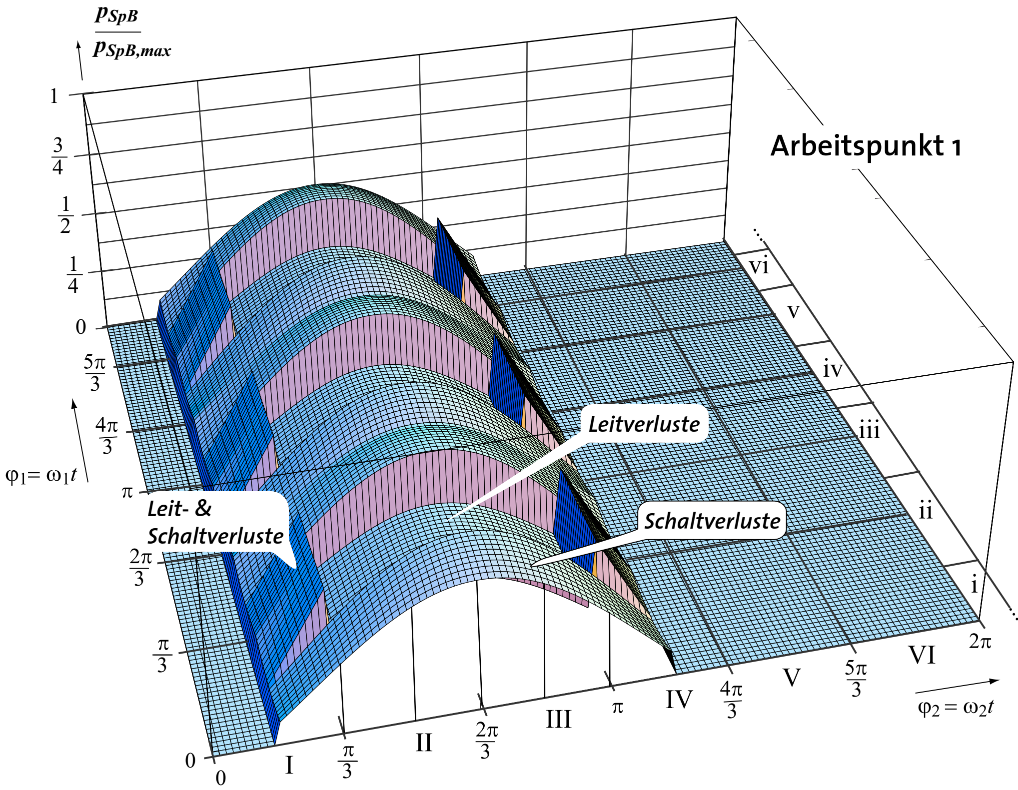


Abbildung 4.36: Belastungscharakteristik eines WR-Transistors bei Anwenden der gleichtaktminimalen WR-Klemmung (*CMCL*) unter *LOV*-Modulation.

Abgesehen von der *LOV*-spezifischen generellen Absenkung der Schaltverlustniveaus, zeigen sich im Unterschied zur *KONV,CMCL*-Charakteristik (Abbildung 4.33) die bereits erwähnten Verschiebungen der WR-Klemmbereiche, bzw. gleichbedeutend: der verlusttypspezifischen Hüllfächensegmente, um jeweils eine GR-Sektorbreite $\Delta\varphi_1 = \pi/3$. Diese GR-seitige Sektorverschiebung kommt bei entgegengesetzter Betrachtung eines festen GR-Sektors der geschilderten Inversion des WR-Freilauf-Zustands gleich.

Die globale Mittelung der Belastungscharakteristik in Abbildung 4.36 weist, bezogen auf das schaltverlustoptimale *LOV,OCL*-Verfahren, eine *Verlusterhöhung* um (lediglich) 4.6% aus.

In der rechten Spalte der Tab. 4.10 ist diese in Kauf zu nehmende Verlusterhöhung der erzielten Gleichtaktverminderung

			CMCL
Wahl des WR-Freilaufs gemäss:	*OCL* im GR-/WR-Sektor b / A	*OCL* (Durch-schnitt)	*OCL* im GR-/WR-Sektor b / B
$\Delta U_{0,r}$	133.1%	105.5%	**78.0%**
$P_{SpB,r}$	104.6%	100%	**104.6%**

Tabelle 4.10: *LOV*: Vergleich von mittlerem Gleichtaktspannungswert ΔU_0 und globalen Verlusten P_{SpB}.
Für die *LOV*-Spannungsbildung liefert die GR-/WR-Sektorhälftenkombination b/B die gleichtaktminimale Situation, die im Rahmen des *CMCL* anzustreben ist.
Bezugswert für ΔU_0: Gesamtdurchschnittswert der *KONV,OCL*-Modulation gemäss Tab. 4.7.

des *CMCL*-Klemmverfahrens gegenübergestellt.
Im Unterschied zur *KONV*-Modualtion überwiegt also beim *LOV,CMCL*-Verfahren die Gleichtaktverminderung mit etwa 22% gegenüber dem *KONV,OCL*-Durchschnittswert (bzw. mit 27.5% gegenüber dem *LOV,OCL*-Durchschnitt) deutlich die nahezu vernachlässigbare Verlusterhöhung ($< 5\%$).
Wie der Tab. 4.10 ebenfalls zu entnehmen ist, ist der *LOV,OCL*-Durchschnittswert über beide Sektorhälftenkombinationen gegenüber dem entsprechenden *KONV,OCL*-Wert um 5.5% erhöht. Vor allem gleichtaktkritisch in Erscheinung treten wird bei Anwenden des *LOV,OCL* aber die GR-/WR-Sektorhälftenkombination b/A, deren ungüstige Schaltzyklen beim *LOV,CMCL* von vornherein ausgespart werden.

Für den Arbeitspunkt 1 (nahe Motorstillstand, $\omega_2 \approx 0$), der dauerhaft einen WR-Transistor maximal belastet, gelten mit Betrachten der Verlustcharakteristik in Abbildung 4.36 die gleichen qualitativen Aussagen wie für die *KONV,CMCL*-Modualtion, wonach Arbeitspunkt 1 auch bei gleichtaktminimaler *LOV,CMCL*-Klemmung aus den angeführten Gründen nicht als besonders kritisch anzusehen ist:

- Aufgrund der mit den GR-Sektoren zeitlich alternierenden Hüllflächenniveaus (Schaltverluste $\leftrightarrow$ Leitverluste) ist der thermisch relevante gemittelte Verlustleistungswert $\widehat{\overline{p}}_{SpB}$ deutlich geringer als das Maximalniveau in Abbildung 4.36.

- Die in Abschnitt 4.1.4.2 beschriebenen Möglichkeiten der Schaltverlustverschiebung (insbesondere relevant: *SLS-60*) treffen in gleicher Weise auch für die *LOV,CMCL*-Modulation zu und erlauben eine weitere Reduktion des gemittelten Verlustleistungswerts $\widehat{\overline{p}}_{SpB}$.

Exakte quantitative Aussagen hinsichtlich des für beide vorgenannten Punkte resultierenden Verlustleistungswerts $\widehat{\overline{p}}_{SpB}$ können mit dem in Abschnitt 4.1.4.2 für das *KONV,CMCL*-Verfahren geschilderten Ansatz gewonnen werden.

Abschliessend ist also festzuhalten, dass die gleichtaktminimale *CMCL*-Klemmung insbesondere für die *LOV*-Modulation eine interessante Alternative zum *OCL*-Klemmverfahren darstellt. Während sich die globalen Verluste nur sehr geringfügig ($< 5\%$) erhöhen, werden die beiden relevanten Gleichtakt-Kenngrössen (ΔU_0 wie $\Delta u_{0,max}$) um nahezu 25% reduziert.

Für Antriebsbedingungen in der Umgebung des Motorstillstands (Arbeitspunkt 1) wird der momentlimitierende Verlustleistungswert $\widehat{\overline{p}}_{SpB}$ durch die *CMCL*-Klemmung teils deutlich (*KONV*: 22.5%) herabgesetzt, wodurch insbesondere auch *negative* ZK-Ströme ($i < 0$) – d.h. Bremsmomente nahe dem Stillstand – um den entsprechenden Betrag gesteigert werden können. Dies ist mit der *SLS*-Kommutierung (Anwendungsbedingung: $i > 0$) prinzipiell *nicht* möglich.

4.2 Verfahren für das *Spannungslose Schalten des WR*

Wie in Kapitel 3 erläutert, ist das Basis-Modulationsverfahren des *Spannungslosen Schaltens des WR* zwangsläufig an eine GR-Kommutierung unter Strom gekoppelt.
Dies führt zu den folgenden *Einschränkungen*:

- Die verwendbaren *IMC-Topologien* reduzieren sich auf
  - *RB/C-IMC*
  - *SMC*
  - *USMC*

  Die *VSMC*-Topologie steht *nicht* zur Verfügung.

- Die anwendbaren *Kommutierungs-Strategien* der GR-Stufe reduzieren sich für *RB/C-IMC* und *SMC* auf
  - *Sequenzvariable-Vier-Schritt Kommutierung*
    Die Kommutierreihenfolge ist messgrössenabhängig und dadurch während bestimmter Phasenlagen der Netzspannung, bzw. des Laststroms „unsicher"[31] (siehe Kapitel 2.2.1.1).
  - *Sequenzfeste-Vier-Schritt Kommutierung*
    Die Kommutierreihenfolge ist fest (d.h. messgrössen*un*abhängig) und damit jederzeit „sicher". Allerdings ergeben sich für $i > 0$ erhöhte Schaltverluste (vgl. Abbildung 4.40(c))
  - *Kombination* aus *Sequenzvariabler-* und *Sequenzfester-Vier-Schritt Kommutierung*
    Im Interesse möglichst geringer Schaltverluste bei sicherer Kommutierung kann es eine sinnvolle Alternative sein, die beiden vorgenannten Kommutierungsstrategien zu kombinieren.

[31] Dem ist – wie beim *CMC* grundsätzlich erforderlich – durch eine entsprechende Schutzbeschaltung („Clamp", siehe Kapitel 7.3) entgegenzuwirken.

So könnte beispielsweise eingangsspannungsabhängig die *Sequenzvariable-Vier-Schritt Kommutierung* immer dann gefahren werden, solange das Vorzeichen der Eingangsspannung als sicher erachtet werden kann. In den kritischen Netzphasenlagen der Vorzeichenwechsel würde dann kurzzeitig auf die inherent sichere *Sequenzfeste-Vier-Schritt Kommutierung* umgeschaltet.

Bei der *USMC* Topologie kann die GR-Umschaltung unter Strom jederzeit mit einer festen überlappenden Sequenz vollzogen werden – diese ist schaltverlustminimal und *gänzlich unkritisch*.

Unter Hinnahme obiger Einschränkungen gehen mit Anwendung des *Spannungslosen Schaltens des WR* aber auch folgende *vorteilhafte Eigenschaften* einher:

- Die Eingangsstromqualität verbessert sich bei gegebenem Eingangsfilter hinsichtlich Sinus-Form (bzw. THD-Wert). Der Eingangsspannungsripple über den Filterkondensatoren verringert sich gleichermassen. Hingegen vergrössert sich jedoch der Ripple des Laststroms.
(Details hierzu: siehe Kapitel 3.2.3)

- Die Leistungshalbleiter der GR-Stufe werden mit Schaltverlusten belastet.

  Damit eröffnet sich durch Einführung einer *Mischmodulation* (*Spannungsloses Schalten des WR* und *Stromloses Schalten des GR*) die Möglichkeit, zur aktiv steuerbaren Verlustaufteilung zwischen GR- und WR-Stufe *auch* für $i < 0$.
  Dieser Fall ist vom *SLS*-Verfahren des *Stromlosen Schaltens des GR* ja prinzipiell ausgeschlossen. Ferner ist mit dem *SLS* auch nur ein begrenzter Maximalanteil der Schaltverluste auf den GR übertragbar. Die angesprochene Mischmodulation hingegen würde es ermöglichen, über ein bestimmbares Zeitintervall sämtliche Schaltverluste zur GR-Stufe zu transferieren und ist somit bedeutend flexibler einsetzbar als das *SLS*-Verfahren.

Bei Konverterbetrieb mit Mischmodulation könnte man durch unbedingtes Anwenden des *Stromlosen Schaltens des GR* in den kritischen Unsicherheitsbereichen der Messgrössenvorzeichen auch in jedem Fall eine durchgehend schaltverlustminimale Kommutierung erreichen. D.h. verglichen mit der oben angeführten Kombinations-Kommutierung wird die dort eingesetzte *Sequenzfeste-Vier-Schritt Kommutierung* durch die schaltverlustminimale *Null-ZK-Strom Kommutierung* des *Stromlosen Schaltens des GR* ersetzt.

Solange *nicht* durchgängig die *Sequenzfeste-Vier-Schritt Kommutierung* verfolgt wird, ergeben sich weitere *vorteilhafte Eigenschaften*:

- Die Schalt- und somit auch die Gesamtverluste werden bei grösseren Phasenverschiebungswinkeln Φ_2 zwischen Ausgangsspannung und -strom teils deutlich reduziert (vgl. Abbildung 4.40(a),(b)).
  Diese Eigenschaft könnte beispielsweise bei Antriebsanwendungen mit *Ansynchronmotoren* (ASM) entsprechender Charakteristik vorteilhaft genutzt werden.
- Im kritischen Arbeitspunkt 1 in der Umgebung des Motorstillstands ($\omega_2 \approx 0$) ist der thermisch relevante, an den GR-Transistoren auftretende Verlustleistungswert $\widehat{p}_{Sbpb}$ gegenüber demjenigen (für die WR-Transistoren) beim *Stromlosen Schalten des GR* deutlich verringert.
  Dies gilt insbesondere für die *RB/C-IMC* Topolgien.
- Das Gleichtaktverhalten ist – insbesondere für die in Abschnitt 4.2.2 vorgestellte *WR-LOV*-Modulation – beim *Spannungslosen Schalten des WR* günstiger.

Das *Spannungslose Schalten des WR* stellt neben dem *Stromlosen Schalten des GR* das zweite Basis-Modulationsverfahren dar. Aufbauend darauf lassen sich *erweiterte Modulationsvarianten zur Verlustreduktion* implementieren. Die in Abbildung 4.37 dargestellte vollständige Klassifizierung aller in diesem Zusammenhang relevanten Modulationsvarianten soll der Gesamtübersicht dienen.

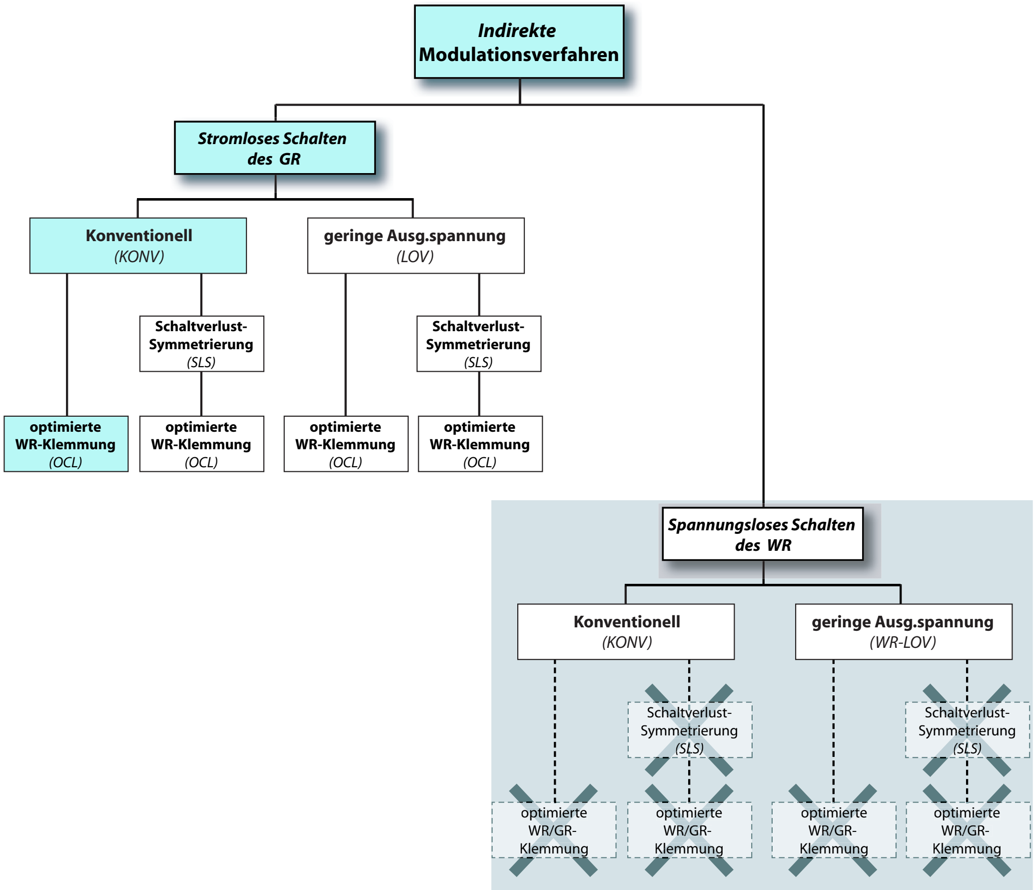


Abbildung 4.37: Vollständige Klassifizierung der *Erweiterten Modulationsverfahren zur Verlustreduktion*. Beim Basis-Verfahren des *Spannungslosen Schalten des WR* ist eine Unterscheidung nur nach *KONV*- und *(WR-)LOV*-Modulation sinnvoll.

Auch soll darin verdeutlicht werden, dass *nicht* alle Verfahren die für das *Stromlose Schalten des GR* im vorangegangenen Abschnitt 4.1 behandelt worden sind, eine ebenso sinnvolle Entsprechung beim *Spannungslosen Schalten des WR* finden. Die hierfür ursächlichen Unterschiede werden im Folgenden kurz herausgestellt.

Wie im untersten Bildteil von Abbildung 4.37 durch graue Kreuze gekennzeichnet ist, entfällt beim *Spannungslosen Schal-*

ten des WR zum Einen die praktische Bedeutung einer *Klemmstrategie*:

- Es existiert *keine optimale WR-Klemmung*, da die WR-Stufe vollausgesteuert ist und somit keinen Freilauf-Zustand heranzieht. Damit verbleibt kein Freiheitsgrad, der im Rahmen einer Klemmstrategie genutzt werden könnte.
  Da die WR-Stufe aber spannungs- und somit auch verlustlos, umgeschaltet wird, erübrigt sich eine Schaltverlustoptimierung hier ohnehin.

- Es existiert *keine optimale GR-Klemmung*, da unabhängig davon, welcher GR-Transistor die betreffende Umschaltung vornimmt, die geschaltete Spannung prinzipiell immer derselben verketteten Netzspannung entspricht.

  Beim *Stromlosen Schalten des GR* ist die Schaltspannung für alle drei WR-Brückenzweige identisch (ZK-Spannung u), der Schaltstrom entspricht jedoch dem individuellen Stromwert der zugehörigen Lastphase. Wird zum Übergang in den Freilauf-Zustand ein WR-Brückenzweig umgeschaltet, so sind die damit entstehenden Verluste abhängig vom jeweiligen Lastphasenstrom unterschiedlich für jeden Brückenzweig. Dieser Umstand bietet das Optimierungspotential.
  Hingegen ist beim *Spannungslosen Schalten des WR* der Schaltstrom für alle drei GR-Brückenzweige identisch (ZK-Strom i) und die Schaltspannung entspricht immer der Differenz der an der Kommutierung beteiligten Netzphasenspannungen – gleichgültig ob ein Transistor der p- oder n-Schiene den Freilauf-Zustand herbeiführt. Demgemäss unterscheiden sich die dort auftretenden Schaltverluste auch nicht voneinander und eine Verlustoptimierung ist damit hinfällig.

  Zur Verdeutlichung werde ein Beispiel angeführt. Die Schaltzustandsfolge der Standard-Pulsperiode in Abbildung 4.38(a) ist gegeben mit

  $$(110), ac \rightarrow (110), a\boldsymbol{b} \rightarrow (110), a\boldsymbol{a} \rightarrow (100), a\boldsymbol{a} \rightarrow (100), a\boldsymbol{b} \rightarrow (100), ac.$$

Wird stattdessen ein Schaltzyklus mit dem *alternativen* GR-Freilauf-Zustand (bb) – anstelle von (aa) – angewendet

$(110), ac \rightarrow (110), \boldsymbol{ab} \rightarrow (110), \boldsymbol{bb} \rightarrow (100), \boldsymbol{bb} \rightarrow (100), \boldsymbol{ab} \rightarrow (100), ac,$

so ist zum Übergang in den Freilauf-Zustand *unverändert* die Spannung $|u_{ab}|$ in der GR-Stufe umzuschalten.

Auch das *Gleichtaktverhalten* bleibt vom gewechselten GR-Freilauf-Zustand *unbeeinflusst*.

Weiterhin zeigt Abbildung 4.37, dass beim *Spannungslosen Schalten des WR* zum Anderen auch die *SLS*-Modulationsvariante nicht möglich ist:

- Es existiert *keine SLS-Kommutierung*, da ein GR-Freilauf-Pfad prinzipiell *nicht* durch WR-Schalthandlungen erzwungen werden kann.

  Als „*SLS*-ähnliche“ Massnahme könnte zwecks Verschiebung der freilaufbedingten Schaltverluste zur WR-Stufe alternativ auch der WR-Freilauf-Zustand selbst verwendet werden.
  D.h. anstelle des Standard-Schaltzyklus (vgl. Abbildung 4.38(a))

  $(110), ac \rightarrow (110), ab \rightarrow (110), \boldsymbol{aa} \rightarrow (100), \boldsymbol{aa} \rightarrow (100), ab \rightarrow (100), ac$

  würde stattdessen die alternative Schaltzustandsfolge

  $(110), ac \rightarrow (\mathbf{11}0), ab \rightarrow (\mathbf{000}), ab \rightarrow (100), ab \rightarrow (100), ac$

  gewählt.

  Mit Betrachten dieser *SLS*-ähnlichen Zustandsfolge wird jedoch klar, dass hier zum Herbeiführen des Freilauf-Zustands *zwei* Lastphasenströme ($|i_A|$, $|i_B|$) umgeschaltet werden müssen und folglich insgesamt *erhöhte Schaltverluste* resultieren.
  Aus diesem Grunde wird die *SLS*-ähnliche Modulation nicht weiterverfolgt.

  Denn andererseits ist auch die Notwendigkeit zur Schaltverlustverschiebung mit *SLS*-Kommutierung nicht gegeben. Wie vorab bereits angeführt, ist der halbleiterthermisch relevante Verlustleistungswert $\widehat{\overline{p}}_{Sbpb}$ beim *Spannungslosen Schalten des WR* im Arbeitspunkt 1 ohnehin

schon sehr gering und bedarf an sich auch keiner weiteren Verminderung.
Falls dies aber dennoch geschehen soll, steht immer noch die Möglichkeit der angesprochenen Mischmodulation zur aktiven Verlustaufteilung (bei minimalen Gesamtschaltverlusten) bereit.

Gemäss dem Klassifizierungsdiagramm in Abbildung 4.37 verbleibt damit für das Basis-Verfahren des *Spannungslosen Schaltens des WR* als sinnvolle Modulationsoption einzig die Unterscheidung zwischen der konventionellen *KONV*-, sowie der *LOV*-Spannungsbildung, welche bei geringerem Ausgangsspannungsbedarf $\hat{U}_2 < {}^1\!/_2\,\hat{U}_1$ anwendbar ist.

So widmet sich der nächste Abschnitt 4.2.1 der Erläuterung der wichtigsten Eigenschaften des *KONV*-Verfahrens, bevor der dann folgende Abschnitt 4.2.2 die Grundlagen zur entsprechenden *LOV*-Modulation (im Interesse der Eindeutigkeit als *WR-LOV* bezeichnet) darlegt.

4.2.1 Eigenschaften des *KONV*-Verfahrens

Eine typische *KONV*-Pulsperiode des *Spannungslosen Schaltens des WR* ist in Abbildung 4.38(a) gezeigt.
Die strichliert gezeichneten Schaltflanken der ZK-Spannung u beschreiben darin den Verlauf bei *Sequenzfester-Vier-Schritt Kommutierung*. Der strich-punktierte Verlauf des ZK-Stroms i kann sich hingegen dann ergeben, sofern (für $i > 0$, wie hier gegeben) der Strom in einer der beiden ZK-Schienen gemessen wird – wie in Kapitel 3 gezeigt, kann sich der Freilauf-Strompfad auch über die Dioden der WR-Stufe anstatt über den ZK schliessen.

Abbildung 4.38 visualisiert insbesondere auch den Zeitverlauf der Gleichtaktspannung u_0 beim *Spannungslosen Schalten des WR* und stellt ihn in Bildteil (b) dem einer entsprechenden *KONV*-Pulsperiode mit *Stromlosem Schalten des GR* gegenüber.

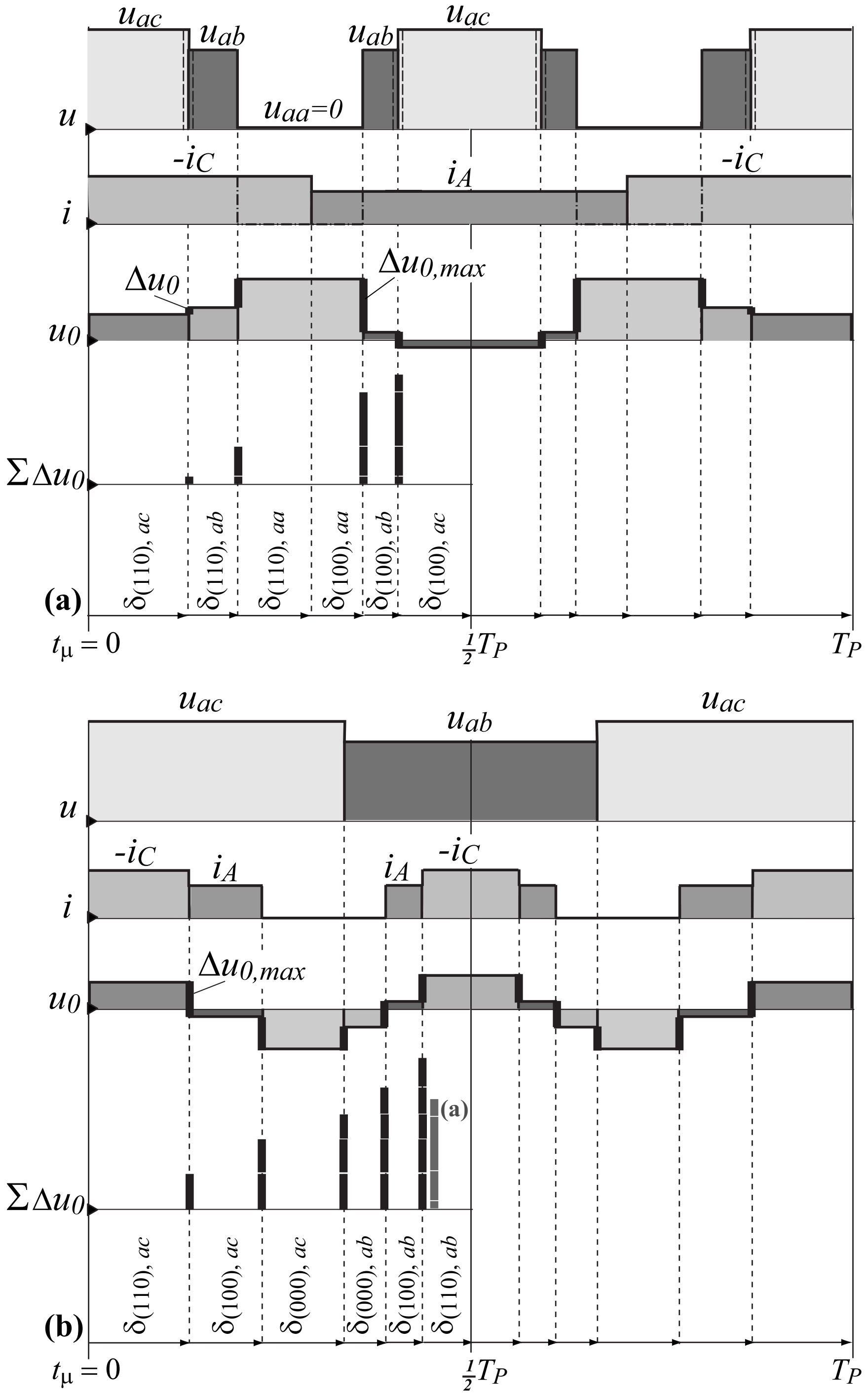


Abbildung 4.38: Vergleich der *KONV*-Pulsperioden und deren Gleichtaktspannung u_0.
Exemplarisch für GR-/WR-Sektor (i.b)/(I.B):
(a) *Spannungsloses Schalten des WR.*
(b) *Stromloses Schalten des GR* (mit *OCL*-Klemmung).

In Bezug auf die Gleichtaktspannung lassen sich beim *Spannungslosen Schalten des WR* die folgenden Aussagen treffen:

- Da während der Freilauf-Intervalle (hier: $\delta_{(110),aa}$, $\delta_{(100),aa}$) beide ZK-Schienen immer auf dem gleichen Potential ($u_p = u_n$) liegen, ergibt sich gemäss (4.30) prinzipiell *keine* Gleichtaktspannungsflanke Δu_0 beim Übergang vom einen Freilauf-Zustand in den anderen.

- Die Gleichtaktspannungsflanken Δu_0 zwischen zwei Wirkzuständen ändern sich nur sehr geringfügig.
  Denn da zwei benachbarte Wirkzustände den gleichen WR-seitigen Schaltzustand aufweisen, rührt der Spannungssprung Δu_0 lediglich aus der vergleichsweise kleinen Änderung des ZK-Spannungsbetrages $|u| = |u_p - u_n|$.

- Die beiden betragsmaximalen Gleichtaktspannungsflanken ergeben sich an den Übergängen von Wirk- und Freilauf-Zuständen.
  Dies ist damit zu begründen, dass das Potential u_n der n-Schiene mit dem Freilauf-Zustand auf das der p-Schiene ansteigt ($u_n = u_p$) und somit einen relativ hohen Hub $|u|$ erfährt. Dieser hohe Potentialhub der n-Schiene äussert sich so schliesslich auch als Gleichtaktspannungshub Δu_0. Letzterer ist nach (4.30) dann maximal, wenn gerade zwei Ausgangsphasen mit der potentialmässig springenden (n-)Schiene verbunden sind. Im abgebildeten Fall liegt diese Situation ($\Delta u_0 = \Delta u_{0,max}$) beim Übergang vom Freilauf- ($\delta_{(100),aa}$) zum Wirkzustand ($\delta_{(100),ab}$) vor.

  Der Vergleich zeigt, dass $\Delta u_{0,max}$ gegenüber dem *Stromlosen Schalten des GR* erhöht ist.

- Das Gleichtaktverhalten und somit auch der Gleichtakteffektivwert ΔU_0 ist beim *Spannungslosen Schalten des WR* *unabhängig* von der jeweiligen Sektorhälftenkombination. Daher erfordert die Gleichtakt-Analyse – im Gegensatz zum *Stromlosen Schalten des GR* – keine Unterscheidung nach den zwei möglichen Kombinationsfällen.
  Denn würde die GR-/WR-Sektorhälftenkombination vom abgebildeten Fall (b/B) beispielsweise auf (b/A) wechseln, ergäbe sich das gleiche Resultat für $\Sigma\,\Delta u_0$ und $\Delta u_{0,max}$,

da der Schaltzyklus aus Abbildung 4.38(a) dann einfach rückwärts durchlaufen würde.

- Wird abermals (4.34) als Bewertungskriterium herangezogen, so führt das *Spannungslose Schalten des WR* zu einem gegenüber dem Referenzwert $\Delta U_{0,\,Konv,Ocl}$ des *Stromlosen Schaltens des GR* um *4.4% verminderten* Gleichtakteffektivwert.

  Dieser Gleichtakteffektivwert ΔU_0 des *Spannungslosen Schaltens des WR* ist damit jedoch im Vergleich zur *gleichtaktoptimalen CMCL*-Klemmung des *Stromlosen Schaltens des GR* minimal (um etwa 1.5%, vgl. Abschnitt 4.1.4.2) erhöht.
  Dafür sollten hier hingegen die Konverterverluste leicht verringert sein.

Betrachtet werde nocheinmal der Schaltzyklus der Pulsperiode nach Abbildung 4.38(a), der beim *Spannungslosen Schalten des WR* im GR-/WR-Sektor (i.b)/(I.B) auftritt:

$$(110), a\boldsymbol{c} \rightarrow (110), a\boldsymbol{b} \rightarrow (110), a\boldsymbol{a} \rightarrow (100), a\boldsymbol{a} \rightarrow (100), a\boldsymbol{b} \rightarrow (100), a\boldsymbol{c}.$$

Hiermit lässt sich die Entstehung der entsprechenden Belastungscharakteristik eines GR-Transistors gemäss Abbildung 4.39 wie folgt erklären.

- GR-Verbindung[32] S_{bnb} schaltet *zweimal* vollständig um (d.h. zwei Ein- *und* Ausschaltvorgänge), zum Einen unter der Spannung $|u_{bc}|$ wie zum Anderen unter $|u_{ab}|$.

  Aufgrund der doppelten Umschaltung ergibt sich für S_{bnb} im betrachteten GR-Sektor (i.b) die maximale Belastung. Die Verlustcharakteristik in Abbildung 4.39 bezieht sich auf die GR-Verbindung S_{bpb}. Demgemäss treten die zuvor beschriebenen, maximalen Verluste für S_{bnb} in Abbildung 4.39 um 180° (bzw. 3 Sektorbreiten) verschoben, d.h. also im GR-Sektor (i.b) + iii = (iv.b) auf.
  Da im GR-Sektor i die Spannung u_{bc} in positiver φ_1-Richtung zu-, hingegen u_{ab} aber abnimmt, befindet sich

[32] Die Verbindung wird je nach Topologie von verschieden bezeichneten GR-Transistoren realisiert.

dieses maximale Hüllflächensegment – in φ_1-Richtung betrachtet – auf einem recht konstanten Niveau.

- GR-Verbindung S_{cnc} schaltet *einmal* vollständig um unter der Spannung $|u_{bc}|$.

  Übertragen auf S_{bpb} ergibt sich in Abbildung 4.39 das ansteigende Hüllflächensegment im GR-Sektor (i.b) + i = (ii.b).
  Der deutliche Anstieg in φ_1-Richtung resultiert aus der im GR-Sektor (i.b) ebenfalls (vom Wert Null aus) ansteigenden Schaltspannung u_{bc}.

- GR-Verbindung S_{apa} klemmt und verursacht somit *keine* Schaltverluste.

  Übertragen auf S_{bpb} ergibt sich in Abbildung 4.39 das vergleichsweise geringe Leitverlustniveau im GR-Sektor (i) + ii = (iii).
  Dabei ist die Höhe der Leitverluste direkt proportional zum Aussteuergrad M (in Abbildung 4.39 gilt: $M = 0.3$).

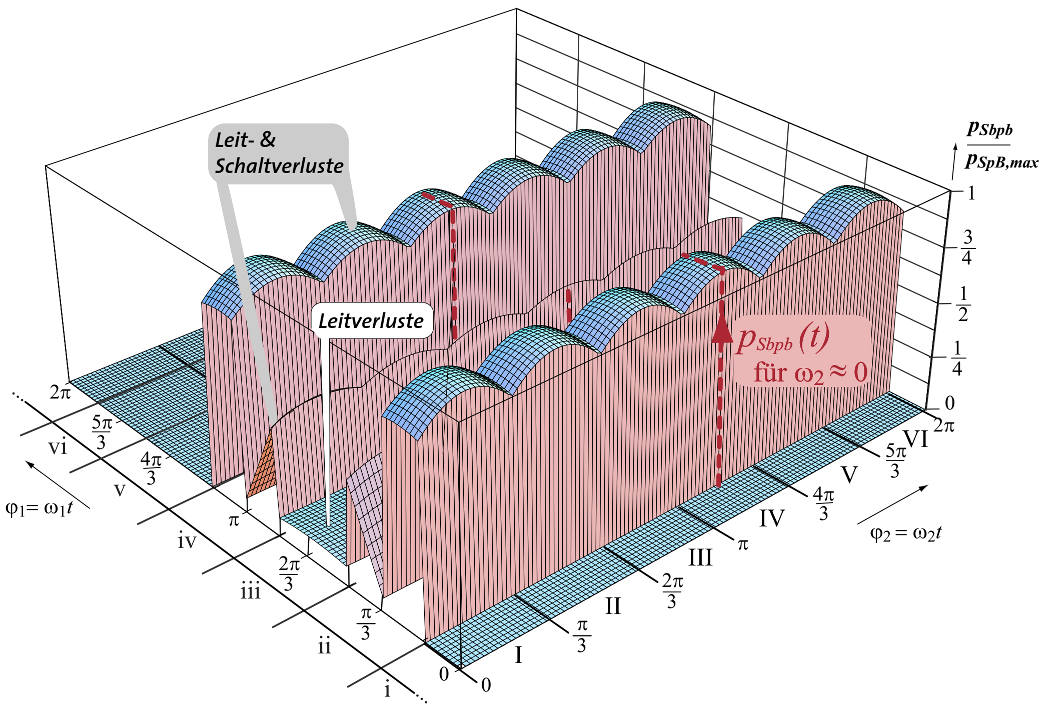


Abbildung 4.39: Belastungscharakteristik eines GR-Transistors unter *KONV*-Modulation (für $\Phi_2 = 0$) beim *Spannungslosen Schalten des WR.*

Generell ist noch festzuhalten, dass die Belastungscharakteristik nach Abbildung 4.39 – in Umkehrung der Verhältnisse beim *Stromlosen Schalten des GR* – in φ_1-Richtung die oben geschilderten, sektorabhängigen Niveauunterschiede durchläuft, aber in φ_2-Richtung WR-sektorunabhängig jeweils einen identischen Verlauf zeigt. Dabei variieren die lokalen Verluste über einen WR-Sektor nur geringfügig.

Vorteilhaft ist die Verlustniveauabhängigkeit von φ_1 insofern, dass – bei in der Regel fester Netzkreisfrequenz $\omega_1 > 0$ – die sonst kritischen Maximalniveaus, unabhängig von der Lastfrequenz, innerhalb eines konstant kurzen Zeitintervalls Δt durchlaufen werden. Dieses Zeitintervall entspricht hier der Verweildauer in einer GR-Sektorhälfte, also $\Delta t = \Delta\varphi_1/\omega_1 = (\pi/6)/\omega_1$.

Für den sonst kritischen Arbeitspunkt 1 (Motorstillstand, $\omega_2 \approx 0$) ergibt sich der strichliert eingezeichnete Maximalverlauf $p_{Sbpb}(t)$ der Verluste. Der sich so einstellende halbleiterthermisch relevante Verlustleistungswert[33] $\widehat{\overline{p}}_{Sbpb}$ ist damit gegenüber dem *Stromlosen Schalten des GR* deutlich reduziert (vgl. Tab. 4.11).

Die Verlustcharakteristik so wie sie in Abbildung 4.39 gezeigt ist, gilt für einen GR-Transistor der *RB/C-IMC* Topologien. Da die *SMC*- wie auch die *USMC*-Eingangsstufe innerhalb eines GR-Brückenzweigs denselben Transistor $S_{a,b,c}$ zur Anbindung *beider* ZK-Schienen nutzt, treten in diesem jederzeit (sofern $M > 0$) Verluste auf. Dementsprechend ist der von Null verschiedene Hüllflächenverlauf aus Abbildung 4.39 an der $(\varphi_1 = \pi/6)$-Achse zu spiegeln und zum gezeigten Verlauf hinzu zu addieren, um die für *SMC* bzw. *USMC* gültige Verlustcharakteristik zu erhalten.
In Bezug auf den thermisch begrenzenden Verlustleistungswert $\widehat{\overline{p}}_{Sbpb}$ der GR-Transistoren bedeutet dies eine Verdopplung gegenüber den *RB/C-IMC* Topologien.

Diese Verdopplung ist auch in den beiden rechten Spalten der Tab. 4.11 dokumentiert, welche den Verlustleistungswert der GR-Transistoren $\widehat{\overline{p}}_{Sbpb}$[34] beider Topologietypen vergleicht

[33] Gemäss Abschnitt 4.1.4.2 bezogen auf $\tau_{th} = T_1/3 \approx_{|f_1=50Hz} 6.67$ms.
[34] *RB/C-IMC*: $\widehat{\overline{p}}_{Sbpb} \hat{=} \widehat{\overline{p}}_{Sbp}$; *USMC/SMC*: $\widehat{\overline{p}}_{Sbpb} \hat{=} \widehat{\overline{p}}_{Sb}$

Modulations-/ (Klemm-) Verfahren	*C-IMC*/ *RB-IMC* $\widehat{\overline{p}}_{SpB/Sbp,r}$		*SMC*/ *USMC* $\widehat{\overline{p}}_{SpB/Sb,r}$	
OCL	**100%**	155.0%	**100%**	155.0%
OCL, SLS	64.5%	**100%**	64.5%	**100%**
Spgs.loses Schalten des WR	34.3%	53.1%	68.5%	106.2%

Tabelle 4.11: *KONV*: Vergleich des über $\Delta\varphi_1 = 2\pi/3$ gemittelten Verlustmaximums $\widehat{\overline{p}}_{SpB/Sbp/Sb}$, welches für das *Stromlose Schalten des GR* (*OCL* bzw. *OCL,SLS*) am WR-Transistor, hingegen für das *Spannungslose Schalten des WR* am GR-Transistor thermisch limitierend ist.

und sie darüberhinaus den entsprechenden Werten für die WR-Transistoren $\widehat{\overline{p}}_{SpB}$ beim *Stromlosen Schalten des GR* gegenüberstellt. Für das Basis-Verfahren des *Stromlosen Schaltens des GR* sind dabei zum Einen die Vergleichswerte bei Anwendung der schaltverlustminimalen *OCL*-Klemmung, wie zum Anderen auch bei zusätzlich aktivierter Schaltverlustverschiebung *SLS* angeführt. Die Relativangaben der Tab. 4.11 sind auf beide Werte des *Stromlosen Schaltens des GR* normiert (vgl. Tab. 4.8).

Herauszustellen ist die bemerkenswerte Reduktion des thermisch relevanten Verlustleistungswerts, die mit dem *Spannungslosen Schalten des WR* erzielt wird. So lässt sich dieser Wert für den *RB/C-IMC* gegenüber der *OCL*-Klemmung um gar 65.7% absenken.
Selbst für die doppelt belasteten GR-Transistoren des *USMC/SMC* ist der relevante Verlustleistungswert um nur 6.2% erhöht im Vergleich zu dem ohnehin sehr niedrigen Wert, der mit der *SLS*-Massnahme erreicht werden kann. Zu erwähnen ist in dem Zusammenhang erneut, dass für die *SLS*-Kommutierung die Bedingung $|\Phi_2| < \pi/6$ einzuhalten ist, während das *Spannungslose Schalten des WR* einschränkungsfrei betrieben wer-

den kann.

Wird die GR-Verlustcharakteristik nach Abbildung 4.39 über die gesamte (φ_1,φ_2)-Ebene gemittelt, so erhält man die globalen Verluste eines GR-Transistors. Da sich die Leitverluste beim *Spannungslosen Schalten des WR* nicht wesentlich von denen beim *Stromlosen Schaltens des GR* unterscheiden, sollen im folgenden die globalen *Schaltverluste* beider Basis-Modulationsverfahren miteinander verglichen werden. Hierzu werden die globalen Konverter-Schaltverluste $P_{Sw,tot}$ betrachtet, die sich aus der Multiplikation des Resultats der globalen Verlustmittelung eines Transistors mit der entsprechenden Anzahl der beteiligten Transistoren ergeben.

Die GR/WR-Belastungscharakteristik selbst, wie auch die globalen Schaltverluste hängen dabei massgeblich vom Parameter Φ_2, dem Phasenverschiebungswinkel zwischen Ausgangsspannung und -strom, ab. In Abbildung 4.39 wurde, wie ebenso in allen vorangehend dargestellten Belastungscharakteristiken, $\Phi_2 = 0$ gewählt[35].
Wird der Parameter Φ_2 jedoch variiert und die resultierenden globalen Konverter-Schaltverluste in dessen Abhängigkeit aufgetragen, so erhält man die in Abbildung 4.40 gezeigten Verläufe $P_{Sw,tot(,r)} = f(\Phi_2)$.

Abbildung 4.40(a) vergleicht die beiden Basis-Modulationsverfahren anhand eines bezogenen Schaltverlustwerts

$$P_{Sw,tot,r} = \frac{f_P \cdot K_1 \cdot \mathrm{Avg}[u_{Sw} \cdot i_{Sw}]}{f_P \cdot K_1 \cdot \hat{U}_1 \cdot \hat{I}_2} = \frac{\mathrm{Avg}[u_{Sw} \cdot i_{Sw}]}{\hat{U}_1 \cdot \hat{I}_2}, \quad (4.37)$$

dessen Normierungsbasis das Amplitudenprodukt der eingeprägten Konvertergrössen enthält.
Die Schaltverlustenergie w einer *einzelnen* Umschalthandlung (d.h. Ein- und Ausschaltvorgang) ist in (4.37) als *linear* abhängig von geschalteter Spannung u_{Sw} und Strom i_{Sw} angenommen

$$w = K_1 \cdot u_{Sw} \cdot i_{Sw}, \quad (4.38)$$

[35]Dies entspricht in sehr guter Näherung den stationären Betriebsverhältnissen eines (permanenterregten) Synchronmotors (PSM).

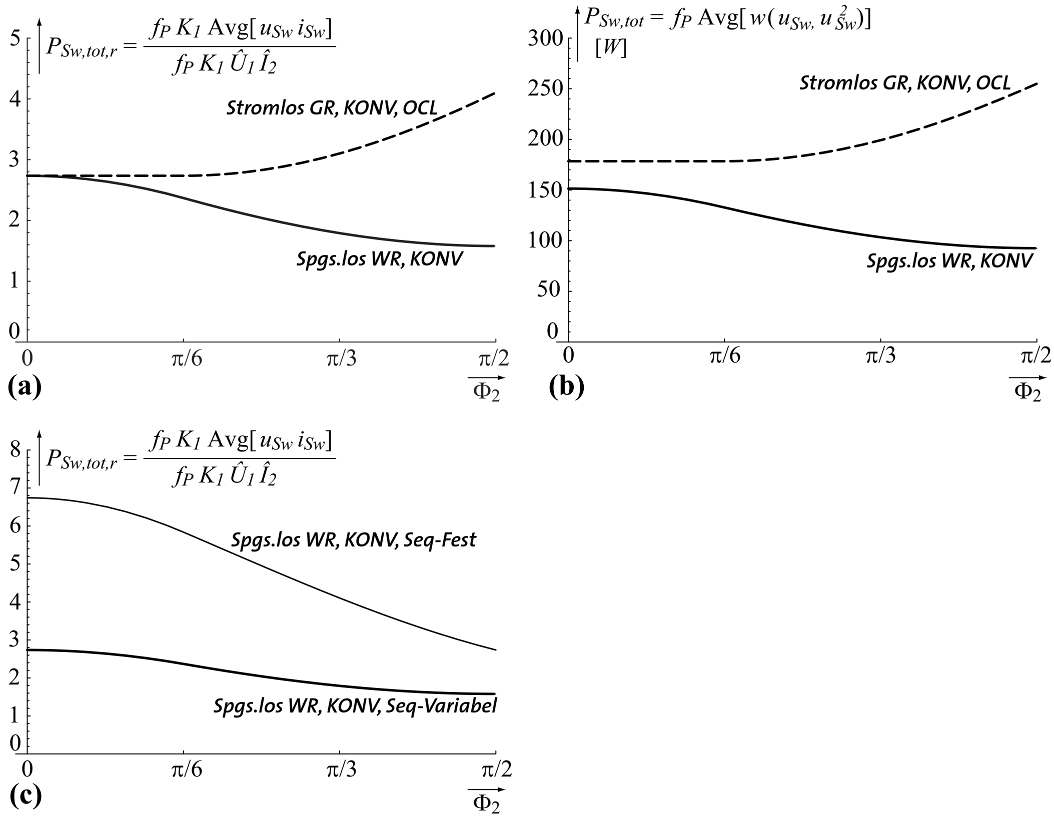


Abbildung 4.40: *KONV*: Globale Konverter-Schaltverluste $P_{Sw,tot}$ in Abhängigkeit des lastseitigen Phasenverschiebungswinkels Φ_2.
(a) Linear gebildeter, bezogener Schaltverlustwert $P_{Sw,tot,r}$: Vergleich der Basis-Modulationsverfahren.
(b) Realer (nichtlinearer) Schaltverlustabsolutwert $P_{Sw,tot}$: Vergleich der Basis-Modulationsverfahren.
(c) $P_{Sw,tot,r}$ beim *Spannungslosen Schalten des WR*: Vergleich von *Sequenzfester*- mit *Sequenzvariabler-Vier-Schritt Kommutierung.*

worin K_1 den entsprechenden Proportionalitätsfaktor bildet. Der Avg[.]-Operator aus (4.37) repräsentiere die Summation der Einzelverluste w über eine Pulsperiode, sowie die nachfolgende Mittelung dieser lokalen Verlustenergiesumme über die gesamte (φ_1,φ_2)-Ebene.

Ist der leistungshalbleiterspezifische Parameter K_1 bekannt, so kann der Absolutwert der globalen Konverter-Schaltverluste durch Multiplikation des parameterunabhängigen $P_{Sw,tot,r}$ mit

K_1, sowie mit den Betriebsparametern $\hat{U}_1$, $\hat{I}_2$, f_P direkt bestimmt werden.

Zum Verlauf beim Stromlosen Schaltens des GR in Abbildung 4.40(a) ist anzumerken, dass sich die *OCL*-Klemmung in Form eines im Bereich $\Phi_2 \in [0 \ldots \pi/6]$ konstanten Verlustverlaufs äussert. Darüberhinaus kann die WR-Stufe nichtmehr schaltverlustoptimal klemmen und die Lastphasen werden zunehmend in ihren strommaximalen Intervallen geschaltet. Die Schaltverluste $P_{Sw,tot,r}$ steigen damit für $\Phi_2 > \pi/6$ deutlich an.

Zum Verlauf beim Spannungslosen Schalten des WR in Abbildung 4.40(a) ist demgegenüber anzumerken, dass die Schaltverluste $P_{Sw,tot,r}$ mit wachsender Phasenverschiebung Φ_2 kontinuierlich *sinken*.
Denn entsprechend der Leistungsbedingung nehmen bei unveränderter Spannungsbildung der GR-Stufe – also bei unverminderter ZK-Spannung $\bar{u}$ – die Pegel der ZK-Stromblöcke mit steigender Lastphasenverschiebung Φ_2 ab. Dem zu Folge schalten die GR-Halbleiter dann geringere Stromniveaus, was zu reduzierten Verlusten führt.

Abbildung 4.40(b) gibt ebenso den Schaltverlustvergleich der beiden Basis-Modulationsverfahren wieder. Im Gegensatz zum Bildteil (a) sind hier aber die Leistungsabsolutwerte $P_{Sw,tot}$ für ein konkretes Konverterdesign aufgetragen.
Dieses basiert auf folgenden Systemparametern[36]:
$\hat{U}_1 = 325\text{V}$
$P_2 = 6.8\text{kVA} \rightarrow \hat{I}_2 = 20\text{A}$
$f_P = 20\text{kHz}$
K_i : Schaltverlustparameter gemessen für *IXYS FII50-12E* Halbleitermodule ($i = 1 \ldots 5$).

Dabei wurde die Halbleiterschaltverlustenergie w im Unterschied zu (4.38), bzw. Abbildung 4.40(a) in diesem Fall in *nichtlinearer* Abhängigkeit von Schaltspannung und -strom gemäss

$$w(u_{Sw},\, i_{Sw}) = K_1 \cdot u_{Sw}\, i_{Sw} + K_2 \cdot u_{Sw}\, i_{Sw}^2 + K_3 \cdot u_{Sw}^2 + K_4 \cdot u_{Sw}^2\, i_{Sw} + K_5 \cdot u_{Sw}^2\, i_{Sw}^2 \qquad (4.39)$$

[36]vgl. Spezifikation des realen *VSMC*-Prototypen in Kapitel 7

modelliert.
(4.39) kann die real auftretenden, messtechnisch erfassten Schaltverluste erfahrungsgemäss um Einiges exakter abbilden, als dies der lineare Ansatz nach (4.38) vermag[37].

Mit Betrachten der Einzelterme des Polynoms (4.39) wird auch deutlich, dass das spannungslose Schalten in der Regel keine messtechnisch relevanten Verluste verursacht, während das stromlose Schalten hingegen einen gewissen – wenn auch sehr geringfügigen – Verlustanteil hervorruft.
In Folge dessen sind, im Gegensatz zum linear-basierten Verlauf in Abbildung 4.40(a), die globalen Schaltverluste des Gesamtkonverters in Bildteil (b) bereits für $\Phi_2 = 0$ beim *Spannungslosen Schalten des WR* etwas geringer als für *Stromloses Schalten des GR*.

Im Diagramm nach Abbildung 4.40(c) ist für das Basis-Modulationsverfahren *Spannungsloses Schalten des WR* der bezogene Schaltverlustwert $P_{Sw,tot,r}$ beider hierfür in Frage kommender Kommutierungsstrategien miteinander verglichen.
Da gemäss Abbildung 3.19 für die *Sequenzfeste-Vier-Schritt Kommutierung* grundsätzlich zwei Kommutierungsvorgänge *mehr* pro Pulshalbperiode auftreten (zwischen zwei Wirkzuständen wird kurzzeitig der Freilauf-Zustand aktiv) und da darüberhinaus auch sämtliche Schaltvorgänge unter relativ hohen Schaltspannungen vollzogen werden, resultieren für diese sichere Kommutierungsstrategie offensichtlich höhere Schaltverluste.
Der Schaltverlustunterschied zwischen den beiden Kommutierungsverfahren verrringert sich allerdings für wachsende Φ_2 und würde für $\Phi_2 \in [5\pi/6 \ldots 7\pi/6]$ aufgrund der dann jederzeit negativen ZK-Strompegel ($i < 0$) auch gänzlich verschwinden.

Dennoch ist die Schaltverlusterhöhung, die mit Anwendung der *Sequenzfesten-* im Verglech zur *Sequenzvariablen-Vier-Schritt Kommutierung* einhergeht, nach Abbildung 4.40(c) ausserhalb des vorgenannten Bereichs sehr deutlich.
Um die Schaltverluste in einem möglichst geringen Rahmen zu halten, ist es also ratsam, die *Sequenzfeste-Vier-Schritt Kommutierung* nach Möglichkeit *nicht durchgängig* zu ver-

[37] vgl. Kapitel 6.1.1 bzgl. Details zum polynomiellen Ansatz gemäss (4.39)

wenden. Vielmehr ist die bereits eingangs des Abschnitts 4.2 angeführte *Kombination* der beiden Kommutierungsstrategien (*Sequenzfeste-Vier-Schritt Kommutierung* nur solange z.B. Vorzeichen der Eingangsspannung unsicher, ansonsten *Sequenzvariable-Vier-Schritt Kommutierung*) zu bevorzugen.

4.2.2 Reduzierter ZK-Strom durch modifiziertes Schalten des WR *(WR-LOV)*

In diesem Abschnitt wird das Prinzip der *LOV*-Modulation sinnvoll auf das Basis-Verfahren des *Spannungslosen Schaltens des WR* übertragen. Zur eindeutigen Unterscheidbarkeit wird diese *LOV*-Entsprechung im folgenden als *WR-LOV* bezeichnet.

Die Beschreibung des *WR-LOV* untergliedert sich dabei in die Herleitung (Abschnitt 4.2.2.1), sowie nachfolgend in Abschnitt 4.2.2.2 in die Diskussion der Eigenschaften dieses Verfahrens. Schliesslich lässt sich in Analogie zu 4.1.2.6 auch mittels *WR-LOV* eine dreipunkt-äquivalente Modulation bewerkstelligen. Dieser Ansatz ist in Abschnitt 4.2.2.3 aufgezeigt.

4.2.2.1 Grundprinzip und Herleitung des Verfahrens

Beim *LOV*-Verfahren des *Stromlosen Schaltens des GR* wird die Modulation der GR-Stufe modifiziert, mit dem Ziel der „hart schaltenden" WR-Stufe eine verminderte Schaltspannung zur Verfügung zu stellen. Dabei entspricht diese Schaltspannung gerade der ZK-Spannung u.
Wird diese Grundidee auf das *Spannungslose Schalten des WR* – wo nur die GR-Stufe mit massgeblichen Schaltverlusten belastet wird – übertragen, so ist die WR-Modulation derart zu ändern, dass die GR-Schaltverluste reduziert werden. Da die WR-Stufe den ZK-Strom aus den eingeprägten Lastströmen bildet, muss sie demnach nun so gesteuert werden, dass die Pegel des ZK-Stroms i, welcher identisch mit dem Schaltstrom der GR-Stufe

ist, vermindert sind, um folglich eine entsprechende Schaltverlustreduktion zu erwirken.

Für geringe Lastphasenverschiebungswinkel $\Phi_2 \approx 0$ ist der Erhalt minimaler ZK-Strompegel dann gewährleistet, wenn die WR-Stufe nach Abbildung 4.41 den Schaltzustand, der dem jeweils maximalen Ausgangsspannungswirkzeiger (hier (100)) entspricht, *nicht* aktiviert. In Folge dessen wendet die WR-Stufe – analog zur *LOV*-Spannungsbildung beim *Stromlosen Schalten des GR* – zwei um 120° versetzte Raumzeiger (hier (101), (110)) an.

Der so realisierbare Bereich der Ausgangsspannung ist in der Konsequenz auf das innere Hexagon begrenzt. Unter Vollaussteuerung ergibt sich damit (*LOV*-typisch) ebenfalls eine gegenüber dem *KONV*-Verfahren um den Faktor $1/\sqrt{3}$ verringerte Ausgangsmaximalspannung $\hat{U}_{2,max} = {}^1\!/_2\,\hat{U}_1$.
Die resultierenden Sektorbereiche des WR-Raumzeigerdiagramms sind in Abbildung 4.41 durch Unterlegung mit grauen, bzw. weissen Flächen gekennzeichnet und in Tab. 4.12 entsprechend aufgelistet.

Mit Aktivieren der um 120° (bzw. $2\pi/3$) versetzten WR-Raumzeiger werden die beiden betragsminimalen Lastphasen-

$\boldsymbol{\varphi_2}$	$\boldsymbol{u_A}$	$\boldsymbol{u_B}$	$\boldsymbol{u_C}$
$0 \ldots \frac{\pi}{6}$	$\boldsymbol{u_p}$	$u_p,\, u_n$	$u_n,\, u_p$
$\frac{\pi}{6} \ldots \frac{\pi}{2}$	$u_p,\, u_n$	$u_p,\, u_n$	$\boldsymbol{u_n}$
$\frac{\pi}{2} \ldots \frac{5\pi}{6}$	$u_n,\, u_p$	$\boldsymbol{u_p}$	$u_n,\, u_p$
$\frac{5\pi}{6} \ldots \frac{7\pi}{6}$	$\boldsymbol{u_n}$	$u_p,\, u_n$	$u_p,\, u_n$
$\frac{7\pi}{6} \ldots \frac{3\pi}{2}$	$u_n,\, u_p$	$u_n,\, u_p$	$\boldsymbol{u_p}$
$\frac{3\pi}{2} \ldots \frac{11\pi}{6}$	$u_p,\, u_n$	$\boldsymbol{u_n}$	$u_p,\, u_n$
$\frac{11\pi}{6} \ldots 2\pi$	$\boldsymbol{u_p}$	$u_n,\, u_p$	$u_p,\, u_n$

Tabelle 4.12: *WR-LOV*: WR-Sektorbereiche.
Auflistung der Ausgangsphasenpotentiale über eine vollständige Lastperiode (vgl. Raumzeigerdiagramm in Abbildung 4.41).

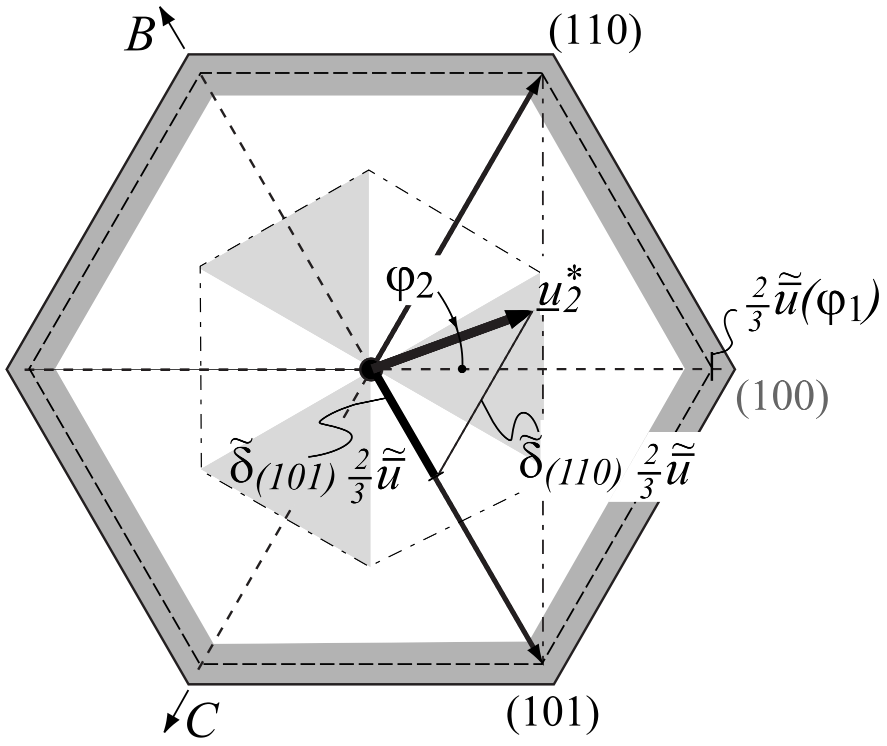


Abbildung 4.41: Raumzeigerdiagramm des WR.
Beim *WR-LOV* wendet die WR-Stufe um 120° versetzte Raumzeiger (hier (101), (110)) an. Befindet sich der Laststromzeiger in etwa in Phase mit der Ausgangsspannung $\underline{u}^*_2$, so wird der ZK-Strom aus den beiden betragsminimalen Phasenströmen $-i_B$ (Projektion auf (101)-Achse) und $-i_C$ (Projektion auf (110)-Achse) gebildet.
Der realisierbare Bereich der Ausgangsspannung ist durch das innere Hexagon begrenzt.
Die Darstellung entspricht Sichtweise 2.

strompegel $-i_B$ und $-i_C$ (bei betrachteter Beispielsituation $\underline{u}^*_2$ in WR-Sektor (I.A)) in den ZK geschaltet. Die zugehörige *WR-LOV*-Pulsperiode ist in Abbildung 4.42 gezeigt.
Offensichtlich ist einer der beiden Pegel des ZK-Stroms i gegenüber dem *KONV*-Verfahren herabgesetzt. Im gegebenen Beispiel tauchen daher Stromblöcke des minimalen Pegels $-i_B$ anstelle des Maximalniveaus von i_A auf (vgl. z.B. mit *KONV*-Pulsperiode in Abbildung 4.32(a)).
Da der ZK-Strom i unmittelbar von den Leistungshalbleitern der GR-Stufe geschaltet wird, ist die angesprochene Schaltverlustreduktion direkt plausibel.

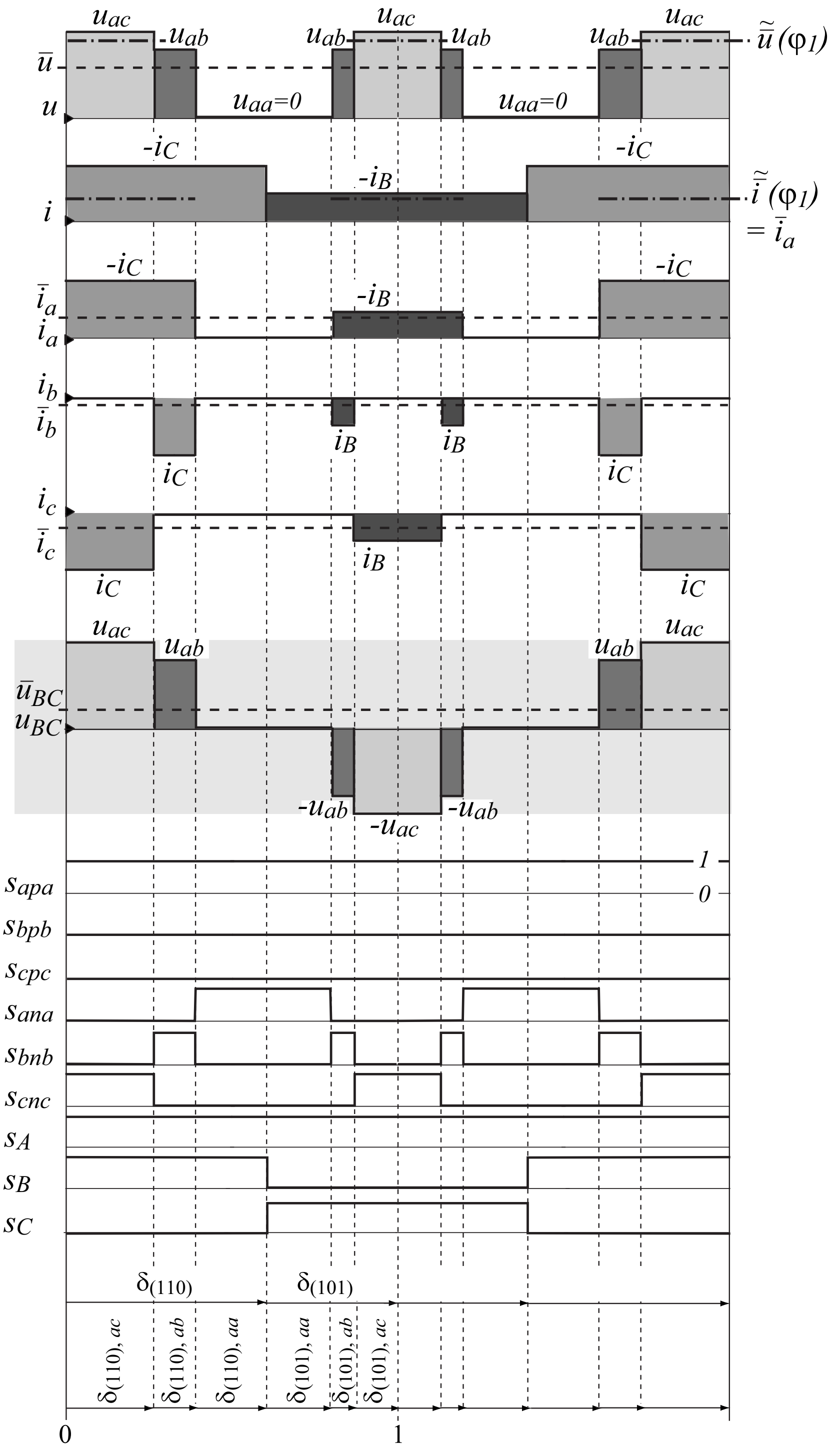


Abbildung 4.42: *WR-LOV*: Typische Pulsperiode. Einer der beiden ZK-Strompegel ist gegenüber dem *KONV*-Verfahren reduziert (hier: $-i_B$ anstelle von i_A). Hingegen zeigt im *WR-LOV* eine verkettete Ausgangsspannung (hier u_{BC}) Spannungsblöcke beider Polaritäten.

Als bedeutender Unterschied der *WR-LOV*- gegenüber der *LOV*-Modulation ist die Tatsache hervorzuheben, dass bei Anwendung des *WR-LOV* die Eingangsstromqualität unverändert bleibt, während sich beim *LOV* aufgrund der bipolar auftretenden Stromblöcke der Ripple von Eingangsstrom und -spannung verdoppelt.
Hingegen werden bei Modulation nach dem *WR-LOV*-Verfahren für eine verkettete Ausgangsspannung – im Beispiel nach Abbildung 4.42 ist dies u_{BC} – innerhalb einer Pulsperiode *Spannungsblöcke beider Polaritäten* hervorgerufen.

Trotzdem ist die *WR-LOV*-Modulation aus zwei Gründen für die meisten Anwendungen eher vorteilhaft:

1. Aufgrund der bei Antriebsanwendungen gegebenen Motorinduktivitäten ist der beim *WR-LOV* resultierende erhöhte Laststromripple in der Regel weniger kritisch einzustufen, als der *LOV*-bedingte verdoppelte Eingangsspannungsripple auf den die Eingangsfilterkondensatoren ggf. speziell zu dimensionieren sind.

2. Werden die Last*phasen* A,B,C betrachtet, so treten auch bei *KONV*-Modulation in je einer Phase (diejenige des betragsminimalen Spannungsbedarfs, hier B) ohnehin bipolare Spannungsblöcke innerhalb einer Pulsperiode auf. Mit Anwenden der *WR-LOV*-Modulation erscheinen diese bipolaren Spannungsblöcke dann noch in einer weiteren Lastphase (der des mittleren Spannungsbedarfs, hier C). Der Maximalripple des Laststroms bleibt dadurch aber unverändert.

Einfache Herleitung der Modulationsgesetze nach Sichtweise 2

Die Beziehungen zur Beschreibung der vier aktiven Einschaltzeiten der *WR-LOV*-Pulshalbperiode in Abbildung 4.42 können in effizienter Weise mit wenig Aufwand unter Anwendung der virtuellen Sichtweise 2 hergeleitet werden.
Dies bietet sich an, da beim *WR-LOV* lediglich die Ansteuerung der WR-Stufe gegenüber dem *KONV*-Verfahren verändert ist. Betrachtet man die Modulation also nach der anschaulichen

Ausgangsspannungs-Vorgabe[38], so braucht *nur der letzte* Herleitungsschritt dem *WR-LOV* angepasst zu werden.

Nach Tab. 3.2 erfordert die anschauliche Ausgangsspannungs-Vorgabe unter dem Basis-Verfahren des *Spannungslosen Schaltens des WR* allerdings die Rechnung mit den aktiven ZK-Grössen ($\tilde{\bar{u}}$, $\tilde{\bar{i}}$), die der Sichtweise 2 entstammen.
Da die Verläufe dieser aktiven ZK-Werte gemäss Tab. 3.2 (vgl. auch Abbildung 3.17) jenen der lokalen ZK-Mittelwerte ($\bar{u}$, $\bar{i}$) beim *Stromlosen Schalten des GR* entsprechen, sind die zugehörigen Ausdrücke einfach von dort zu übernehmen.

Deutlich wird diese Entsprechnung auch unmittelbar mit Betrachten der *WR-LOV*-Pulsperiode in Abbildung 4.42:
Wurde die initiale *Klemmbedingung* (3.5) in Abschnitt 3.1.1 für das *Stromlose Schalten des GR* mit

$$\bar{i} \stackrel{!}{=} i_a,$$

angegeben, so gilt hier für das *Spannungslose Schalten des WR* nach Abbildung 4.42 völlig analog

$$\tilde{\bar{i}} \stackrel{!}{=} i_a. \tag{4.40}$$

Dementsprechend kann aus Abschnitt 3.1.1 auch das Resultat des dortigen Herleitungsschritts 3 zur Angabe der hier relevanten aktiven ZK-Spannung

$$\tilde{\bar{u}} = \frac{3}{2} \cdot \hat{U}_1 \cdot \frac{1}{\cos(\varphi_1)}. \tag{4.41}$$

übernommen werden (es gelte $\Phi_1 = 0$).

Herleitungsschritt 4 kann damit zur geometrischen Auswertung des WR-Raumzeigerdiagramms in Abbildung 4.41 nun *WR-LOV*-spezifisch angesetzt werden – mit dem Sinus-Satz folgt

$$\tilde{\delta}_{(110)} = \sqrt{3} \cdot \frac{\hat{U}_2}{\tilde{\bar{u}}} \cdot \sin(\frac{\pi}{3} + \varphi_2), \tag{4.42a}$$

[38] entspricht den physikalischen Freilauf-Verhältnissen beim *Stromlosen Schalten des GR*

Einsetzen von $\widetilde{\widetilde{u}}$ aus (4.41) liefert

$$\widetilde{\delta}_{(110)} = MU \cdot \cos(\varphi_1) \cdot \sin(\frac{\pi}{3} + \varphi_2). \tag{4.42b}$$

Ebenso ergibt sich

$$\widetilde{\delta}_{(101)} = \sqrt{3} \cdot \frac{\hat{U}_2}{\widetilde{\widetilde{u}}} \cdot \sin(\frac{\pi}{3} - \varphi_2), \tag{4.43a}$$

$$= MU \cdot \cos(\varphi_1) \cdot \sin(\frac{\pi}{3} - \varphi_2). \tag{4.43b}$$

Das Resultat der vier relativen Einschaltzeiten lautet dann

$$\begin{aligned}
\delta_{(110),ac} &= \widetilde{d}_{ac} \cdot \widetilde{\delta}_{(110)} \\
&= MU \cdot \sin(\frac{\pi}{6} + \varphi_1) \cdot \sin(\frac{\pi}{3} + \varphi_2) && (4.44a) \\
\delta_{(110),ab} &= \widetilde{d}_{ab} \cdot \widetilde{\delta}_{(110)} \\
&= MU \cdot \sin(\frac{\pi}{6} - \varphi_1) \cdot \sin(\frac{\pi}{3} + \varphi_2) && (4.44b) \\
\delta_{(101),ab} &= \widetilde{d}_{ab} \cdot \widetilde{\delta}_{(101)} \\
&= MU \cdot \sin(\frac{\pi}{6} - \varphi_1) \cdot \sin(\frac{\pi}{3} - \varphi_2) && (4.44c) \\
\delta_{(101),ac} &= \widetilde{d}_{ac} \cdot \widetilde{\delta}_{(101)} \\
&= MU \cdot \sin(\frac{\pi}{6} + \varphi_1) \cdot \sin(\frac{\pi}{3} - \varphi_2), && (4.44d)
\end{aligned}$$

wobei $\widetilde{d}_{ac}$ und $\widetilde{d}_{ab}$ äquivalent mit den Ergebnissen für d_{ac} bzw. d_{ab} aus dem Herleitungsschritt 2 im Abschnitt 3.1.1 sind. Dies folgt direkt aufgrund der Analogie von (3.5) und (4.40).

Der *lokale Aussteuergrad* m bzw. die *relative Gesamteinschaltzeit* δ_Σ ergibt sich mit $\widetilde{d}_{ac} + \widetilde{d}_{ab} = 1$ zu

$$\begin{aligned}
m \equiv \delta_\Sigma &= \widetilde{\delta}_{(110)} + \widetilde{\delta}_{(101)} \\
&= \sqrt{3} \cdot MU \cdot \cos(\varphi_1) \cdot \cos(\varphi_2) \overset{!}{\leq} 1. && (4.45)
\end{aligned}$$

Gemäss (4.45) tritt das lokale Maximum von m damit für $(\varphi_1, \varphi_2) = (0, 0)$ auf.

Da dieses den der Vollaussteuerung entsprechenden Wert Eins nicht überschreiten darf, ergibt sich die maximal erreichbare Spannungsübersetzung des *WR-LOV*-Verfahrens[39] mit

$$MU_{max} = \frac{1}{\sqrt{3}} \tag{4.46}$$

gleichwertig zur *LOV*-Modulation (vgl. (4.16)).
Das Resultat (4.46) stimmt ferner mit der vorab aus dem inneren Hexagonverlauf des WR-Raumzeigerdiagramms gefolgerten Ausgangsmaximalspannung überein.

Vollständige Herleitung der Modulationsgesetze nach physikalischer Sichtweise 1

Im Interesse der Vollständigkeit soll nachfolgend noch kurz diejenige Herleitungsabfolge skizziert werden, die auf den eigentlichen physikalischen Verhältnissen beim *Spannungslosen Schalten des WR* beruht. Denn Sichtweise 1 berücksichtigt die reale Konverterbetriebsweise dergemäss die WR-Stufe in Vollaussteuerung arbeitet, während der GR die Freilauf-Zustände zur Einstellung der benötigten ZK-Spannung nutzt.
Die Herleitungssystematik entspricht nach Tab. 3.2 derjenigen für das *Stromlose Schalten des GR* unter Sichtweise 2 – sie wurde in Abschnitt 3.1.2.2 bereits angewendet.

Charakterisiert ist dieser Herleitungsansatz dadurch, dass die Konversionsrichtung von der Last- zur Netzseite betrachtet wird. Damit ergibt sich schliesslich ein GR-Raumzeigerdiagramm welches direkt dem eines herkömmlichen *Stromzwischenkreis-Gleichrichters* entspricht – dieser Sachverhalt ist in Tab. 3.2 als anschauliche Eingangsstrom-Vorgabe bezeichnet.
Da für das *WR-LOV* die Ansteuerung der (lastseitigen) WR-Stufe modifiziert ist, bedingt die im Rahmen dieser Herleitung betrachtete Konversionsrichtung (von Last- zu Netzseite) letztlich die Anpassung *aller* Herleitungsschritte.

In Analogie zu Abschnitt 3.1.2.2 gliedert sich die Herleitung der *WR-LOV*-Modulationsgesetze nach Sichtweise 1 wie folgt:

[39] für den (Regel-)Fall $\Phi_1 = 0$

1. *ZK-Bedingung* - es müssen die beiden maximalen verketteten Ausgangsspannungen (im betrachteten WR-Sektor: u_{AC}, u_{AB}) aus der ZK-Spannung gebildet werden. Damit liegt der lokale Mittelwert der ZK-Spannung fest:

$$\bar{u} \stackrel{!}{=} (u_{AC} + u_{AB}) = 3 \cdot \hat{U}_2 \cdot \cos(\varphi_2) \tag{4.47}$$

   (entspricht der Klemmbedingung in Abschnitt 3.1.2.2)

2. Berechnung der relativen Einschaltdauern der WR-Stufe aus dem relevanten WR-Raumzeigerdiagramm. Dieses entspricht qualitativ dem in Abbildung 4.41 – formal würden sich bei Betrachtung mit Sichtweise 1 jedoch folgende Unterschiede ergeben:

   - $\underline{u}^*{}_2$ würde ausschliesslich auf dem *Rand* ν des inneren Hexagons verlaufen (vgl. Abbildung 3.10(a))
   - die Hexagonradien ändern sich in Abhängigkeit von φ_2 jedoch nicht von φ_1 (vgl. Abbildung 3.10(a))
   - die Grössen ($\widetilde{\delta}_{(110)}$, $\widetilde{\delta}_{(101)}$, $\widetilde{\bar{u}}$) sind durch ($\delta_{(110)}$, $\delta_{(101)}$, $\bar{u}$) zu ersetzen

   Die Anwendung des Sinus-Satzes, sowie nachfolgendes Einsetzen von (4.47) liefert dann:

$$\delta_{(110)} = \sqrt{3} \cdot \frac{\hat{U}_2}{\bar{u}} \cdot \sin(\frac{\pi}{3} + \varphi_2) = \frac{1}{\sqrt{3}} \cdot \frac{\sin(\frac{\pi}{3} + \varphi_2)}{\cos(\varphi_2)} \tag{4.48}$$

$$\delta_{(101)} = \sqrt{3} \cdot \frac{\hat{U}_2}{\bar{u}} \cdot \sin(\frac{\pi}{3} - \varphi_2) = \frac{1}{\sqrt{3}} \cdot \frac{\sin(\frac{\pi}{3} - \varphi_2)}{\cos(\varphi_2)}. \tag{4.49}$$

3. Berechnung des lokalen Mittelwertes des ZK-Stroms:

$$\begin{aligned} \bar{i} &= \delta_{(110)} \cdot (-i_C) + \delta_{(101)} \cdot (-i_B) \\ &= \frac{1}{2} \cdot \hat{I}_2 \cdot \frac{\cos \Phi_2}{\cos(\varphi_2)}. \end{aligned} \tag{4.50}$$

4. Berechnung der relativen Einschaltdauern der GR-Stufe aus dem GR-Raumzeigerdiagramm. Hier kann direkt das

Diagramm aus Abbildung 3.10(b) übernommen werden. Die Anwendung des Sinus-Satzes, sowie nachfolgendes Einsetzen von (4.50) liefert:

$$\begin{aligned} d_{ac} &= \frac{\hat{I}_1}{\bar{\bar{i}}} \cdot \sin(\frac{\pi}{6} + \varphi_1) \\ &= \sqrt{3} \cdot MI \cdot \frac{1}{\cos \Phi_2} \cdot \sin(\frac{\pi}{6} + \varphi_1) \cdot \cos(\varphi_2) \qquad (4.51) \\ d_{ab} &= \frac{\hat{I}_1}{\bar{\bar{i}}} \cdot \sin(\frac{\pi}{6} - \varphi_1) \\ &= \sqrt{3} \cdot MI \cdot \frac{1}{\cos \Phi_2} \cdot \sin(\frac{\pi}{6} - \varphi_1) \cdot \cos(\varphi_2). \qquad (4.52) \end{aligned}$$

5. Für die relativen Einschaltzeiten der vier Wirkzustände der *WR-LOV*-Pulsperiode folgen über (3.38) schliesslich die mit (4.44) ***identischen*** **Resultate**

$$\begin{aligned} \delta_{(110),ac} &= d_{ac} \cdot \delta_{(110)} \\ &= \widetilde{d}_{ac} \cdot \widetilde{\delta}_{(110)} \qquad (4.53a) \\ \delta_{(110),ab} &= d_{ab} \cdot \delta_{(110)} \\ &= \widetilde{d}_{ab} \cdot \widetilde{\delta}_{(110)} \qquad (4.53b) \\ \delta_{(101),ab} &= d_{ab} \cdot \delta_{(101)} \\ &= \widetilde{d}_{ab} \cdot \widetilde{\delta}_{(101)} \qquad (4.53c) \\ \delta_{(101),ac} &= d_{ac} \cdot \delta_{(101)} \\ &= \widetilde{d}_{ac} \cdot \widetilde{\delta}_{(101)}. \qquad (4.53d) \end{aligned}$$

4.2.2.2 Eigenschaften des *WR-LOV*-Verfahrens

Zur Veranschaulichung und Beurteilung des Gleichtaktverhaltens der *WR-LOV*-Modulation ist in Abbildung 4.43(a) der zugehörige Verlauf der Gleichtaktspannung u_0 über eine Pulsperiode massstabsgerecht dargestellt. Als Vergleichsbasis ist dem in Bildteil (b) eine entsprechende *LOV*-Pulsperiode des *Stromlosen Schaltens des GR* gegenübergestellt.
Diese in Abbildung 4.43(b) gezeigte *LOV*-Pulsperiode weist

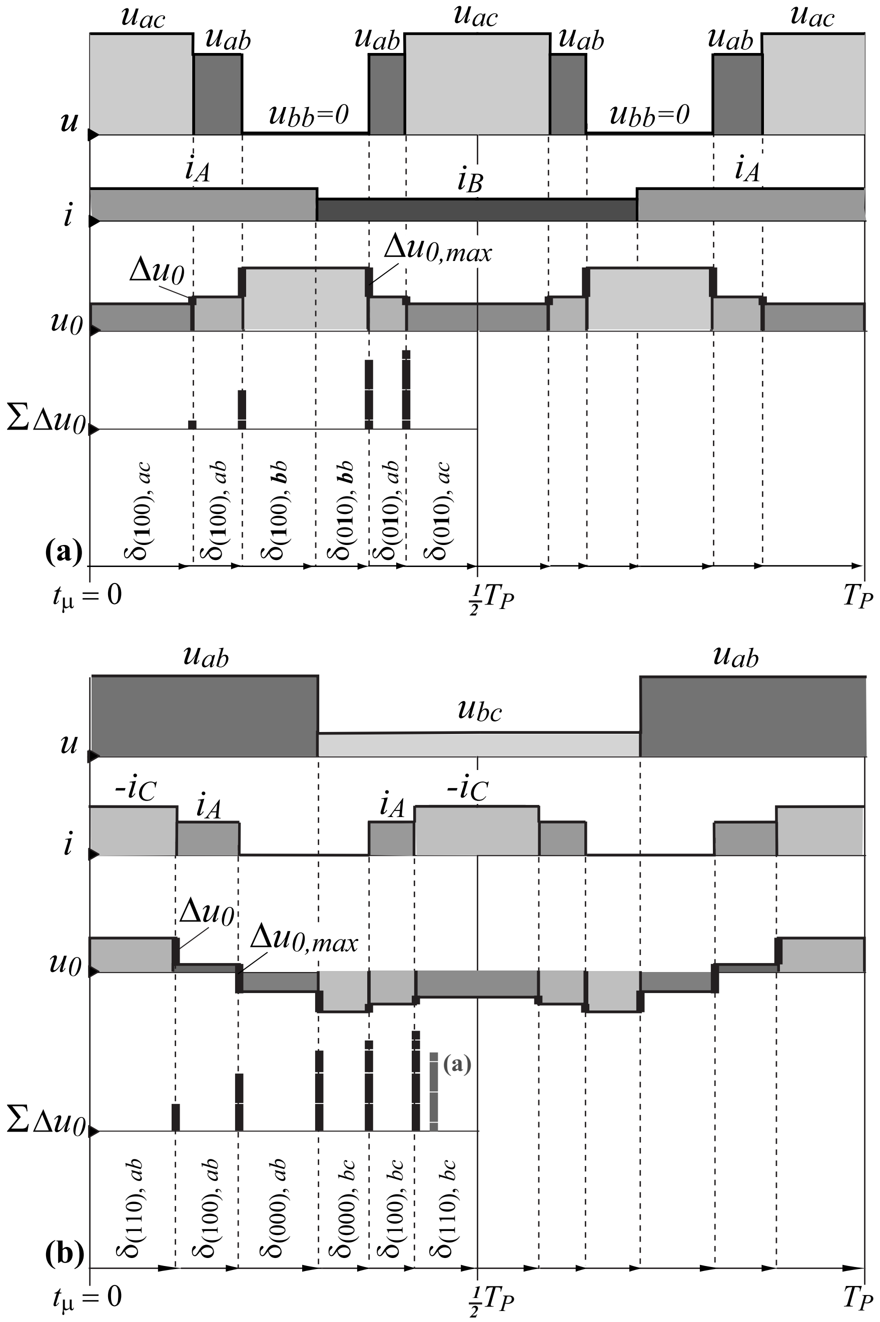


Abbildung 4.43: Vergleich der *LOV*-Pulsperioden und deren Gleichtaktspannung u_0.
Exemplarisch für GR-/WR-Sektor (i.b)/(I.B):
(a) *Spannungsloses Schalten des WR* (*WR-LOV*).
(b) *Stromloses Schalten des GR* (mit *OCL*-Klemmung).

gemäss Tab. 4.10 das bislang günstigste Gleichtaktverhalten auf. Sie wird bei *OCL*-Klemmung während der GR-/WR-Sektorkombination (i.b)/(I.B), bei gleichtaktminimaler

LOV,CMCL-Modulation hingegen, dauerhaft angewendet.

Offensichtlich jedoch kann diese gleichtaktärmste Modulationsvariante des *Stromlosen Schaltens des GR* von der *WR-LOV*-Pulsperiode in Abbildung 4.43(a) bezüglich der Gleichtaktspannungsflanken-Akkumulation ($\Sigma\,\Delta u_0$) nochmals unterboten werden.
Darüberhinaus ist hinsichtlich des Gleichtaktverhaltens der auf dem *Spannungslosen Schalten des WR* basierten *WR-LOV*-Modulation folgendes anzumerken:

- Wie es ebenfalls für die *KONV*-Modulation des *Spannungslosen Schaltens des WR* zutrifft, entsteht auch beim *WR-LOV* keine Gleichtaktspannungsflanke Δu_0 beim Übergang vom einen Freilauf-Zustand in den anderen.

- Beim *WR-LOV* liegen während der gesamten Pulsperiode an ein und derselben ZK-Schiene jederzeit zwei Ausgangsphasen (hier an der n-Schiene). Dadurch sind die an den Übergängen von Wirk- und Freilauf-Zuständen auftretenden Gleichtaktspannungsflanken – im Gegensatz zur *KONV*-Modulation – grundsätzlich symmetrisch.
  Damit lassen sich durch geeignete Wahl des GR-Freilauf-Zustands die beim *KONV*-Verfahren obligatorischen maximalen Gleichtaktspannungsflanken (vgl. $\Delta u_{0,max}$ in Abbildung 4.38(a)) hier *vollständig vermeiden*. Eben dieser Umstand führt zur nochmaligen Verbesserung des Gleichtaktverhaltens.

  Der GR-Freilauf-Zustand muss hierzu in Abhängigkeit der jeweils aktiven WR-Sektorhälfte gewählt werden:

  - Beinhalten die WR-seitigen Schaltzustandsworte jeweils nur *eine Eins* (d.h. an der n-Schiene liegen jederzeit zwei Ausgangsphasen), dann sollte der Freilauf-Zustand durch einen Potentialwechsel der p-Schiene herbeigeführt werden.
    Dieser Situation entsprechen z.B. die Verhältnisse in GR-/WR-Sektorhälfte (i.b)/(I.B) – der zugehörige Schaltzyklus wird durch Abbildung 4.43(a) repräsentiert.

– Beinhalten die WR-seitigen Schaltzustandsworte hingegen nur je *eine Null* (d.h. an der p-Schiene liegen jederzeit zwei Ausgangsphasen), dann ist der GR-Freilauf-Zustand durch einen Potentialwechsel der n-Schiene herbeizuführen.
  Dieser Fall ist beispielsweise gegeben, wenn die Sektorhälftenkombination (i.b)/(I.A) vorliegt. Der entsprechende *WR-LOV*-Schaltzyklus ist folglich gemäss
  $(11\mathbf{0}), ac \rightarrow (11\mathbf{0}), ab \rightarrow (11\mathbf{0}), a\boldsymbol{a} \rightarrow (1\mathbf{0}1), a\boldsymbol{a} \rightarrow (1\mathbf{0}1), ab \rightarrow (1\mathbf{0}1), ac$
  zu wählen.

- Wird das *WR-LOV*-Verfahren wie oben beschrieben angewendet, so wird der resultierende Gleichtakteffektivwert ΔU_0 gegenüber dem Referenzwert[40] des *Stromlosen Schaltens des GR* um *33.4% vermindert.*

  (zum Vergleich: die ebenfalls gleichtaktgünstige *LOV,-CMCL*-Modulation bewirkt eine Reduktion von 22.0%.)

  Die globale Mittelung der maximalen Einzelflanke $\Delta u_{0,max}$ der *WR-LOV*-Pulsperiode führt gegenüber der *LOV,CMCL*-Modulation zum *identischen* Resultat. (26% geringer als bei *KONV,OCL*)

- Der in Abbildung 4.43(a) gezeigte Gleichtaktspannungsverlauf u_0 gilt so *nicht*, wenn die *Sequenzfeste-Vier-Schritt Kommutierung* unter positiven ZK-Strompegeln $i > 0$ angewendet wird. In diesem Fall treffen ebensowenig die vorangegangenen Aussagen zu.

- Wie die Potentialzeitverläufe u_p, u_n der ZK-Schienen in Abbildung 4.21(b) zeigen, führt die *LOV*-Modulation prinzipiell zu „eher unruhigen“ Schienenpotentialen.
  Zum Einen ist der maximale Potentialhub $|\Delta u_{p/n}|$ gegenüber der *KONV*-Spannungsbildung (Abbildung 4.21(a)) um den Faktor $\sqrt{3} \approx 1.73$ erhöht und zum Anderen treten die schaltfrequenten Potentialwechsel *jederzeit* für *beide*

[40] $\Delta U_{0,\,Konv,Ocl}$ gemäss (4.35)

ZK-Schienen auf, während bei *KONV*-Spannungsbildung stets eine der Schienen auf festem Netzpotential verharrt.

Dieses *LOV*-Charakteristikum ist aus Gleichtaktaspekten dann als nachteilhaft zu werten, wenn die ZK-Schienen selbst über parasitäre Kapazitäten mit der Umgebung als nicht vernachlässigbar verkoppelt anzusehen sind. Je nach konkretem Hardware-Aufbau und geometrischer Ausführung der ZK-Schienen können mitunter relevante Gleichtaktpfade (ZK-Schiene → Leistungshalbleiter → Kühlkörper → Erde/PE) entstehen, über die folglich ein weiterer – und bei *LOV*-Modulation erhöhter – Ableitstrom fliessen kann.

Hingegen ist für die *WR-LOV*-Modulation die ZK-Spannungsbildung gegenüber dem *KONV*-Verfahren unverändert, sodass die zugehörigen ZK-Potentialverläufe denen aus Abbildung 4.21(a) entsprechen. Dem zu Folge werden *keine erhöhten Ableitströme* über den ZK getrieben.

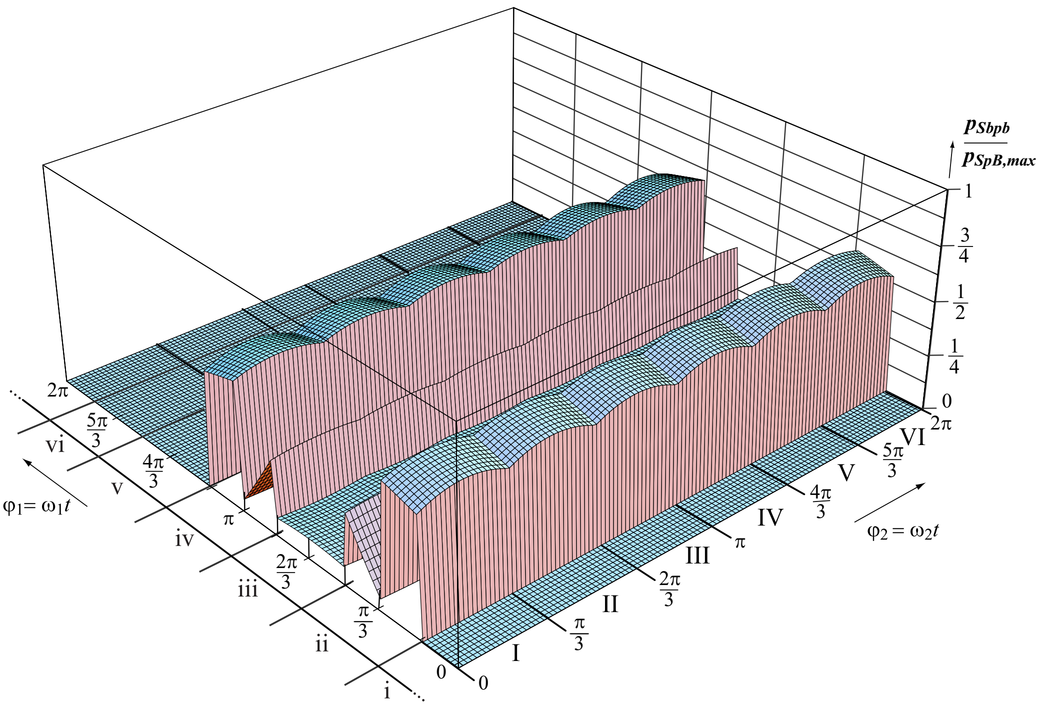


Abbildung 4.44: Belastungscharakteristik eines GR-Transistors unter *WR-LOV*-Modulation (für $\Phi_2 = 0$) beim *Spannungslosen Schalten des WR.*

Die Verlustcharakteristik die bei Anwendung der *WR-LOV*-Modulation auf einen Transistor der GR-Stufe wirkt, ist in Abbildung 4.44 dargestellt. Qualitativ entspricht diese Charakteristik derjenigen der *KONV*-Strombildung beim *Spannungslosen Schalten des WR* aus Abbildung 4.39. Der Unterschied besteht lediglich darin, dass die schaltverlustrepräsentierenden Hüllflächensegmente hier deutlich abgesenkt sind.

Plausiblerweise können alle zuvor in Bezug auf Abbildung 4.39 getroffenen Aussagen hinsichtlich Entstehung und Interpretation der Belastungscharakteristik auf die *WR-LOV*-Darstellung in Abbildung 4.44 übertragen werden.
So gilt auch sie unmittelbar nur für einen GR-Transistor der *RB/C-IMC* Topologien. Innerhalb der *SMC*- bzw. *USMC*-Eingangsstufe ergibt sich für $i > 0$ die doppelte Transistorbelastung – in der betreffenden Charakteristik würde sich dies durch das Verschwinden der verlustfreien Flächen ($p_{Sbpb} = 0$) niederschlagen.

Aber auch die quantitativen Aussagen der Tab. 4.11 über den halbleiterthermisch relevanten Verlustleistungswert $\bar{p}_{Sbpb,max}$ können quasi uneingeschränkt übernommen werden, da die dortigen Angaben relativer Natur sind und sich auf die *KONV*-Modulationsvarianten *OCL* bzw. *OCL,SLS* des *Stromlosen Schaltens des GR* beziehen.
Eine analoge Vergleichsrechnung zur Einordnung des *WR-LOV*-Verfahrens gegenüber der *LOV,OCL*- bzw. *LOV,OCL,SLS*-Modulation führt naheliegenderweise zu praktisch gleichen Relativwerten. Also zeichnet sich das *WR-LOV* im Vergleich zum *LOV,OCL*-Verfahren durch eine ebenso deutliche Reduktion des Werts $\bar{p}_{Sbpb,max}$ aus.

Ausgehend von der globalen Mittelung aller Schaltverlustflächen der Abbildung 4.44 gelangt man zu den Konverter-Schaltverlusten $P_{Sw,tot}$, die in Abbildung 4.45 normiert nach (4.37) in Abhängigkeit des Parameters Φ_2 aufgetragen sind.

In Abbildung 4.45(a) sind die *LOV*-Varianten beider Basis-Modulationsverfahren, d.h. die *WR-LOV*-Modulation des *Spannungslosen Schaltens des WR* sowie die *LOV,OCL*-Modulation des *Stromlosen Schaltens des GR*, hinsichtlich den Konverter-

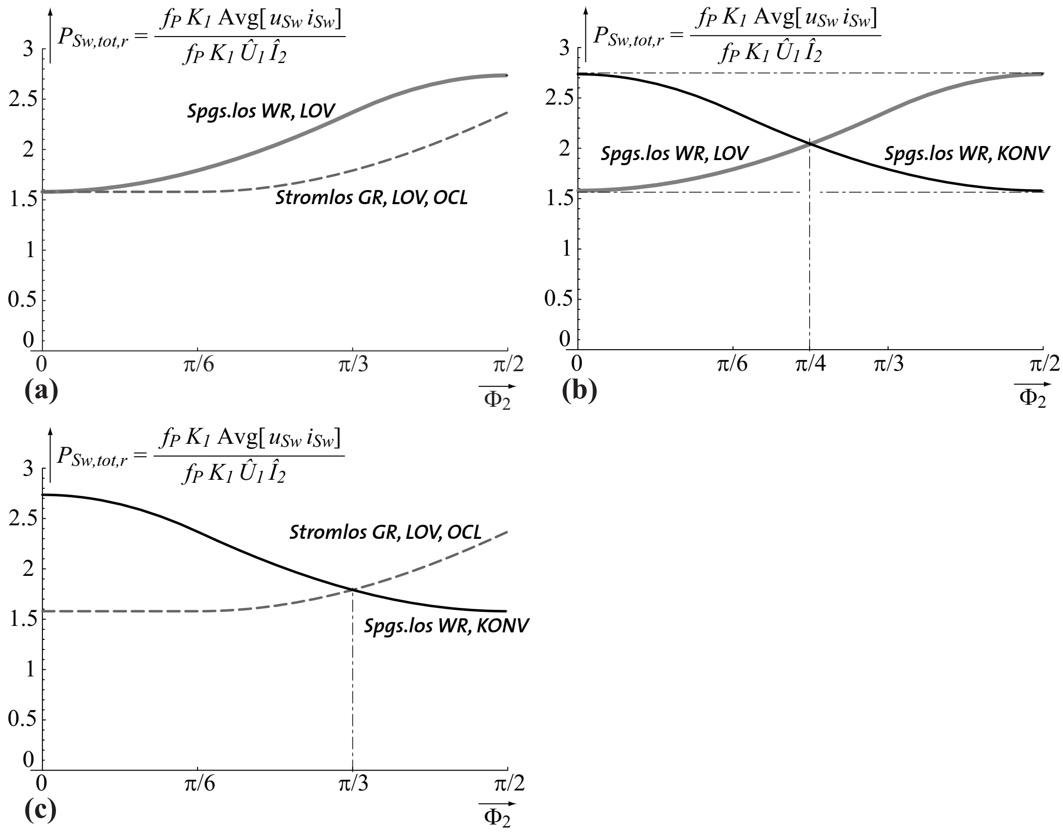


Abbildung 4.45: *LOV*: Globaler bezogener Konverter-Schaltverlustwert $P_{Sw,tot,r}$ in Abhängigkeit des lastseitigen Phasenverschiebungswinkels Φ_2.
(a) Vergleich der Basis-Modulationsverfahren.
(b) *Spannungsloses Schalten des WR*:
Vergleich von *KONV*- mit *WR-LOV*-Modulation.
(c) Vergleich des *Stromlosen Schaltens des GR* unter *LOV*-mit dem *Spannungslosen Schaltens des WR* unter *KONV*-Modulation.

Schaltverlusten miteinander verglichen.
Der massgebliche Unterschied zwischen beiden Modulationsvarianten liegt darin, dass die schaltverlustoptimale *OCL*-Klemmung der *LOV,OCL*-Variante (wie auch beim *KONV,OCL*) zu konstant geringen Verlusten im Bereich $\Phi_2 \in [0 \ldots \pi/6]$ führt. Erst für $\Phi_2 > \pi/6$ beginnt der Verlustanstieg – damit ist der Verlustverlauf des *LOV,OCL* gegenüber dem sonst sehr ähnlichen Verlauf des *WR-LOV* um $\pi/6$ nach rechts verschoben.
In der Konsequenz sind die Konverter-Schaltverluste im Bereich

kleiner Lastphasenverschiebungswinkel $\Phi_2 \in [0 \ldots \pi/12]$ für beide Modulationsvarianten in etwa gleichwertig. Für steigende Φ_2 erweist sich dann die *LOV,OCL*-Modulation unter Verlustaspekten als vorteilhaft.

Es ist also festzustellen, dass bei der *WR-LOV*-Modulation – in Umkehrung der Verhältnisse beim *KONV*-Verfahren des *Spannungslosen Schaltens des WR* – im Intervall $[0 \ldots \pi/2]$ ansteigende Lastphasenverschiebungen Φ_2 zu *erhöhten* Schaltverlusten führen.
Abbildung 4.45(b) verdeutlicht die exakt entgegengesetzte Symmetrie der Schaltverlustverläufe beider Modulationsvarianten (*WR-LOV* vs. *KONV*) des *Spannungslosen Schaltens des WR*. So weisen beide Verläufe in der Intervallmitte bei $\Phi_2 = \pi/4$ den gleichen Schaltverlustwert auf.
Diese entgegengesetzte Schaltverlustsymmetrie rührt aus der Tatsache, dass mit steigender Lastphasenverschiebung Φ_2 beim *WR-LOV* durch das Anwenden der um 120° versetzten WR-Wirkzeiger nichtmehr die minimal-möglichen Lastphasenstrombeträge in den ZK geschaltet werden. Ab $\Phi_2 > \pi/4$ hingegen wird der ZK-Strom gar aus den beiden betragsmaximalen Laststromphasen gebildet, die schliesslich für $\Phi_2 = \pi/2$ die ihrerseits maximal-möglichen Beträge aufweisen. In diesem Fall liegen somit die gleichen Verhältnisse vor, wie es bei der *KONV*-ZK-Strombildung (d.h. Aktivierung zweier um 60° versetzter WR-Raumzeiger) für $\Phi_2 = 0$ zutrifft. Im Umkehrschluss schaltet das *KONV*-Verfahren für $\Phi_2 > \pi/4$ nichtmehr die beiden betragsmaximalen, sondern die minimalen Laststromphasen in den ZK. Obige Symmetrieüberlegungen können anhand der entsprechenden Zeigerprojektionen im WR-Raumzeigerdiagramm (z.B. Abbildung 4.41) anschaulich nachvollzogen werden.

Soll also unter Beibehaltung des Basis-Verfahrens *Spannungsloses Schalten des WR* jederzeit schaltverlustoptimal moduliert werden, dann ist für $\Phi_2 > \pi/4$ von der *WR-LOV*- auf die *KONV*-Strombildung zu wechseln.
Wenn auch ein Wechsel zwischen den beiden Basis-Verfahren in Betracht gezogen wird, so können nach Abbildung 4.45(c) die Schaltverluste dann minimiert werden, wenn für $\Phi_2 > \pi/3$ von der *LOV,OCL*-Variante des *Stromlosen Schaltens des GR*

auf die *KONV*-Strombildung des *Spannungslosen Schaltens des WR* umgeschaltet wird. Dieser Kombinationsansatz weist über den gesamten Variationsbereich der Lastphasenverschiebung Φ_2 zudem auch die geringste Schaltverlustschwankung auf.
Einschränkend angemerkt sei in diesem Zusammenhang nochmals, dass sowohl *LOV,OCL*-, als auch *WR-LOV*-Modulation grundsätzlich nur anwendbar sind, solange $MU < 1/\sqrt{3}$ gilt.

Es bleibt abschliessend also festzuhalten, dass das *WR-LOV*-Verfahren – im mit ihm realisierbaren Bereich der Spannungsübersetzung (s.o.) – das im Vergleich *aller* Modulationsvarianten günstigste Gleichtaktverhalten zeigt. Der Gleichtakteffektivwert als aussagekräftiger Indikator der resultierenden Motor-Ableitströme kann um $^1/_3$ reduziert werden. Darüberhinaus sind, im Gegensatz zum *LOV,OCL*-Verfahren, auch die ZK-verursachten Ableitströme minimal.
Mit Anwendung der *WR-LOV*-Modulation verringern sich die Schaltverluste für kleine Lastphasenverschiebungswinkel Φ_2 im gleichen Ausmass wie bei der *LOV,OCL*-Modulation, jedoch ohne, wie es für letztgenannte zutrifft, die Eingangsstromqualität negativ zu beeinflussen.

Diese vorteilhaften Eigenschaften weisen das *WR-LOV*-Verfahren als interessante Modulationsalternative aus. Die Implementierung, die vor allem eine GR-Kommutierung unter Strom verlangt, ist insbesondere bei der *USMC* Topologie gänzlich unkritisch und insofern dort uneingeschränkt empfehlenswert.

4.2.2.3 Erweiterung des *WR-LOV*-Verfahrens auf eine Dreipunkt-Modulation bzgl. Eingangsstrom

Da die *WR-LOV*-Modulation, wie zuvor geschildert, zu einem ausgesprochen günstigen Gleichtaktverhalten führt, aber prinzipiell nur im unteren Bereich der Spannungsübersetzung $MU \in [0 \ldots 1/\sqrt{3}]$ angewendet werden kann, stellt sich die Frage, ob eine Möglichkeit zur Aufrechterhaltung dieser beachtlichen Gleichtakteigenschaften über den *vollständigen* Bereich der Spannungsübersetzung $MU \in [0 \ldots 1]$ besteht.

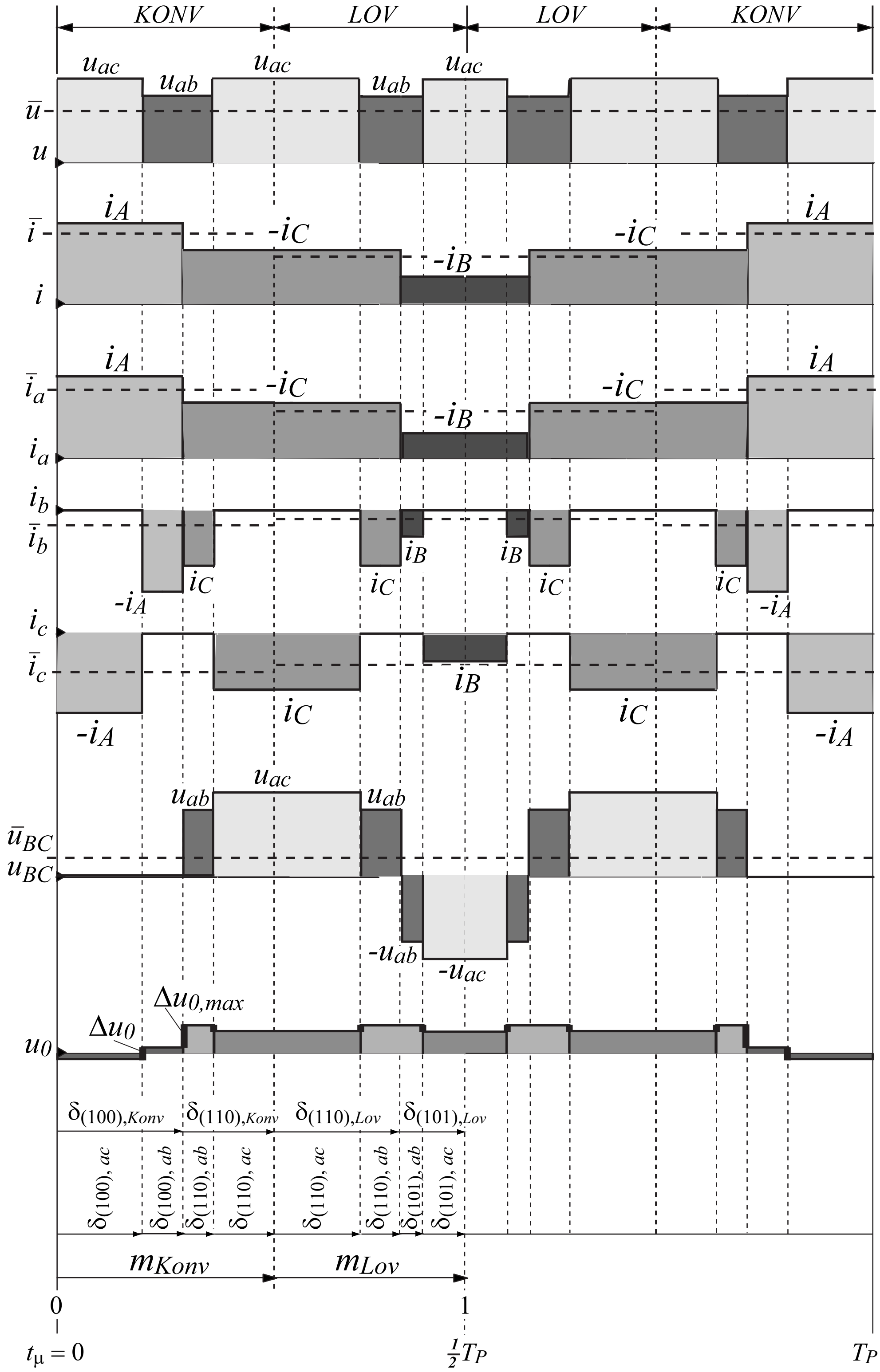


Abbildung 4.46: Die Pulshalbperiode unterteilt sich in ein *KONV*- und ein *LOV*-Intervall. In den Eingangsstömen treten somit *drei* Laststrompegelbeträge ($|i_A|$,$|i_B|$,$|i_C|$) auf.

Diesem Wunsch kann mit der Erweiterung des *WR-LOV*-Verfahrens auf eine Dreilevel-Modulation entsprochen werden. Diese stellt nach Abbildung 4.46 als kombinierte *Mischform* von *WR-LOV*- und *KONV*-Verfahren das Analogon des *Spannungslosen Schaltens des WR* zum in Abschnitt 4.1.2.6 vorgestellten Konzept fürs *Stromlose Schalten des GR* dar.
Da hier nun die ZK-Strombildung innerhalb einer Puls(halb)periode sowohl nach dem *KONV*-, als auch nach dem *WR-LOV*-Prinzip erfolgt, resultieren in der Folge ZK-Stromblöcke mit drei i.A. unterschiedlichen Pegelbeträgen ($|i_A|$, $|i_B|$, $|i_C|$). Aus diesen drei verschiedenen Strompegeln setzen sich dann – wie in der Pulsperiode nach Abbildung 4.46 veranschaulicht – die drei Eingangströme $i_{a,b,c}$ zusammen.
D.h. also, dass im Bereich *zwischen* innerem und äusserem Hexagon des WR-Raumzeigerdiagramms in Abbildung 4.41 diese *WR-LOV*-Erweiterung angewendet und in Bezug auf den Eingangsstrom als eine Dreilevel-Modulation aufgefasst werden kann.

Dies kommt naheliegenderweise der für das *Spannungslose Schalten des WR* ohnehin verbesserten *Eingangsstromqualität weiterhin zu Gute*. Gleiches gilt bezüglich des verminderten Eingangsspannungsripples – günstig ergibt sich hierbei noch die Tatsache, dass die Maximalripple $\Delta u_{a,b,c}$ (vgl. (3.64)) herkömmlich erst im oberen Bereich der Spannungsübersetzung $MU \in [2/3 \ldots 1]$ der *KONV*-Modulation auftreten würden. In diesem Bereich wäre nun die Dreilevel-Modulation aktiv und könnte die Maximalripple (3.64) abschwächen.

Hinsichtlich des entstehenden Laststromripples gilt für die Dreilevel- die gleiche Aussage wie für die *WR-LOV*-Modulation. Aufgrund der zwischen zwei Ausgangsphasen (hier: B, C) bipolar auftretenden Spannungsblöcke, ist der Laststromripple erhöht.

Das überaus günstige Gleichtaktverhalten dieser Dreilevel-Modulation wird letztlich durch die stromkommutierende GR-Umschaltung des Basis-Verfahrens (*Spannungsloses Schalten des WR*) ermöglicht. Denn im Gegensatz zur in Abschnitt 4.1.2.6 vorgestellten Dreipunkt-Modulation kann hier *auch praktisch* auf jegliche, noch so kurze, Freilauf-Intervalle verzichtet werden[41], da sie nicht zur Kommutierung erforderlich sind. Wie der Gleichtaktspannungsverlauf der *WR-LOV*-Pulsperiode in Abbildung 4.43(a) verdeutlicht, treten die dortigen Maximalflanken $\Delta u_{0,max}$ mit jedem Übergang zwischen Freilauf- und Wirkzustand, d.h. zweimal pro Pulshalbperiode auf.

Durch das Unterbinden der Freilauf-Zustände können diese maximalen Gleichtaktflanken $\Delta u_{0,max}$ eigentlich prinzipiell vermieden werden. Wird jedoch im Rahmen der Dreilevel-Modulation die Pulshalbperiode zwar ohne Freilauf- stattdessen aber aus einem *KONV*- und einem *WR-LOV*-Intervall zusammengesetzt, so stellt sich dennoch *eine* Gleichtaktflanke gleichen Betrages $\Delta u_{0,max}$ beim Wechsel des WR-Schaltzustands innerhalb des *KONV*-Intervalls ein (vgl. Abbildung 4.46). Nichtsdestoweniger kann so durch Einsetzen der Dreilevel-Modulation die Zahl der pro Pulsperiode auftretenden Maximalflanken gegenüber dem *WR-LOV*-Verfahren halbiert werden.

Dies schlägt sich schliesslich in einem nochmals reduzierten Gleichtakteffektivwert ΔU_0 nieder, der verglichen mit dem Referenzwert[42] des *Stromlosen Schaltens des GR* um gar *42.3% vermindert* ist.

Die globale Mittelung der maximalen Einzelflanke $\Delta u_{0,max}$ führt, da ihr Betrag wie geschildert unverändert ist, zum *selben* Resultat wie für *WR-LOV*- und *LOV,CMCL*-Modulation. (26% geringer als bei *KONV,OCL*)

Damit ist also das Gleichtaktverhalten ausserhalb des *WR-LOV*-Bereichs (inneres Hexagon des WR-Raumzeigerdiagramms in Abbildung 4.41) nicht nur gleichwertig mit der *WR-LOV*-Modulation, sondern sogar verbessert. Durch die Kombination von *WR-LOV*- und Dreilevel-Modulation kann folglich über den *gesamten* Spannungsübersetzungsbereich $MU \in [0 \ldots 1]$ – mit einem Gleichtakteffektivwert von *höchstens* $2/3 \cdot \Delta U_{0,\,Konv,Ocl}$ – ein ausgesprochen günstiges Gleichtaktverhalten erzielt werden.

Tab. 4.13 stellt abschliessend das Gleichtaktverhalten für

[41] solange nicht $i > 0$ während *Sequenzfester-Vier-Schritt Kommutierung*

[42] $\Delta U_{0,\,Konv,Ocl}$ gemäss (4.35)

Modulations-/ (Klemm-) Verfahren	ΔU_0	Glob. Mittel von $\Delta u_{0,max}$	$MU \in$
KONV, OCL	**100%**	**100%**	$[0 \ldots 1]$
KONV, CMCL	93.9%	100%	$[0 \ldots 1]$
LOV, CMCL	78.0%	74.0%	$[0 \ldots 1/\sqrt{3}]$
WR-LOV	66.6%	74.0%	$[0 \ldots 1/\sqrt{3}]$
Dreilevel	57.7%	74.0%	*$[1/\sqrt{3} \ldots 1]$

Tabelle 4.13: Vergleich des Gleichtaktverhaltens ausgewählter Modulationsverfahren anhand der eingeführten Kennwerte. *Der Übergang von *WR-LOV*- zu Dreilevel-Modulation ist durch ein lokal variierendes $MU = f(\varphi_2)$ bestimmt und entspricht dem Verlauf des inneren Hexagons im WR-Raumzeigerdiagramm nach Abbildung 4.41.

einige ausgewählte Modulationsverfahren gegenüber. Als Bezugsgrössen gelten auch hier die entsprechenden Kennwerte der *KONV,OCL*-Modulation.

Herleitungsansatz für die lokalen Aussteuergrade
Analog zur in 4.1.2.6 dokumentierten ausgangsspannungsbezogenen Dreipunkt-Modulation, können auch hier die zweimal vier relativen Einschaltzeiten einer Pulshalbperiode (Abbildung 4.46) zunächst anhand der bekannten Modulationsbeziehungen (3.23) bzw. (4.44) des *KONV*- und des *WR-LOV*-Verfahrens bestimmt werden. Anschliessend sind sie dann aber noch mit dem jeweils zugehörigen lokalen Aussteuergrad m_{Konv}, bzw. m_{Lov} zu gewichten.

Die beiden Bedingungen zur Bestimmung der Unbekannten m_{Konv} und m_{Lov} lassen sich, bezugnehmend auf die hier relevante Stromkonversion, folgendermassen ansetzen:

1. *Strombedingung* – der lokale Gesamtmittelwert des ZK-Stroms ist dem notwendigen Minimalwert $\bar{i}_{min}$ gleichzusetzen. Dieser entspricht dabei (analog zur Klemmbedingung (3.5)) dem im aktuellen GR-Sektor jeweils maximalen Eingangsphasenstrom, im beispielhaft gewählten GR-Sektor (i) ist dies i_a:

$$\begin{aligned} & m_{Konv} \cdot (\overbrace{\delta_{(100),Konv} \cdot i_A + \delta_{(110),Konv} \cdot (-i_C)}^{\bar{i}_{Konv}}) \\ + \quad & m_{Lov} \cdot (\overbrace{\delta_{(110),Lov} \cdot (-i_C) + \delta_{(101),Lov} \cdot (-i_B)}^{\bar{i}_{Lov}}) \\ \stackrel{!}{=} \quad & \bar{i}_{min} = i_a. \end{aligned} \tag{4.54}$$

Durch die Beschränkung des von der WR-Stufe bereitzustellenden ZK-Stroms auf den dynamischen Minimalwert $\bar{i}_{min}$ kann die GR-Stufe somit immer in Vollaussteuerung arbeiten.
In (4.54) sind die relativen WR-Einschaltzeiten $\delta_{(110),Lov}$, $\delta_{(101),Lov}$ dabei durch (4.48), (4.49) gegeben, wohingegen $\delta_{(100),Konv}$, $\delta_{(110),Konv}$ den aktiven Grössen des *Stromlosen Schaltens des GR*, also (3.51) bzw. (3.52) entsprechen.

2. *Vollaussteuerbedingung* – damit (nach Sichtweise 2) darüberhinaus auch der WR-Stufe keine Nullzustände zuzurechnen sind, ist die ZK-Strombildung jederzeit unter Vollaussteuerung zu bewerkstelligen:

$$m_{Konv} + m_{Lov} \stackrel{!}{=} 1. \tag{4.55}$$

Die *Lösung* des durch obige Bedingungen (4.54) und (4.55) beschriebenen Gleichungssystems ergibt sich zu

$$m_{Lov} = 2 \cdot \frac{1 - MU \cdot \cos(\varphi_1) \cdot \cos\left(\varphi_2 - \frac{\pi}{6}\right)}{1 - \frac{1}{\sqrt{3}} \cdot \tan(\varphi_2)} \tag{4.56a}$$

$$m_{Konv} = 1 - m_{Lov}. \tag{4.56b}$$

So können schliesslich alle acht Einschaltzeiten der *WR-LOV*-basierten, eingangsstrombezogenen Dreilevel-Modulation durch Multiplikation von (3.23) mit (4.56b), sowie von (4.44) mit (4.56a) bestimmt werden.

4.3 Vergleich mit äquivalenter *indirekter Modulation* des *CMC*

Im vorliegendem Abschnitt wird gezeigt, wie die zuvor für die Klasse der indirekten Matrix-Topologien (*IMC*) entwickelten Modulationsverfahren auf die einstufige *CMC* Topologie übertragen werden können. Die Relevanz der einzelnen Verfahren und ihre Auswirkungen auf die beim *CMC* grundsätzlich verschiedenartige Leistungshalbleiterbelastung werden untersucht.

Nochmals hingewiesen wird an dieser Stelle auf die Tatsache, dass alle vorab entwickelten Modulationsvarianten auf den möglichen *IMC*-Schaltzuständen basieren. Dementsprechend sind sie in Bezug auf den *CMC* als *indirekte Modulation*sverfahren zu klassifizieren. Diese schliessen den Gebrauch der sechs rotierenden Schaltzustände des *CMC* kategorisch aus.

Im Unterabschnitt 4.3.1 wird der Ansatz zum direkten Abbilden der *IMC* Schaltzustände auf den *CMC* aufgezeigt, bevor in 4.3.2 eine detaillierte Untersuchung von Eigenschaften und Verlustcharakteristika exemplarisch für die übertragenden Modulationsverfahren des *Stromlosen Schaltens des GR* mit *OCL*-Klemmung vorgenommen wird. Darin eingeschlossen ist ein Vergleich von *CMC*- mit *VSMC* Topologie hinsichtlich der relevanten Verlustkriterien.
Die für den *CMC* mehr noch als für den *IMC* positiven Eigenschaften der *CMCL*-Klemmung werden in Unterabschnitt 4.3.3 herausgestellt und abschliessend ist in 4.3.4 der *CMC*-Betrieb nach dem Basis-Verfahren des *Spannungslosen Schaltens des WR* diskutiert.

4.3.1 Analogie der Schaltzustände

Alle *IMC* Schaltzustände lassen sich auf recht einfache Weise auf die neun bidirektionalen Schalter der *CMC* Topologie übertragen. Hierzu bieten sich zwei äquivalente Ansätze an.

Matrix der Spannungs-Konversion: $\underline{S}_{CMC}$

$$\begin{pmatrix} u_{A_0} \\ u_{B_0} \\ u_{C_0} \end{pmatrix} = \begin{pmatrix} \boldsymbol{s_{pA}} & s_{An} \\ \boldsymbol{s_{pB}} & s_{Bn} \\ \boldsymbol{s_{pC}} & s_{Cn} \end{pmatrix} \cdot \begin{pmatrix} \boldsymbol{s_{apa}} & s_{bpb} & s_{cpc} \\ s_{ana} & s_{bnb} & \boldsymbol{s_{cnc}} \end{pmatrix} \cdot \begin{pmatrix} u_a \\ u_b \\ u_c \end{pmatrix} \tag{4.57a}$$

$$\underline{u}_{ABC} = \underbrace{\underline{S}_{WR} \cdot \underline{S}_{GR}}_{\underline{S}_{CMC}} \cdot \underline{u}_{abc} \tag{4.57b}$$

$$\underline{S}_{CMC} =$$
$$\begin{pmatrix} s_{apa}\, s_{pA} + s_{ana}\, s_{An} & s_{bpb}\, s_{pA} + s_{bnb}\, s_{An} & s_{cpc}\, s_{pA} + s_{cnc}\, s_{An} \\ s_{apa}\, s_{pB} + s_{ana}\, s_{Bn} & s_{bpb}\, s_{pB} + s_{bnb}\, s_{Bn} & s_{cpc}\, s_{pB} + s_{cnc}\, s_{Bn} \\ s_{apa}\, s_{pC} + s_{ana}\, s_{Cn} & s_{bpb}\, s_{pC} + s_{bnb}\, s_{Cn} & s_{cpc}\, s_{pC} + s_{cnc}\, s_{Cn} \end{pmatrix} \tag{4.58}$$

Die dreiphasige Form der Spannungs-Konversions-Gleichung eines *IMC* ist in (4.57a) angegeben, die kompakte Form in (4.57b). Dabei stehen die Momentanwerte der zu bildenden Ausgangsspannung auf der linken Seite der Gleichung, während der Vektor der eingeprägten Netzspannungen $\underline{u}_{abc}$ äusserst rechts zu finden ist. Die von der GR-Stufe des *IMC* realisierten Schaltverbindungen sind anhand der (2×3)-Matrix $\underline{S}_{GR}$ ausgedrückt, die der WR-Stufe hingegen durch die (3×2)-Matrix $\underline{S}_{WR}$.

Die bekannten physikalischen Zwangsbedingungen des Matrix-Konverters (jederzeit ein geschlossener Laststrompfad, sowie niemals ein Kurzschluss zwischen den Netzphasen) resultieren in der mathematischen Forderung, dass die *Elementensumme über jede Zeile* sowohl von $\underline{S}_{WR}$, wie auch von $\underline{S}_{GR}$ genau *gleich Eins* sein muss.
Weil $\underline{S}_{WR}$ aus nur zwei Spalten besteht, ist es daher genügend, in kurzer Notation nur die Matrix-Elemente s_{pA}, s_{pB}, s_{pC} (Schaltzustände der Transistoren auf positiver Potentialebene – in (4.57a) hervorgehoben dargestellt) anzugeben, um den

WR-Schaltzustand $\underline{S}_{WR}$ eindeutig zu beschreiben[43]. Diese WR-Kurznotation wurde im gesamten vorangehenden Text bereits benutzt und wird nachfolgend auch durch das Symbol $\boldsymbol{s}_{WR}$ repräsentiert.
Da $\underline{S}_{GR}$ aus *drei* Spalten besteht, müssen zur eindeutigen Kurzbeschreibung des GR-Schaltzustands jeweils für beide Zeilen diejenige Spalte angegeben werden, in der das Matrix-Element *Eins* ist (entspricht also den Eingangsphasen, die mit den ZK-Schienen verbunden sind – z.B.: (ac)). Diese bereits durchgängig verwendete GR-Kurznotation wird im folgenden auch mit $\boldsymbol{s}_{GR}$ bezeichnet.

Soll die Spannungs-Konversion des *IMC* mit dem einstufigen *CMC* nachgebildet werden, so muss die zugehörige Übertragungsmatrix $\underline{S}_{CMC}$ gemäss (4.57b) offensichtlich dem Produkt der beiden *IMC* Teilmatrices ($\underline{S}_{WR} \cdot \underline{S}_{GR}$) entsprechen.
Das Ergebnis dieser Multiplikation ist in (4.58) gegeben. Werden also die Elemente der *CMC*-Spannungs-Übertragungsmatrix $\underline{S}_{CMC}$ entsprechend (4.58) aus den Einzelzuständen des *IMC* gebildet, so ergibt sich derselbe Ausgangsspannungsvektor $\underline{u}_{ABC}$ und folglich der äquivalente Schaltzustand des *CMC*.

Der äquivalente Schaltzustand des *CMC* lässt sich in völlig analoger Weise auch finden, wenn man die Strom-Konversion beider Topologien betrachtet und die Gleichheit des resultierenden Eingangsstromvektors $\underline{i}_{abc}$ fordert.

Wie in (4.59) angegeben, ergibt sich die Strom-Übertragungsmatrix des *CMC* mit $\underline{S}^T_{CMC}$ allgemein als Transponierte der Spannungs-Übertragungsmatrix $\underline{S}_{CMC}$. Dies liegt letztlich in der grundsätzlich gegebenen Wirkleistungsgleichheit auf Last- und Netzseite begründet (s. Anhang A.1).

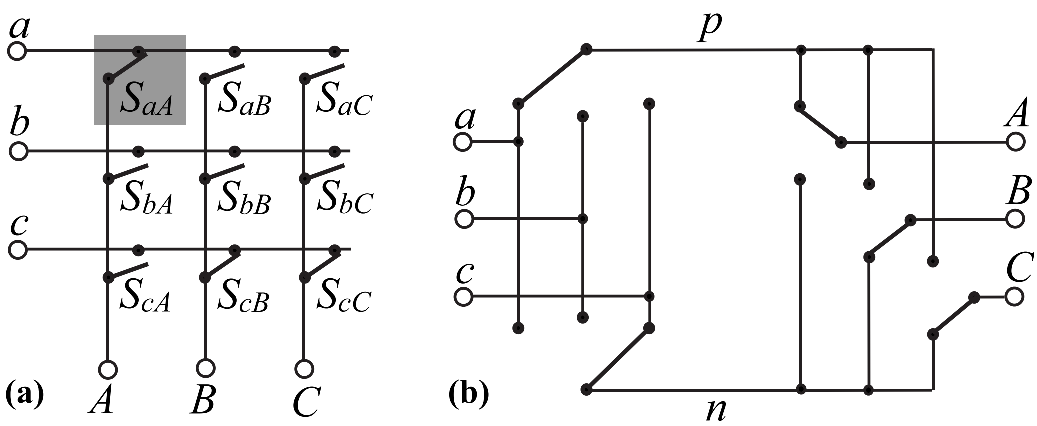
Die Strom-Übertragungsmatrix $\underline{S}^T_{CMC}$ bietet sich zur Beschreibung des *CMC*-Schaltzustands insbesondere auch deshalb an, weil ihre Struktur gemäss Abbildung 4.47(c) der grafischen Schalteranordnung der in Bildteil (a) dargestellten Grundtopologie des *CMC* entspricht.
So korrespondiert jede Zeile der Strom-Übertragungsmatrix $\underline{S}^T_{CMC}$ mit einer Netz- und jede Spalte mit einer Lastphase.

[43] völlig analog zur Konvention beim herkömmlichen Wechselrichter

Matrix der Strom-Konversion: $\underline{S}_{CMC}^{T}$

$$\underline{i}_{abc} \quad = \quad \underline{S}_{CMC}^{T} \quad \cdot \quad \underline{i}_{ABC} \tag{4.59}$$

Im Bildteil (c) der Abbildung 4.47 sind in einer Tabelle die innerhalb einer exemplarischen Pulshalbperiode auftretenden, analogen Schaltzustände von *IMC* und *CMC* gegenübergestellt. Darin sind die *IMC*-Zustände mit der gebräuchlichen Kurznotation ($\boldsymbol{s}_{WR}$, $\boldsymbol{s}_{GR}$) für GR- und WR-Stufe getrennt ausgedrückt. Die Schaltzustandsdarstellung des *CMC* erfolgt anhand



s_{GR}	(ac)			(ab)		
s_{WR}	(100)	(110)	(111)	(111)	(110)	(100)
$\underline{S}_{CMC}^{T}$	1 0 0 0 0 0 0 1 1	1 1 0 0 0 0 0 0 1	1 1 1 0 0 0 0 0 0	1 1 1 0 0 0 0 0 0	1 1 0 0 0 1 0 0 0	1 0 0 0 1 1 0 0 0

(c)

Abbildung 4.47: Analoge Schaltzustände von *CMC* und *IMC*.
(a) *CMC*-Grundtopologie im Schaltzustand (100), *ac*.
(b) *IMC*-Grundtopologie im Schaltzustand (100), *ac*.
(c) Tabelle analoger Schaltzustände innerhalb einer Pulshalbperiode der Sektorkombination (i)/(I.A).
Die Struktur der Strom-Übertragungsmatrix $\underline{S}_{CMC}^{T}$ entspricht der Schalteranordnung des *CMC* in Darstellung (a).

der Strom-Übertragungsmatrix $\underline{S}^T_{CMC}$.

Wie die Tabelle in Abbildung 4.47(c) auch verdeutlichen soll, lässt sich $\underline{S}^T_{CMC}$ auch *direkt* (und schnell) aus der *IMC*-Kurznotation $\boldsymbol{s}_{WR}$,$\boldsymbol{s}_{GR}$ konstruieren, ohne dass vorab ein Ausdruck wie (4.58) ausgewertet werden muss.
Dieser Konstruktionsansatz ist nachfolgend kurz aufgezeigt.

Direkte Konstruktion von $\underline{S}^T_{CMC}$:

- In die Zeile von $\underline{S}^T_{CMC}$, die der mit der p-Schiene des ZK verbundenen Eingangsphase entspricht (erste Stelle von $\boldsymbol{s}_{GR}$), ist die WR-Kurznotation $\boldsymbol{s}_{WR}$ *direkt* einzutragen.
- In die Zeile von $\underline{S}^T_{CMC}$, die der mit der n-Schiene verbundenen Eingangsphase entspricht (zweite Stelle von $\boldsymbol{s}_{GR}$), ist die WR-Kurznotation $\boldsymbol{s}_{WR}$ *invertiert* einzutragen.
- Die dritte verbleibende Zeile von $\underline{S}^T_{CMC}$ ist mit *Nullen* zu füllen.

Ein beliebiger *IMC*-Schaltzustand lässt sich also unmittelbar auf dem *CMC* abbilden. Diese Abbildung kann beispielsweise anhand von (4.58), oder mit dem oben dargelegten Konstruktionsansatz erfolgen.

4.3.2 Vergleich der Modulationsverfahren und der Verlusteigenschaften

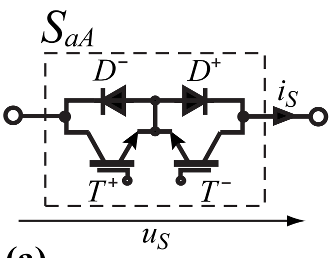
Da sich also sämtliche Schaltzustände abbilden lassen (vgl. 4.3.1), sind prinzipiell auch alle indirekten Modulationsverfahren aus dem Klassifizierungsdiagramm nach Abbildung 4.37 (bzw. Abbildung 4.1) auf die *CMC* Topologie übertragbar – naheliegenderweise mit Ausnahme der *SLS*-Kommutierung, die funktional explizit auf der Zweistufigkeit des *IMC* basiert. Deren Ziel der Schaltverlustsymmetrierung beider Konverterstufen ist beim einstufigen *CMC* jedoch sowieso hinfällig.

Weiterhin ist grundsätzlich festzuhalten, dass alle vorangehend für den *IMC* getroffenen Aussagen, die das äussere Klemmenverhalten des Konverters betreffen – wie beispielsweise Zeitverläufe, Rippleanteile, Spektren, etc. der Ein- und Ausgangsgrössen – auch für den *CMC* unmittelbar gültig sind.

Verändert sind indes nur *intern* auftretende Konvertergrössen, sowie folglich die *Verlustcharakteristika* der Leistungshalbleiter.
Vor allem letztgenannte sollen im folgenden etwas genauer untersucht werden. Exemplarisch konzentriert sich die Betrachtung der lokalen Verlustverläufe dabei zunächst auf das Basis-Verfahren des *Stromlosen Schaltens des GR* unter Nutzung der *OCL*-Klemmung jeweils für die *KONV*- und die *LOV*-Modulation.
Detaillierte mathematische Ausführungen zur Berechnung und weitergehenden Auswertung der verschiedenen *CMC*-Verlustcharakteristiken sind in [42] anschaulich dokumentiert.

4.3.2.1 *KONV, OCL* – Verlustcharakteristika

Die neun bidirektionalen Schaltelemente des *CMC* (vgl. Abbildung 4.47(a)) sind entsprechend Abbildung 4.48(a) mit je zwei Transistoren (T^+, T^-) und Dioden (D^+, D^-) realisiert.



(a)

	$u_S > 0$	$u_S < 0$
$i_S > 0$	T^+	D^+
$i_S < 0$	D^-	T^-

(b)

Abbildung 4.48: Schaltelement S_{aA}.
(a) Jedes der neun Schaltelemente des *CMC* ist aus je zwei Transistoren (T^+, T^-) und Dioden (D^+, D^-) aufgebaut. Die Kennungen +,– beziehen sich auf das Vorzeichen des Schaltstroms (i_S) und indizieren die jeweils im Pfad liegenden Halbleiter. Eine Schalthandlung verursacht in genau einem der vier Halbleiter Verluste. Dieser ist gemäss **(b)** durch das Vorzeichen der Grössen u_S, i_S bestimmt.

Schaltverluste entstehen für einen einzelnen Schaltvorgang aber nur in genau *einem* der vier Leistungshalbleiter. Wie in Abbildung 4.48(b) tabellarisch angegeben, ist dieser durch das Vorzeichen der Schaltgrössen u_S und i_S bestimmt.
Einerseits ist es unmittelbar plausibel, dass diejenigen Halbleiter, die nicht im Strompfad liegen auch keinerlei Verluste hervorrufen. Andererseits determiniert die Polarität der Schaltspannung u_S, welcher der beiden stromführenden Halbleiter die Sperrspannung u_S aufnehmen (Ausschaltvorgang) oder abbauen (Einschaltvorgang) muss. Nur dasjenige Ventil, welches zu Beginn oder am Ende der Schalthandlung Sperrspannung aufnimmt und damit den Raumladungszustand seiner Verarmungszone über die Transitionsdauer ändern muss, erzeugt Schaltverluste.
Dieser in Abbildung 4.48(b) ausgedrückte physikalische Sachverhalt ist unabhängig von der angewandten Kommutierungsstrategie des *CMC*.

Werden nun die lokalen Schaltverluste in gewohnter Weise in einer dreidimensionalen Darstellung über der (φ_1,φ_2)-Ebene aufgetragen, so ergibt sich für die „virtuelle WR-Stufe“ des *CMC* der in Abbildung 4.49 gezeigte Verlustverlauf des Schaltelements S_{aA}. Für jeden beliebigen Punkt der gesamten Ebene lassen sich die WR-Schaltverluste, abhängig von den eindeutigen Polaritäten der Schaltgrössen $(u_{S,WR},\ i_S)$, gemäss Abbildung 4.48(b) genau *einem* der vier Einzelhalbleiter zuordnen.

Der Hüllflächenverlauf der Diodenverluste unterscheidet sich dabei qualitativ praktisch nicht vom Verlauf der Transistoren. Quantitativ ergeben sich aber deutlich niedrigere Hüllflächenniveaus, da die Einschaltverluste („Forward-Recovery“) der Dioden – im Unterschied zu denen der Transistoren – vernachlässigbar klein sind.

Deutlich erkennbar ist in Abbildung 4.49 der Einfluss der *OCL*-Klemmung, welche die Schalthandlungen, die der virtuellen WR-Stufe zuzurechnenden sind, im $\pi/3$-breiten Bereich um das Laststrommaximum ($\varphi_2 = 0,\ \pi$) unterbindet und die WR-Schaltverluste dort somit auf Null absenkt (vgl. z.B. Abbildung 4.11(b) für *IMC*).

Die Entstehung des Hüllflächenverlaufs in φ_1-Richtung lässt sich am Beispiel der ersten drei GR-Sektoren (und für $\varphi_2 \gtrsim \pi/6$)[44] folgendermassen erklären:

- Im GR-Sektor (i), d.h. $\varphi_1 \in [0 \dots \pi/6]$ werden die verketteten Eingangsspannungen $u_{\boldsymbol{ab}}$ und $u_{\boldsymbol{ac}}$ geschaltet (vgl. z.B. $\boldsymbol{s}_{GR}$ in Abbildung 4.47(c)).
  Damit ist Schaltelement S_{aA} an *zwei* Umschaltungen pro Pulshalbperiode beteiligt. Die über S_{aA} anliegende Schaltspannung $u_{S,WR} = u_{ab}, u_{ac}$ ist für beide Umschaltungen

[44] entspricht WR-Sektor (I.B)

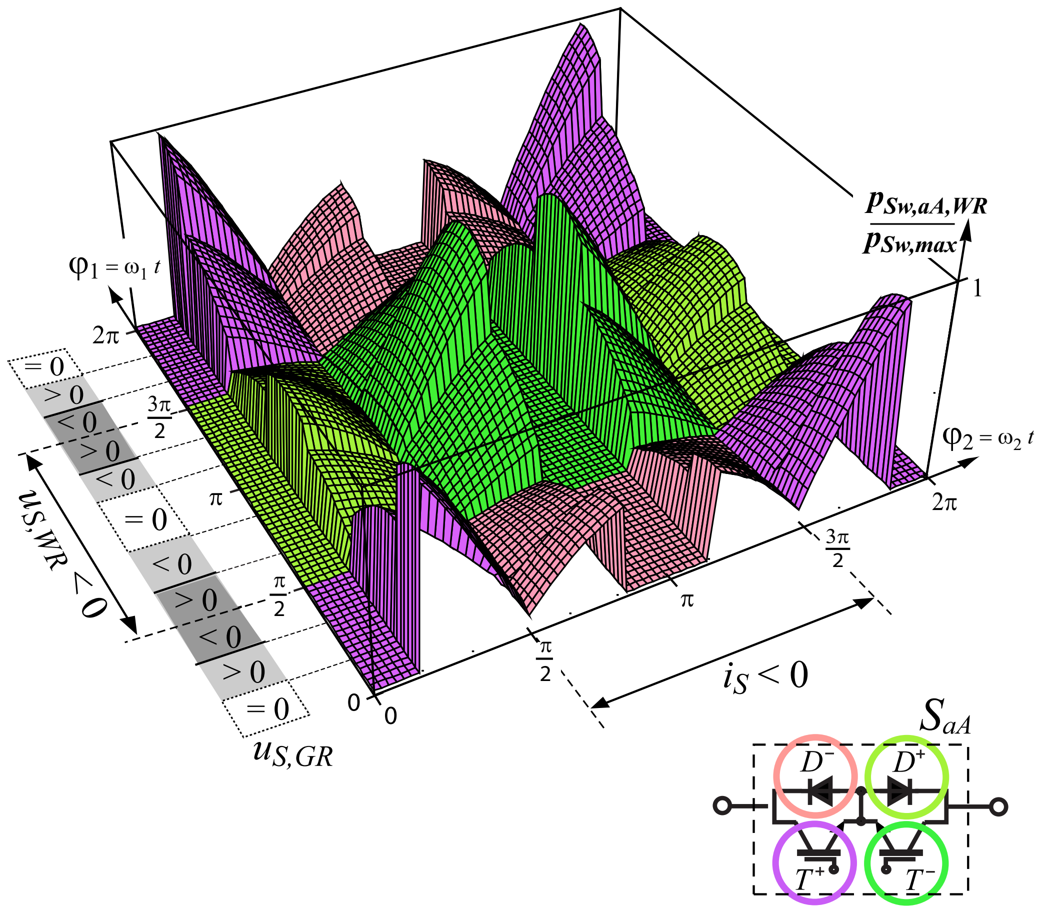


Abbildung 4.49: WR-Schaltverlustcharakteristik aller vier Halbleiter des Schaltelements S_{aA} ($\Phi_2 = 0$).
Die der virtuellen WR-Stufe zuzurechnenden Schaltverluste lassen sich über der (φ_1,φ_2)-Ebene lokal eindeutig separieren und entsprechend der Vorzeichen von $u_{S,WR}$, sowie i_S den Einzelhalbleitern zuordnen.

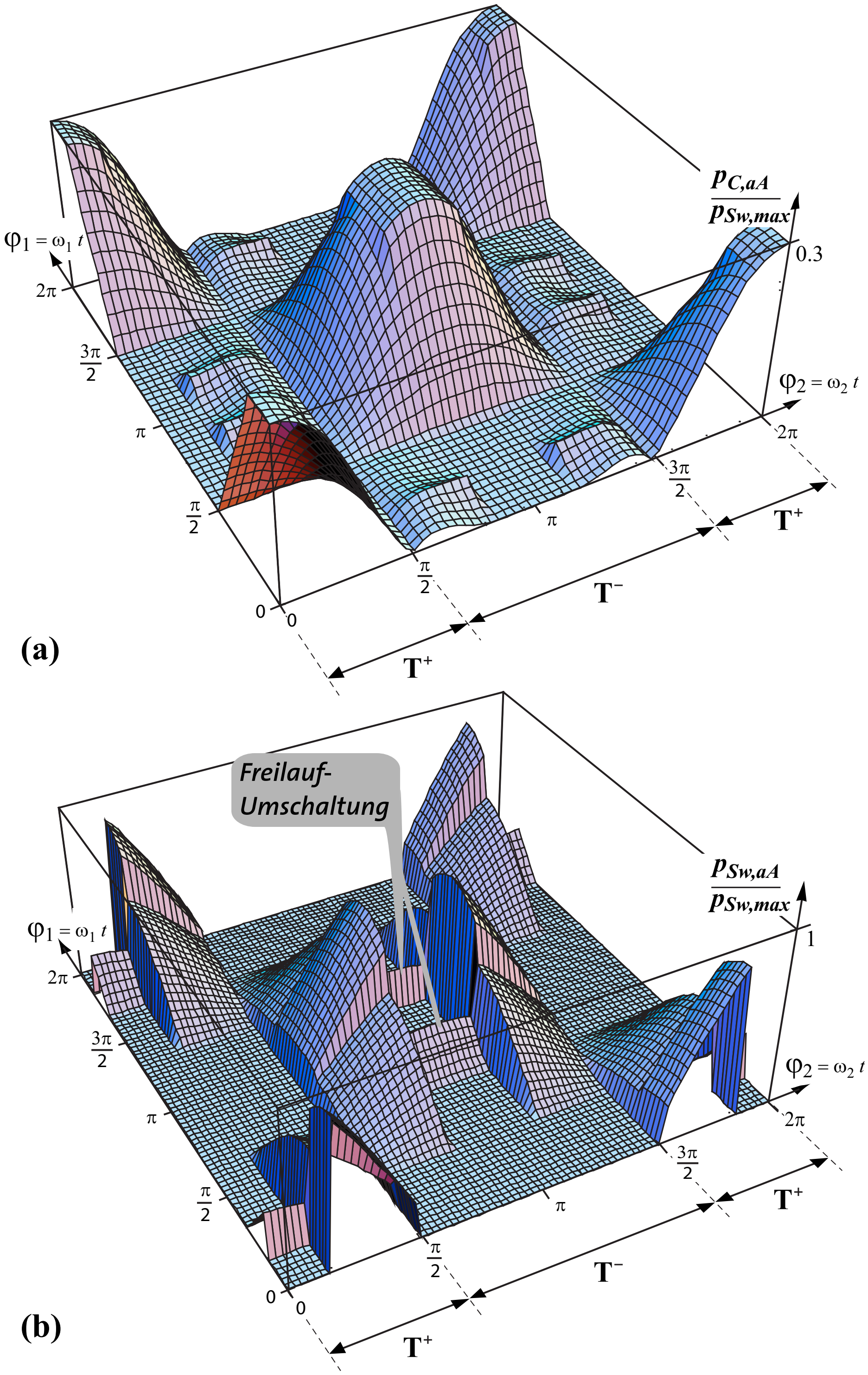


Abbildung 4.50: *KONV, OCL*: Belastungscharakteristik eines *CMC*-Transistorpaares (exemplarisch S_{aA} für $\Phi_2 = 0$).
(a) Leitverlustcharakteristik ($MU = 1$).
(b) Schaltverlustcharakteristik.

positiv.

- Im folgenden GR-Sektor (ii), d.h. $\varphi_1 \in [\pi/6 \ldots \pi/2]$ werden die Spannungen $u_{\boldsymbol{a}c}$ und u_{bc} geschaltet.
  Damit ist S_{aA} an nur *einer* Umschaltung pro Pulshalbperiode beteiligt und das Schaltverlustniveau ist deshalb entsprechend reduziert. Die Schaltspannung $u_{S,WR} = u_{ac}$ ist noch *positiv.*

- Im folgenden GR-Sektor (iii), d.h. $\varphi_1 \in [\pi/2 \ldots 5\pi/6]$ werden die Spannungen u_{bc} und $u_{b\boldsymbol{a}}$ geschaltet.
  Die *eine* Umschaltung an der S_{aA} beteiligt ist, findet damit also unter für S_{aA} *negativer* Schaltspannung $u_{S,WR} = u_{ab} = -u_{ba} < 0$ statt.
  Reduzierte Verluste entstehen deshalb nun in der Diode D^+.

Die *gesamten* Schaltverluste des Transistorpaares T^+,T^- aus dem Schaltelement S_{aA} sind in Abbildung 4.50(b) gezeigt. Im Vergleich zur WR-Verlustcharakteristik in Abbildung 4.49 fällt vor allem auf, dass nun innerhalb der *Klemmintervalle* ($\varphi_2 \in [-\pi/6 \ldots \pi/6], [5\pi/6 \ldots 7\pi/6]$) Schaltverluste entstehen, die offenbar der (virtuellen) GR-Stufe des *CMC* zuzurechnen sind.

Abbildung 4.51 zeigt einen weiteren *CMC*-Schaltzylus' gültig in einer anderen Sektorkombination und gibt Aufschluss über die zusätzlichen GR-Verluste. Gegenüber der Zustandsfolge in Abbildung 4.47(c) ist der aktive GR-Sektor hier um ein Winkelintervall vorgerückt (GR-/WR-Sektor: (ii)/(I.A)), was zu einem

s_{GR}	(ac)			(bc)		
s_{WR}	(100)	(110)	(111)	(111)	(110)	(100)
$\underline{S}^T_{CMC}$	1 0 0 0 0 0 $\boxed{0}$ 1 1	1 1 0 0 0 0 $\boxed{0}$ 0 1	**1 1 1** 0 0 0 $\boxed{0}$ 0 0	0 0 0 **1 1 1** $\boxed{0}$ 0 0	0 0 0 1 1 0 $\boxed{0}$ 0 1	0 0 0 1 0 0 $\boxed{0}$ 1 1
u_S	u_{ac}	u_{ac}	$u_{ab} \approx 0$	u_{bc}	u_{bc}	

Abbildung 4.51: GR-/WR-Sektor (ii)/(I.A):
OCL-Schaltzyklus über eine Pulshalbperiode.

geänderten Freilauf-Verhalten führt. So wechselt der *CMC* nun im Freilauf-Intervall seinen Schaltzustand. Während der *IMC* in der Mitte der Pulshalbperiode nur zwei seiner unbestromten GR-Ventile umschaltet (vgl. Abbildung 4.52(a)), muss der *CMC* in diesem Fall die *Ströme aller drei Lastphasen* umkommutieren.

Diese Freilauf-Umschaltung, die den vollständigen Strompfadwechsel bewirkt, ist in Abbildung 4.52(b) anhand der Grundtopologie veranschaulicht. Die so verursachten Verluste können als „GR-Schaltverluste“ bezeichnet werden.

Die Grösse und Richtung der in Abbildung 4.52 eingezeichneten Strompfeile entspricht im übrigen der Lastsituation (Strom-

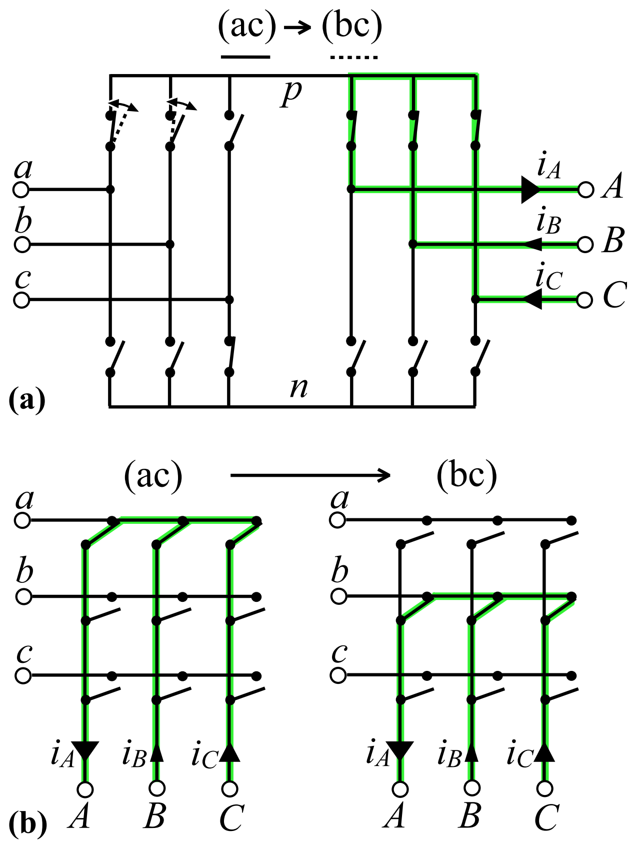


Abbildung 4.52: *CMC*-Spezifikum: Freilauf-Umschaltung (beispielhaft für $(111), ac \rightarrow (111), bc$).
(a) Der Freilauf-Pfad des *IMC* wechselt innerhalb eines Schaltzyklus *nicht*.
(b) Beim *CMC* kann der Freilauf-Pfad mit Umschalten der (virtuellen) GR-Stufe wechseln.

betrag und -polarität) im betrachteten WR-Sektor (I.A).

Die Freilauf-Umschaltung impliziert eben auch, dass der betragsmaximale Laststrom (hier i_A) in der gegebenen Sektorkombination nicht geklemmt werden kann – folglich entstehen höhere Schaltverluste als beim *IMC*.
Bei der Wahl des Freilauf-Zustands gemäss dem *OCL*-Verfahren wird die geschilderte Freilauf-Umschaltung des *CMC* mit jeder zweiten GR-/WR-Sektorkombination auftreten.

Wie die unterste Tabellenzeile der Schaltzustandsabfolge in Abbildung 4.51 verdeutlicht, findet die *Freilauf-Umschaltung unter der betragsminimalen Netzleiterspannung* (hier u_{ab}) statt, die jeweils im betreffenden GR-Sektor (hier (ii)) ihren Nulldurchgang hat.
Dies ist unter Verlustaspekten einerseits vorteilhaft – so sind die GR-Schaltverluste trotz des Umkommutierens dreier Ströme begrenzt.
Andererseits stellt aber gerade dieser Sachverhalt das *Hauptproblem* des *CMC* dar:

Denn wie bereits in Kapitel 2 ausgeführt, verlangt dieser Konvertertyp zwingend eine *Vier-Schritt Kommutierung*, welche in ihrer Abfolge vom Vorzeichen einer Messgrösse abhängt. Diese Grösse kann entweder der Laststrom oder die Netzspannung sein. Da die Laststromamplitude in der Regel nicht konstant ist, sondern mit dem Lastverhalten selbst variiert und sich zudem der (oft grössere) Stromripple mit wechselnder Lastinduktivität (z.B. mit wechselndem Motor) ändert, wäre an sich die Messung der Netzspannung, die im Normalfall weniger wechselhaften Verhältnissen unterliegt, sinnvoller – zumal auch die Messverfahren selbst einfacher sind.

Die spannungsabhängige Kommutierung ist jedoch genau dann *kritisch*, wenn im Fall der *Freilauf-Umschaltung* zwischen zwei Netzphasen mit sehr ähnlichen Potentialen zu kommutieren und das Vorzeichen der Schaltspannung damit *unsicher* ist.

Ein spannungsabhängiger Kommutierungsfehler würde netzseitig zu kurzzeitigen Kurzschlussströmen führen, während ein Messfehler bei der laststrombasierten Kommutierung einen

Strompfad in die obligatorische Schutzbeschaltung erzwingt, der – eher tolerierbar – ausgangsseitig lediglich einen kurzen Spannungsfehler bewirkt.

Insofern ist es also gerade die Freilauf-Umschaltung, die das Prinzip der spannungsabhängigen Kommutierung in Frage stellt.
Abschnitt 4.3.3 schildert (für die *KONV*-Spannungsbildung) jedoch einen Ansatz zur Umgehung des Problems.

Einige Details zur Schaltverlustcharakteristik
In der Schaltverlustcharakteristik nach Abbildung 4.50(b) äussern sich die GR-Schaltverluste der Freilauf-Umschaltung nicht allein in den beiden Klemmintervallen, sondern vielmehr tauchen die entsprechenden $(\pi/6 \times \pi/6)$-breiten Hüllflächensegmente insgesamt 24 mal über der gesamten (φ_1,φ_2)-Ebene auf. Dabei repräsentieren die acht freistehenden Segmente innerhalb der Klemmintervalle die geschalteten Strommaxima (entsprechen i_A in Abbildung 4.52(b)), während die verbleibenden 16 Segmente als Fortsetzung der bestehenden WR-Hüllflächen (vgl. Abbildung 4.49) überall dort in Erscheinung treten, wo die Verlustniveaus in φ_1-Richtung kontinuierlich bis auf Null auslaufen. Diese Flächensegmente sind hervorgerufen durch die Umschaltung in den nicht-maximalen Stromintervallen welche mit den Beträgen von i_B sowie i_C in Abbildung 4.52 korrespondieren.

Wenn bei den aus der Freilauf-Umschaltung resultierenden Verlusten von GR-Schaltverlusten gesprochen wird, weil der äquivalente Schaltzustandswechsel beim *IMC* in der GR-Stufe erfolgen würde, so soll die zugehörige Spannung unter der die Kommutierung stattfindet nun mit $u_{S,GR}$ bezeichnet werden – beispielsweise gilt im GR-Sektor (ii) dann nach Abbildung 4.51: $u_{S,GR} = u_{ab}$.
Wie oben bereits erläutert, entspricht $u_{S,GR}$ beim *KONV, OCL* prinzipiell der jeweils betragsminimalen verketteten Netzspannung, die im betreffenden GR-Sektor gerade ihr Vorzeichen wechselt.
In Abbildung 4.49 ist am Beispiel für Schaltelement S_{aA} die Polarität der dort wirksamen Spannung $u_{S,GR}$ neben der φ_1-Achse über die gesamte Netzperiode angegeben.

In den $\pi/3$-Intervallen um $\varphi_1 = 0, \pi$ (GR-Sektoren (i), (iv)) kann grundsätzlich keine Freilauf-Umschaltung für S_{aA} entstehen – da kein Potentialwechsel erfolgt, gilt hier für die GR-Schaltspannung $u_{S,GR} = 0$.
In allen anderen GR-Sektoren ist $u_{S,GR} \gtrless 0$ und dem zu Folge treten so immer GR-Schaltverluste in einem der vier Leistungshalbleiter auf.
Bestätigt wird diese Aussage von der Gesamt-Schaltverlustcharakteristik in Abbildung 4.50(b), die eben auch die GR-Verluste beinhaltet.

Erwähnenswert ist noch, dass in den dunkelgrauen, $\pi/3$-breiten Bereichen um den Nulldurchgang der *WR*-Schaltspannung $u_{S,WR}$ die Vorzeichen der beiden Schaltspannungsanteile $u_{S,WR}$ und $u_{S,GR}$ *invertiert* zueinander sind. Deshalb folgen in der Gesamtverlustcharakteristik (Abbildung 4.50(b)), im Gegensatz zur WR-Schaltverlustdarstellung nach Abbildung 4.49 für ein festes φ_1 ausserhalb der GR-Sektoren (i) und (iv) Verluste in *beiden* Transistoren T^+ und T^-. Damit markieren die dunkelgrauen Zonen der invertierten Spannungsvorzeichen Überlappungsbereiche der Schaltverluste. Gleichbedeutend hiermit ergeben sich für einen bestimmten Punkt der (φ_1,φ_2)-Ebene nicht mehr nur Schaltverluste in genau einem Halbleiter – sondern beispielsweise im Bereich $\varphi_1 \in [\pi/2 \ldots 2\pi/3]$ GR-Schaltverluste in T^+ und WR-Schaltverluste in D^+.

Die Anzahl derjenigen Flächensegmente der (φ_1,φ_2)-Ebene, innerhalb derer keinerlei Schaltverluste in irgendeinem Leistungshalbleiter auftreten lässt sich relativ einfach mit Betrachten der *CMC*-Schaltzustände über eine Pulshalbperiode ermitteln.
In der GR-/WR-Sektorkombination die die Freilauf-Umschaltung hervorruft ergibt sich gemäss der Zustandstabelle in Abbildung 4.51 eine Umschaltung von acht der neun Matrix- bzw. Schaltelementen über eine Pulsperiode. Dabei ist das *eine* über die Pulsperiode unveränderte Element in der Abbildung (wie auch in folgenden Darstellungen) durch eine strichlierte Umrahmung markiert.
In der zweiten repräsentativen GR-/WR-Sektorkombination

werden nach Abbildung 4.47(c) sechs Matrixelemente über eine Pulsperiode verändert – diejenigen *drei* der betragsmaximalen Laststromphase (hier A) verharren in ihrem Zustand.
Im Gesamtdurchschnitt über alle Sektorkombinationen werden also *zwei* der neun Matrixelemente nicht an Schaltvorgängen beteiligt sein. Insgesamt weist die (φ_1,φ_2)-Ebene $12 \cdot 12 = 144$ Flächensegmente (der Einzelausdehnung $(\pi/6 \times \pi/6)$ rad) auf, die jeweils eine Sektorhälftenkombination repräsentieren. Damit kann nun direkt angegeben werden, dass innerhalb von $^2\!/_9 \cdot 144 = 32$ Flächensegmenten keinerlei Schaltverluste erzeugt werden.
Überprüfen lässt sich diese Rechnung an der WR-Verlustdarstellung (Abbildung 4.49) in Kombination mit Gesamt-Charakteristik in Abbildung 4.50(b). Von den 48 verlustfreien Flächensegmenten der beiden WR-Klemmintervalle in Abbildung 4.49 sind einerseits die 8 Segmente der betreffenden Freilauf-Umschaltung der Transistoren (gemäss Abbildung 4.50(b)) abzuziehen und weiterhin die dazu spiegelsymmetrischen 8 Segmente, die im WR-Klemmintervall von den Dioden D^+,D^- hervorgerufen werden.
Anzumerken bleibt allerdings, dass die so berechnete Zahl der verlustfreien Sektorkombinationen allein noch nicht aussagekräftig zur Beurteilung der Gesamtverluste ist. Hierzu wären noch die jeweiligen Pegel der Schaltgrössen u_S,i_S, sowie die Anzahl der Einzelumschaltungen innerhalb der Pulshalbperiode einzubeziehen, um die Verlusthöhe über den Grundflächensegmenten zu erhalten.

Analog zur Schaltverlustcharakteristik ist im Bildteil (a) der Abbildung 4.50 die Leitverlustcharakteristik des *CMC*-Transistorpaares T^+,T^- separat dargestellt. Deutlich sichtbar ist, dass naheliegenderweise in den Bereichen der Transistorklemmung (vgl. Bildteil (b)) die Leitverlustmaxima entstehen.
Ferner ist darauf hinzuweisen, dass das Niveau der Leitverluste je nach angewendeter Schaltfrequenz mitunter deutlich geringer ist (hier etwa 30%) als das der Schaltverluste. Die Skalierung des gegebenen Beispiels entspricht einer Schaltfrequenz von $f_P = 25$kHz.

Generell ist abschliessend zu den *CMC*-Belastungscharakteristiken in Abbildung 4.50 festzuhalten, dass topologiebedingt eine *sehr gleichmässige Aufteilung* der Verluste über der (φ_1,φ_2)-Ebene gegeben ist. Der beim *IMC*[45] – je nach WR-Klemmverfahren – mitunter kritische Arbeitspunkt 1 ($\omega_2 \approx 0$) bedarf beim *CMC* keine besondere Berücksichtigung.
Die (Schalt-)Verlustsymmetrierung ist durch die Topologie selbst gewährleistet und braucht nicht durch explizite Steuermassnahmen herbeigeführt werden.

4.3.2.2 *LOV, OCL* – Verlustcharakteristika

Analog zu Abbildung 4.50 ist die Belastungscharakteristik des *LOV,OCL*-Verfahrens, nach Leit- und Schaltverlusten separiert, in Abbildung 4.53 dargestellt.

Im Vergleich zur *KONV,OCL*-Modulation fällt beim Betrachten der Schaltverlustcharakteristik (Abbildung 4.53(b)) auf, dass jederzeit (d.h. in jedem GR-Sektor) Schaltverluste entstehen. So liefert die bereits in Abschnitt 4.3.2.1 herangezogene Rechnung hier mit $1/9 \cdot 144 = 16$ schaltverlustfreien Flächensegmenten (für Transistoren *und* Dioden) den halben Wert gegenüber der *KONV*-Modulation, welcher den nun zusätzlich in den WR-Klemmintervallen (jeweils um $\varphi_2 = 0,\ \pi$) erscheinenden Verlustflächen Rechnung trägt.
Da das WR-seitige Schalt- bzw. Klemmverhalten unberührt ist, sind die nun qualitativ veränderten Verlustverläufe dem *LOV*-spezifischen Verhalten der virtuellen GR-Stufe zuzurechnen.
Dies bedeutet einerseits, dass die in den WR-Klemmintervallen auftretenden Verluste gänzlich GR-Schaltverluste sind, deren erhöhtes Niveau gegenüber dem *KONV*-Verlauf nur aus einer hier vergrösserten Schaltspannung $u_{S,GR}$ folgen kann. Zudem ergeben sich auch bei der *LOV*-Modulation jeweils in den Überlappungsbereichen ($\Delta\varphi_1 = \pi/3$) der Verläufe beider Transistoren (T^+,T^-) weitere GR-Schaltverlustanteile, die – wegen erhöhtem $u_{S,GR}$ – quantitativ gar die Hälfte der hier auftretenden Transistorverluste ausmachen.
Andererseits sind Schaltverlustniveaus ausserhalb der WR-

[45] wie auch beim herkömmlichen Spannungszwischenkreis Wechselrichter

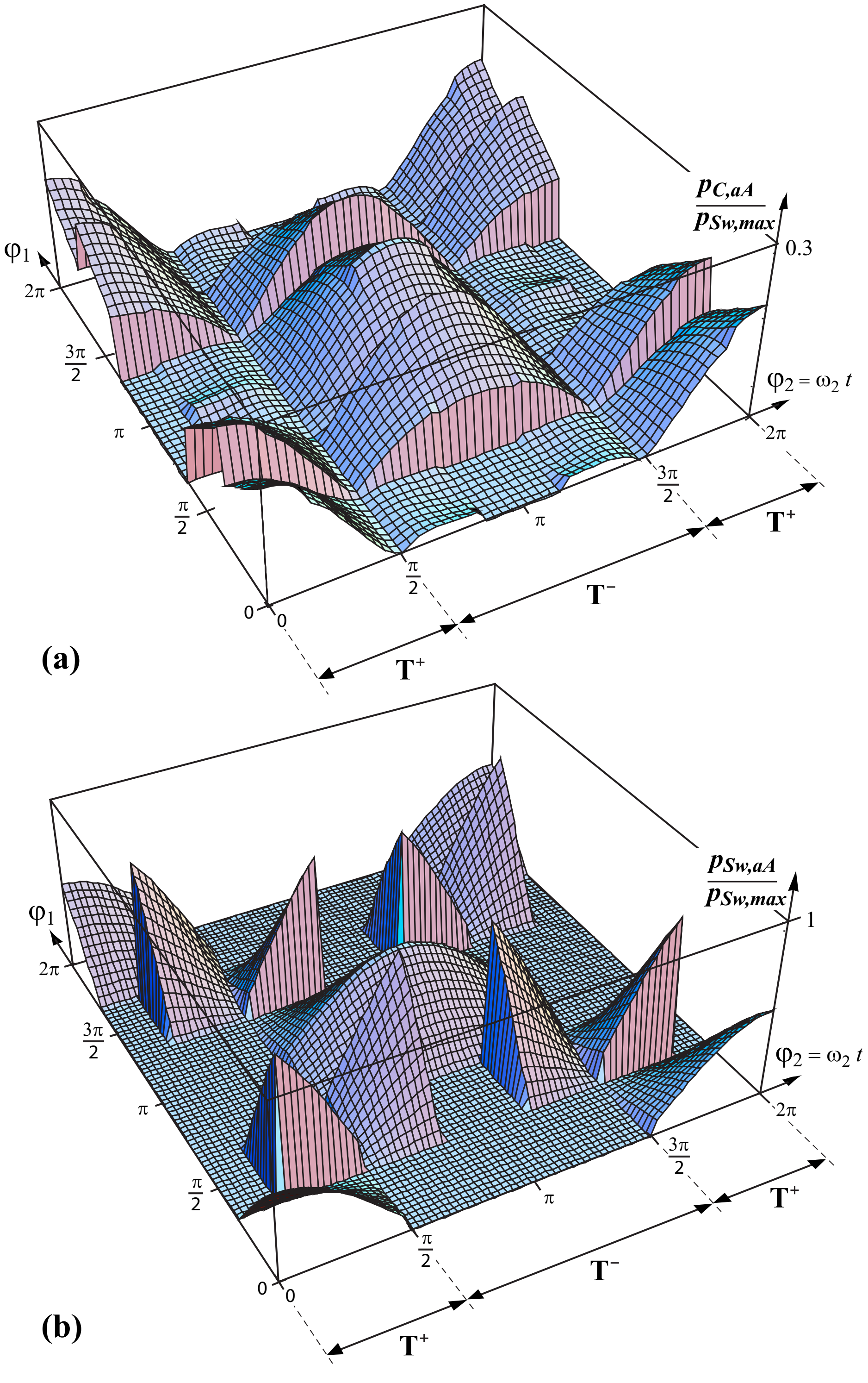


Abbildung 4.53: *LOV, OCL*: Belastungscharakteristik eines *CMC*-Transistorpaares (exemplarisch S_{aA} für $\Phi_2 = 0$).
(a) Leitverlustcharakteristik ($MU = 1$).
(b) Schaltverlustcharakteristik.

Klemmbereiche im jeweiligen Flächensegment-Mittel jedoch eindeutig geringer als bei der *KONV*-Modulation, was mit dem *LOV*-Charakteristikum der verminderten WR-Schaltspannung $u_{S,WR}$ (entspricht der verminderten ZK-Spannung u beim *IMC*), die aus den beiden minimalen positiven Netzleiterspannungen gebildet wird, zu begründen ist.

Schlussendlich resultiert dann bei einerseits verringerten Schaltverlustniveaus (d.h. verringerter WR-Spannung $u_{S,WR}$) auf den bestehenden verlustbehafteten Flächensegmenten, aber bei andererseits hinzugekommenen Schaltverlustflächen und vergrösserter GR-Schaltspannung $u_{S,GR}$ ein global, d.h. über die gesamte (φ_1,φ_2)-Ebene gesehen, nur *mässig reduziertes* Verlustmittel $P_{Sw,LOV,CMC}$.
So ist gemäss Abbildung 4.54(a),(c) bzw. Abbildung 4.55(a) die auf einem *CMC* durch *LOV,OCL*-Modulation (bei $\Phi_2 = 0$) erzielbare globale Schaltverlustreduktion auf knapp 10% beschränkt.

In Bezug auf die Leitverlustcharakteristik des Transistorpaares in Abbildung 4.53(a) gelten ähnliche Aussagen wie im Fall der *KONV,OCL*-Modulation in Abschnitt 4.3.2.1.
Auch hier ist die Verlustskala auf das Maximum der lokalen Schaltverluste in Bildteil (b) bezogen. Der mit etwa 30% bezifferte Maximalwert gilt, wie für Abbildung 4.50, bei einer Schaltfrequenz von $f_P = 25$kHz.

4.3.2.3 Vergleich der globalen Konverterverluste *CMC* vs. *VSMC*

Werden die globalen Konverterverluste durch Mittelung der zuvor diskutierten lokalen Verlustflächen über die gesamte (φ_1,φ_2)-Ebene berechnet und in Abhängigkeit der Spannungsübersetzung MU aufgetragen, so erhält man die in Abbildung 4.54 gezeigten Verläufe[46]. Darin sind die Gesamtverluste P_{tot} als Summe der Leit- (P_C) und Schaltverluste (P_{Sw}) für die beiden Modulationsverfahren *KONV,OCL* und *LOV,OCL* unter variierter Lastphasenverschiebung $\Phi_2 \in \{0,\, \pi/3\}$ gegenübergestellt. Darüberhinaus wird der *CMC* mit der *VSMC* Topologie verglichen.
Anzumerken ist hier, dass die Verlustverläufe von *VSMC* und *SMC* für $\Phi_2 = 0$ absolut identisch sind. Im Fall von $\Phi_2 = \pi/3$ wären die Leitverluste des *SMC* gegenüber jenen des *VSMC* geringfügig reduziert.
Bei Verwenden der *C-IMC*, bzw. *RB-IMC* Schaltung sähen die Verlustkurven ebenfalls sehr ähnlich aus – die Leitverluste wären dann jedoch über den gesamten Bereich der Lastphasenverschiebung (also auch für $\Phi_2 = 0$) leicht geringer. Die niedrigsten Leitverluste der *IMC*-Klasse würde dabei der *RB-IMC* aufweisen, der im Gegenzug aber durch insgesamt etwas erhöhte Schaltverluste gekennzeichnet ist.

Den Verläufen in Abbildung 4.54 liegen folgende Systemparameter zu Grunde:

$$\begin{aligned}
\hat{U}_1 &= \sqrt{2}\,230\text{V} \\
\hat{I}_2 &= 17.8\text{A} \quad \rightarrow P_{2N} = 7.5\text{kW} \\
f_P &= 25\text{kHz},
\end{aligned}$$

wobei die Nennleistung P_{2N} die maximal übertragbare Wirkleistung unter ohmscher Last ($\Phi_2 = 0$) beschreibt und in Abbildung 4.54 als Normierungsgrösse der Verlustleistungswerte dient.

Die konkreten Halbleiterparameter zur Bestimmung der Leit- und Schaltverluste entsprechen den bei $T_J = 120°\text{C}$ für das

[46] vgl. [42]

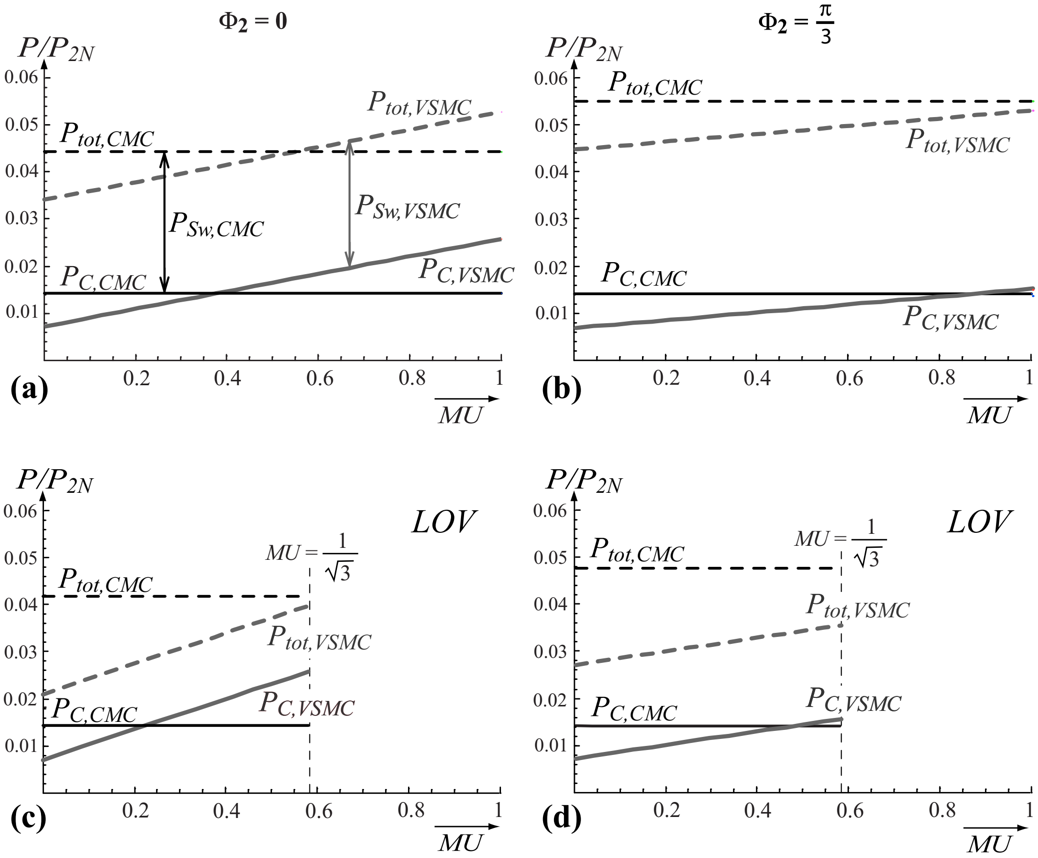


Abbildung 4.54: Vergleich der globalen Konverterverluste in Abhängigkeit der Spannungsübersetzung MU und der Lastphasenverschiebung Φ_2.
Verglichen sind die Gesamtverluste $P_{tot} = P_C + P_{Sw}$ als Summe der Leit- und Schaltverluste für die Topologien *CMC* bzw. *VSMC*, sowie für die beiden Modulationsverfahren *KONV,OCL* und *LOV,OCL* bei $f_P = 25kHz$.
(a) *KONV,OCL*, $\Phi_2 = 0$. **(b)** *KONV,OCL*, $\Phi_2 = \pi/3$.
(c) *LOV,OCL*, $\Phi_2 = 0$. **(d)** *LOV,OCL*, $\Phi_2 = \pi/3$.

WR-Brückenzweigmodul *IXYS FII50-12E* (bzw. das GR-Modul *IXYS FIO50-12BD*) *gemessenen* Werten, welche im Kapitel 6.1 tabellarisch aufgelistet sind (siehe Tab. 6.1, Tab. 6.2).

Gemäss Abbildung 4.54 weisen alle Verlustkurven einen linearen Verlauf bezüglich MU auf. Zudem sind die Verläufe der Gesamt- und der Leitverluste parallel zueinander.
Erklärend lässt sich hierzu Folgendes anmerken:

- Die *Schaltverluste* P_{Sw} sind generell unabhängig von der Spannungsübersetzung MU, da diese über den Aussteuergrad lediglich die Einschalt- bzw. Bestrom*dauer* der Leistungshalbleiter beeinflusst, jedoch *nicht* die Zahl der notwendigen Schalthandlungen.

  Die Schaltverluste P_{Sw} erhöhen sich jedoch für *CMC* und *VSMC* Topologie mit der lastseitigen Phasenverschiebung Φ_2. Dies rührt daher, dass bei steigendem Φ_2 die Lastphasen zunehmend in den Intervallen ihrer maximalen Strombeträge geschaltet werden.

- *CMC*:
  Die *Leitverluste* $P_{C,CMC}$ des *CMC* sind unabhängig von Modulationsverfahren (z.B. *KONV*, *LOV*), Aussteuergrad, bzw. Spannungsübersetzung MU und lastseitiger Phasenverschiebung Φ_2.
  Topologiebedingt befindet sich pro Lastphase jederzeit genau ein Leistungstransistor und eine Diode im Strompfad. Dementsprechend sind die Leitverluste des *CMC* einzig durch die Laststromamplitude $\hat{I}_2$ bestimmt und somit ergeben sich in Abbildung 4.54 stets die gleichen, konstanten Verläufe.

- *VSMC*:
  Die *Leitverluste* $P_{C,VSMC}$ des *VSMC* steigen mit wachsendem Aussteuergrad, bzw. Spannungsübersetzung MU an, da die Breite der ZK-Stromblöcke i, welche durch die Halbleiter der GR-Stufe fliessen, linear mit MU zunimmt. Entsprechend können für $MU = 0$ auf der Diagrammordinate die Leitverluste der WR-Stufe als $P_{C,VSMC}(0)$ abgelesen werden.

  Die Leitverluste $P_{C,VSMC}$ sinken mit steigender Lastphasenverschiebung Φ_2, da die Pegel der ZK-Stromblöcke i aufgrund der Wirkleistungsbedingung ebenfalls sinken.

Allgemein lässt sich festhalten, dass sich die Kurven der Konvertergesamtverluste von *CMC* und *VSMC* für kleinere Lastphasenverschiebungswinkel Φ_2 bei einer bestimmten Spannungsübersetzung MU schneiden. Für grosse MU (und geringe Φ_2) stellt der *CMC* demnach die verlustärmere Topologie dar.

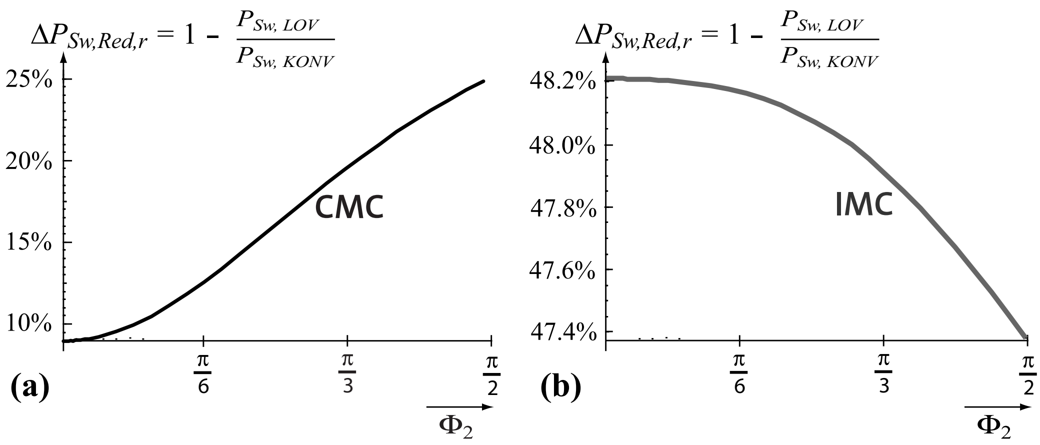


Abbildung 4.55: Vergleich der durch *LOV,OCL* gegenüber *KONV,OCL* erreichbaren globalen Schaltverlustreduktion $\Delta P_{Sw,Red,r}$ in Abhängigkeit der Lastphasenverschiebung Φ_2.
(a) *CMC*: Relativ starke Schwankung über Φ_2.
(b) *IMC*: Annähernd konstanter Verlauf auf höherem Niveau.

Bei einer Lastphasenverschiebung von $\Phi_2 = \pi/3$ hingegen kommt es zu keinem Schnittpunkt der Gesamtverlustverläufe mehr. So ist der *VSMC* für grosse Φ_2 über dem gesamten Ausgangsspannungsbereich effizienter.

Ebensowenig schneiden sich die Gesamtverlustverläufe bei der *LOV,OCL*-Modulation. Hier ruft der *VSMC* generell – unabhängig von $MU \in [0 \ldots 1/\sqrt{3}]$ und Φ_2 – die geringeren Gesamtverluste hervor. Dies liegt darin begründet, dass, wie im Abschnitt 4.3.2.2 erläutert, die durch das *LOV,OCL*-Verfahren bewirkte Schaltverlustreduktion beim *CMC* deutlich geringer ist als beim *VSMC*.

Dieser Sachverhalt wird auch durch das Diagramm in Abbildung 4.55 dokumentiert. Die relative Schaltverlustreduktion $\Delta P_{Sw,Red,r}$ die gegenüber der *KONV,OCL*-Modulation erreicht wird, bewegt sich beim *CMC* von etwa 9% bei $\Phi_2 = 0$ auf circa 25% bei $\Phi_2 = \pi/2$ und verläuft damit auf eindeutig geringerem Niveau als dies beim *IMC* der Fall ist, für den nach Abbildung 4.55(b) annähernd konstant $\Delta P_{Sw,Red,r} \approx 48\%$ gilt.

Fazit des Vergleichs *CMC* vs. *IMC*

Auch im Einklang mit den nachfolgenden Abschnitten 4.3.3 und 4.3.4 ist festzuhalten, dass die Schaltverluste des *CMC*, unabhängig vom jeweils verwendeten (*indirekten*) Steuerverfahren, generell immer etwas höher sind als beim Betrieb eines *IMC*[47] mit der entsprechenden Modulationsvariante.

Die Leitverluste bei Vollaussteuerung ($M \approx 1$, bzw. $MU \approx 1$) hingegen sind beim *CMC* prinzipiell geringer als bei *IMC* Topologien (vgl. Abbildung 4.54), da mit nur einer Diode und einem Transistor je *CMC*-Lastphase weniger Leistungshalbleiter dauerhaft bestromt werden.

Unter Verlustaspekten würde sich der vorteilhafte Anwendungsbereich des *CMC* damit auf (Motor-)Applikationen mit nicht zu hoher Schaltfrequenz, überwiegendem Betrieb im Nenndrehzahlbereich ($MU \approx 1$) und eher geringen Lastphasenverschiebungswinkeln ($\Phi_2 \approx 0$) wie beispielsweise bei Synchronmotoren (aber weniger bei Asynchronmaschinen) gegeben, eingrenzen.

Aus der Familie der *IMC* würde die *RB-IMC* Schaltung am ehesten mit diesem Profil (weniger Leit- und höhere Schaltverluste) übereinkommen.

Im Zusammenhang mit dem oben genannten Betriebspunkt bei Nenndrehzahl erscheint noch eine weiterere Steueroption des *CMC* erwähnenswert, die ein *IMC* nicht bieten kann:

Im Rahmen weniger anspruchsvoller Antriebsaufgaben könnte der *CMC* bei gefordertem Nenndrehzahl-Stationärbetrieb die drei Motorphasen (zum Zeitpunkt einer entsprechenden Rotorausrichtung) direkt, d.h. ungetaktet, mit den drei Netzphasen verbinden, sodass der Motor *netzgesteuert* und der Konverter *pulsfrei* ist. In diesem Fall würden folglich keinerlei Schaltverluste entstehen und der Wirkungsgrad könnte bei alleinig auftretenden Leitverlusten deutlich gesteigert werden.

Da jedoch mit dem Durchschalten der Last- auf die Netzphasen die Ausgangsspannungsamplitude unweigerlich um wenigstens 13% ($\hat{=} 1 - \sqrt{3}/2$) springen würde, scheint diese *CMC*-Steuervariante eher mit einem Asynchronmotor praktikabel zu sein. Bei der Halbleiterauslegung wäre der Durchschalt-

[47] Dies gilt insbesondere, solange die Schaltverluste jeweils einer Konverterstufe des *IMC* vernachlässigt werden können.

Betriebsmodus (nur 6 IGBTs leiten dauerhaft den Laststrom) ggf. gesondert zu berücksichtigen.

4.3.2.4 Vergleich der thermisch relevanten Verlustmaxima im Arbeitspunkt 1

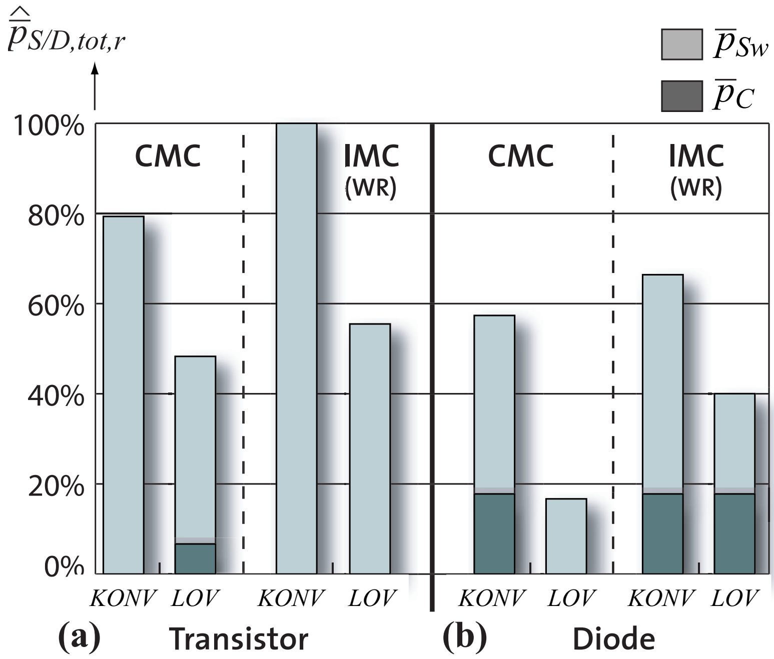


Abbildung 4.56: Arbeitspunkt 1 ($\omega_2 \approx 0$, $MU \approx 0$): Vergleich der thermisch relevanten Verlustmaxima $\hat{\hat{\overline{p}}}_{S/D,tot,r}$ an den kritischen Halbleitern von *CMC* und *IMC* Topologie für $\Phi_2 = 0$.
Das Maximum der Summe aus Leit- ($\bar{p}_C$) und Schaltverlusten ($\bar{p}_{Sw}$) ist über $\Delta\varphi_1 = 2\pi/3$ gemittelt und für die Modulationsverfahren *KONV,OCL*, sowie *LOV,OCL* gegenübergestellt. Die Verlustskala ist auf den Maximalwert (WR-Transistor des *IMC*, *KONV*-Modulation) normiert.
(a) Leistungstransistoren. **(b)** Dioden.

Abschliessend sollen noch die Verlustverhältnisse nahe dem Motorstillstand (d.h. $\omega_2 \approx 0$, $MU \approx 0$) im Arbeitspunkt 1 betrachtet werden.
Das in Abbildung 4.56 gegebene Vergleichsdiagramm berücksichtigt dabei sowohl beide Konvertertypen (*CMC*, *IMC*), als auch die beiden Modulationsverfahren *KONV,OCL* und *LOV,OCL*.

Gegenübergestellt sind die thermisch relevanten Verlustmaxima $\widehat{\overline{p}}_{S/D,tot,r}$, die sich an den jeweils kritischen Leistungshalbleitern einstellen.
Zum Erhalt dieser Werte werden zunächst für eine konstante Lastphasenlage $\varphi_2 = const.$ die lokalen Gesamtverluste p_{tot} über das Winkelintervall $\Delta\varphi_1 = 2\pi/3$, welches einer halbleiterthermischen Zeitkonstanten von ca. $6.67ms$ (bei $f_1 = 50Hz$) entspricht, gemittelt. Die Maximumsuche innerhalb dieser Mittelwerte liefert schliesslich $\widehat{\overline{p}}_{S/D,tot,r}$.

Wie Abbildung 4.56 verdeutlicht, setzen sich die maximalen Transistorverluste im Arbeitspunkt 1 fast ausschliesslich aus Schaltverlusten zusammen. Lediglich im *CMC* treten beim *LOV,OCL*-Verfahren auch geringe Transistorleitverluste auf.
Für eine verschwindende Spannungsübersetzung $MU \approx 0$ befindet sich die WR-Stufe eines *IMC* fast ausschliesslich im Freilaufzustand, wodurch GR-seitig praktisch keine Leitverluste entstehen. Wenn ein WR-Brückenzweig schaltet und maximale Schaltverluste verursacht, dann führen dort (sofern $\Phi_2 \approx 0$) fast ausschliesslich die WR-Dioden den Laststrom. Folglich werden in den maximal belasteten WR-Transistoren keine Leitverluste hervorgerufen.

Allgemein ist festzuhalten, dass bei *KONV,OCL*-Modulation im Arbeitspunkt 1 vor allem die Transistoren des *IMC* eindeutig stärker beansprucht werden als beim *CMC*. Durch Anwenden des *LOV,OCL*-Verfahrens lässt sich die maximale Transistorbelastung aber weitgehend angleichen.
Hingegen ist bei der *LOV,OCL*-Modulation die maximale Diodenbelastung des *IMC* gegenüber der des *CMC* deutlich erhöht.

Es ist jedoch darauf hinzuweisen, dass für den *IMC* über die *LOV*-Spannungsbildung hinaus noch die vorab aufgezeigten Massnahmen *CMCL*, *SLS* oder *Spannungsloses Schalten des WR* zur *weiteren* Absenkung der Verlustmaxima $\overline{p}_{tot,max,r}$ zur Verfügung stehen.
Diese Verfahren sind beim *CMC* entweder hinfällig, oder aber in Bezug auf die Verlustnivellierung im Arbeitspunkt 1 wirkungslos.

4.3.3 *CMC*: Vorteilhafte Eigenschaften der *CMCL*-Modulation

4.3.3.1 *KONV,CMCL*-Modulation für den *CMC*

s_{GR}	(ac)			(bc)		
s_{WR}	(110)	(100)	(000)	(000)	(100)	(110)
$\underline{S}^T_{CMC}$	$\begin{matrix}1&1&0\\0&0&0\\0&0&1\end{matrix}$	$\begin{matrix}1&0&0\\0&0&0\\0&1&1\end{matrix}$	$\begin{matrix}0&0&0\\0&0&0\\\mathbf{1}&\mathbf{1}&\mathbf{1}\end{matrix}$	$\begin{matrix}0&0&0\\0&0&0\\\mathbf{1}&\mathbf{1}&\mathbf{1}\end{matrix}$	$\begin{matrix}0&0&0\\1&0&0\\0&1&1\end{matrix}$	$\begin{matrix}0&0&0\\1&1&0\\0&0&1\end{matrix}$
u_S		u_{ac}	u_{ac}		u_{bc}	u_{bc}

Abbildung 4.57: GR-/WR-Sektor (ii)/(I.A): *CMCL*-Schaltzyklus über eine Pulshalbperiode.

Überträgt man die *CMCL*-Modulationsvariante, die gemäss Abschnitt 4.1.4.2 den Freilauf-Zustand in Abhängigkeit der Lage φ_1 des Eingangsstromzeigers wählt, auf die *CMC* Topologie, so erhält man über das verbesserte Gleichtaktverhalten hinaus einen weiteren *entscheidenden*, *CMC*-spezifischen Vorteil:

Wie der *CMCL*-Schaltzyklus in Abbildung 4.57 verdeutlicht, ergibt sich – im Unterschied zum entsprechenden *OCL*-Zyklus in Abbildung 4.51 – nun immer *ein* gemeinsamer Freilauf-Zustand (hier über Eingangsphase c) und deshalb existiert grundsätzlich *keine Freilauf-Umschaltung*.
Dies wiederum hat zwei positive Konsequenzen:

- Es wird in der gesamten Pulsperiode nur noch unter den beiden maximalen Netzleiterspannungen (hier u_{ac}, u_{bc}) umgeschaltet. Diese sind mit $|\Delta\varphi_1| \geq \pi/6$ weit vom jeweiligen Spannungsnulldurchgang entfernt und deren Vorzeichen ist deshalb *sicher* zu detektieren.
  Dementsprechend ist die – an sich vorteilhafte – spannungsabhängige Vier-Schritt Kommutierung *jederzeit unkritisch*[48] anzuwenden.

[48] Im Gegensatz zum *Stromlosen Schalten des GR* beim *IMC* ist die Kommutiersequenz jedoch immer noch messgrössenabhängig.

- Wie nachfolgend aufgezeigt wird, erhöhen sich mit Anwenden der *CMCL*-Modulation, bedingt durch den Wegfall der Freilauf-Umschaltungen, die globalen Schaltverluste gegenüber der bisher betrachteten *OCL*-Modulation *nicht*.
  Insofern bringt der *CMCL*-Betrieb beim *CMC keinerlei* Nachteile mit sich.

Mit Betrachten des Schaltzyklus in Abbildung 4.57 wird klar, dass der Freilauf-Laststrompfad im Rahmen des *CMCL*-Verfahrens prinzipiell immer über diejenige Eingangsphase bereitzustellen ist, die durch beide GR-Schaltzustände (vgl. $\boldsymbol{s}_{GR}$) bestromt wird (für $\Phi_1 = 0$: diejenige des betragsmaximalen Netzpotentials).
Dieses *CMC*-Steuerverfahren wurde in [27] explizit geschildert und zuvor wohl auch in [14] untersucht, wo es mit dem Begriff „SEPP“ bezeichnet ist.

Die Schaltzyklen der *CMCL*-Modulationsvariante unterscheiden sich für jede zweite GR-/WR-Sektorkombination von denen der *OCL*-Variante.
Während die Pulsperiode beispielsweise im GR-/WR-Sektor (i)/(I.A) in beiden Modulationsfällen identische Schaltzustände (gemäss Abbildung 4.47(c)) anwendet, so differieren die aktivierten Freilauf-Zustände im folgenden GR-Sektor (ii). Demzufolge ist es sinnvoll, für die GR-/WR-Sektorkombination (ii)/(I.A) die abweichenden Schaltzyklen (Abbildung 4.51 vs. Abbildung 4.57) hinsichtlich der *unterschiedlichen* Schaltvorgänge zu untersuchen.
Um eine Aussage in Bezug auf die resultierende Schaltverlustdifferenz treffen zu können, genügt es also, die drei freilaufbezogenen Schalthandlungen (*in* den Freilauf-Zustand hinein, *innerhalb* des Freilauf-Zustands, sowie *aus* dem Freilauf-Zustand heraus) zu betrachten und anhand der jeweils auftretenden Schaltgrössen u_S wie i_S zu vergleichen.

Dieser Vergleich der abweichenden *OCL*- und *CMCL*-Schaltvorgänge ist in Tab. 4.14 zusammengestellt.
Darin gelte folgende Notation bezüglich der Schaltgrössenindices:

Schalthandlung	*OCL*		*CMCL*	
	i_S	u_S	i_S	u_S
***in den** Freilauf*	$i_{S,med}$	$u_{S,max}$	$i_{S,max}=\lvert i_{S,med}+i_{S,min}\rvert$	$u_{S,max}$
***im** Freilauf*	$i_{S,max}+\lvert i_{S,med}+i_{S,min}\rvert$ $=2\ i_{S,max}$	$u_{S,min}$	0	0
***aus dem** Freilauf*	$i_{S,med}$	$u_{S,med}$	$i_{S,max}=\lvert i_{S,med}+i_{S,min}\rvert$	$u_{S,med}$

$$\sum \Delta\overline{w}_{Sw}: \begin{array}{l} +1\ \overline{i}_{S,min}\ \overline{u}_{S,max}\ K_1 \\ +1\ \overline{i}_{S,min}\ \overline{u}_{S,med}\ K_1 \\ -2\ \overline{i}_{S,max}\ \overline{u}_{S,min}\ K_1 \\ \hline \approx 0 \end{array}$$

Tabelle 4.14: GR-/WR-Sektor (ii)/(I.A):
Vergleich der freilaufbezogenen Schalthandlungen der *OCL*- sowie der *CMCL*-Modulation hinsichtlich Schaltstrom i_S und -spannung u_S.

max : jeweils betragsmaximale Grösse
(in GR-/WR-Sektor (ii.a)/(I.A): $|u_{ac}|$, $|i_A|$)
med : jeweils die Grösse mittleren Betrages
(in GR-/WR-Sektor (ii.a)/(I.A): $|u_{bc}|$, $|i_C|$)
min : jeweils betragsminimale Grösse
(in GR-/WR-Sektor (ii)/(I.A): $|u_{ab}|$, $|i_B|$).

Beim *CMCL* entfällt offenkundig die Umschaltung der drei Laststromphasen innerhalb des Freilauf-Intervalls. Die Schaltspannungen u_S zum Herbeiführen ($u_{S,max}$), wie zum Beenden ($u_{S,med}$) des Freilauf-Zustands sind bei beiden Modulationsvarianten identisch.
Das *OCL*-Verfahren ist jedoch dadurch charakterisiert, dass die betragsmaximale Laststromphase $i_{S,max}$ – abgesehen von der Freilauf-Umschaltung – *nicht* geschaltet wird, während dies bei der abweichenden *CMCL*-Pulsperiode zum Einleiten, sowie zum Beenden des Freilauf-Intervalls jedoch der Fall ist.
Allgemein kann der maximale Phasenstrombetrag $|i_{S,max}|$ in einem nullleiterfreien System auch durch die Summe der beiden verbleibenden Phasenstrombeträge $|i_{S,med} + i_{S,min}|$ ausge-

drückt werden, was den Vergleich in Tab. 4.14 dann etwas vereinfacht, wenn die Schaltverluste mit dem linearen Ansatz (4.38) beschrieben werden können.

Unterhalb der *CMCL*-Tabellenspalte sind die relevanten Differenzanteile der Schaltverlustenergien aufsummiert. Da für die global (über einen GR-/WR-Sektor) gebildeten Mittelwerte der Schaltgrössen die Gleichung $\bar{i}_{S,min} \cdot \bar{u}_{S,max} = \bar{i}_{S,max} \cdot \bar{u}_{S,min}$ gilt, folgt die linear berechnete, mittlere Schaltverlustenergiedifferenz zu

$$\Delta\bar{w}_{Sw} = K_1\,(\bar{i}_{S,min} \cdot \bar{u}_{S,med} - \bar{i}_{S,max} \cdot \bar{u}_{S,min}). \tag{4.60}$$

Gemäss der linearen Beziehung (4.38) ist der Ausdruck auf der rechten Seite von (4.60) leicht negativ – d.h. die globalen Schaltverluste wären bei *CMCL*-Modulation etwas reduziert gegenüber dem *OCL*-Verfahren.
Bei Bewertung mit der nicht-linearen Verlustbeziehung (4.39) jedoch, ergibt der Ausdruck (aufgrund der stärkeren Gewichtung der spannungsabhängigen Terme) einen leicht positiven Wert.
Schlussendlich kann also praktisch festgehalten werden, dass die globalen Schaltverluste der *CMCL*-Modulation in etwa denen des *OCL*-Verfahrens entsprechen.

Aufgrund der quasi *unveränderten* Schaltverluste behalten folglich auch sämtliche *KONV*-Verlustverläufe in Abbildung 4.54 ihre Gültigkeit. Insbesondere bleibt ebenso der dort vorgenommene Topologievergleich *CMC* vs. *IMC* von der hinzugekommenen *CMCL*-Modulationsoption unbeeinflusst.

4.3.3.2 *LOV,CMCL*-Modulation für den *CMC*

Auch für die *LOV*-Modulation lässt sich eine speziell für die *CMC* Topologie vorteilhafte *CMCL*-Klemmvariante finden.
In Abbildung 4.58 ist ein angepasster *LOV,CMCL*-Schaltzyklus exemplarisch für die GR-/WR-Sektorkombination (i.b)[49]/(I.A)

[49]In GR-Sektorhälfte (ii.a) gilt der gleiche Schaltzyklus. Im Unterschied zur Abbildung 4.58 würde hier jedoch gelten: $u_{ab} \approx 0$, $u_{bc} > 0$

s_{GR}	(ab)			(bc)		
s_{WR}	(110)	(100)	(000)	(111)	(110)	(100)
$\underline{S}^T_{CMC}$	1 1 0 0 0 1 0 0 0	1 0 0 0 1 1 0 0 0	0 0 0 **1 1 1** 0 0 0	0 0 0 **1 1 1** 0 0 0	0 0 0 1 1 0 0 0 1	0 0 0 1 0 0 0 1 1
u_S		u_{ab}	u_{ab}		$u_{bc}\approx 0$	$u_{bc}\approx 0$

Abbildung 4.58: GR-/WR-Sektor (i.b)/(I.A): *LOV,CMCL*-Schaltzyklus über eine Pulshalbperiode.

gezeigt.

Im Gegensatz zur *LOV,CMCL*-Modulation beim *IMC*, wo beide ZK-Schienen im WR-Freilauf-Zustand ihr Potential wechseln müssen, ist es beim *CMC* möglich, den Freilauf-Pfad – ebenso wie bei der *KONV*-Modulation – kontinuierlich auf dem Potential *einer* Netzphase zu belassen.
So ist der Freilauf-Strompfad im Sinne des *LOV,CMCL*-Verfahrens beim *CMC* immer über die *gemeinsame* Eingangsphase beider GR-Schaltzustände (vgl. $\boldsymbol{s}_{GR}$, hier b) bereitzustellen.

Auch für die *LOV*-Modulation lassen sich die *vorteilhaften Eigenschaften* der *CMCL*-Klemmung für die *CMC* Topologie in zwei Punkten zusammenfassen:

- Es existiert *keine Freilauf-Umschaltung.*
  Demzufolge gilt hier für die gemäss Abschnitt 4.3.2.2 beim *LOV,OCL*-Verfahren deutlich verluststeigernd wirkende, virtuelle GR-Schaltspannung: $u_{S,GR} = 0$.
  Damit ist für die *LOV,CMCL*-Modulation des *CMC* eine ähnlich ausgeprägte *Schaltverlustreduktion* gegenüber dem *KONV,CMCL* (bzw. *KONV,OCL*) gegeben, wie dies nach Abbildung 4.55(b) auch beim *IMC* der Fall ist.

  Ensprechend würden sich die *LOV*-Verlustverläufe in Abbildung 4.54 zu Gunsten des *CMC* ändern.

- Es erfolgt *kein* Potentialwechsel im Freilauf-Intervall.
  Daher resultiert ein deutlich *geringerer Gleichtakteffektiv-*

wert, der gegenüber dem Referenzwert der *KONV,OCL*-Modulation des *IMC* um gar *39.5% vermindert* ist.

Zum Vergleich: Der *IMC* erreicht mit dem *LOV,CMCL*-Verfahren eine *weniger* deutliche Verringerung des Gleichtakteffektivwerts von 22.0%.

Während beim Vergleich des Gleichtaktverhaltens die *CMC* Topologie gegenüber dem *IMC* den günstigeren Wert aufweist, verhält es sich bei den resultierenden Schaltverlusten jedoch – trotz der beim *CMC* erzielten Reduktion – gegenteilig.
Denn wie die Betrachtung des *CMC*-Schaltzyklus in Abbildung 4.58 zeigt, werden in *jeder* Pulsperiode alle *drei* Lastphasen (A, B, C) geschaltet.
Dies ruft höhere Schaltverluste hervor, als das für den *IMC* beim *LOV,OCL* (Lastphase maximalen Strombetrags klemmt), wie auch beim *LOV,CMCL* (Lastphase maximalen *oder* mittleren Strombetrags klemmt) der Fall ist.

Grundsätzlich ist zum *LOV,CMCL*-Verfahren jedoch zu erwähnen, dass trotz der vermiedenen Freilauf-Umschaltung *ausserhalb* des Freilauf-Intervalls natürlich dennoch die *LOV*-charakteristische Kommutierung unter minimaler – und damit „vorzeichenunsicherer“ – Schaltspannung $u_{S,min}$ (hier u_{bc}) vorzunehmen ist.
Diese Situation ist jedoch umgehbar, indem in den kritischen Bereichen ungewisser Schaltspannungsvorzeichen $u_{S,min} \approx 0$ auf die jederzeit unkritische *KONV,CMCL*-Modulation gewechselt wird, wie es gemäss Abschnitt 4.1.2.4 auch für den *IMC* praktiziert werden kann.

4.3.3.3 Hinweis bezüglich [14] – „LOPP“

Eine weitere interessante *CMC*-Modulationsvariante, die gewissermassen als Mischform der zuvor beschriebenen Verfahren *KONV,CMCL* und *LOV,CMCL* aufgefasst werden kann, ist in [14] unter dem Begriff „LOPP“ vorgestellt worden.

Die LOPP-Variante nutzt jedoch auch explizit die sechs rotierenden Schaltzustände des *CMC* und kann insofern *nicht* unmittelbar als *indirektes Modulationsverfahren* bezeichnet werden.

Die Zielsetzung der LOPP-Modulation ist ebenfalls die Schaltverlustminimierung.
Während die *OCL*-Klemmung (vgl. Abschnitt 4.1.1) konsequent das Umschalten des betragsmaximalen Laststroms vermeidet, umgeht das LOPP-Verfahren im entgegengerichteten Ansatz alle Schaltvorgänge, die unter betragsmaximaler Netzleiterspannung stattfinden würden.
Dies impliziert jedoch, dass der *CMC* jederzeit zwischen der Spannung mittleren ($u_{S,med}$) und minimalen Betrags ($u_{S,min}$) kommutiert werden muss, ebenso wie es bei der vorab aufgezeigten *LOV,CMCL*-Modulation der Fall ist. Demgemäss kann auch das LOPP-Verfahren *nicht* in den kritischen Intervallen ungewisser Spannungsvorzeichen eingesetzt werden, sondern muss dort auf das sichere *KONV,CMCL* (Notation in [14]: „SEPP“) wechseln.
Durch die bewusste Einbeziehung der rotierenden Schaltzustände ist mit dem LOPP jedoch vorteilhaft die *volle* Ausgangsspannungsübersetzung ($MU = 1$) realisierbar. Hierfür wird nach Abarbeiten der herkömmlichen *indirekten* Modulationsalgorithmen (vorteilhaft entsprechend *KONV,CMCL*) eine individuelle Umordnung der Lastphasen-Einzelschaltzustände vorgenommen, die einen gewissen Zusatzaufwand bedeutet.

Zur weiteren Bewertung des LOPP-Verfahrens soll noch eine kurze Einordnung hinsichtlich der entstehenden *Schaltverluste* erfolgen:

Bezüglich CMC

- Die pro Pulshalbperiode auftretenden Schaltspannungen ($2 \times u_{S,med}$, $2 \times u_{S,min}$) sind äquivalent zum *LOV,CMCL.*
- Die pro Pulshalbperiode umzukommutierende Laststromsumme ist beim LOPP im Mittel identisch mit jener beim *LOV,CMCL* ($1 \times i_{S,max}$, $1 \times i_{S,med}$, $2 \times i_{S,min}$).

Damit ergibt sich die folgende Beziehung in Bezug auf die Schaltverluste

$$P_{Sw,Lov,Cmcl} = P_{Sw,Lopp} < P_{Sw,Konv,Cmcl}.$$

Das Schaltverlustverhältnis $P_{Sw,Lopp}/P_{Sw,Konv,Cmcl}$ beträgt damit $1/\sqrt{3} \mathrel{\hat{=}} \mathit{57.7\%}$.

Bezüglich IMC

- Die pro Pulshalbperiode auftretenden Schaltspannungen ($2 \times u_{S,med}$, $2 \times u_{S,min}$) sind äquivalent zum *LOV,OCL* und geringer als beim *KONV,OCL* ($2{\times}u_{S,max}$, $2{\times}u_{S,med}$).
- Die pro Pulshalbperiode umzukommutierende Laststromsumme ist beim LOPP ($1 \times i_{S,max}$, $1 \times i_{S,med}$, $2 \times i_{S,min}$) erhöht gegenüber dem *LOV,OCL*, bzw. *KONV,OCL* ($2 \times i_{S,med}$, $2 \times i_{S,min}$).

Demgemäss gilt die Schaltverlustungleichung

$$P_{Sw,Lov,Ocl,IMC} < P_{Sw,Lopp,CMC} < P_{Sw,Konv,Ocl,IMC}.$$

Das Schaltverlustverhältnis $P_{Sw,Lopp,CMC}/P_{Sw,Konv,Ocl,IMC}$, gemittelt über $\Phi_2 \in [0 \ldots \pi/6]$, beträgt *68.9%*.

Zu erwähnen ist, dass obigen Verlustverhältnisangaben die lineare Schaltverlustbeziehung (4.38) zu Grunde liegt. Für LOPP- und *LOV*-Verfahren wurde idealisierend angenommen, dass sie durchgängig, auch in den Intervallen um die Spannungsnulldurchgänge, angewendet werden.

Auch hinsichtlich des *Gleichtaktverhaltens* ist das LOPP-Verfahren zwischen *LOV,CMCL*- und *KONV,CMCL*-Modulation einzuordnen

$$\Delta U_{0,\,Lov,Cmcl} < \Delta U_{0,\,Lopp} < \Delta U_{0,\,Konv,Cmcl}.$$

Das Gleichtakteffektivwertverhältnis $\Delta U_{0,\,Lopp}/\Delta U_{0,\,Konv,Cmcl}$ beträgt etwa *73%*.

Ferner ist anzumerken, dass sich der *Laststromripple* mit Anwenden des LOPP-Verfahrens um etwa *25%*, sowie der *Eingangsspannungsripple* um ca. *15%* erhöht.
Verursacht sind die gesteigerten Rippleanteile dadurch, dass die schaltverlustminimierende, lastphasenindividuelle Umordnung der Schaltzustände eine Verschiebung des Nullzustands – für gewöhnlich an den Beginn oder an das Ende einer Pulshalbperiode – bewirkt. Damit gleichbedeutend ergibt sich eine Verlängerung der Ausgangsspannungs- und Eingangsstromblöcke.

4.3.4 Übertragung des *„Spannungslosen Schaltens des WR“* auf den *CMC*

Die Modulationsbezeichnung *„Spannungsloses Schalten des WR“* ist bei der einstufigen *CMC*-Topologie physikalisch natürlich nicht zutreffend. Sämtliche Kommutierungsvorgänge finden prinzipiell unter einer, in der Regel, von Null verschiedenen Schaltspannung statt (vgl. Schaltzyklen in Abbildung 4.59, Abbildung 4.60).
So kennzeichnet obige Modulationsbezeichnung nur das identische *Klemmenverhalten* des *CMC*, welches beim *IMC* mit dem spannungslosen Umschalten der WR-Stufe während des GR-Freilauf-Zustands erreicht werden würde.

Wie alle anderen *CMC*-Modulationsverfahren – mit Ausnahme des sicheren[50] *KONV,CMCL* – so setzt ebenfalls das *Spannungslose Schalten des WR* die Kenntnis des Netzspannungs- oder Laststromvorzeichens *auch* im Bereich der jeweiligen Nulldurchgänge voraus, damit die Kommutierung korrekt ablaufen kann.

Mit Betrachten der *KONV*-, bzw. *WR-LOV*-Schaltzyklen in Abbildung 4.59, bzw. Abbildung 4.60 ist hinsichtlich der Übertragung des *Spannungslosen Schaltens des WR* auf die *CMC* Topologie folgende generelle Feststellung zu machen:
Beim *KONV* wie beim *WR-LOV* schalten bei zwei Zustandswechseln innerhalb einer Pulshalbperiode jeweils *zwei Lastphasen simultan* um. Neben vor allem *erhöhten Schaltverlusten* können damit bei in der Praxis nicht völlig synchron ablaufenden Schalttransitionen auch kurzzeitig unerwünschte Zwischenzustände entstehen.
Beim *IMC* kommt (beispielsweise im Fall des *LOV*-, bzw. *WR-LOV*-Verfahrens) zwar auch die gleichzeitige Umschaltung zweier Netz- bzw. Lastphasen vor, hier findet dieser Wechsel jedoch prinzipiell im Freilauf-Intervall statt, sodass mögliche interne Zwischenzustände sich *nicht* auf das Klemmenverhalten des Konverters auswirken können.

Abbildung 4.59 zeigt einen exemplarischen Schaltzyklus des *KONV*-Verfahrens.

[50] wenngleich immernoch messgrössenabhängigen

s_{WR}	(100)			(110)		
s_{GR}	(ac)	(bc)	(bb)	(bb)	(bc)	(ac)
$\underline{S}_{CMC}^{T}$	1 0 0 0 0 0 0 1 1	0 0 0 1 0 0 0 **1 1**	0 0 0 1 **1 1** 0 0 0	0 0 0 1 1 1 0 0 0	0 0 0 **1 1** 0 0 0 1	**1 1** 0 0 0 0 0 0 1
u_S	$u_{ab}\approx 0$		u_{bc}	u_{bc}	$u_{ab}\approx 0$	

Abbildung 4.59: GR-/WR-Sektor (ii)/(I.A): *KONV*-Schaltzyklus über eine Pulshalbperiode.

Im Unterschied zum *Spannungslosen Schalten des WR* beim *IMC*, wo der betragsminimale Laststrom $i_{S,min}$ (im Beispiel i_B) gar nicht umgeschaltet wird, wird er beim *CMC* pro Pulshalbperiode offenbar *zweimal* – zum Einen unter minimaler Spannung $u_{S,min}$ (hier u_{ab}) und zum Anderen unter mittlerer Schaltspannung $u_{S,med}$ (hier u_{bc}) – umkommutiert.

s_{WR}	(101)			(110)		
s_{GR}	(ac)	(bc)	(bb)	(bb)	(bc)	(ac)
$\underline{S}_{CMC}^{T}$	**1** 0 **1** 0 0 0 0 1 0	0 0 0 **1** 0 **1** 0 1 0	0 0 0 1 1 1 0 0 0	0 0 0 1 1 1 0 0 0	0 0 0 **1 1** 0 0 0 1	**1 1** 0 0 0 0 0 0 1
u_S	$u_{ab}\approx 0$		u_{bc}	u_{bc}	$u_{ab}\approx 0$	

Abbildung 4.60: GR-/WR-Sektor (ii)/(I.A): *WR-LOV*-Schaltzyklus über eine Pulshalbperiode.

Ein auf den *CMC* übertragener *WR-LOV*-Schaltzyklus ist in Abbildung 4.60 dargestellt.
Im Rahmen der ursprünglichen *WR-LOV*-Modulation des zweistufigen *IMC* wird die Lastphase des betragsmaximalen Stroms $i_{S,max}$ (im obigen Beispiel A) an eine ZK-Schiene geklemmt und somit nicht geschaltet. Gemäss der Zustandsfolge in Abbildung 4.60 muss der *CMC* hingegen den betragsmaximalen Laststrom $i_{S,max}$ (hier i_A) *zweimal*, wennauch jeweils unter mininmaler Netzleiterspannung $u_{S,min}$ (hier u_{ab}) umschalten.
Diese beiden Schalthandlungen kommen additiv zu jenen ursprünglichen eines *IMC*-Schaltzyklus hinzu.

Sowohl bei Anwendung der *KONV*-, als auch der *WR-LOV*-Modulation werden innerhalb einer *CMC*-Pulsperiode also alle *drei* Laststromphasen umgeschaltet. Damit entstehen allgemein etwas höhere Schaltverluste als bei der jeweils korrespondierenden Steuervariante für den *IMC*.
Konkret lässt sich diese *Schaltverlusterhöhung* gegenüber dem *IMC* – jeweils im Durchschnitt über $\Phi_2 \in [0 \ldots \pi/6]$ – wie folgt quantifizieren[51]:

KONV: + 16.7%
WR-LOV: + 47.2%

Zu berücksichtigen ist allerdings auch die Tatsache, dass einige der Vorteile, die das *Spannungslose Schalten des WR* für die *IMC*-Topologien bietet, für den *CMC* weniger relevant sind. Dies sei im Folgenden kurz diskutiert:

Die gleichmässige Schaltverlustaufteilung zwischen allen Leistungshalbleitern ist beim *CMC* ohnehin gegeben. Dementsprechend ist auch der Arbeitspunkt 1 kein kritischer Zustand und bedarf keiner weiteren Optimierung (zur Erhöhung des Stillstandsmoments).
Das Gleichtaktverhalten zeigt, wie in 4.3.3 angesprochen, auch im *LOV,CMCL* sehr günstige Werte. Durch Anwenden der ausgangsspannungsbezogenen Dreipunkt-Modulation als Kombination des *LOV,CMCL*- und *KONV,CMCL*-Verfahrens lassen sich auch im oberen Spannungsübersetzungsbereich ($MU > 1/\sqrt{3}$) ähnlich geringe Gleichtaktkennwerte erzielen, wie es beim *LOV,CMCL* der Fall ist. Dieser Umstand ergibt sich aus der Tatsache, dass beim *CMC* keine kommutierungsbedingten, minimalen Freilauf-Intervalle, welche beim *IMC* das Gleichtaktverhalten der spannungsbezogenen Dreipunkt-Modulation deutlich verschlechtern, einzubeziehen sind.

Weil weder bei *KONV*-, noch bei *WR-LOV*-Modulation eine der Laststromphasen geklemmt wird, ist eine schwächere Schaltverlustabhängigkeit von der Lastphasenverschiebung Φ_2 zu verzeichnen. Damit geht beim *KONV*-Verfahren eine weniger ausgeprägte Schaltverlustreduktion unter steigendem Φ_2 einher, als dies gemäss Abbildung 4.40(a),(b) für einen *IMC* der Fall ist.

[51]Werte basieren auf linearem Verlustansatz (4.38)

Da das Klemmenverhalten des *CMC* identisch mit dem eines *IMC* ist, ist mit Anwenden des *Spannungslosen Schaltens des WR* jedoch unverändert eine gewisse Verbesserung der Netzstromqualität zu ereichen. Die erhöhten Schaltverluste sind dabei in Kauf zu nehmen.

4.3.5 Fazit

Im abschliessenden Vergleich der *indirekten Modulationsverfahren* für die *CMC*-Topologie sei herausgestellt, dass praktisch vor allem die *KONV,CMCL*-Modulation, sowie zur weitergehenden Verlustreduktion die *LOV,CMCL*-Variante und gegebenenfalls das LOPP[52]-Verfahren am interessantesten erscheinen.

4.3.6 Bezug zu Ansätzen der *direkten Modulation*

Schlussendlich soll in diesem letzten *CMC*-bezogenen Abschnitt noch eine Verbindung zur *direkten Modulation* des *CMC* hergestellt werden. Hierzu werde zunächst der dort gebräuchliche geometrische Ansatz[53] zur Visualisierung der Modulationsaufgabe verkürzt eingeführt.
Im Anschluss wird der Zusammenhang mit der *indirekten Modulation* aufgezeigt. Hierzu wird auch diese in die selbe geometrische Darstellungsform übertragen und diskutiert.

Im Sinne dieser geometrischen Betrachtungsweise ist es zweckmässig, die drei skalaren Eingangsspannungen $u_{a,b,c}$ *jeweils* als komplexe Zeigergrösse zu vereinbaren, um einen gegenseitigen Winkel- bzw. Raumbezug herzustellen.
Im Hinblick auf die Definition der skalaren Grössen $u_{a,b,c}$ in

[52] methodische Details siehe [14]
[53] nach [19], wie auch [20]

(3.1) seien die entsprechenden Einzelraumzeiger $\underline{u}_{a,b,c}$ zu

$$\begin{aligned} \underline{u}_a &= \hat{U}_1 \cdot e^{j\cdot\omega_1 t} \cdot e^{j\cdot 0} \\ &= \underline{U}_1(t) \cdot e^{j\cdot 0} \end{aligned} \tag{4.61a}$$

$$\begin{aligned} \underline{u}_b &= \hat{U}_1 \cdot e^{j\cdot\omega_1 t} \cdot e^{-j\cdot\frac{2\pi}{3}} \\ &= \underline{U}_1(t) \cdot e^{-j\cdot\frac{2\pi}{3}} \end{aligned} \tag{4.61b}$$

$$\begin{aligned} \underline{u}_c &= \hat{U}_1 \cdot e^{j\cdot\omega_1 t} \cdot e^{-j\cdot\frac{4\pi}{3}} \\ &= \underline{U}_1(t) \cdot e^{-j\cdot\frac{4\pi}{3}} \end{aligned} \tag{4.61c}$$

angegeben. Dabei kann jede Spannung als Produkt des gemeinsamen zeitabhängigen Teils $\underline{U}_1$ und des individuellen Einheitsdrehoperatorterms ausgedrückt werden.

Die Zeitabhängigkeit sei auch hier durch den kontinuierlich fortschreitenden Netzphasenwinkel φ_{u1} beschrieben

$$\omega_1 t = \varphi_{u1}\big|_{\Phi_1=0} = \varphi_1, \tag{4.62}$$

der im gewöhnlichen Fall $\Phi_1 = 0$ identisch mit der Winkellage φ_1 des Eingangsstromzeigers ist.

Die grundlegene Beziehung (1.1) der Spannungs-Übertragung des *CMC* wird nun zum Erhalt der ebenso komplexen Ausgangsspannungen[54] herangezogen. So ergibt sich mit (4.61) exemplarisch für den Momentanwert von $\underline{u}_{A_0}$

$$\begin{aligned} \underline{u}_{A_0} &= s_{aA} \cdot \underline{u}_a + s_{bA} \cdot \underline{u}_b + s_{cA} \cdot \underline{u}_c \\ &= \underbrace{s_{aA} \cdot e^{j\cdot 0}}_{\underline{s}_{aA}} \cdot \underline{U}_1 + \underbrace{s_{bA} \cdot e^{-j\cdot\frac{2\pi}{3}}}_{\underline{s}_{bA}} \cdot \underline{U}_1 + \underbrace{s_{cA} \cdot e^{-j\cdot\frac{4\pi}{3}}}_{\underline{s}_{cA}} \cdot \underline{U}_1 \\ &= (\underbrace{\underline{s}_{aA} + \underline{s}_{bA} + \underline{s}_{cA}}_{\underline{s}_A}) \cdot \underline{U}_1 \\ &= \underline{s}_A \cdot \underline{U}_1, \end{aligned} \tag{4.63}$$

[54] Bezugspotential ist der eingangsseitige Sternpunkt 0

wobei im zweiten Rechenschritt die Drehoperatorterme der komplexen Netzspannungsausdrücke den betreffenden Schaltsignalen zugeschlagen werden. Dies ist sinnvoll, da jedes Schaltsignal (s_{iA} mit $i \in \{a, b, c\}$) stets einer Eingangsphase a, b, c fest zugeordnet ist. Somit werden also auch die Schaltsignale in komplexe Zeigergrössen mit Raumbezug überführt.
Im dritten Rechenschritt ist die Summe der drei Einzelzeiger der Schaltsignale zu einem Gesamtschaltsignalzeiger $\underline{s}_A$ zusammengefasst, der nun direkt das Eingangsspannungssystem zur komplexen Ausgangsphasenspannung $\underline{u}_{A_0}$ transformiert.

Da zu jedem Momentanzeitpunkt nur genau eines der drei Schaltsignale aktiv (d.h. '1') sein kann (vgl. Bedingung (1.3)), gelangt man zu einem kontinuierlich einstellbaren – und damit anwendungsrelevanten – Transformationszeiger $\underline{\bar{s}}_A$ erst durch die lokale Mittelung von (4.63) über eine Pulsperiode.
Die gemittelte Transformationsbeziehung (4.63) ist nachfolgend in (4.64) für alle drei Ausgangsphasenspannungen angegeben.

$$\begin{aligned} \underline{\bar{u}}_{A_0} &= (\underline{\bar{s}}_{aA} + \underline{\bar{s}}_{bA} + \underline{\bar{s}}_{cA}) \cdot \underline{U}_1 \\ &= \underline{\bar{s}}_A \cdot \underline{U}_1 \end{aligned} \tag{4.64a}$$

$$\begin{aligned} \underline{\bar{u}}_{B_0} &= (\underline{\bar{s}}_{aB} + \underline{\bar{s}}_{bB} + \underline{\bar{s}}_{cB}) \cdot \underline{U}_1 \\ &= \underline{\bar{s}}_B \cdot \underline{U}_1 \end{aligned} \tag{4.64b}$$

$$\begin{aligned} \underline{\bar{u}}_{C_0} &= (\underline{\bar{s}}_{aC} + \underline{\bar{s}}_{bC} + \underline{\bar{s}}_{cC}) \cdot \underline{U}_1 \\ &= \underline{\bar{s}}_C \cdot \underline{U}_1 \end{aligned} \tag{4.64c}$$

Die gemittelten Schaltsignale entsprechen den relativen Eischaltzeiten eines Schaltelements. Weil jede der drei komplexen Einzelzeiten ihre spezifische Richtungsinformation in die Summe einbringt, beschreibt $\underline{\bar{s}}_A$ den vollständigen, *mittleren Schaltzustand* der Ausgangsphase A. Insofern ist die komplexe gemittelte Grösse $\underline{\bar{s}}_A$ als ein „Raumzeiger des Schaltzustands“ der Phase A zu verstehen.
Dabei kann den drei Ausgangsphasen völlig unabhängig voneinander ein jeweils individueller Schaltzustandszeiger und somit eine frei wählbare komplexe Spannung $\underline{\bar{u}}_{A_0,B_0,C_0}$ zugewiesen werden.

Da der Betrag der komplexen Schaltzustandsraumzeiger auf maximal $|\underline{\bar{s}}_{A,B,C}| = 1$ begrenzt ist, deren Richtung sich aber beliebig aus allen drei Netzspannungsachsen (a, b, c – vgl. Abbildung 4.63) zusammensetzen kann, ergibt sich für den realisierbaren Bereich der Ausgangsspannungen die in Abbildung 4.61 gezeigte Dreiecksfläche, die von den komplexen Netzspannungen aufgespannt wird.

Sämtliche Spannungsgrössen im Darstellungsansatz nach Abbildung 4.61 sind komplexer Natur. Die praktisch bedeutsamen reellen Skalarwerte finden sich in den zugehörigen Realteilen wieder, was mittels (4.65) ausgedrückt ist.

$$u_x = \Re(\underline{u}_x) \tag{4.65a}$$

$$\bar{u}_x = \Re(\underline{\bar{u}}_x) \tag{4.65b}$$

$$\text{mit } x \in \{a, b, c,\ A_0, B_0, C_0\}$$

Der Ermittlung der Skalarwerte entspricht in den nachfolgend gezeigten Diagrammen die grafische Projektion der komplexen Grössen auf die mit „Re“ bezeichnete reelle Koordinatenachse.

Da die resultierenden Ausgangsspannungen $\underline{\bar{u}}_{A_0,B_0,C_0} = \underline{\bar{s}}_{A,B,C} \cdot \underline{U}_1$ komplexe Grössen sind, die physikalisch relevanten Sollwerte aber selbstverständlich nur in reeller Skalarform ($\bar{u}_{A_0,B_0,C_0}$) vorliegen, sind die komplexen Schaltzustandsraumzeiger $\underline{\bar{s}}_{A,B,C}$ noch nicht eindeutig festgelegt.

In Veröffentlichungen jüngeren Datums ([28], [43], [44]), die vorteilhafte Strategien der *direkten Modulation* untersuchen, werden zur Erzielung eines maximalen *CMC*-Aussteuerbereichs bei gleichzeitiger *Minimierung der Umschalthandlungen* zwei Grundkonstellationen zur Platzierung der mittleren Schaltzustandsraumzeiger $\underline{\bar{s}}_{A,B,C}$ vorgeschlagen.
Diese beiden bevorzugten Grundkonstellationen sind in Abbildung 4.61 in Bildteil(a), wie (b) angegeben.

Da die angesprochene Minimierung der Umschalthandlungen pro Pulsperiode einer Massnahme zur Schaltverlustreduktion gleichkommt, stellt sich die Frage, wie diese Massnahme auf Basis der *direkten Modulation* gegenüber den im Rahmen dieser Arbeit abgehandelten *indirekten* Ansätzen zur Schaltverlusther-

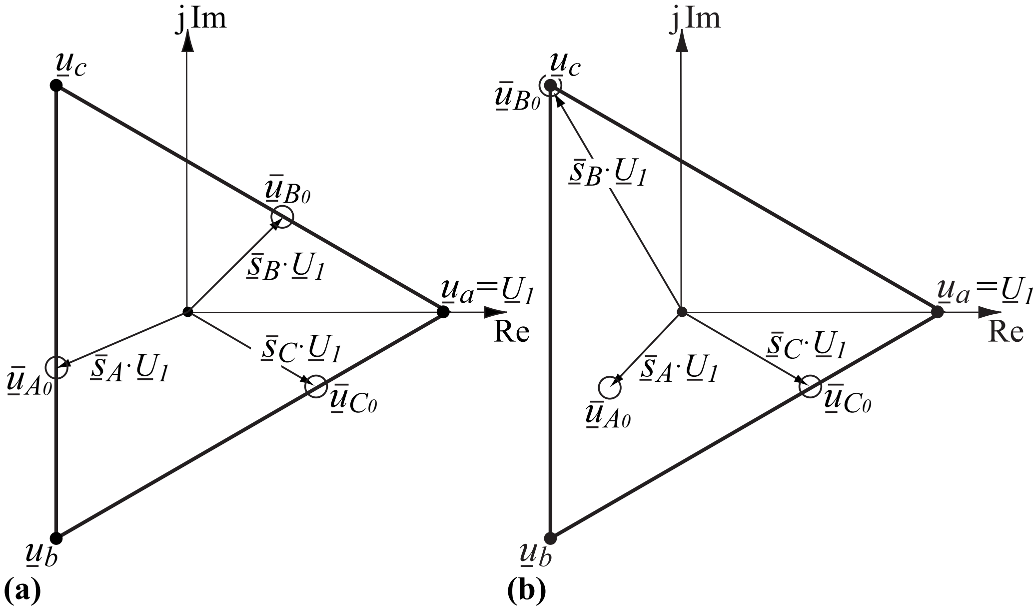


Abbildung 4.61: Direkte Modulation ($M = 1, \varphi_{u1} = 0$). Darstellung der phasenindividuellen, mittleren Schaltzustände als Raumzeiger $\bar{\underline{s}}_{A,B,C}$. Gezeigt sind die beiden Grundkonstellationen bevorzugter Modulationsstrategien, die bei Vollaussteuerung einen maximalen *CMC*-Aussteuerbereich ermöglichen und gleichzeitig zu einer minimalen Anzahl von Umschalthandlungen führen ([28], [43]).
(a) Jede Lastphase wird innerhalb eines Schaltzyklus mit genau zwei Eingangsphasen verbunden.
Bei Vollaussteuerung brauchen *drei* der neun Schaltelemente nicht umgeschaltet werden. Schaltzustandsfolgen diesen Musters sind nach *indirekter Modulation* nur sehr eingeschränkt möglich.
(b) Eine Lastphase (hier B) bleibt über einen Schaltzyklus fest mit einer Eingangsphase (hier c) verbunden. Ausschliesslich zwischen den beiden verbleibenden Eingangsphasen wechselt eine weitere Lastphase, während die dritte (hier A) an alle drei Eingangsphasen geschaltet wird.
Bei Vollaussteuerung verharren gar *vier* der neun Schaltelemente in einem festen Zustand. Das Prinzip der *indirekten Modulation entspricht* eben auch dieser Grundkonstellation der Schaltzustandsraumzeiger.

absetzung einzuordnen sind.
Dazu ist folgendes festzuhalten:

Die Grundkonstellation (a) aus Abbildung 4.61 verbindet innerhalb einer Pulsperiode jede Lastphase mit genau zwei Eingangsphasen. Geometrisch gesehen liegen damit bei Vollaussteurung ($M = 1$) die komplexen Ausgangsspannungen auf je einer Seite der von den Netzspannungen aufgespannten Dreiecksbegrenzung.
In den bisher betrachteten *indirekten* Modulationsverfahren zur Schaltverlustreduktion wird dieses Vorgehen nicht praktiziert. Allerdings werden entsprechende Schaltzyklen bei den im nachfolgenden Kapitel 5.2 erläuterten Steuerverfahren zum erweiterten Blindleistungstransfer mitunter herangezogen.
Ferner sei damit festgestellt, dass eine sinnvolle Verwendung der Grundkonstellation (a) nicht an die Verfügbarkeit rotierender Schaltzustände gebunden ist.

Die Grundkonstellation (b) aus Abbildung 4.61 klemmt eine Lastphase fest an eine Eingangsphase, während eine weitere Lastphase ausschliesslich zwischen den beiden anderen Eingangsphasen wechselt. Die verbleibende dritte Lastphase wird innerhalb einer Pulsperiode mit allen drei Eingangsphasen verbunden. In der geometrischen Interpretation liegt damit (bei Vollaussteurung) eine komplexe Ausgangsspannung auf einem Eckpunkt des Begrenzungsdreiecks, eine weitere auf der gegenüberliegenden Dreiecksseite und die verbleibende Ausgangsspannung beliebig im Dreiecksinnern.
Eben dieses Prinzip ist *genau jenes*, welches im Rahmen der *KONV*-Spannungsbildung der *indirekten* Modulationsverfahren variantenunabhängig *auch verwendet* wird. Verdeutlicht wird der Sachverhalt anhand der in Abbildung 4.62 gezeigten Tabelle, die während einer exemplarischen Pulshalbperiode die an die Lastphasen durchgeschalteten Eingangsphasen auflistet. Sei auch hier Vollaussteuerung vorausgesetzt und der damit hinfällige Nullzustand ignoriert, so liegen exakt die oben geschilderten Verhältnisse der Grundkonstellation (b) vor.

s_{GR}	(ac)			(ab)		
s_{WR}	(100)	(110)	(111)	(111)	(110)	(100)
$\underline{S}^T_{CMC}$	1 0 0 0 0 0 0 1 1	1 1 0 0 0 0 0 0 1	1 1 1 0 0 0 0 0 0	1 1 1 0 0 0 0 0 0	1 1 0 0 0 1 0 0 0	1 0 0 0 1 1 0 0 0
A	a	a	a	a	a	a
B	c	a	a	a	a	b
C	c	c	a	a	b	b
			Nullzustand			

Abbildung 4.62: Indirekte Modulation (*KONV*).
An die Lastphasen durchgeschaltete Eingangsphasen während einer exemplarischen Pulshalbperiode im GR-/WR-Sektor (i)/(I).

Übereinstimmend mit den Angaben aus den zuvor genannten Veröffentlichungen brauchen *vier* der neun Matrix-Schaltelemente nicht umgeschaltet werden. Da bei Umsetzung der Grundkonstellation (a) nur *drei* Schaltelemente in einem festen Zustand verharren, stellt die im Sinne der verlustoptimierten, *indirekten* Modulationsverfahren angewendete Grundkonstellation (b) ohnehin die – unter Verlustaspekten – günstigere Wahl dar. Insofern werden die zuvor im vorliegenden Kapitel aufgezeigten, *indirekt*-basierten Verfahren zur Schaltverlustreduktion von den Erkenntnissen in [28], [43], [44] bestätigt.
Unterschiede zwischen den vorgestellten Klemmvarianten (*OCL*, *CMCL*) ergeben sich erst unter Berücksichtigung des Nullzustands im (gewöhnlichen) Fall der Teilaussteuerung. Hier erweist sich, wie vorab geschildert, für den *CMC* die *CMCL*-, für die *IMC* Topologien hingegen die *OCL*-Variante als eher vorteilhaft.

Auch die Umsetzung der Grundkonstellation (b) allerdings ist im Rahmen der *indirekten Modulation* – bzw. beim Betrieb einer *IMC* Topologie – der obligatorischen Zwangsbedingung unterworfen, ohne rotierende Schaltzustände auskommen zu müssen. Im Unterschied zur *direkten* Modulation des *CMC* bedeutet

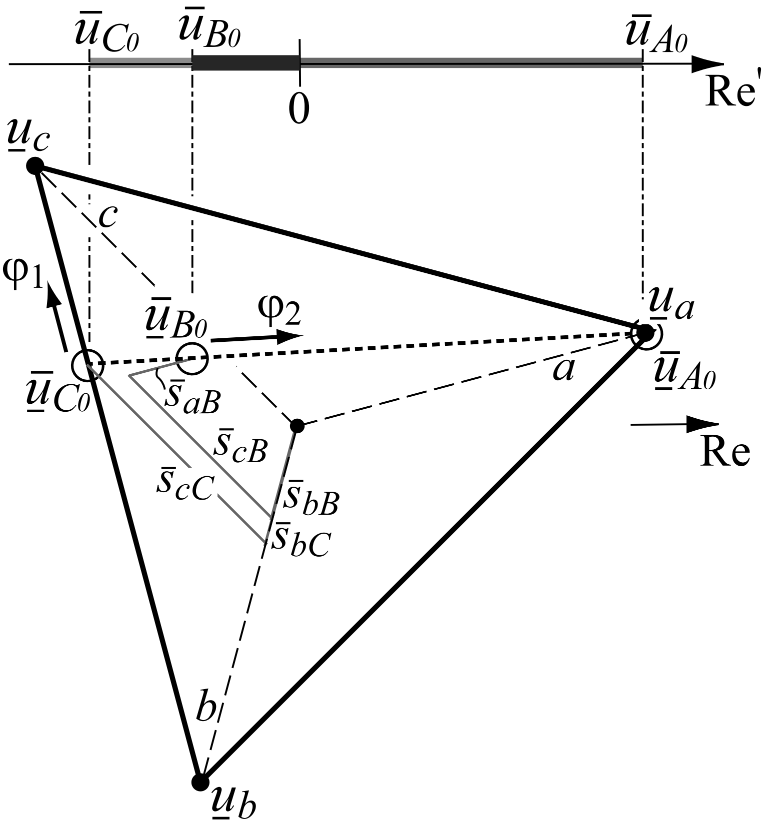


Abbildung 4.63: Indirekte Modulation (*KONV*). Konstruktion der komplexen Lastphasenspannungen $\underline{\bar{u}}_{A_0,B_0,C_0}$ mit den Einzelraumzeigern der lokal gemittelten Schaltzustände (exemplarisch für GR-/WR-Sektor (i)/(I) unter Vollaussteuerung, vgl. Abbildung 4.62). $\underline{\bar{u}}_{B_0}$ muss auf der strichliert gezeichneten Verbindungsgeraden von $\underline{\bar{u}}_{C_0}$ nach $\underline{\bar{u}}_{A_0}$ verlaufen, da ansonsten rotierende Zustände erforderlich wären. Dennoch ist für die massgebliche reelle Grösse $\bar{u}_{B_0} = \Re(\underline{\bar{u}}_{B_0})$ uneingeschränkt jeder Wert einstellbar.

dies, dass die Position der dritten komplexen Ausgangsspannung – bzw. des zugehörigen mittleren Schaltzustandsraumzeigers – *nicht beliebig* im Dreiecksinnern ausgewählt werden kann. Daher ist es sinnvoll zu untersuchen, in welcher geometrischen Einschränkung sich die Zwangsbedingung schliesslich niederschlägt.

Beispielhaft ist dazu die in Abbildung 4.62 gezeigte Pulsperiode basierend auf den Beziehungen (4.63), (4.64) für den Voll-

aussteuerfall in die entsprechende geometrische Darstellungsform gebracht worden, welche in Abbildung 4.63 gezeigt ist.
Gemäss Abbildung 4.62 klemmt im GR-/WR-Sektor (i)/(I) die Lastphase A an Eingangsphase a, Lastphase C wird lediglich mit b und c verbunden, während Lastphase B schliesslich an alle drei Eingangsphasen geschaltet wird.

Somit ist die Lage der komplexen Ausgangsspannung $\underline{\bar{u}}_{A_0}$ ohnehin eindeutig bestimmt – eben exakt auf $\bar{u}_a$. Analog muss sich $\underline{\bar{u}}_{C_0}$ auf der von $\bar{u}_b$ und $\bar{u}_c$ definierten Seite befinden. Die genaue Bedeutung der tatsächlichen Position auf der Dreiecksseite wird nachfolgend noch erläutert. Wird zunächst von einer festen Lage von $\underline{\bar{u}}_{C_0}$ ausgegangen, so ist diese über die Längen (d.h. die relativen Aktivierungsdauern $\bar{s}_{bC}$, $\bar{s}_{cC}$) der Einzelschaltzustände $\underline{s}_{bC}$, $\underline{s}_{cC}$ determiniert. Mit Betrachten der Zustände der Pulshalbperiode in Abbildung 4.62 wird deutlich, dass die entsprechenden Aktivierungsdauern $\bar{s}_{bB}$ und $\bar{s}_{cB}$ für Lastphase B jene von Lastphase C nicht überschreiten können – im Falle des Wegfalls der WR-Zustände (110) wären sie allenfalls gleichwertig. Andernfalls würde für die Differenzdauer $\bar{s}_{aB}$ der Einzelzustandszeiger $\underline{s}_{aB}$ aktiviert.
Da für eine feste Lage von $\underline{\bar{u}}_{C_0}$ die Längenverhältnisse mit $\bar{s}_{bC}/\bar{s}_{cC} = \bar{s}_{bB}/\bar{s}_{cB}$ auch für Lastphase B identisch festliegen, wird die Zeigersumme $\bar{s}_{bB} \cdot \underline{s}_{bB} + \bar{s}_{cB} \cdot \underline{s}_{cB}$ mit steigender Dauer des WR-Zustands (110) verhältnistreu abskaliert. Da in gleichem Masse der Zeiger $\underline{s}_{aB}$ verlängert wird, muss sich $\underline{\bar{u}}_{B_0}$ schliesslich auf einer *Geraden* bewegen, die die beiden anderen komplexen Ausgangsspannungen miteinander verbindet. Eine Position abseits dieser Verbindungsgeraden würde das Auftreten eines rotierenden Schaltzustands verursachen und ist somit für die *indirekte Modulation nicht möglich.*

Die skalaren Spannungswerte, die allein die physikalisch relevanten Grössen darstellen, ergeben sich durch Lotung auf die reelle Koordinatenachse. So ist also trotz des vorgegebenen Verlaufs der komplexen Spannung $\underline{\bar{u}}_{B_0}$ dennoch jeder beliebige Skalarwert $\bar{u}_{C_0} \leq \bar{u}_{B_0} \leq \bar{u}_{A_0}$ – ebenso wie bei der *direkten Modulation* – realisierbar.

Wie weiterhin anhand von Abbildung 4.64 verdeutlicht ist, bietet die auf den mittleren Schaltzustandsraumzeigern basierende Darstellungsform der komplexen Spannungen bei konsequenter Interpretation eine beachtliche anschauliche Aussagekraft.

So bestimmt der Soll-Phasenwinkel φ_1 des Eingangsstroms die Lage der Ausgangsspannung $\underline{\bar{u}}_{C_0}$ auf der Dreieckseite. Denn das damit festgelegte Seitenverhältnis $\overline{cC}/\overline{bC} = \bar{i}_c/\bar{i}_b$ gibt die Aufteilung des Laststroms zwischen den beiden Eingangsphasen c und b an. Gemäss der *indirekten Modulation* findet es seine Entsprechung im Verhältnis der relativen GR-Einschaltzeiten $\overline{cC}/\overline{bC} = d_{ac}/d_{ab}$ (vgl. (3.6), (3.7)). Die in den Eingangsphasen erscheinenden Strompegel entsprechen den Lastströmen der Ausgangsphasen, deren Spannungen die beiden maximalen Beträge zeigen, bzw. im Diagramm aussen liegen.

Liegt nicht Voll- sondern nur Teilaussteuerung $M < 1$ vor, dann verläuft $\underline{\bar{u}}_{C_0}$ auf einer entsprechend abgerückten Parallelen zur betreffenden Dreieckseite. Dabei ist an der Verschiebungsrichtung dieser Parallelen zu erkennen, auf welche Eingangsphase im Nullzustand durchgeschaltet wird. Im abgebildeten Beispiel ist dies – analog zu Abbildung 4.62 – die Eingangsphase a. Ist das Diagramm für mehr als einen GR-/WR-Sektor gegeben, kann also auch auf die verwendete Klemmstrategie geschlossen werden.

Unabhängig davon, wie weit die Parallele aussteuerbedingt von der betreffenden Dreieckseite abgerückt ist, benötigt $\underline{\bar{u}}_{B_0}$ zum Passieren der Verbindungsstrecke von $\underline{\bar{u}}_{C_0}$ nach $\underline{\bar{u}}_{A_0}$ grundsätzlich immer die Dauer eines WR-Sektorintervalls. Mit dem Beginn des nächsten WR-Sektors würde dann $\underline{\bar{u}}_{A_0}$ den Rückweg antreten, während nun $\underline{\bar{u}}_{B_0}$ an der Eingangsphase a verharrt.

Wie Abbildung 4.64 auch zeigt, ist das auf den Netzsternpunkt bezogene Ausgangsspannungssystem $\bar{u}_{A_0,B_0,C_0}$ nicht symmetrisch. Dies ist direkt plausibel, da die Einzelspannungszeiger $\underline{\bar{u}}_{A_0,B_0,C_0}$ jeweils unabhängig voneinander verschoben werden. Der Grad der Unsymmetrie kann so mit allen Phasenwinkelparametern variieren und erhöht sich insbesondere auch mit einer abnehmenden Aussteuerung M.

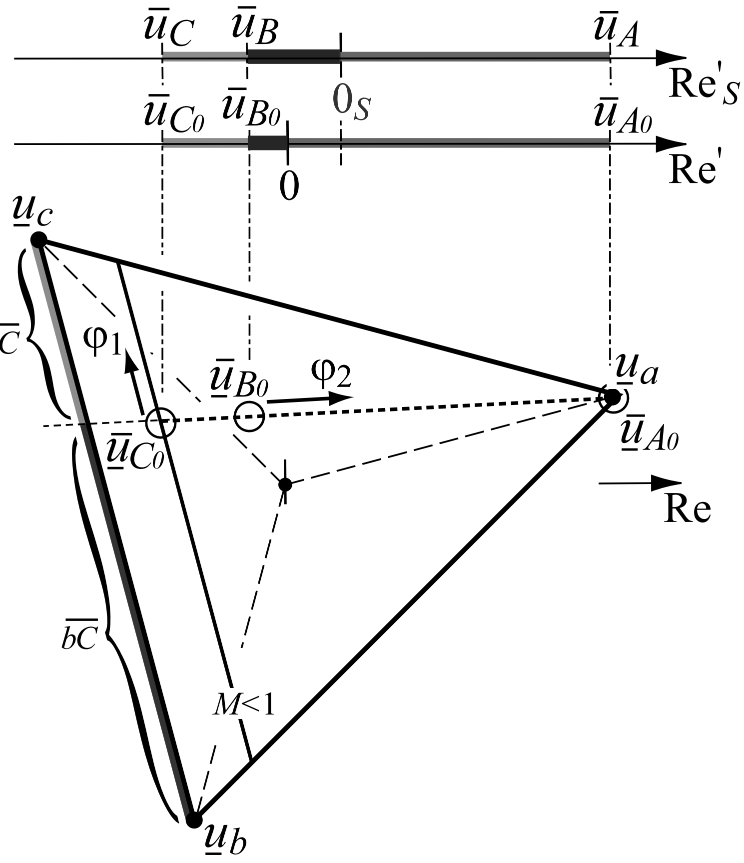


Abbildung 4.64: Indirekte Modulation (*KONV*).
Bei Teilaussteuerung $M < 1$ verläuft $\underline{u}_{C_0}$ auf einer Parallelen zur Dreieckseite $(\underline{u}_c - \underline{u}_b)$ (exemplarisch für GR-/WR-Sektor (i)/(I)). Das Seitenverhältnis $\overline{cC}/\overline{bC}$ wird über den Soll-Phasenwinkel φ_1 des Eingangsstroms gesteuert und gibt die Aufteilung des Laststroms zwischen den beiden Eingangsphasen b und c an. Die durchgeschalteten Strompegel entsprechen dabei denen jener Lastphasen, deren Spannungen im Diagramm aussen positioniert sind, d.h.: i_A, $-i_C$.
$\bar{u}_{B_0}$ legt die Strecke von $\underline{u}_{C_0}$ nach $\underline{u}_{A_0}$ während eines WR-Sektorintervalls $\varphi_2 \in [0 \ldots \pi/3]$ zurück.
Mit schwindendem Aussteuergrad M wird das System der auf den Netzsternpunkt 0 bezogenen Ausgangsspannungen zunehmend unsymmetrischer. Die massgeblichen, in Bezug auf den Laststernpunkt S gemessenen Ausgangsspannungen $\bar{u}_{A,B,C}$ (vgl. Abbildung 1.7) symmetrieren sich jedoch.

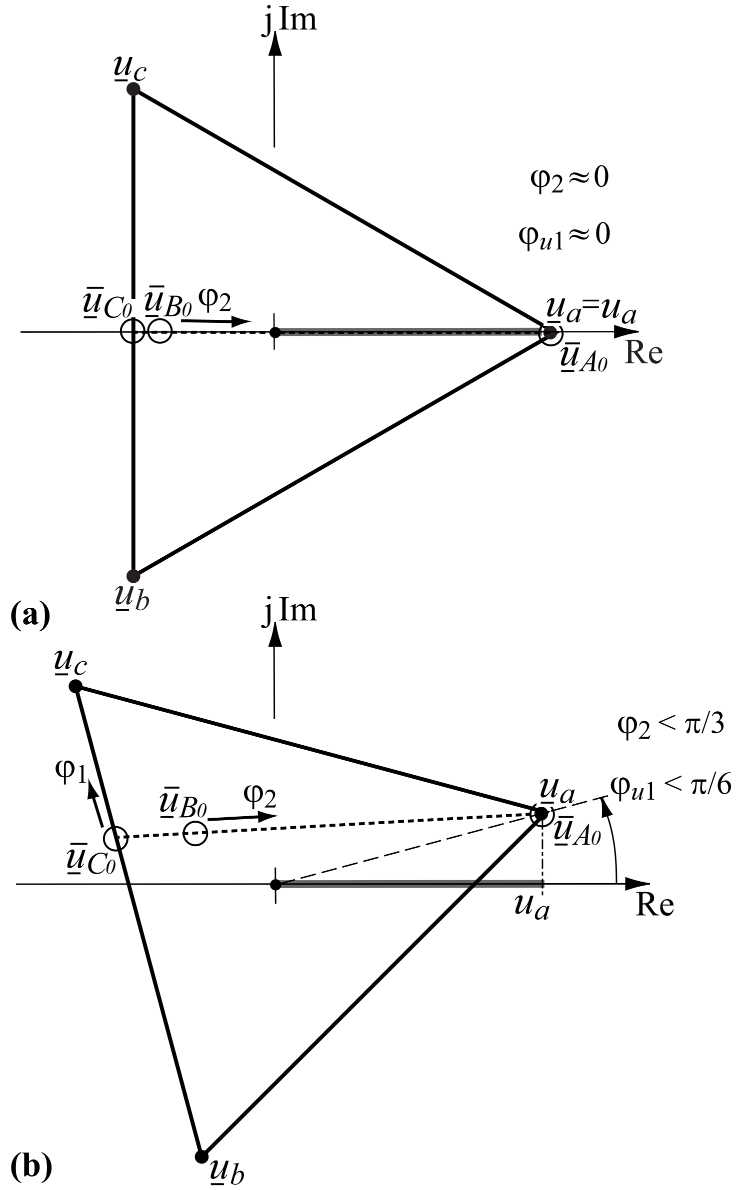
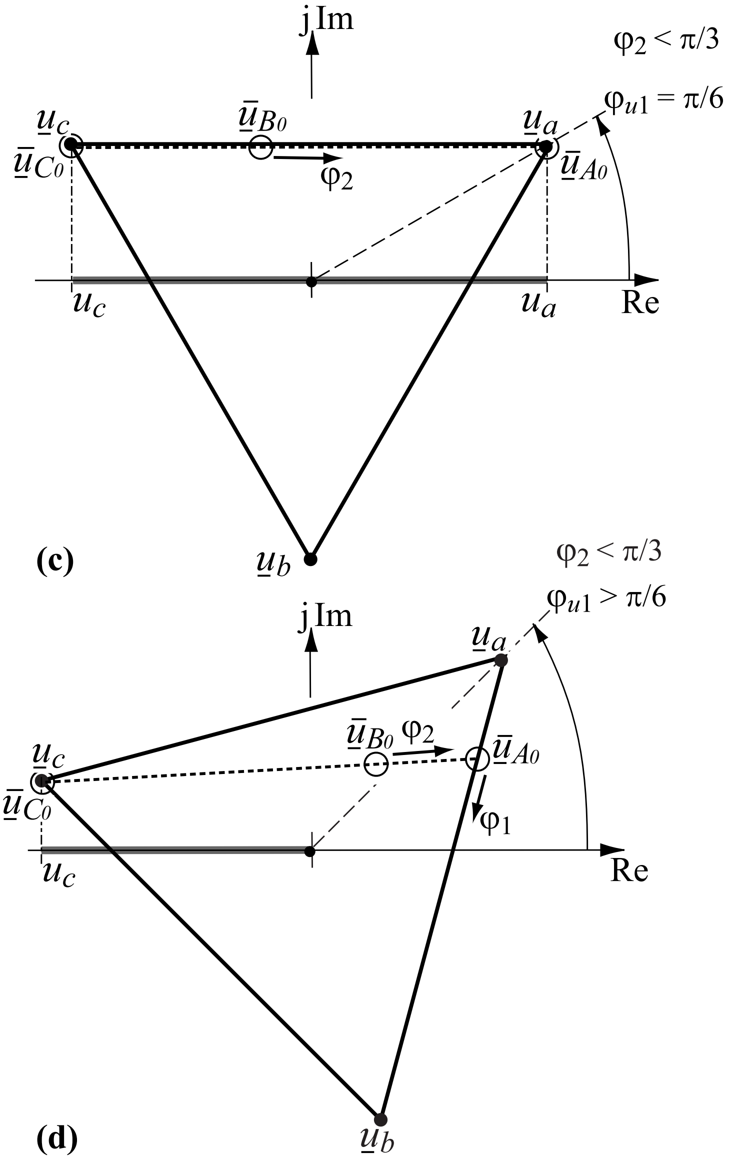


Abbildung 4.65: Indirekte Modulation (*KONV*, $\Phi_1 = 0$). Zeitliche Entwicklung der Raumzeigerdiagramme des mittleren Schaltzustands. Mit steigendem Netzphasenwinkel $\varphi_{u1} > 0$ beginnt das von den Netzspannungen aufgespannte Begrenzungsdreieck zu rotieren. Die betragsminimale Lastphasenspannung (hier $\underline{\bar{u}}_{B_0}$) bewegt sich mit fortschreitendem Lastphasenwinkel φ_2 über die Verbindungsgerade zwischen den zwei anderen Lastspannungen.
(a) GR-/WR-Sektor (i)/(I.A) mit $\varphi_{u1} = \varphi_1 \approx 0$, $\varphi_2 \approx 0$.
(b) GR-/WR-Sektor (i)/(I.A). $u_a = \Re(\underline{u}_a)$ ist die betragsmaximale Netzspannung und wird deshalb fest an eine Ausgangsphase (A) geklemmt.



Die Lastspannung, die des maximalen negativen Betrages bedarf ($\underline{\bar{u}}_{C_0}$), wandert auf die momentan negativste Netzspannung ($\underline{u}_c$) zu.

(c) GR-/WR-Sektor (i→ii)/(I.A). Die Netzspannungen u_a und u_c weisen bei $\varphi_{u1} = \pi/6$ gleiche Beträge auf. Dies markiert den Übergang in den GR-Sektor (ii), der dadurch gekennzeichnet ist, dass nun die Netzphase c fest an die Lastphase C geklemmt ist.

(d) GR-/WR-Sektor (ii)/(I.B). Im GR-Sektor (ii) wandert $\underline{\bar{u}}_{A_0}$ auf die reell steigende Netzspannung $\underline{u}_b$ zu. Unabhängig davon ist die WR-Sektorhälfte (I.B) erreicht, weil nun $\bar{u}_{B_0} = \Re(\underline{\bar{u}}_{B_0}) > 0$ gilt.

Massgeblich für das Lastspannungssystem sind jedoch die verketteten Ausgangsspannungen, bzw. die daraus gebildeten symmetrischen Phasengrössen $\bar{u}_{A,B,C}$, die sich auf den Laststernpunkt beziehen (vgl. Abbildung 1.7, (3.3)).
Soll die Berechnung der Einschaltzeiten also dem Prinzip der *direkten Modulation* folgen, so muss bei vorgegebenen, symmetrischen Soll-Ausgangsspannungen $\bar{u}_{A,B,C}$ eine entsprechende *Transformation* in den Berechnungsvorgang eingeschlossen sein. Im Rahmen dieser sind dabei lediglich Mit- und Gegensystemanteile zu berücksichtigen, da das – zwar ebenfalls vorhandene – Nullsystem aufgrund der nicht-gegebenen Sternpunktverbindung zwischen Netz- und Lastseite prinzipiell wirkungslos bleibt.
Bei der *indirekten Modulation*, die auf herkömmlicher Raumzeigertheorie (GR- und WR-Stufe) beruht, sind derartige explizite Transformationsrechnungen nicht erforderlich. Entsprechend dem in Abschnitt 3.1 geschilderten Vorgehen können die in (3.3) definierten symmetrischen Ausgangsspannungen $\bar{u}_{A,B,C}$ unmittelbar eingesetzt werden.

Bisher nicht berücksichtigt wurde die Zeitabhängigkeit des Terms $\underline{U}_1 = f(\varphi_{u1}(t))$ aus (4.61). Folglich wird das von den Netzspannungen aufgespannte Begrenzungsdreieck tatsächlich netzfrequent rotieren. Zum besseren Verständnis der zeitlichen Entwicklung des entsprechenden Schaltzustandsraumzeigerdiagramms ist in Abbildung 4.65 ein vierteiliger Abfolgezyklus dargestellt. Dieser schliesst, exemplarisch unter Vollausteuerung und für $\Phi_1 = 0$ angesetzt, den Übergang von einem GR-Sektor in den nächsten mit ein.
Spezifische Erläuterungen zu den vier Raumzeigersituationen sind dabei den Bildunterschriften zu entnehmen.

Kapitel 5

Erweiterte Modulationsverfahren zum erhöhten Transfer von Blindleistung

Dieses Kapitel beschreibt Verfahren zur modulationstechnischen Erhöhung der eingangsseitig erzielbaren Blindleistung.
So kann, aufbauend auf der Basis-Modulation, zunächst (Abschnitt 5.1) der Steuerbereich eines *IMC* auf den eines herkömmlich *indirekt* modulierten *CMC* erweitert werden.
In einem zweiten Schritt wird mit Einführung der *hybriden* indirekten Modulation [45] in Abschnitt 5.2 eine Möglichkeit zur weiteren Expansion des Steuerbereichs (d.h. der realisierbaren Eingangsblindleistung) für *IMC und CMC* aufgezeigt.
Für den *CMC* stellt die *hybride* indirekte Modulation damit eine – im Implementierungsaufwand begerenzte – Alternative zum erst kürzlich ([28], [44]) vorgestellten erweiterten *direkten* Verfahren dar, welches seinerseits den absoluten Referenz-Steuerbereich des *CMC* bietet. Der erreichbare Steuerbereich der *hybriden* indirekten Modulation liegt geringfügig darunter.
Für den *IMC* hingegen scheint die *hybride* Methode als *in-*

direktes Modulationsverfahren die einzig mögliche zu sein, die einen hinsichtlich der Eingangsblindleistung derart erweiterten Steuerbereich bereitstellt.

Der *USMC* ist von allen Ausführungen dieses Kapitels *ausgeschlossen* – für ihn ist *keine* Steuerbereichserweiterung gegenüber Abbildung 3.31 möglich.

5.1 Erweiterung des *IMC*-Steuerbereichs auf den konventionell mit einem *indirekt modulierten CMC* erreichbaren Bereich ($Q_{1\,bas}$-Modulation)

Im Rahmen der eigentlichen Basis-Modulation ist, wie in Kapitel 3.4.3 erläutert, aufgrund der beim *IMC* unipolar zu gewährenden ZK-Spannung ($u > 0$), eine Beschränkung für die Phasenverschiebung Φ_1 zwischen Eingangsspannung $\underline{u}_1 \approx \underline{u}_N$ (entspricht in guter Näherung auch der Netzspannung, vgl. Abbildung 5.1) und Eingangsstrom $\underline{i}_1$ gegeben.

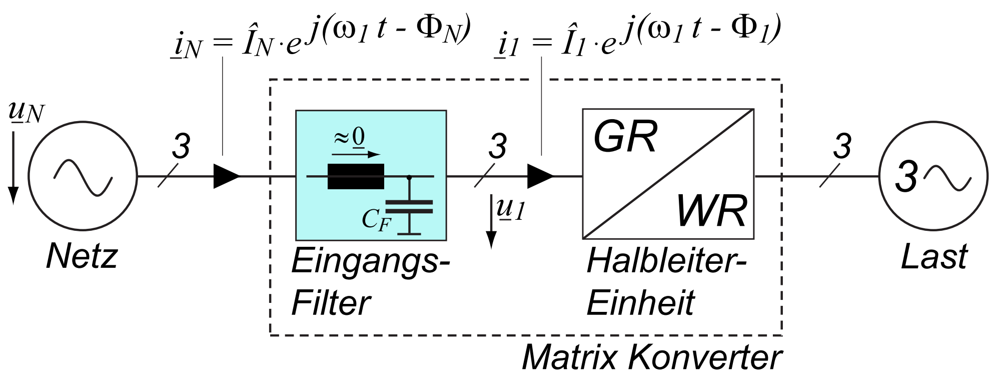


Abbildung 5.1: Gesamtsystem Matrix Konverter.
Der resultierende Netzstrom $\underline{i}_N$ erhält eine durch das Eingangsfilter verursachte Phasenverschiebung $\Phi_F = \Phi_N - \Phi_1$, die sich prinzipiell bei einem geringen Wirkleistungsfluss stärker auswirkt.

Diese Beschränkung $|\Phi_1| \leq \pi/6$ gilt für den *CMC* nicht und führt für den *IMC* zum in Abbildung 3.31 aufgetragenen Aussteuerbereich, dessen Ausdehnung auf der Achse Q_1 der Eingangsblidleistung sehr eingeschränkt ist. So kann der *CMC* mithin doppelte Werte von Q_1 realisieren.

Unter praktischen Gesichtspunkten ist die Einhaltung von $|\Phi_1| \leq \pi/6$ in erster Linie bei geringerem Wirkleistungsfluss P eine funktionale Einschränkung, da sich in diesem Fall die unvermeidbar vom Eingangsfilter (Abbildung 5.1) hervorgerufene Phasenverschiebung Φ_F eher deutlich auf den resultierenden Netzstrom $\underline{i}_N$ auswirkt. Mit der Vorgabe eines beliebigen Werts Φ_1 könnte der Strom am Konvertereingang $\underline{i}_1$ uneingeschränkt – der Phasenverschiebung Φ_F entgegen – vorgesteuert werden.

Ziel der $Q_{1\,bas}$-Modulation

Insofern sei es das Ziel der nachfolgend vorgestellten $Q_{1\,bas}$-Modulation

$$|\Phi_1| > \pi/6 \tag{5.1}$$

ebenso für *IMC* Topolgien zu ermöglichen, um damit letztlich auch den theoretischen Maximalwert $Q_{1\,max}$ der Eingangsblindleistung erzielen zu können.

Da nur eine kleine Erweiterungsmassnahme zur im Kapitel 3 eingeführten Basis-Modulation erforderlich ist, das Grundprinzip aber unberührt bleibt, werde das resultierende Verfahren als „$Q_{1\,bas}$"-Modulation bezeichnet.

Zusatzmassnahme in der Modulationsstrategie

Die erforderliche Zusatzmassnahme in der Modulationsstrategie werde anhand der Raumzeigerdiagramme in Abbildung 5.2 erklärt.

Zum Einen sei nochmals darauf hingewiesen, dass Auswahl und Aktivierungsdauer der GR-Wirkzeiger einzig von der Lage des Soll-Zeigers $\underline{i}_1^*$ des Eingangs*stroms* bestimmt wird. Hierzu sind im konkreten Modulationsalgorithmus vorteilhaft der sektorunabhängige Relativwinkel θ_1, sowie die übrigen verallgemeinerten Sektorgrössen aus Kapitel 3.1.6 zu verwenden.

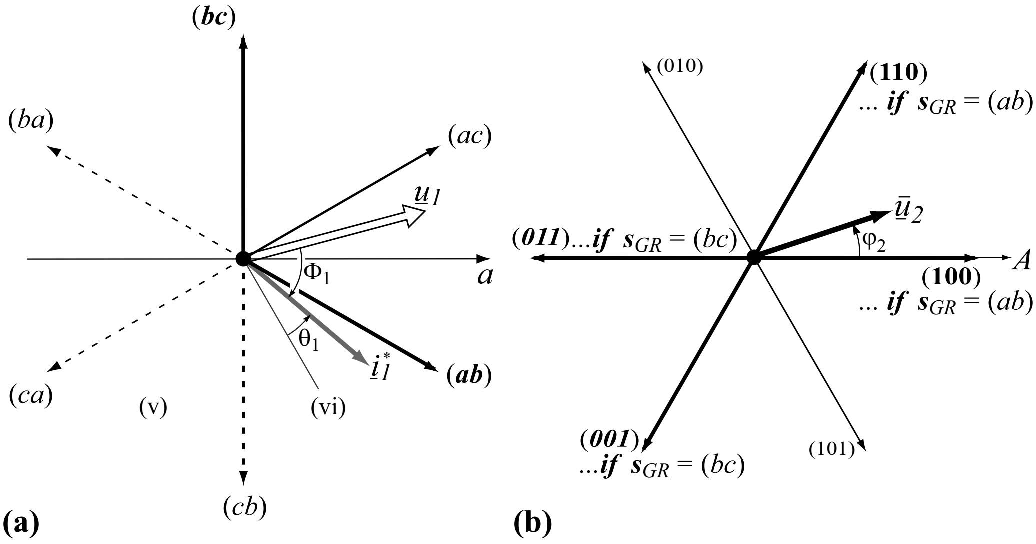


Abbildung 5.2: Raumzeigerdarstellung der erweiterten Modulationsstrategie.
(a) GR-Raumzeigerdiagramm. Die Wahl der GR-Schaltzustände richtet sich am Soll-Eingangsstromzeiger $\underline{i}_1^*$ aus. Anstelle des Zustands (cb), der zu $u < 0$ führen würde, ist der invertierte GR-Wirkzeiger (bc) zu aktivieren.
(b) WR-Raumzeigerdiagramm. Um den Gesamtschaltzustand des Konverters beizubehalten, sind auch die WR-Wirkzeiger während der Aktivierungsdauer von (bc) zu invertieren.

Im bisherig betrachteten Verschiebungswinkelbereich $|\Phi_1| \leq \pi/6$ war dabei immer ein GR-Wirkzeiger mit genau einem zugehörigen GR-Schaltzustand verknüpft, der zur obligatorisch positiven ZK-Spannung $u > 0$ führen musste. Folglich standen damit (nur) die drei Stromwirkzeiger der GR-Stufe zur Verfügung, die dem Netzspannungszeiger $\underline{u}_1$ am nächsten liegen (in Abbildung 5.2 massiv gezeichnet) und – damit gleichbedeutend – zu einer positiven Projektion von $\underline{u}_1$ führen (vgl. auch Abbildung 3.28).

Sollen jedoch grössere Phasenverschiebungen $|\Phi_1| > \pi/6$ zwischen Eingangsstrom- und -spannungszeiger erreicht werden, so ist gemäss Abbildung 5.2(a) zumindest ein GR-Stromwirkzeiger zu verwenden, dessen Schaltzustand eine nicht zulässige, negative ZK-Spannung $u < 0$ implizieren würde (strichliert gezeichnete Zeiger).
Problemlösend ist hier der Ansatz, den effektiven GR-

Stromwirkzeiger vom GR-Schaltzustand zu trennen.

Wie im Einleitungsabschnitt 1.2.2 erläutert, können die einzelnen Ein- und Ausgangsklemmen beim *IMC* grundsätzlich über die *p- oder n*-Schiene miteinander verbunden werden. Damit kann jede (nullzustandsverschiedene) Schaltverbindung zwischen den sechs Klemmen durch *zwei* unterschiedliche Konverterschaltzustände realisiert werden – es entspricht beispielsweise $(100), ab$ eben $(011), ba$. Beim *IMC* ist dabei immer derjenige Zustand auszuwählen, der zu $u > 0$ führt, was in obiger Beispielsituation für $(100), ab$ zutrifft.
Durch die Inversion des WR-Schaltzustands wird die Polarität des zugehörigen ZK-Strompulses gewechselt, was darüberhinaus einen Orientierungswechsel des betreffenden GR-Stromzeigers bewirkt. Sofern gleichzeitig auch der GR-Schaltzustand invertiert wird, ist prinzipiell am Gesamtzustand des Konverters nichts geändert worden. Lediglich die ZK-Schienen haben ihr Potential, sowie die Polarität des von ihnen zu führenden Stroms vertauscht.
Dieser Potentialvertauschung der ZK-Schienen entspricht gerade die Aufrechterhaltung der Zwangsbedingung $u > 0$. Somit können die in Abbildung 5.2(a) strichliert dargestellten Stromwirkzeiger durch Inversion des zugeordneten GR-Schaltzustands (z.B.: (bc) anstelle von (cb)), bei gleichzeitiger Inversion der während (bc) wirksamen WR-Schaltzustände ($(100) \mapsto (011)$, $(110) \mapsto (001)$) erreicht werden.
Anmerkung: Invertierte WR-Schaltzstände sind in allen folgenden Raumzeigerdiagrammen *kursiv* notiert.

Das Vorgehen soll am gegebenen ***Beispiel*** nochmals verdeutlicht werden:
Für die Zeigerlagen von $\underline{i}_1^*$ und $\underline{\bar{u}}_2$ in Abbildung 5.2 *ergäbe sich regulär*[1], sowie beim *CMC* ohnehin, der Schaltzyklus:

$$(100), ab \rightarrow (110), ab \rightarrow (111), ab \rightarrow (111), cb \rightarrow (110), cb \rightarrow (100), cb$$

Da aber im gegebenen Fall $u_{cb} < 0$ ist, muss die ***Zustands-***

[1] beim *IMC* sofern $\underline{u}_1$ dichter bei $\underline{i}_1^*$ läge ($|\Phi_1| \leq \pi/6$), sodass $u_{cb} > 0$ zuträfe

Inversion gemäss

$$\left.\begin{matrix}(110), cb \\ (100), cb\end{matrix}\right\} \overset{!}{\mapsto} \left\{\begin{matrix}(001), bc \\ (011), bc\end{matrix}\right. \tag{5.2}$$

erfolgen.

So resultiert der für den *IMC* im Sinne der $Q_{1\,bas}$-Modulation ***korrigierte*** Schaltzyklus:

$$(100), ab \rightarrow (110), ab \rightarrow (111), ab \rightarrow (111), bc \rightarrow (011), bc \rightarrow (001), bc$$

Angenommen, der Soll-Zeiger $\underline{i}_1^*$ des Eingangsstroms würde bei unveränderter Spannung $\underline{u}_1$ im ***benachbarten GR-Sektor*** (v) liegen, so wäre die Zustandsinversion (5.2) für *beide* GR-Wirkzeiger (ca) und (cb) durchzuführen.
Dann ergäbe sich folglich der $Q_{1\,bas}$-Schaltzyklus zu:

$$(001), ac \rightarrow (011), ac \rightarrow (111), ac \rightarrow (111), bc \rightarrow (011), bc \rightarrow (001), bc$$

In dieser Situation ($\underline{i}_1^*$ im GR-Sektor (v), $\underline{u}_1$ im GR-Sektor (i.b)) liegen die beiden GR-Zeiger also um $\Phi_1 > \pi/2$ auseinander, was eingangsseitig den Rückspeisebetrieb impliziert. Dementsprechend muss sich auch ausgangsseitig simultan der Rückspeisebetrieb einstellen.
So erklärt es sich, dass im obigen Schaltzyklus ausschliesslich die WR-Wirkzeiger ((001), (011)) aktiv sind, die *nicht* den ursprünglichen Soll-Zeiger $\bar{\underline{u}}_2$ aufbauen, sondern stattdessen einen exakt *entgegengerichteten* (d.h. um π versetzten) Ausgangsspannungszeiger bewirken. Bei unverändertem Laststrom ist der ausgangsseitige Rückspeisebetrieb damit bewerkstelligt.

Praktischer Nutzen der $Q_{1\,bas}$-Modulation

Die vorab bereits erwähnte praktische Relevanz der $Q_{1\,bas}$-Modulation ist am Beispiel der Simulation in Abbildung 5.3 nocheinmal anschaulich verdeutlicht.
Im Fall geringer zu übertragender Wirkleistung P, wie beim Antriebssystem also bei schwacher mechanischer Motorlast gegeben, äussert sich die konstant von den Eingangsfilterkapazitäten C_F bezogene Blindstromkomponente mitunter deutlich im resultierenden Netzstrom $i_{Na} = \Re(\bar{\underline{i}}_N)$. Bei konventioneller Vorgabe von $\Phi_1 = 0$ sind jenseits des Eingangsfilters Netzspannung

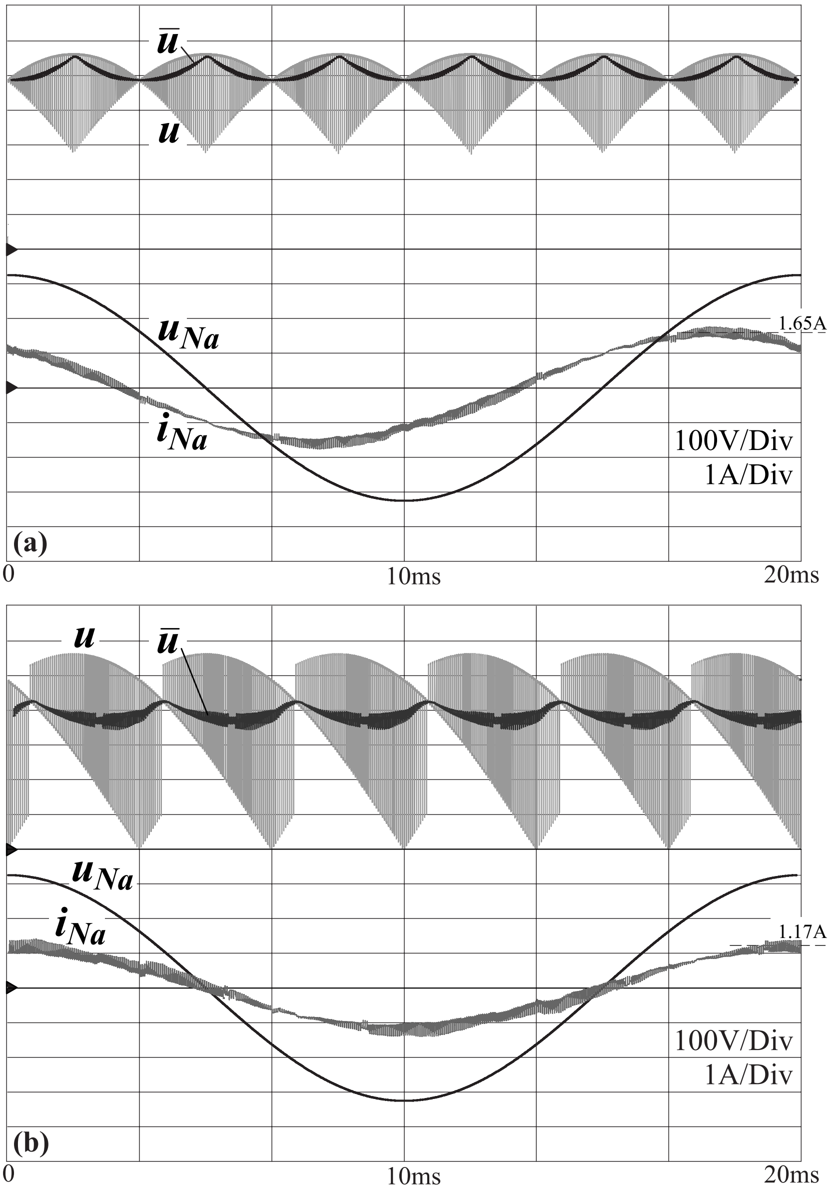


Abbildung 5.3: $Q_{1\,bas}$-Modulation: Simulation. Dargestellt sind ZK-Spannung u, Netzphasenspannung u_{Na} und zugehöriger Netzphasenstrom i_{Na}(vgl. Abbildung 5.1).
(a) Verhältnisse bei schwacher Motorlast, bzw. geringer Ausgangsspannung (hier $MU = 0.2$) und Vorgabe von $\Phi_1 = 0$.
(b) Die vom Eingangsfilter bezogene, kapazitive Netzstromkomponente lässt sich durch Vorgabe von $\Phi_1 = -\Phi_F \hat{=} 40°$ kompensieren. Die Netzstromamplitude verringert sich dadurch um $\Delta\hat{I}_N \approx 0.5\text{A} \hat{=} 40\%$.
Betriebsparameter: $\hat{U}_1 = 325\text{V}$, $\hat{I}_2 = 6.8\text{A}$, $C_F = 10\mu\text{F}$ (Filterkapazität), $f_1 = 50\text{Hz}$, $f_2 = 100\text{Hz}$, $f_P = 15\text{kHz}$.

und -strom im betrachteten Betriebspunkt ($MU = MI = 0.2$, $\hat{I}_2 = 6.8$A) um etwa 40° ausser Phase (Abbildung 5.3(a)).

Durch entgegengesetzte Vorgabe von $\Phi_1 = -\Phi_F \mathrel{\hat{=}} 40°$ lässt sich in Abbildung 5.3(b) die kapazitive Netzstromkomponente mit Hilfe der $Q_{1\,bas}$-Modulation kompensieren und der netzseitige Leistungsfaktor $\cos\Phi_N$ (vgl. Abbildung 5.1) so auch unter schwacher Last korrigieren.
Darüberhinaus kann die Netzstromamplitude durch diese Massnahme um $\Delta\hat{I}_N \approx 0.5\text{A} \mathrel{\hat{=}} 40\%$ gesenkt werden. Somit lassen sich gerade bei langen Netzzuleitungen auch die darin hervorgerufenen ohmschen Verluste minimieren.

Deutlich erkennbar ist in Abbildung 5.3(b) auch die Nutzung jener verketteter Netzspannungen die um das Winkelintervall von $\Phi_1 \mathrel{\hat{=}} 40°$ gegenüber den jeweiligen Maximalverläufen (gemäss Abbildung 5.3(a)) verschoben sind. Trotz $|\Phi_1| > \pi/6$ wird aber offenbar jederzeit die obligatorische positive ZK-Spannung $u > 0$ bereitgestellt, wodurch die beidseitige Schaltzustandsinversion als Grundprinzip der $Q_{1\,bas}$-Modulation verifiziert ist.

Da der Zeitverlauf der ZK-Spannung u für $\Phi_1 \neq 0$ niedrigere Momentan- wie Mittelwertpegel $\bar{u}$ zeigt, sinkt auch die maximal erreichbare Ausgangsspannung entsprechend der bekannten Gleichung (3.27b) der Spannungsübersetzung.

Eine am realen Antriebsstand aufgenommene, vergleichbare Situation ist in Abbildung 5.4 dokumentiert.
Der spezifische Motor[2] leistet gemäss den Angaben der Bildunterschrift ein knappes Viertel seines mechanischen Nennwerts ($P \approx 1/4\, P_N$), was beim gegebenen Eingangsfilter ($C_F = 10\mu$F) des Konverters ohne modulative Korrekturmassnahme zu einer netzseitigen Phasenverschiebung von gut 30° führt.

Mit der implementierten $Q_{1\,bas}$-Modulation lässt sich die angestrebte Phasen- und Leistungsfaktorkorrektur durch entsprechende Vorsteuerung von $\Phi_1 \mathrel{\hat{=}} 33°$, ebenso wie in der Simulation erreichen.
Damit ist die Funktionalität der $Q_{1\,bas}$-Modulation auch experimentell bestätigt.

[2] *LUST DSM4-14-2-20R83*, PSM, 3.5kW.

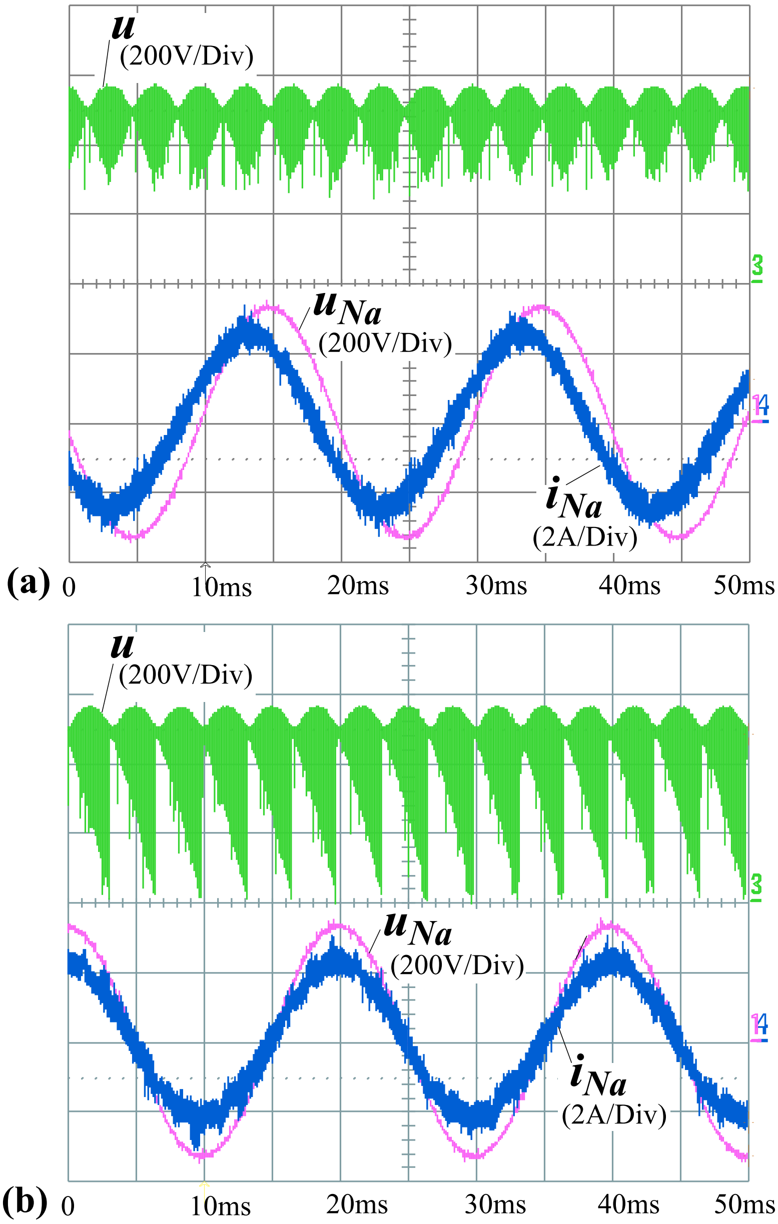


Abbildung 5.4: $Q_{1\,bas}$-Modulation: Realer Betrieb. ZK-Spannung u, Netzphasenspannung u_{Na} und -strom i_{Na} analog zu Abbildung 5.3 in vergleichbarer Situation.
(a) Motorarbeitspunkt $n_M = 1000\text{U/min}$ ($\hat{=}$ 33% des Nennwerts), $M_M = 8\text{Nm}$ ($\hat{=}$ 70% des Nennwerts) bei Standardvorgabe von $\Phi_1 = 0$.
(b) Phasen- und Leistungsfaktorkorrektur durch Vorgabe von $\Phi_1 = -\Phi_F \hat{=} 33°$. Die $Q_{1\,bas}$-Modulation ist praktikabel. Arbeitspunktunabhängige Betriebsparameter: $\hat{U}_1 = 325\text{V}$, $C_F = 10\mu\text{F}$ (Filterkapazität), $f_1 = 50\text{Hz}$, $f_P = 15\text{kHz}$.

Erzielbarer Steuerbereich: Darstellung & Diskussion
Schliesslich kann mit Anwenden der $Q_{1\,bas}$-Modulation und Erreichen von $\Phi_1 \in [-\pi \ldots \pi]$ auch für den *IMC* der volle – für den *CMC* unter herkömmlicher *indirekter* Modulation geltende – Steuerbereich nach Abbildung 5.5(a) erzielt werden.
Gegenüber dem ursprünglichen *IMC*-Steuerbereich aus Abbildung 3.31 bedeutet dies offensichtlich eine deutliche Steigerung, zumal der für P wie Q_2 geltende Maximalwert (3.84) nun auch (bei $\Phi_2 = 0$ und $MU = 0$) von der Eingangsblindleistung Q_1 erreicht wird.

Wie schon im vorangehenden Abschnitt festgestellt wurde (und auch grafisch aus Abbildung 5.5(a) hervorgeht), können bei der Bildung von Eingangsblindleistung Q_1, bzw. bei der Bereitstellung einer Eingangsblindstromkomponente ($\Phi_1 \neq 0$) gewisse *Ausgangsspannungseinbussen* entsprechend (3.27b) leider nicht vermieden werden.
Dies ist jedoch aus folgenden Gründen zumeist hinnehmbar:

- Die Lastprofile der überwiegenden Anwendungsfälle zeigen (nur) bei hoher Drehzahl (bzw. stationär gleichbedeutend: bei hoher Konverterausgangsspannung MU) auch einen hohen Wirkleistungstransfer P.

  Damit ist der phasenverschiebende Einfluss des Eingangsfilters dann ohnehin vernachlässigbar.

- Falls eine sehr hohe Drehzahl (bzw. Ausgangsspannung MU) mit wenig Wirkleistungsabgabe P verbunden ist, bleibt allgemein der *Feldschwächbetrieb* zur Herabsetzung des Ausgangsspannungsbedarfs.
  Dazu wiederum bleibt festzuhalten:

  – Aufgrund der beim Matrix Konverter inhärent reduzierten Spannungsübersetzung ist der Feldschwächbetrieb beim Einsatz von Standardmotoren zuweilen ohnehin sinnvoll (vgl. auch Abschnitt 5.2.6).

  – Da die $\cos\Phi_1$-Kurve um $\Phi_1 \approx 0$ sehr flach ist, ist eine vorgesteuerte Phasenverschiebung Φ_1 – solange sie nur wenige Grad beträgt – mit kaum Spannungsverlust, bzw. Feldschwächbedarf verbunden.

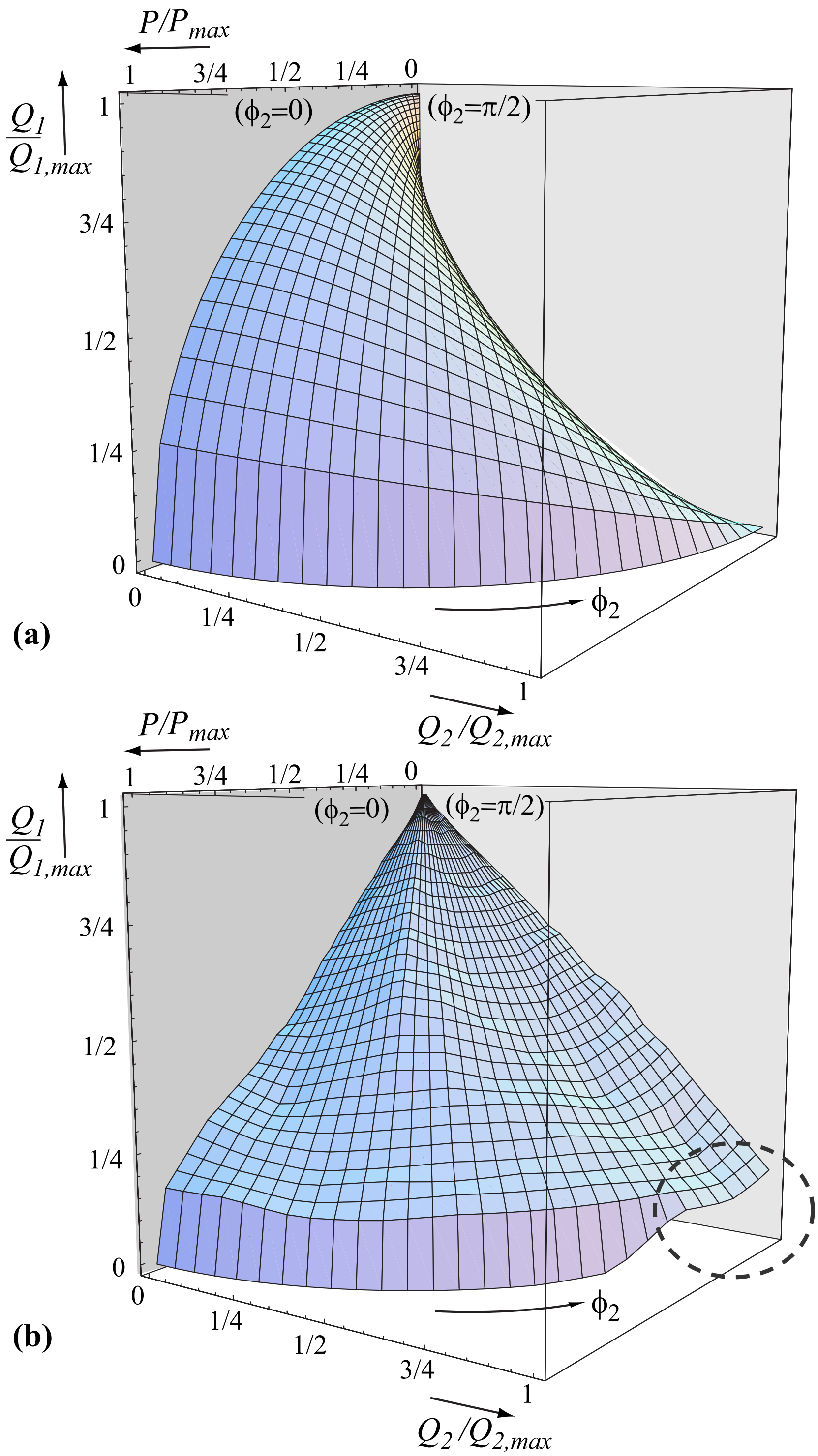


Abbildung 5.5: Maximaler Steuerbereich.
(a) Der erweiterte *IMC*-Steuerbereich (vgl. gegenüber Abbildung 3.31) entspricht nun jenem des *CMC* unter herkömmlicher *indirekter* Modulation (gemäss (3.80)–(3.82)).
(b) Die nachfolgend vorgestellte *hybride* Modulation basiert auch auf den indirekten Verfahren, liefert jedoch Eingangsblindleistung Q_1 nahezu unabhängig von Φ_2.

Dennoch werden mit Blick auf das Leistungsdiagramm in Abbildung 5.5(a) die ***Einschränkungen*** der herkömmlichen *indirekten* Modulation (bzw. der $Q_{1\,bas}$-Modulation beim *IMC*) klar:
Die Bildung der Eingangsblindleistung Q_1, bzw. des Blindstroms, ist ganz ohne Wirkleistungstransfer ($P = 0$, bzw. $\Phi_2 = \pi/2$) völlig *unmöglich.* Auch mit steigendem $\Phi_2 > 0$ nimmt Q_1 stark ab, sodass selbst im Fall ausgeprägter lastseitiger Blindleistung kaum Eingangsblindleistung bereitgestellt werden kann.

Im ***praktischen Motorbetrieb*** ist also dann *kein* kompensierender Eingangsblindstrom verfügbar, wenn sich der Motor, drehzahlunabhängig, im Leerlaufbetrieb befindet. Werden ihm nur ausgesprochen schwache Lastmomente abverlangt, ist ebenfalls kaum ein Blindstrom auf der GR-Seite realisierbar.

Um jedoch ähnliche Stellmöglichkeiten zu erhalten, wie sie die Eingangsstufe eines herkömmlichen *BBC* (d.h. eines Spannungszwischenkreis-Gleichrichters) bietet, müssten die lastseitig sonst über p- oder n-Schiene *zirkulierenden* Blindströme im Rahmen einer speziell angepassten Modulation nun – zumindest teilweise – *durch den ZK* hindurch in das Netz geführt werden. Von der GR-Stufe auf Netzfrequenz gerichtet würden sie dann eingangsseitige Blindleistung hervorrufen können.

Im nächsten Abschnitt 5.2 der *hybriden* Modulation zeigt sich, dass eben dieser Ansatz – in gewissen Grenzen – tatsächlich praktikabel ist.
Als Resultat ist schliesslich der in Abbildung 5.5(b) gezeigte Steuerbereich nutzbar, der vorteilhaft Eingangsblindleistung weitgehend unabhängig vom lastseitigen Verschiebungswinkel Φ_2 liefert.

Damit ist nahezu eine Entkopplung von Wirk- und Blindleistungsübertragung erreicht. Der Vergleich der beiden Steuerbereiche nach Abbildung 5.5(a) und (b) zeigt, dass der – zumindest partielle – Einsatz der *hybriden* indirekten Modulation im Schwachlastbereich von etwa $P \in [0 \ldots {}^1\!/_2\, P_{max}]$ einen Eingangsblindleistungsgewinn erwirken kann.

5.2 Hybrides, indirektes Modulationsverfahren zur Erhöhung des Steuerbereichs bei *geringem* und *nicht vorhandnem* Wirkleistungstransfer ($Q_{1\,hyb}$-Modulation – für *CMC* & *IMC*)

5.2.1 Verhalten der herkömmlichen *indirekten Modulation* ($Q_{1\,bas}$) bei reiner Blindleistung

Im Folgenden soll zunächst das Verhalten der oben vorgestellten $Q_{1\,bas}$-Modulation im reinen Blindleistungsbetrieb untersucht werden.
Die in Bezug auf den *IMC* als $Q_{1\,bas}$-Verfahren bezeichnete Modulation entspricht tatsächlich genau der (bisher bekannten) *indirekten Modulation*[3] des *CMC*. Insofern sind die Aussagen dieses Abschnitts allgemeingültig, d.h. sie treffen ebenso für den zumeist nach vorgenannten Verfahren gesteuerten *CMC* zu.

Der reine Blindleistungsbetrieb ist naturgemäss durch den nicht gegebenen Wirkleistungstransfer gekennzeichnet und liegt dann vor, wenn entweder die Last reine Blindleistung bezieht (Fall A: $\Phi_2 = \pm\pi/2$), oder der Eingangsstrom allein aus einer Blindkomponente bestehend aufgebaut werden soll (Fall B: $\Phi_1 = \pm\pi/2$).
Beide Fälle rufen beim herkömmlichen (indirekt-basierten) Pulsmuster Ausnahmesituationen hervor, die nachfolgend diskutiert werden sollen und entweder Strom- oder Spannungsbildung verhindern.

Fall A: Rein reaktive Last, $\Phi_2 = \pm\pi/2$

Das Zeitverhalten der ZK-Grössen, sowie der drei Eingangsströme ist in Abbildung 5.6 über eine exemplarische Pulsperiode

[3] nach [13], [21]

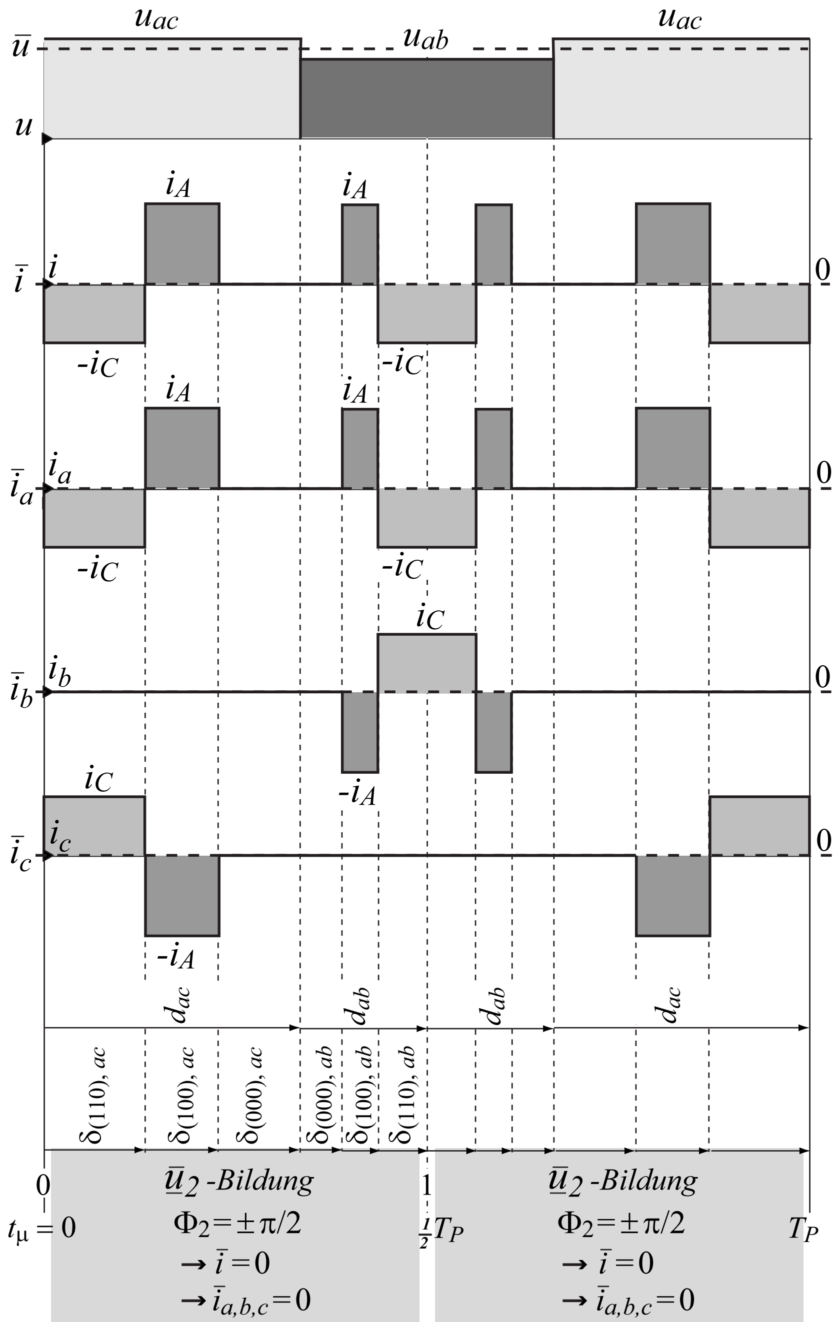


Abbildung 5.6: Herkömmliche Pulsperiode bei $\Phi_2 = \pi/2$. Alle bisher vorgestellten Modulationsverfahren der indirekten Modulation führen für $\Phi_2 = \pm\pi/2$ im ZK zu jeweils gleichen Stromzeitflächen entgegengesetzter Polarität, die sich exakt kompensieren. Folglich zeigen ebenfalls sämtliche Eingangsströme den lokalen Mittelwert *Null*.
(Pulsperiode gültig im GR-/WR-Sektor (i.b)/(I.A), d.h. für $\Phi_1 = 0$ der Zeigersituation in Abbildung 5.2 entsprechend)

illustriert. Das zugehörige WR-Raumzeigerdiagramm ist in Abbildung 5.7(b) gezeigt.

Wie bereits im Kapitel 3.4.4 erläutert, nehmen die ZK-Stromblöcke (hier $-i_C$) für $\Phi_2 > \pi/6$ auch negative Polaritäten an, weil die Zeigerprojektion von $\underline{i}_2$ auf die betreffende Lastphasenachse (hier die $-i_C$-, bzw. (110)-Achse) dann für bestimmte Ausgangsspannungszeigerlagen φ_2 negative Werte liefert.
Im betrachteten Ausnahmefall $\Phi_2 = \pm\pi/2$ sind die so entstehenden negativen Stromzeitflächen des ZK-Stroms i vom exakt gleichen Betrag wie die Stromzeitflächen positiven Vorzeichens. Folglich kann kein von Null verschiedener lokaler Mittelwert $\bar{i}$ des ZK-Stroms entstehen. Ebensowenig ist dies für die Eingangsphasenströme der Fall – auch sie bleiben im lokalen Mittel stets betragslos.
Geometrisch anschaulich folgt diese Feststellung beispielsweise bei einer Spannungszeigerlage von $\varphi_2 = \pi/3$ (vgl. Abbildung 5.7(b)). Hier wird ausschliesslich der Stromblock vom Pegel $-i_C$ in den ZK geschaltet – die entsprechende Zeigerprojektion liefert mit $i_C|_{\varphi_2=\pi/3} = 0$ jedoch einen Nullpegel.

Wiedergegeben wird oben beschriebener Sachverhalt ferner auch durch die bekannte Beziehung der Stromübersetzung (3.36)

$$MI = \frac{2}{\sqrt{3}} \cdot \frac{\hat{I}_1}{\hat{I}_2} \;=\; M \cdot \cos(\Phi_2).$$

So kann schliesslich festgehalten werden:

$$\begin{aligned} \Phi_2 = \pm\pi/2 &\Leftrightarrow P = 0 \\ &\Rightarrow \bar{i} = 0 \\ &\Rightarrow \hat{I}_1 = 0 \\ &\Rightarrow Q_1 = 0 \end{aligned}$$

Damit schliesst ein nicht existenter Wirkleistungstransfer $P = 0$, wie er für $\cos(\Phi_2) = 0$ inhärent vorliegt, bei herkömmlich indirekter Modulation auch jegliche Eingangsblindleistung Q_1 aus.

Fall B: Reine eingangsseitige Blindleistung, $\Phi_1 = \pm\pi/2$

Die andere Ausnahmesituation ist mit der Vorgabe eines rein kapazitiven ($\Phi_1 = -\pi/2$), bzw. rein induktiven ($\Phi_1 = \pi/2$) Eingangsstroms gegeben. In diesem Fall sind die zwischen zwei Ausgangsklemmen resultierenden Spannungszeitflächen von gleichem Betrag aber entgegengesetzter Polarität, sodass sie sich – analog zu den Stromblöcken im Fall A – exakt kompensieren und folglich keinerlei lokaler Mittelwert, bzw. keinerlei Grundschwingung der Ausgangsspannung gebildet werden kann.
Geometrisch erschliesst sich dieser Zusammenhang einfach für einen beispielhaften Eingangsspannungszeiger der Lage $\varphi_{u1} = 0$ (vgl. Abbildung 5.7(a)). Für $\Phi_2 = -\pi/2$ wird dann einzig das Spannungsniveau u_{bc} vom GR in den ZK geschaltet. Dieses Niveau $u_{bc}|_{\varphi_{u1}=0} = 0$ jedoch ist, wie es für den lokalen ZK-Spannungsmittelwert $\bar{u}$ dauerhaft ($\forall\varphi_{u1}$) der Fall ist, gleich Null.

In der bekannten Beziehung der Spannungsübersetzung (3.27b)

$$MU = \frac{2}{\sqrt{3}} \cdot \frac{\hat{U}_2}{\hat{U}_1} \ = \ M \cdot \cos(\Phi_1)$$

ist dieser Umstand bereits beschrieben.

Es lässt sich zusammenfassen:

$$\begin{aligned} \Phi_1 = \pm\pi/2 \Leftrightarrow & \; P = 0 \\ \Rightarrow & \; \bar{u}_{AB} = \bar{u}_{BC} = \bar{u}_{CA} = 0 \\ \Rightarrow & \; \hat{U}_2 = 0 \\ \Rightarrow & \; Q_2 = 0 \end{aligned}$$

Bei $\cos(\Phi_1) = 0$ kann Wirkleistungstransfer $P = 0$ physikalisch bedingt nicht stattfinden. Da bei herkömmlich indirekter Modulation desweiteren jedoch auch keine Ausgangsspannungsamplitude $\hat{U}_2$ gebildet wird, muss zudem auf jegliche lastseitige Blindleistung Q_2 verzichtet werden.

Kombination von Fall A & B als hybrider Lösungsansatz

Die direkte Kombination obiger Sonderfälle A und B stellt bei nicht vorhandenem Wirkleistungstransfer $P = 0$ den einzig möglichen Betriebspunkt dar und verdeutlicht – da weder Ausgangsspannungs- noch Eingangsstrombildung realisierbar sind – die Unfähigkeit der herkömmlichen indirekten Modulationsverfahren einen stationären Konverterbetrieb mit reiner (von Null verschiedener) Blindleistung zu bewerkstelligen.

Wie sich zeigt, ist es mit der nachfolgend vorgestellten *hybriden* indirekten Modulation aber dennoch möglich, einen reinen lastseitigen Blindstrom[4] bei gewährleisteter Ausgangsspannungsbildung zu führen und aus Segmenten der betreffenden Lastphasenströme darüberhinaus einen eingangsseitigen Blindstrom zu formieren.
Insofern ermöglicht dieses Verfahren eine gewisse Kopplung von Eingangs- und Ausgangsblindleistung.

Dabei ist es gerade die gezielte Kombination obiger Sonderfälle, die zur Lösung des blindleistungsbedingten Modulationsdilemmas führt. Der hier vorgestellte Grundansatz nutzt die Tatsache, dass einerseits (Fall A) die Eingangsstrombildung nicht von der Ausgangsspannungsbildung beeinflusst wird, während andererseits (gemäss Fall B) die Eingangs*blind*strombildung keinen Einfluss auf die Ausgangsspannungsbildung ausübt. Das bedeutet, dass Eingangsblindstrom und Ausgangsspannung unabhängig voneinander in zwei aufeinander folgenden Schritten aufgebaut werden können.
Zu beachten ist beim Eingangsblindstromaufbau allerdings, dass während der Aktivierung der entsprechenden GR-Wirkzeiger ein lokaler ZK-Strommittelwert *ungleich* Null vorliegt. Erfüllt werden kann diese Voraussetzung dadurch, dass die WR-Stufe genau während des GR-seitigen Blindstromaufbaus nur *einen* Laststrompuls in den ZK schaltet, welcher vorzugsweise der momentan betragsmaximalen Lastphase entstammt.

Die *hybride* Modulation vereint eine nach herkömmlichen Muster wirkende Pulshalbperiode zur Ausgangsspannungsbildung

[4] unter induktiver Last ist dies praktisch ein Magnetisierungsstrom

(Index: '*bas*') und eine zweite, die allein der Eingangsblindstrombildung dient (Index: '*hyb*'). Wie oben geschildert, beeinflussen sich dann beide Pulshalbperioden nicht gegenseitig (das spannungsbildende Intervall verändert den Eingangsblindstrom nicht wie auch andersherum Analoges gilt), was einer funktionalen Entkopplung beider Halbperioden gleichkommt. Demzufolge können beide zu bildenden Grössen unabhängigen Sollwerten folgend einzeln aufgebaut werden.
Die betreffenden Sollwerte von Ausgangsspannung und Eingangsblindstrom können sich dabei innerhalb eines gewissen Rahmens, der nachfolgend spezifiziert ist, frei bewegen.
Zur Steigerung der Konverterausnutzung, bzw. zur Erhöhung der Aussteuergrenzen können die zunächst getrennten Pulshalbperioden schliesslich miteinander verschmolzen werden.

Vorbemerkungen

Der der Eingangsblindstromkomponente zuzurechnende Amplitudenwert $\hat{I}_{1q}$ kann als aussagekräftige Kenngrösse zur Quantifizierung der Blindstromübertragung (bzw. -kopplung) herangezogen werden.
Mit (3.36) folgt dieser bei *herkömmlicher indirekter Modulation* unmittelbar zu

$$\begin{aligned} \hat{I}_{1q} &= \frac{\sqrt{3}}{2}\,\hat{I}_2 \cdot MI \cdot \sin(\Phi_1) \\ &= \frac{\sqrt{3}}{2}\,\hat{I}_2 \cdot \overbrace{M \cdot \cos(\Phi_2)}^{MI} \cdot \sin(\Phi_1) \\ &= \frac{\sqrt{3}}{2}\,\hat{I}_2 \cdot \underbrace{\sqrt{M^2 - MU^2} \;\cdot \cos(\boldsymbol{\Phi_2})}_{MI^q_{bas}} . \end{aligned} \tag{5.5}$$

Dabei wurde der letzte Umformungsschritt mit Einsetzen der arccos-Beziehung (3.79), die sich für Φ_1 unmittelbar aus der Spannungsübersetzung (3.27b) ergibt, erreicht.

Der Ausdruck (5.5) ist gegenüber der Eingangsblindleistung Q_1 nur um einen konstanten Spannungswert skaliert (vgl.

(3.77)), sodass er im qualitativen Verlauf der dreidimesionalen Darstellung in Abbildung 5.5(a) entspricht.

Offensichtlich ist dieser Verlauf zum Einen stark abhängig von Φ_2 und läuft aus zuvor diskutierten Gründen für $\Phi_2 = \pm\pi/2$ gegen Null. Zum Anderen kann auch bei vollem Ausgangsspannungsbedarf ($MU = 1$) keinerlei Eingangsblindstrom[5] bereitgestellt werden, da der Aussteuergrad auf $M = 1$ limitiert ist.

Da der unterklammerte Teilausdruck in (5.5) offenbar den Wert Eins nicht überschreiten kann (entspr. maximaler Eingangsblindstromkomponente), ist es zweckmässig, in Analogie zur Spannungs- und (Wirk-)Stromübersetzung eine *Blindstromübertragungsrate* allgemein gemäss

$$MI^q \equiv \frac{2}{\sqrt{3}} \cdot \frac{\hat{I}_{1q}}{\hat{I}_2} \in [0 \ldots 1] \tag{5.6}$$

zu definieren.

Während also der unterklammerte Ausdruck MI^q_{bas} in (5.5) das spezifische Übertragungsverhalten der herkömmlichen *indirekten*-Modulation (bzw. für den *IMC*: der Q_{1bas}-Modulation) angibt, ist für die im Folgenden behandelte *hybride* Modulation eine geänderte Übertragungscharakteristik MI^q_{hyb} zu erwarten.

Im Rahmen dieser wäre dabei als ***Ziel***

$$MI^q_{hyb} = f(MU) \;\not\approx f(\Phi_2)$$

eine möglichst schwache Abhängigkeit von Φ_2 anzustreben.

Wie sich schlussendlich zeigen wird und der dreidimensional aufgetragene Steuerbereich in Abbildung 5.5(b) vorab veranschaulicht, lässt sich diese Zielsetzung mit den *hybriden* Modulationsverfahren erreichen, sodass diese den gesamthaft möglichen Steuerbereich eines Matix Konverters sinnvoll erweitern. Im Unterschied zum Erweiterungsansatz aus [28] basieren diese *hybriden* Verfahren vollständig auf indirekter Modulation und sind damit auf *IMC* und *CMC* gleichermassen anwendbar.

[5] bzw. Eingangsblindleistung

Da die *hybride* Modulation den ausgangsspannungsbildenden Teil grundsätzlich mit $\Phi_{1,bas}=0$ ansetzt (und somit also keinerlei Blindstromübertragung nach herkömmlichen Verfahren beisteuert $MI^q_{bas}=0$), gilt gemäss (3.27b) im *gesamten Folgenden* dieses Kapitels stets

$$M = MU.$$

Ebenso bezieht sich dann der in den Modulationsbeziehungen erscheinende, GR-seitige Winkelparameter φ_1 auf die Zeigerlage des – betragslosen – Eingangswirkstroms ($|\bar{\underline{i}}_{1d,bas}|=0$, vgl. hierzu Abbildung 5.7(a)), d.h. es folgt

$$\varphi_1 = \varphi_{u1}.$$

Vorgehen
Das im weiteren Kapitelverlauf verfolgte Vorgehen lässt sich folgendermassen zusammenfassen:
Zunächst werden die Verhältnisse zur hybriden Eingangsblindstrombildung auf den beiden Seitenflächen aus Abbildung 5.5 untersucht. Diese entsprechen gerade den relevanten *Extrem*betriebsfällen mit reiner Blind- ($\Phi_2=\pi/2$, Abschnitt 5.2.2), bzw. reiner Wirkleistung ($\Phi_2 = 0$, Abschnitt 5.2.3) auf der Lastseite.
Aus den hybriden Grundstrategien für diese beiden Extrembetriebsfälle lässt sich unmittelbar ein Ansatz zur Handhabung *beliebiger* Betriebsfälle ($\Phi_2 \in [0 \ldots \pi/2]$, bzw. Verlauf über gesamte (P,Q_2)-Ebene in Abbildung 5.5) ableiten. So ist nach der Verifikation der hybriden Grundverfahren (Abschnitt 5.2.4) deren Ausweitung auf den allgemeinen Betriebsfall in Abschnitt 5.2.5 erläutert, bevor abschliessend mögliche Anwendungsfälle der *hybriden* Modulation diskutiert werden (Abschnitt 5.2.6).

5.2.2 Reaktive Eingangsstrombildung bei rein *reaktiver* Last ($\Phi_1 = \pm\pi/2$, $\Phi_2 = \pi/2$) → Prinzip der Pulsverschmelzung

Für den Betriebsfall mit reiner lastsseitiger Blindleistung stehen drei hybride Modulationsstrategien zur Verfügung, die nachfolgend vorgestellt werden. Diesen allen ist das Prinzip der *Pulsverschmelzung* gemein.

5.2.2.1 Zwei-Zustands-Verfahren für rein reaktive Last

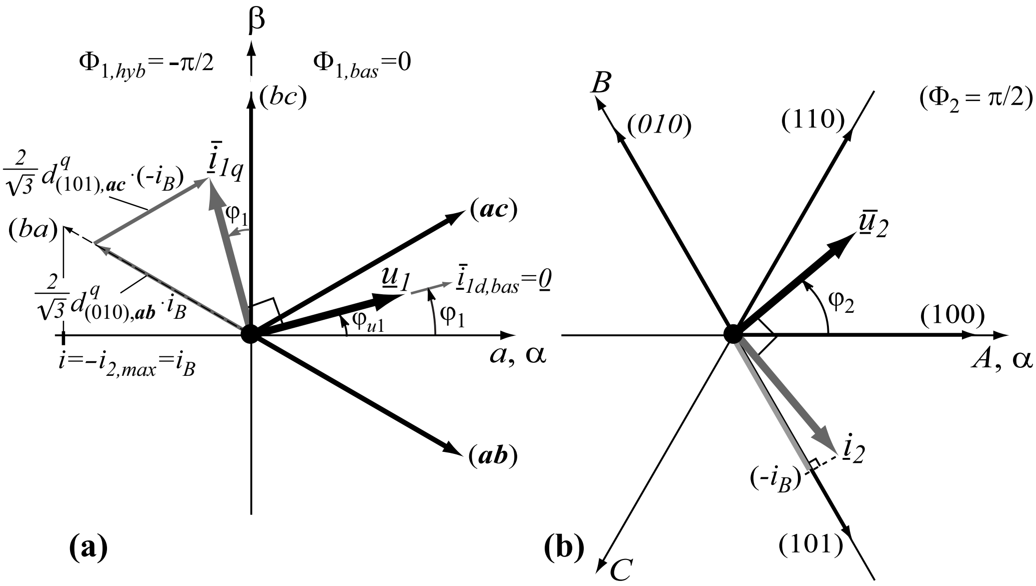


Abbildung 5.7: Raumzeigerdiagramme der GR-Stufe **(a)** und WR-Stufe **(b)**, wie sie beim Betrieb mit reiner Blindleistung am Konverterausgang *und* -eingang vorliegen.
Im Rahmen der herkömmlichen Modulation wird die ZK-Spannung gemäss $\Phi_{1,bas}=0$ (d.h. $\varphi_1=\varphi_{u1}$) mit den Schaltzuständen (ac), (ab) gebildet. Anschliessend wird der Eingangsblindstrom $\bar{\underline{i}}_{1q}$ unter Nutzung der Stromwirkzeiger (ba) und (ac) gesondert aufgebaut.
Da Wirkzeiger (ba) durch die WR-seitige Inversion des zulässigen GR-Zustands (ab) realisiert wird, sei dieser Modulationsansatz – bezugnehmend auf die GR-Stufe – als ***„Zwei-Zustands-Verfahren"*** bezeichnet.

Abbildung 5.7(a) veranschaulicht einerseits die Bildung der ZK-Spannung, welche in der ersten Pulshalbperiode im Sinne der herkömmlichen Modulation die GR-Schaltzustände (ac) und (ab) heranzieht und damit die maximalen Netzleiterspannungen u_{ac}, u_{ab} in den ZK schaltet.
Darüberhinaus ist aber auch die Eingangsblindstrombildung der zweiten Pulshalbperiode im GR-Raumzeigerdiagramm repräsentiert. $\bar{\underline{i}}_{1q}$ wird gesondert mit den (um 120° versetzten) Stromwirkzeigern (ba) und (ac) aufgebaut. Da der GR-Schaltzustand (ba) zu einer negativen ZK-Spannung $u_{ba} < 0$ führen würde, ist er für den *IMC* nicht zulässig und muss daher durch den Zustand (ab) ersetzt werden. Zum Erhalt des effektiven GR-Stromzeigers (ba) ist dann – entsprechend dem Vorgehen bei der Q_{1bas}-Modulation – der zugehörige WR-Schaltzustand zu invertieren.

Um GR-seitig überhaupt von Null verschiedene Stromzeiger zu erhalten, ist während der blindstrombildenden GR-Schaltzustände (ab), (ac) nur *ein* Laststrom von der WR-Stufe in den ZK zu schalten. Um einen möglichst hohen Eingangsblindstrombetrag aufbauen zu können, wird dazu der Lastphasenstrom mit aktuell maximalem Momentanwert gewählt. Im abgebildeten Beispielfall nach Abbildung 5.7(b) ist dies $-i_B$, der mit dem WR-Zustand (101) korrespondiert. Entsprechend obiger Erläuterung ist zur Realisierung des effektiven GR-Stromzeigers (ba) der WR-Schaltzustand zu invertieren ($(101) \mapsto (010)$), was zum negativen ZK-Strompuls i_B führt (vgl. zweite Pulshalbperiode in Abbildung 5.8).

Die zum Raumzeigerdiagramm aus Abbildung 5.7 zugehörige Pulsperiode ist in Abbildung 5.8 gezeigt. Dort sind die Intervalle der Ausgangsspannungs- ($\bar{\underline{u}}_2$) und Eingangsblindstrom- ($\bar{\underline{i}}_{1q}$) Bildung gekennzeichnet und deren funktionale Entkopplung ist anhand der über die Pulshalbperioden eingezeichneten Kurzzeitmittelwerte dokumentiert.
Da nur zwei verschiedene GR-Schaltzustände, bzw. ZK-Spannungspegel, verwendet werden, wird diese hybride Modulationsvariante als ***„Zwei-Zustands-Verfahren“*** bezeichnet.

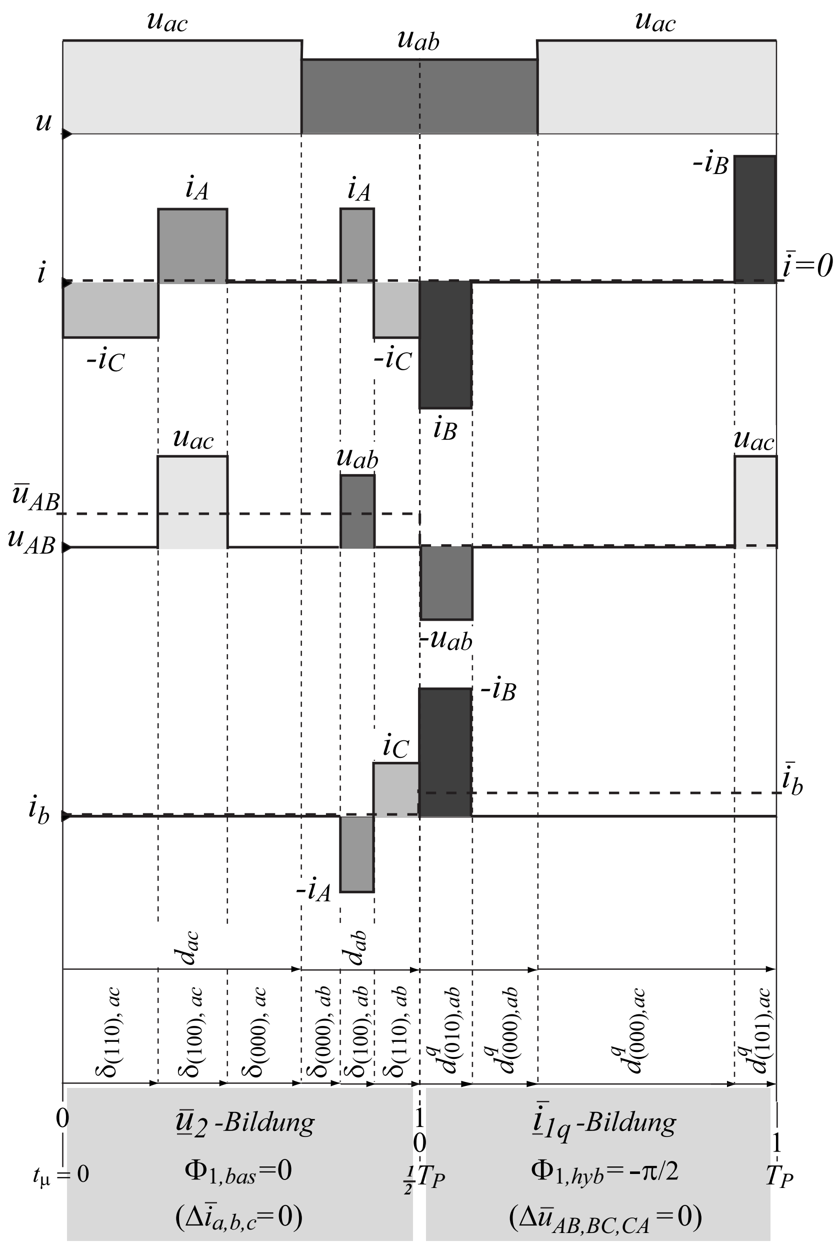


Abbildung 5.8: Hybride Pulsperiode bei $\Phi_2 = \pi/2$.
Die Pulsperiode setzt sich aus einer ausgangsspannungs-, und einer eingangsblindstrombildenden Halbperiode zusammen. Beide Teilintervalle nutzen mit (ac) und (ab) nur zwei verschiedene GR-Schaltzustände, bzw. ZK-Spannungspegel (u_{ac} und u_{ab}), was die Bezeichnung ***„Zwei-Zustands-Verfahren"*** nahelegt.
Die Pulshalbperioden sind insofern voneinander entkoppelt, als dass die in der zweiten Hälfte der Ausgangsspannung (z.B. u_{AB}) hinzugefügte Spannungszeitfläche Null ist, während in der ersten Pulshalbperiode in den Eingangsphasen kein lokaler Strommittelwert (z.B. $\bar{i}_b$) gebildet wird.

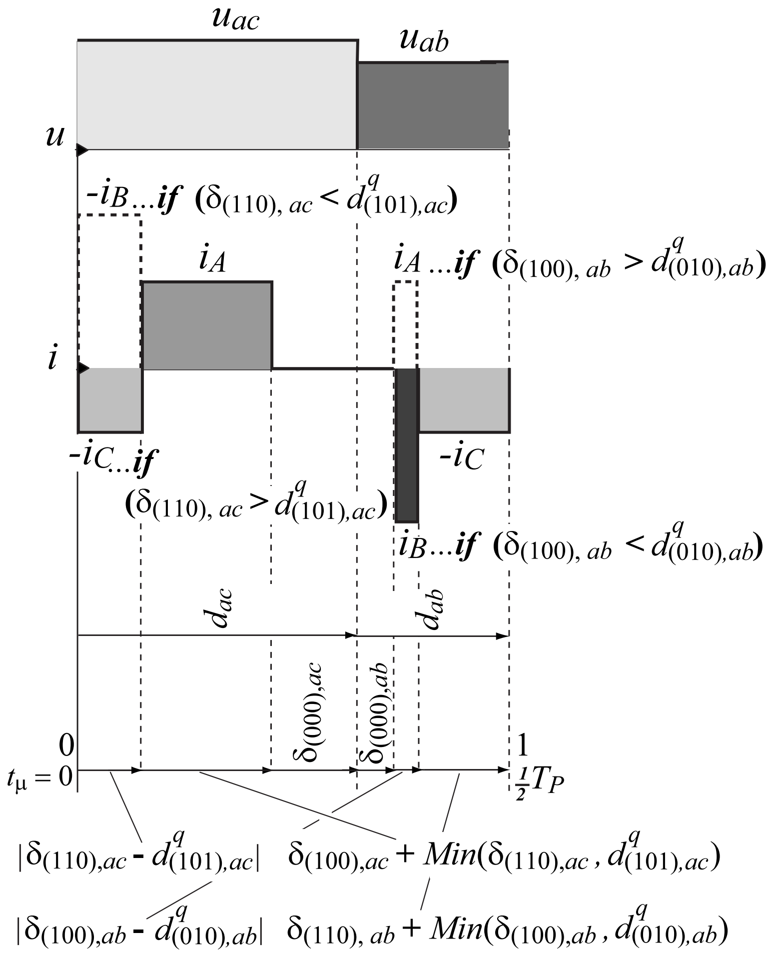


Abbildung 5.9: Durch *Pulsverschmelzung* resultierende Pulshalbperiode des *Zwei-Zustands-Verfahren.*
Dieses Pulsmuster, welches sich nach Verschmelzung der ausgangsspannungs-, und eingangsblindstrombildenden Hälften der ursprünglichen Pulsperiode (in Abbildung 5.8) ergibt, wird im Modulationsalgorithmus schliesslich abgearbeitet.

Die ausgangsspannungsbildende Pulshalbperiode entspricht dem Basis-Modulationsverfahren und die betreffenden Einschaltzeiten sind folglich mit (3.23) gegeben.
Die relativen Einschaltzeiten $d^q_{(010),ab}$, $d^q_{(101),ac}$ der blindstrombildenden Pulshalbperiode gilt es hingegen noch zu bestimmen – deren Herleitung ist im Folgenden geschildert.

Anwenden des Sinus-Satzes auf die $\underline{\bar{i}}_{1q}$-bildenden Zeiger in Abbildung 5.7(a) liefert

$$\frac{\sin(\pi/3+\varphi_1)}{\frac{2}{\sqrt{3}}(-i_{2,max})\cdot d^q_{(010),ab}} = \frac{\cos(\varphi_1-\pi/6)}{\frac{2}{\sqrt{3}}i_B\cdot d^q_{(010),ab}} = \frac{\overbrace{\sin(\pi/3)}^{\frac{\sqrt{3}}{2}}}{\hat{I}_{1q}} \tag{5.7a}$$

$$\frac{\sin(\pi/3-\varphi_1)}{\frac{2}{\sqrt{3}}i_{2,max}\cdot d^q_{(101),ac}} = \frac{\cos(\varphi_1+\pi/6)}{\frac{2}{\sqrt{3}}(-i_B)\cdot d^q_{(101),ac}} = \frac{\sin(\pi/3)}{\hat{I}_{1q}}. \tag{5.7b}$$

Gemäss (3.2) ergibt sich für $\Phi_2=\pi/2$ der maximale Lastphasenstrom zu

$$(-i_B) = \hat{I}_2\cdot\cos(\varphi_2-\pi/6). \tag{5.8}$$

Damit folgen die eingangsblindstrombildenden relativen Einschaltzeiten unter Verwendung obiger Definition (5.6) zu

$$d^q_{(010),ab} = \frac{\sqrt{3}}{2}MI^q\cdot\frac{\cos(\varphi_1-\pi/6)}{\cos(\varphi_2-\pi/6)} \tag{5.9a}$$

$$d^q_{(101),ac} = \frac{\sqrt{3}}{2}MI^q\cdot\frac{\cos(\varphi_1+\pi/6)}{\cos(\varphi_2-\pi/6)}. \tag{5.9b}$$

Damit die der zweiten Pulsperiodenhälfte (vgl. Abbildung 5.8) hinzugefügten Stromblöcke nicht die Ausgangsspannungsbildung der ersten Hälfte beeinflussen, muss

$$0 \stackrel{!}{=} d^q_{(101),ac}\cdot u_{ac} - d^q_{(010),ab}\cdot u_{ab} \quad \left[=\bar{p}_{hyb}/i_B\right] \tag{5.10}$$

zutreffen.
Mit Blick auf die blindstrombildende Pulsperiodenhälfte in Abbildung 5.8 wird die Relevanz dieser *Entkoppelbedingung* (5.10) anhand der verketteten Ausgangsspannung u_{AB} klar. Wäre (5.10) erfüllt, so bliebe der betreffende lokale Mittelwert (wie auch jene von u_{BC} und u_{CA}) unverändert, d.h. $\Delta\bar{u}_{AB}=0$.
Darüberhinaus entspricht der Ausdruck in (5.10) – nach Multiplikation mit dem ZK-Strombetrag $(-i_B)$ – der während des

blindstrombildenden Intervalls übertragenen Wirkleistung $\bar{p}_{hyb}$, welche beim vorliegenden Blindleistungsbetrieb *zwingend Null* sein muss.

Mit Einsetzen der verketteten Netzspannungen

$$u_{ab} = \sqrt{3}\,\hat{U}_1 \cdot \cos(\varphi_1 + {}^{\pi}\!/_{6}) \tag{5.11a}$$

$$u_{ac} = \sqrt{3}\,\hat{U}_1 \cdot \cos(\varphi_1 - {}^{\pi}\!/_{6}) \tag{5.11b}$$

wird die inhärente Gültigkeit von (5.10) offensichtlich, wodurch sich schliesslich die angestrebte Entkopplung von Ausgangsspannungs- und Eingangsblindstrombildung als Grundprinzip der hybriden Modulation *bestätigt*.

Das Hinzufügen der beiden zusätzlichen blindstrombildenden Pulse mit den Breiten $d^q_{(010),ab}$ und $d^q_{(101),ac}$ setzt mit Anwenden der Pulsperiode aus Abbildung 5.8 die erzielbare Spannungsübersetung MU deutlich herab, da die maximal mögliche Dauer des spannungsbildenden Modulationsintervalls um die Pulsbreitensumme $d^q_{(010),ab} + d^q_{(101),ac}$ verkürzt ist.
Die erreichbare Spannungsübersetzung kann jedoch in bestimmten Grenzen (vgl. (5.13)) *zurückgewonnen* werden, wenn die Spannungs- und Stromblöcke der beiden getrennten Pulshalbperioden gemäss Abbildung 5.9 in einem einzigen Pulsmuster mit effektiv geringerer Gesamtdauer kombiniert werden.

Die darin vorgenommene *Pulsverschmelzung* basiert letztlich auf der Kirchhoffschen Knotenregel, die für die unter gleichem ZK-Spannungsniveau auftretenden ZK-Strompegel greift. So gilt (beim nullleiterfreien Lastsystem) beispielsweise unter $u = u_{ab}$: $i_A + i_B = -i_C$, wodurch die Dauer des Strompulses $-i_C$ im resultierenden Pulsmuster (Abbildung 5.9) entsprechend verlängert ist. Dafür hingegen ist dort die Dauer des zweiten unter u_{ab} auftretenden Stromblocks (i_A oder i_B) gegenüber der des ursprünglichen Strompulses in Abbildung 5.8 in gleichem Mass verkürzt.
Da also der Pulsdauerverlängerung des einen, in der Regel eine Pulsverkürzung des anderen Stromblocks gegenübersteht, kann sogar bei voller Spannungsübersetzung ein gewisser eingangsseitiger Blindstrom (5.15) aufgebaut werden.

Gemäss Abbildung 5.9 ergibt sich die relative Gesamteinschaltzeit der resultierenden Pulshalbperiode zu

$$\begin{aligned}\delta_{\Sigma,2V} =& |\delta_{(110),ac} - d^q_{(101),ac}| + \delta_{(100),ac} + Min(\delta_{(110),ac},\, d^q_{(101),ac}) \\ &+ |\delta_{(100),ab} - d^q_{(010),ab}| + \delta_{(110),ab} + Min(\delta_{(100),ab},\, d^q_{(010),ab}).\end{aligned} \tag{5.12}$$

Der Ausdruck (5.12) hängt über (3.23) und (5.9) von vier Variablen ab: Den Winkelparametern φ_1, φ_2, wie den Übersetzungsverhältnissen $MU(=M)$ und MI^q.
Der Verlauf der Gesamteinschaltzeit (5.12) ist in Abbildung 5.10 bei festen Übersetzungsverhältnissen $MU = 0.95$ und $MI^q = 0$ (Bildteil (a)), bzw. $MI^q = 0.16$ (Bildteil (b)) in Abhängigkeit beider Winkelparameter exemplarisch für die Sektorkombination (i)/(I) aufgetragen.

Die Aussteuergrenze ist allgemein dann erreicht, sobald entsprechend (3.26) für den Verlauf der Gesamteinschaltzeit an einer beliebigen Stelle $(\varphi_{1,crit}, \varphi_{2,crit})$ der Sektorintervalle $\delta_{\Sigma,2V} = 1$ zutrifft, sodass dort kein Freilauf-Intervall verbleiben kann.

Bei herkömmlichen Konverterbetrieb im Sinne der Basis-Modulation ($MI^q_{hyb} = 0$) geht Ausdruck (5.12) in (3.25) über und die maximale Ausnutzung der Pulsperiode erfolgt lediglich in der Mitte beider Sektorintervalle (Abbildung 5.10(a)). Für $M = MU = 1$ wäre die kritische Stelle dann mit $(\varphi_{1,crit}, \varphi_{2,crit}) = (0, \pi/6)$ gegeben.

Mit Einsetzen des *Zwei-Zustands-Verfahrens* zum zusätzlichen Blindstromaufbau $MI^q_{hyb} > 0$ erhöht sich die Gesamteinschaltzeit zunächst nur in den konventionell nicht vollausgenutzten Sektorrandbereichen (Abbildung 5.10(b)), wodurch auch bei voller Spannungsübersetzung $MU = 1$ noch ein Blindstrom bis zur Obergrenze (5.15) realisiert werden kann.
Im abgebildeten Fall ($MU = 0.95, MI^q = 0.16$) wird gerade die Aussteuergrenze erreicht, da $\delta_{\Sigma,2V}$ bei $(\varphi_{1,crit}, \varphi_{2,crit}) = (\pi/6, 0)$, wie ebenso bei $(-\pi/6, \pi/3)$ den noch zulässigen Maximalwert Eins annimmt.

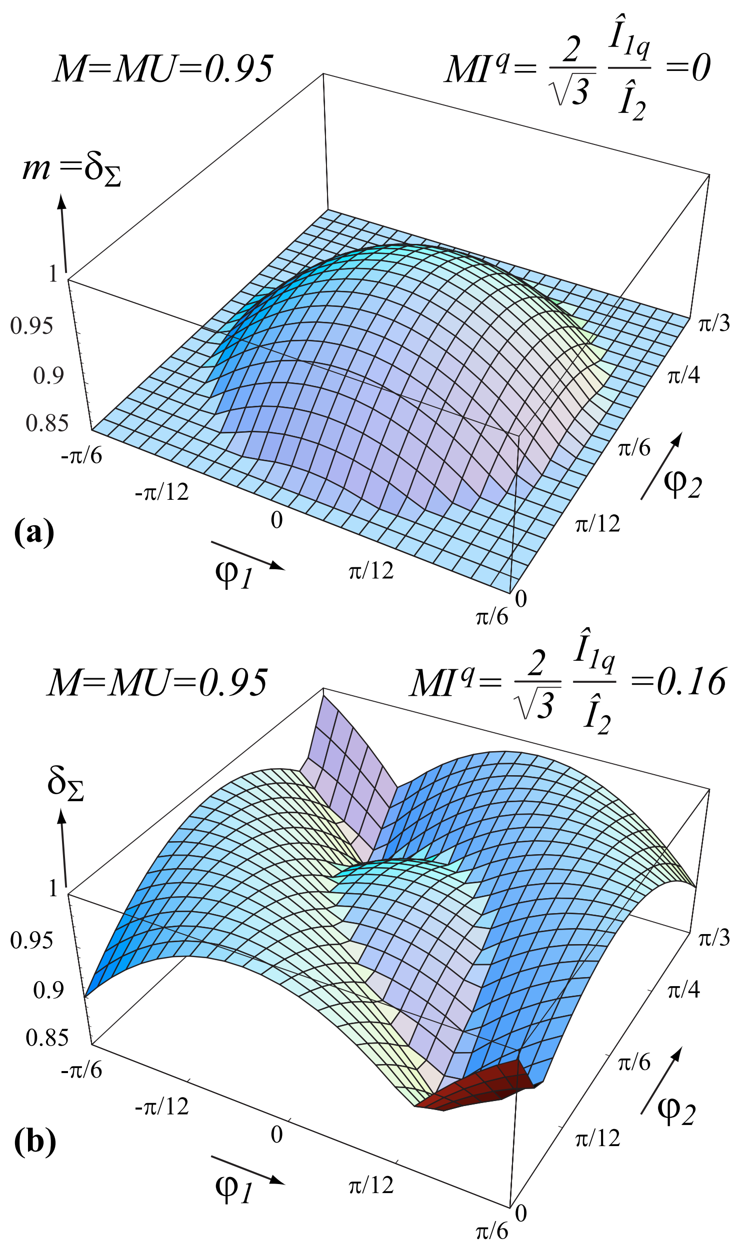


Abbildung 5.10: Lokale Aussteuerung, bzw. relative Gesamteinschaltzeit δ_Σ innerhalb der Sektorkombination (i)/(I).
(a) Im herkömmlichen Fall $MI^q_{hyb} = 0$ wird die Pulsperiode nur in der Mitte beider Sektorintervalle maximal ausgenutzt (vgl. auch Abbildung 3.5).
(b) Das hybride *Zwei-Zustands-Verfahren* nutzt darüberhinaus auch die Sektorrandbereiche zur Eingangsblindstromgeneration. Im gezeigten Fall ist das Aussteuerlimit mit ($MU = 0.95$, $MI^q = 0.16$) erreicht, da δ_Σ lokal (bei $(\pi/6, 0)$ wie bei $(-\pi/6, \pi/3)$) den Wert Eins annimmt.

Anmerkung: Wie Abbildung 5.10(b) zeigt, ist der Verlauf der relativen Gesamteinschaltzeit δ_Σ symmetrisch zum Ebenenmittelpunkt $(0, \pi/6)$. Im gesamten folgenden dieses Kapitels wird aus Gründen der Übersichtlichkeit nur die exemplarische untere Halbebene $(\varphi_1, \boldsymbol{\varphi_2}) \in ([-\pi/6 \ldots \pi/6], [0 \ldots \boldsymbol{\pi/6}])$ betrachtet. Die im folgenden – auch für das *Drei-Zustands-Verfahren* und die Optimale Verfahrenskombination – behandelten kritischen Stellen maximaler δ_Σ treten exakt mittelpunktssymmetrisch ebenso in der oberen φ_2-Halbebene auf.

Der Ausdruck (5.12) der Gesamteinschaltzeit kann für die Grenzbedingung $\delta_{\Sigma,2V} = 1$ numerisch, wie auch analytisch ausgewertet werden. Als Ergebnis relevant ist dabei vor allem die Abhängigkeit $MI^q_{max} = f(MU)$, durch die die Aussteuergrenze gemäss Abbildung 5.11 charakterisiert ist.
Weiterhin sind zur Analyse der Aussteuergrenze die Verläufe der kritischen Winkel $(\varphi_{1,crit}, \varphi_{2,crit}) = f(MU)$ in Abhängigkeit der Spannungsübersetzung von Belang (Abbildung 5.12).

Im Folgenden sind die numerisch bestimmten[6] Werte stets durch punktierte Verläufe repräsentiert.
Die zugehörigen analytischen Beziehungen von Aussteuergrenze und kritischen Winkeln werden unter Bezugnahme auf die konkreten, physikalisch begrenzenden Verhältnisse, nachfolgend erläutert.

Herleitung analytischer Beziehungen

Da Ausdruck (5.12) aufgrund der enthaltenen Betrags- und Minimumfunktion (entspricht in Summe der Maximumfunktion) strukturvariabel ist, resultieren grundsätzlich mehrere analytische Ansätze, bzw. Resultate, die in den betreffenden Unterbereichen von $M = MU \in [0 \ldots 1]$ gültig sind.
Die Eingangsblindstrombildung unterliegt damit unabhängig von der jeweiligen hybriden Modulationsvariante immer ähnlichen Grundbeschränkungen. Insofern kann im Interesse eines einheitlichen, kapitelübergreifenden Betrachtungsansatzes nach einem *strom-* und einem *spannungsbegrenzten Steuerbereich*

[6] mit rekursiven Suchalgorithmus

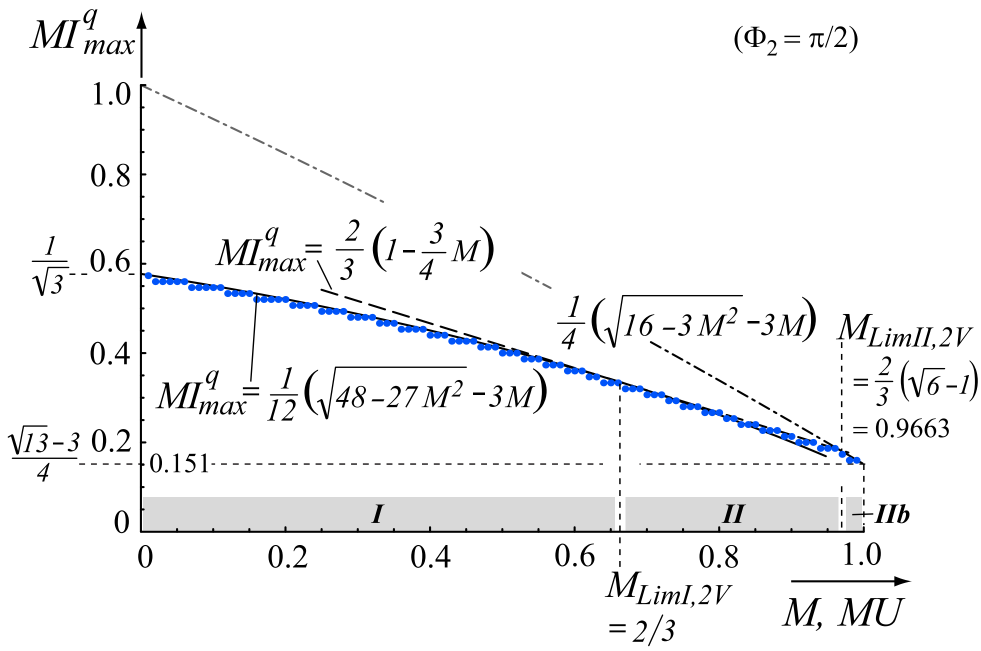


Abbildung 5.11: *Zwei-Zustands-Verfahren*: Aussteuergrenze.
Die numerisch errechneten Grenzwerte (punktierter Verlauf) lassen sich mit analytischen Berechnungsansätzen bestätigen. So ist das Blindstromübertragungslimit MI^q_{max} eindeutig beschreibbar. $M_{LimI,2V}$ markiert den Übergang vom strombegrenzten zum spannungsbegrenzten Steuerbereich und damit auch den Gültigkeitsbereich der Beschreibungsformeln. Am Ende des spannungsbegrenzten Steuerbereichs II wechselt die Beschreibungsformel bei $M_{LimII,2V}$ erneut.
Bemerkenswert ist, dass selbst bei *voller* Spannungsübersetzung $MU = 1$ noch rund 15% des maximal (bei $MU = 0$) erzeugbaren Eingangsblindstroms gebildet werden können.

unterschieden werden.

Strombegrenzter Steuerbereich - I ($M \in [0 \ldots M_{Lim,I}]$)

Im Sonderfall nicht benötigter Ausgangsspannung ($M = MU = 0$) wird mit Betrachten des GR-Raumzeigerdiagramms (Abbildung 5.7(a)) klar, dass der geringste Betrag $\hat{I}_{1q}$ des Eingangsblindstroms $\underline{\bar{i}}_{1q}$ dann resultieren muss, wenn der zugehörige Sollzeiger $\underline{i}^*_{1q}$ auf der Symmetrieachse der (bzw. in maximalen Abstand

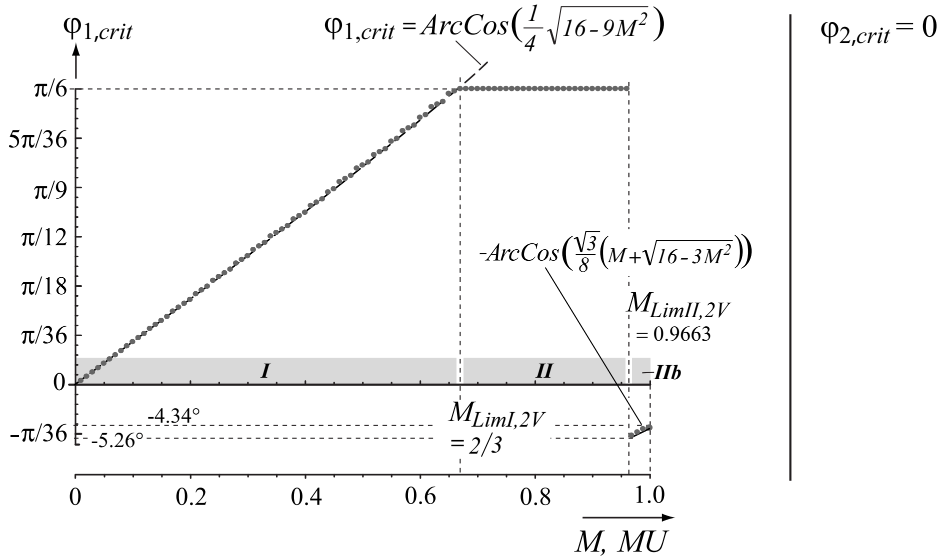


Abbildung 5.12: *Zwei-Zustands-Verfahren*: Kritische Winkel. Aufgetragen über der Spannungsübersetzung ist der Verlauf des Netzphasenwinkels $\varphi_{1,crit,2V}$, an dem innerhalb der Netzperiode zuerst Übermodulation auftritt. Der begrenzende Lastphasenwinkel liegt fest bei $\varphi_{2,crit,2V} = 0$. Für $MU = 0.95$ kann somit die in Abbildung 5.10(b) identifizierte kritische Stelle $(\pi/6, 0)$ der (φ_1, φ_2)-Ebene abgelesen werden.
Der analytisch ermittelte Winkelausdruck für den strombegrenzten Steuerbereich I wird vom punktierten Verlauf der numerisch erhaltenen Werte verifiziert. Im Hauptteil des spannungsbegrenzten Steuerbereichs II (zwischen $M_{LimI,2V}$ und $M_{LimII,2V}$) bleibt der kitische Netzwinkel konstant bei $\varphi_{1,crit,2V} = \pi/6$. Im Endbereich IIb nimmt $\varphi_{1,crit,2V}$ in Übereinstimmung mit den numerischen Resultaten negative Werte an (vgl. Wölbung von δ_Σ auf φ_1-Achse in Abbildung 5.10(b)).

zu) beiden beteiligten Stromwirkzeiger (ac) und (ba) liegt. Diese Lage entspricht der Winkelposition $\varphi_{1,crit} = 0$ des Spannungszeigers $\underline{u}_1$.
Da die Länge der Stromwirkzeiger (ac), (ba) vom betragsmaximalen Lastphasenstrom $\pm i_B$ definiert ist, wird das Minimum von $\hat{I}_{1q}$ über φ_2 beim minimalen Betrag $| \pm i_B|$ auftreten, welcher entsprechend der Projektion im WR-Raumzeigerdiagramm (Abbildung 5.7(b)) für

$\varphi_{2,crit} = 0$ vorliegt[7].
In der Konsequenz ergibt sich für $MU = 0$ ein maximal erreichbarer Eingangsblindstrombetrag[8] von $\hat{I}_{1q,max} = 2/\sqrt{3} \cdot (\cos(^{\pi}/_{3}) \cdot \cos(^{\pi}/_{6})) = {}^{1}/_{2}\, \hat{I}_2$, bzw. ein maximales Übertragungsverhältnis von $MI^q_{max,2V} = 1/\sqrt{3}$.

Für ansteigende Ausgangsspannungen ($M = MU > 0$) wird das der Eingangsblindstrombildung dienende Modulationsintervall zunehmend von den Einschaltdauern der ausgangsspannungsbildenden ZK-Pulse herabgesetzt, wodurch MI^q_{max} kontinuierlich abnimmt. Da die relative Gesamteinschaltzeit δ_Σ dennoch in erster Linie von den blindstrombildenden Pulsdauern determiniert wird, soll dieser Betriebsbereich als *strombegrenzter Steuerbereich* bezeichnet werden.
Beim *Zwei-Zustands-Verfahren* bleibt $\varphi_{2,crit}$ hier konstant, während $\varphi_{1,crit}$ mit steigendem MU ebenfalls ansteigt und bei $MU = M_{Lim,I} = {}^{2}/_{3}$ den Wert $\varphi_{1,crit} = \pi/6$ erreicht.

Spannungsbegrenzter Steuerbereich - II ($M \in [M_{Lim,I} \ldots 1]$)
Ab $MU > M_{Lim,I} = {}^{2}/_{3}$ beeinflusst die Ausgangsspannungsbildung dominant die Gesamteinschaltzeit und damit MI^q_{max}. Dementsprechend werde dieser Betriebsbereich als *spannungsbegrenzter Steuerbereich* bezeichnet.
$\varphi_{1,crit}$ verharrt hier nahezu bis zur vollen Spannungsübersetzung bei $\pi/6$, während für den kritischen Lastphasenwinkel unverändert $\varphi_{2,crit} = 0$ gilt.

Der *Grossteil II* des *spannungsbegrenzten Steuerbereichs* ist dadurch gekennzeichnet, dass nun diejenige Winkellage φ_1 blindstrombegrenzend ist, die *keinerlei* Pulsverschmelzung zulässt. Für $\varphi_{1,crit} = \pi/6$ wird während der gesamten ausgangsspannungsbildenden Pulshalbperiode ausschliesslich das ZK-Spannungsniveau $u = u_{ac}$ aktiviert. Somit ist der unter $u = u_{ab}$ dennoch existierende, blindstrombildende ZK-Strompuls i_B *unverschmelzbar*. Für den zweiten Strompuls $(-i_B)$ (unter u_{ac}) gilt dies ohnehin, da die Spannungsbildung für $\varphi_{2,crit} = 0$ den mit $(-i_B)$ verschmelzbaren Block $(-i_C)$ gar nicht benötigt und folglich

[7] aufgrund der vorgenannten Symmetrien ebenso für $\varphi_{2,crit} = \pi/3$
[8] realisierbar über die gesamte (φ_1, φ_2)-Ebene

nur $i = i_A$ mit $u = u_{ac}$ anwendet (vgl. Abbildung 5.7 und Abbildung 5.8).
Da aber für $(\varphi_1, \varphi_2) = (\pi/6, 0)$ das ausgangsspannungsbildende Modulationsintervall gerade von minimaler Dauer ist, steht den unverschmelzbaren blindstrombildenden Strompulsen hier günstigerweise ein maximales *Restintervall* $1 - MU \cdot (\cos(^{\pi}/_{6}) \cdot \cos(^{\pi}/_{6}))$ zur Verfügung (vgl. Abbildung 5.10(a) vs. (b)).

Kurz vor Erreichen der vollen Ausgangsspannung begrenzen im *Endbereich IIb* für $MU > M_{Lim,II} \approx 0.966$ negative Winkellagen $\varphi_{1,crit}$ nahe Null die Eingangsblindstrombildung (bzw. MI^q_{max}). In Abbildung 5.10(b) ist eine entsprechende Wölbung als lokales Hüllflächenmaximum erkennbar.
Das ist folgendermassen zu erklären: Der hier etwas schmalere blindstrombildende ZK-Strompuls i_B (unter u_{ab}) kann mühelos verschmelzen, während hingegen der breitere Strompuls $(-i_B)$ (unter u_{ac}) wie auch zuvor, aufgrund $\varphi_{2,crit} = 0$, unverschmelzbar ist. Zwar wird also im Gegensatz zum Bereich *II* das lokale Restintervall der Spannungsbildung nur von *einem* Strompuls des Blindstromaufbaus belegt, jedoch ist hier das verbleibende Restintervall in sich deutlich verkürzt.

Auf obigen Überlegungen basierend lassen sich die analytischen Beziehungen zur Beschreibung von MI^q_{max}, sowie von $\varphi_{1,crit}$ finden.
Die mathematische Vorgehensweise sei kurz umrissen:

1. Im ***strombegrenzten Steuerbereich I*** liegt $\varphi_{2,crit,2V} = 0$ fest. Damit ist eine der vier freien Variablen aus (5.12) determiniert.
   Zudem gilt hier $d^q_{(010),ab} > \delta_{(100),ab}$, sowie inherent $d^q_{(101),ac} > \delta_{(110),ac}$, wodurch die Betrags- und Minimumfunktionen in (5.12) eliminiert sind.

2. Zur Ermittlung vom kritischen Winkel $\varphi_{1,crit}$ ist das Maximum von (5.12) über φ_1 formal zu bestimmen. Daraus folgt ein Ausdruck $\varphi_{1,crit} = f(M, MI^q)$

3. Einsetzen obiger Beziehung $\varphi_{1,crit}$ in (5.12) und Auswerten der Aussteuergrenzbedingung $\delta_{\Sigma,2V}=1$ liefert schliesslich die gesuchte Abhängigkeit $MI^q_{max,2V} = f(M)$ entsprechend (5.13)a.

4. Zum Erhalt von $\varphi_{1,crit,2V} = f(M)$ ist (5.13)a rückeinzusetzen in die Beziehung $\varphi_{1,crit}=f(M, MI^q)$. Es resultiert der gesuchte Ausdruck (5.16)a für den kritischen Winkel.

1. Im ***spannungsbegrenzten Steuerbereich II*** liegen $\varphi_{2,crit,2V}=\pi/6$ und $\varphi_{2,crit,2V}=0$ fest.
   Dies führt direkt zur gesuchten Funktion $MI^q_{max,2V}=f(M)$ angegeben in (5.13)b.

2. Gleichsetzen von (5.13)a und (5.13)b liefert die Spannungsübersetzung $M_{Lim,I,2V}$, die den Übergang (5.14a) vom *strom-* in den *spannungsbegrenzten Steuerbereich* beschreibt.

1. Im ***spannungsbegrenzten Steuerbereich IIb*** liegt $\varphi_{2,crit,2V}=0$ fest.
   Weiterhin ist aufgrund der obigen Erläuterung $d^q_{(101),ac}=1-\delta_{\Sigma,bas}$ anzusetzen, wobei $\delta_{\Sigma,bas}$ der Gesamteinschaltzeit (3.25) nur der ausgangsspannungsbildenden Pulshalbperiode entspricht.
   Es ergibt sich eine Beziehung $MI^q=f(\varphi_1, M)$.

2. Zur Ermittlung vom kritischen Winkel $\varphi_{1,crit} = f(M)$ ist formal das Maximum der vorgenannten Beziehung MI^q über φ_1 zu bestimmen. Daraus folgt der gesuchte Ausdruck (5.16)c.

3. Zum Erhalt der Aussteuergrenze $MI^q_{max,2V} = f(M)$ ist (5.16)c rückeinzusetzen in die Beziehung $MI^q=f(\varphi_1, M)$. Es ergibt sich die gesuchte Abhängigkeit (5.13)c.

4. Gleichsetzen von (5.13)b und (5.13)c liefert $M_{Lim,II,2V}$ zu (5.14b).

Schliesslich ist die Aussteuergrenze des *Zwei-Zustands-Verfahrens* also durch

$$MI^q_{max,2V} = \begin{cases} \frac{1}{12}\left(\sqrt{48-27M^2}-3M\right) & : 0 \le M \le M_{Lim,I} \\ \frac{2}{3}\left(1-\frac{3}{4}M\right) & : M_{Lim,I} < M \le M_{Lim,II} \\ \frac{1}{4}\left(\sqrt{16-3M^2}-3M\right) & : M_{Lim,II} < M \le 1 \end{cases} \tag{5.13}$$

mit

$$M_{Lim,I,2V} = \frac{2}{3} \qquad \approx 0.6667 \tag{5.14a}$$

$$M_{Lim,II,2V} = \frac{2}{3}\left(\sqrt{6}-1\right) \approx 0.9663 \tag{5.14b}$$

eindeutig beschrieben.

Die bereits angesprochene Eigenschaft der Blindstromübertragung selbst bei voller zu bildender Ausgangsspannung lässt sich gemäss

$$MI^q_{max,2V}\left(M = MU = 1\right) = \frac{\sqrt{13}-3}{4} \approx 0.1514 \tag{5.15}$$

quantifizieren. Rund 15% des (für $MU = 0$) maximal erzielbaren Eingangsblindstroms sind damit auch für $MU = 1$ möglich.

Der kritische Netzphasenwinkel ergibt sich zu

$$\varphi_{1,crit,2V} = \begin{cases} \arccos\left(\frac{1}{4}\sqrt{16-9M^2}\right) & : 0 \le M \le M_{Lim,I} \\ \frac{\pi}{6} & : M_{Lim,I} < M \le M_{Lim,II} \\ \text{-}\arccos\left(\frac{\sqrt{3}}{8}\left(M+\sqrt{16-3M^2}\right)\right) & : M_{Lim,II} < M \le 1, \end{cases} \tag{5.16}$$

während der kritische Lastphasenwinkel, wie angesprochen, festliegt

$$\varphi_{2,crit,2V} = 0. \tag{5.17}$$

5.2.2.2 Drei-Zustands-Verfahren für rein reaktive Last

Der Aufbau des Eingangsblindstromvektors kann alternativ ebenso mit jenen Stromwirkzeigern erfolgen, die in unmittel-

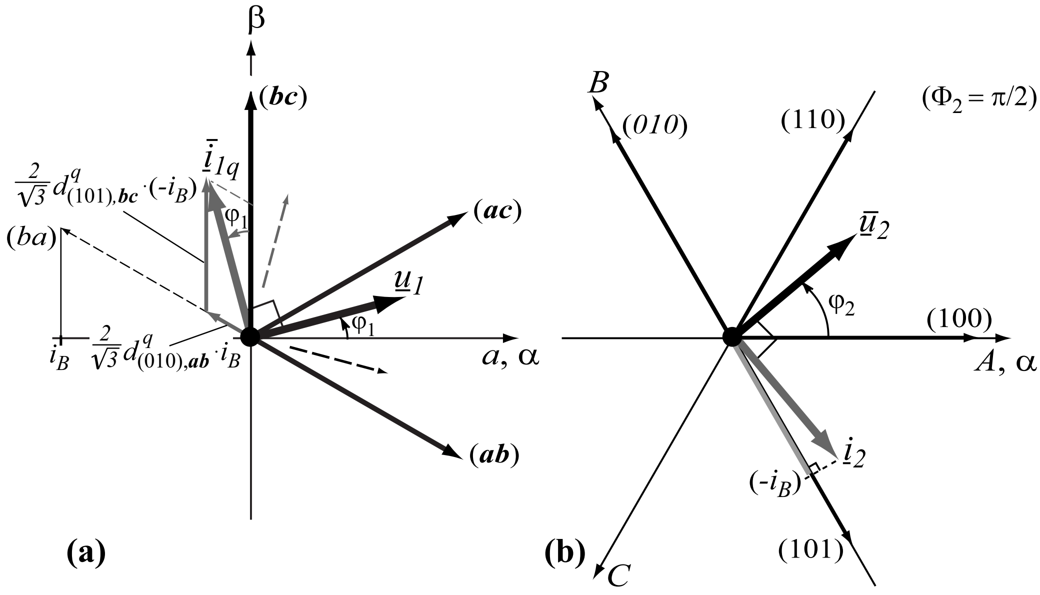


Abbildung 5.13: Raumzeigerdiagramme von GR-Stufe **(a)** und WR-Stufe **(b)** beim Betrieb mit reiner Ein- und Ausgangsblindleistung.
Die GR-seitige Ausgangsspannungsbildung erfolgt konventionell (mit $\Phi_{1,bas} = 0$) mit den Schaltzuständen (ac) und (ab). Der Aufbau des Eingangsblindstroms $\bar{\underline{i}}_{1q}$ wird mit den *benachbarten* Stromwirkzeigern (bc) und (ba) bewerkstelligt. Da Wirkzeiger (ba) mit dem zulässigen GR-Zustand (ab) realisiert wird, kann dieses Vorhegehen als ***„Drei-Zustands-Verfahren"*** bezeichnet werden.
Die Verhältnisse der Eingangsblindstrombildung ändern sich für $\varphi_1 < 0$ (dünn strichlierte Zeigersituation in **(a)**).

barer Nachbarschaft des zu bildenden Sollzeigers $\underline{i}^*_{1q}$ liegen, und somit ihrerseits um nur 60° gegeneinander versetzt sind.

Dieser Aufbau des gegenüber Abbildung 5.7 unveränderten Mittelwertzeigers $\bar{\underline{i}}_{1q}$ mit seinen benachbarten Wirkzeigern (bc) und (ba) ist in Abbildung 5.13(a) veranschaulicht.
Die Ausgangsspannungsbildung wird – wie auch beim *Zwei-Zustands-Verfahren* – konventionell, d.h. durch die GR-Schaltzustände (ac) und (ab) vorgenommen.

Wie auch die zugehörige hybride Pulsperiode in Abbildung 5.14 verdeutlicht, sind so für die Spannungs- und Blindstrombildung insgesamt alle *drei* zulässigen GR-Schaltzustände (bc),

(ac), (ab) heranzuziehen. Aufgrunddessen werde diese Modulationsvariante als *"Drei-Zustands-Verfahren"* bezeichnet.

Die Einschaltzeiten $d^q_{(010),ab}$, $d^q_{(101),bc}$ des eingangsblindstrombildenden Modulationsintervalls können analog zum *Zwei-Zustands-Verfahren* über den Sinus-Satz (angewendet auf Abbildung 5.13(a)) mit

$$\frac{\sin(\varphi_1)}{\frac{2}{\sqrt{3}}(-i_{2,max}) \cdot d^q_{(010),ab}} = \frac{\sin(\varphi_1)}{\frac{2}{\sqrt{3}} i_B \cdot d^q_{(010),ab}} = \frac{\overbrace{\sin(2\pi/3)}^{\frac{\sqrt{3}}{2}}}{\hat{I}_{1q}} \tag{5.18a}$$

$$\frac{\sin(\pi/3 - \varphi_1)}{\frac{2}{\sqrt{3}} i_{2,max} \cdot d^q_{(101),bc}} = \frac{\cos(\varphi_1 + \pi/6)}{\frac{2}{\sqrt{3}}(-i_B) \cdot d^q_{(101),bc}} = \frac{\sin(2\pi/3)}{\hat{I}_{1q}} \tag{5.18b}$$

angesetzt werden.

Für $\boldsymbol{\varphi_1 > 0}$ ergibt sich demgemäss mit (5.8)

$$d^q_{(010),ab} = \frac{\sqrt{3}}{2} MI^q \cdot \frac{\sin(\varphi_1)}{\cos(\varphi_2 - \pi/6)} \tag{5.19a}$$

$$d^q_{(101),bc} = \frac{\sqrt{3}}{2} MI^q \cdot \frac{\cos(\varphi_1 + \pi/6)}{\cos(\varphi_2 - \pi/6)}, \tag{5.19b}$$

während hingegen für $\boldsymbol{\varphi_1 < 0}$[9] gilt:

$$d^q_{(101),ac} = \frac{\sqrt{3}}{2} MI^q \cdot \frac{\sin(|\varphi_1|)}{\cos(\varphi_2 - \pi/6)} \tag{5.20a}$$

$$d^q_{(010),cb} = \frac{\sqrt{3}}{2} MI^q \cdot \frac{\cos(|\varphi_1| + \pi/6)}{\cos(\varphi_2 - \pi/6)}. \tag{5.20b}$$

Mit dem Vorzeichenwechsel von φ_1 ist der GR-Schaltzustand (bc) nicht mehr zulässig ($u_{bc} < 0$), sodass der *negative* Strompuls i_B nun dem invertierten GR-Zustand (cb) der Dauer $d^q_{(010),cb}$ zuzuordnen ist (während er für $\varphi_1 > 0$ mit $d^q_{(010),ab}$ erfolgt).

[9] dünn strichlierte Zeigersituation in Abbildung 5.13(a)

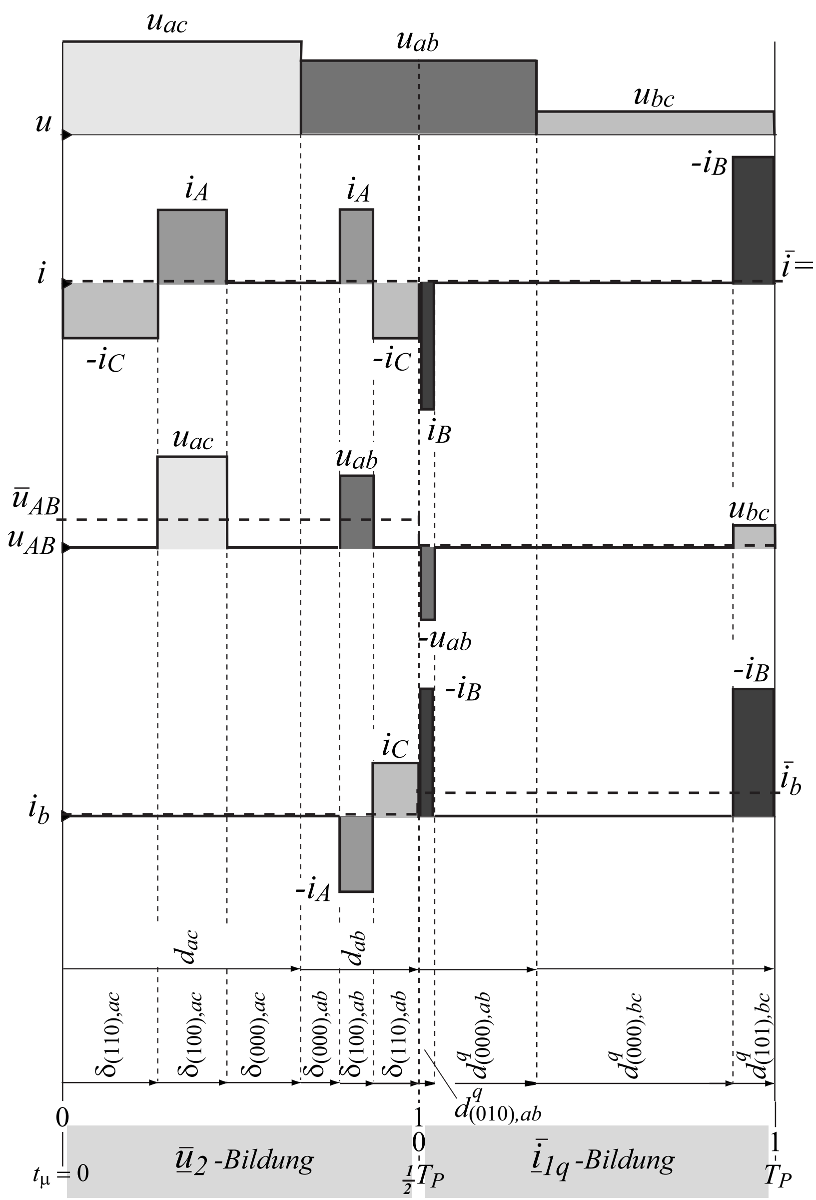


Abbildung 5.14: Hybride Pulsperiode des ***„Drei-Zustands-Verfahrens"*** für $\varphi_1 > 0$. Insgesamt werden drei GR-Schaltzustände (ac), (ab) und (bc) zur Ausgangsspannungs-, und Eingangsblindstrombildung herangezogen, die sich in den entsprechenden ZK-Spannungsniveaus äussern.

Die *Entkoppelbedingung* des *Drei-Zustands-Verfahrens*

$$0 \stackrel{!}{=} d^q_{(101),bc} \cdot u_{bc} - d^q_{(010),ab} \cdot u_{ab} \tag{5.21}$$

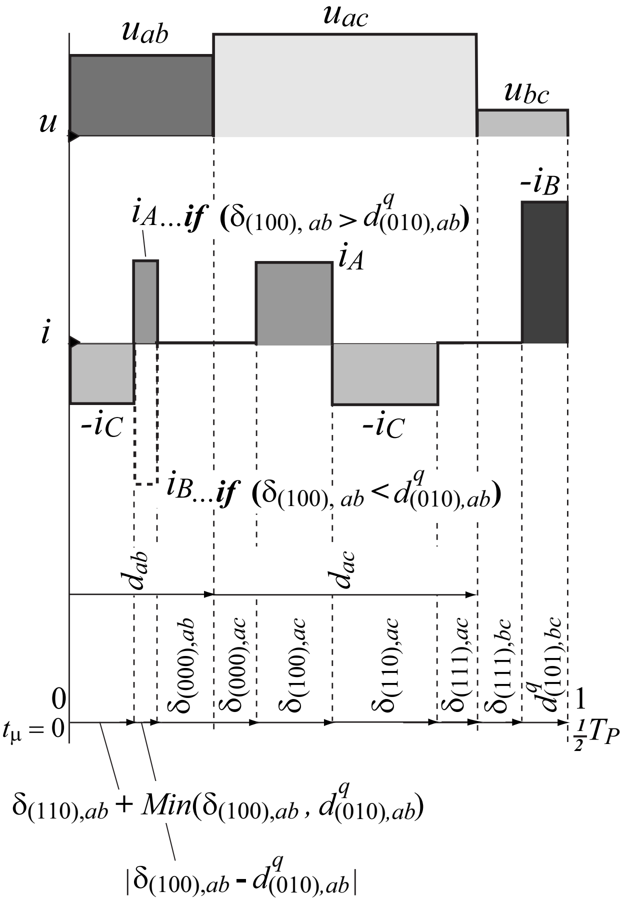


Abbildung 5.15: Resultierende Pulshalbperiode des *Drei-Zustands-Verfahrens*, wie sie sich (für $\varphi_1 > 0$) nach Verschmelzung der Eingangsstrompulse i_A und i_B des gemeinsamen ZK-Spannungspegels $u = u_{ab}$ der beiden ursprünglichen Pulsperiodenhälften ergibt.
Anmerkung: Die im Vergleich zu Abbildung 5.14 gewechselte Abfolge der ZK-Spannungspegel beruht auf der nun vereinfachten GR-Schaltzustandsabfolge, die für jeden Zustandswechsel so nur eine GR-Umschaltung erfordert.

(exempl. für $\varphi_1 > 0$) ist mit

$$u_{bc} = \sqrt{3}\,\hat{U}_1 \cdot \sin(\varphi_1) \tag{5.22}$$

und (5.11a) erfüllt, wodurch die grundsätzliche Funktionalität auch dieses hybriden Verfahrens bestätigt wird.

Wie in Abbildung 5.15 illustriert ist, kann beim *Drei-Zustands-Verfahren* grundsätzlich nur der unter dem gemein-

samen ZK-Spannungsniveau beider Pulshalbperioden (u_{ab}) auftretende, blindstrombildende Strompuls i_B verschmolzen werden.
Daraus resultiert schlussendlich die Tatsache, dass beim *Drei-Zustands-Verfahren* unter voller Ausgangsspannungsbildung der grundsätzlich unverschmelzbare Strompuls[10] keinen Platz mehr im resultierenden Pulsmuster Abbildung 5.15 findet, sodass für $MU = 1$ *kein* Blindstrom am Eingang aufgebaut werden kann (vgl. Abbildung 5.16).

Vorteilhaft sind beim *Drei-Zustands-Verfahren* die blindstrombildenden Einschaltzeiten aufgrund des Einsatzes der günstiger gelegenen Stromwirkzeiger jedoch vergleichsweise gering. Gegenüber dem *Zwei-Zustands-Verfahren* gilt

$$d^q_{(010),ab,2V} = d^q_{(010),ab,3V} + d^q_{(101),bc,3V} \tag{5.23a}$$

$$d^q_{(101),ac,2V} = d^q_{(101),bc,3V}. \tag{5.23b}$$

In der Konsequenz kann die Blindstromübertragungsrate MI^q im Bereich geringer Ausgangsspannungen, verglichen mit dem *Zwei-Zustands-Verfahren*, um einen Faktor von bis zu $\sqrt{3}$ gesteigert werden (vgl. Abbildung 5.16).

Summation der relativen Einschaltzeiten aus Abbildung 5.15 liefert für die Gesamteinschaltzeit des resultierenden Pulsmusters

$$\begin{aligned}\delta_{\Sigma,3V} &= \delta_{(110),ab} + Min(\delta_{(100),ab},\, d^q_{(010),ab}) \\ &\quad + |\delta_{(100),ab} - d^q_{(010),ab}| + \delta_{(100),ac} + \delta_{(110),ac} + d^q_{(101),bc}.\end{aligned} \tag{5.24}$$

Numerisch und analytisch ausgewertet folgt aus (5.24) die in Abbildung 5.16 gezeigte Aussteuergrenze, sowie die kritischen Winkelverläufe (Abbildung 5.17) des *Drei-Zustands-Verfahrens*.

Herleitung analytischer Beziehungen

[10] an der kritischen Stelle $(\varphi_1, \varphi_2) = (0, \pi/6)$ des spannungsbildenden Intervalls, vgl. Abbildung 5.10(a)

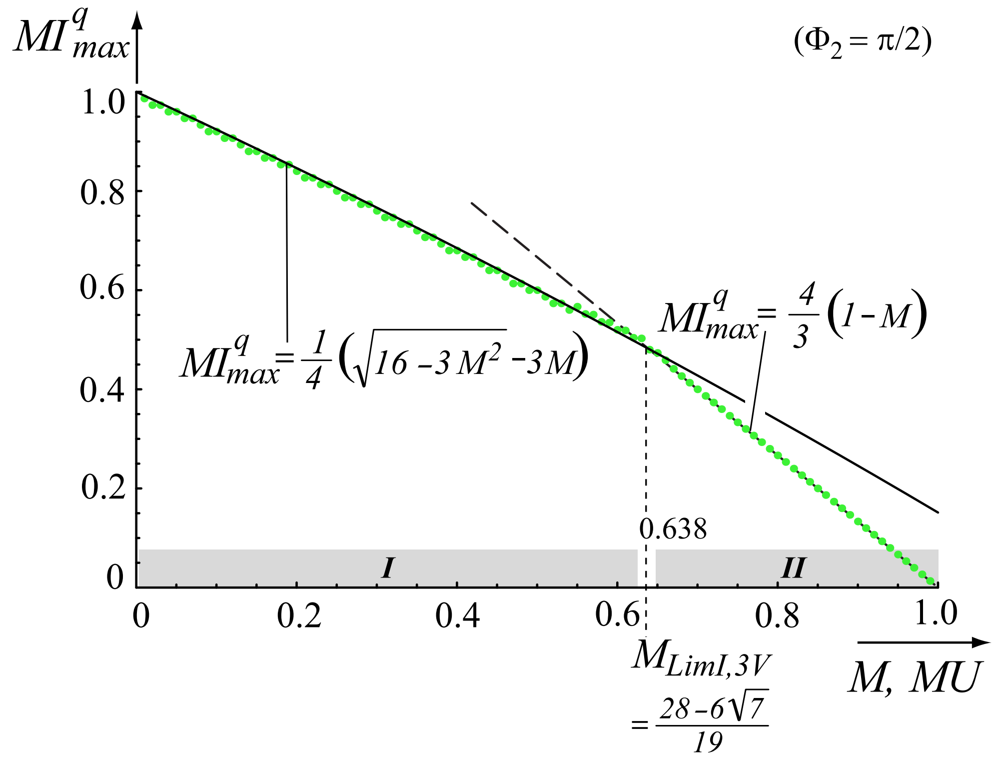


Abbildung 5.16: *Drei-Zustands-Verfahren*: Aussteuergrenze. Auch hier stimmen analytisch hergeleitete und numerisch ermittelte (punktiert aufgetragene) Grenzwerte exakt überein. Der Übergang vom strombegrenzten zum spannungsbegrenzten Steuerbereich bei $M_{LimI,3V}$ hat einen ausgeprägteren Einfluss auf das Blindstromübertragungslimit (vgl. Kurvenknick) als beim *Zwei-Zustands-Verfahren*. Innerhalb des spannungsbegrenzten Steuerbereichs II wechseln die Verhältnisse bis zur Maximalübersetzung $MU = 1$ jedoch nicht mehr.

Strombegrenzter Steuerbereich - I ($M \in [0 \ldots M_{Lim,I}]$)

Betrachten des GR-Raumzeigerdiagramms in Abbildung 5.13(a) verdeutlicht, dass für Ausgangsspannungen nahe Null ($M = MU \approx 0$) der realisierbare Eingangsblindstrombetrag $\hat{I}_{1q}$ dann am geringsten ist, wenn der zu bildende Sollzeiger $\underline{i}^*_{1q}$ mittig zwischen den aufbauenden Stromwirkzeigern (bc) und (ba) liegt, d.h. für $\varphi_{1,crit} = \pi/6$. Desweiteren tritt abermals für $\varphi_{2,crit} = 0$ (bzw. $\varphi_{2,crit} = \pi/3$) der minimale Wert von $|\pm i_B|$ und somit die minimale Länge der Stromwirkzeiger auf, was schliesslich zum Minimum von $\hat{I}_{1q}$ führt.

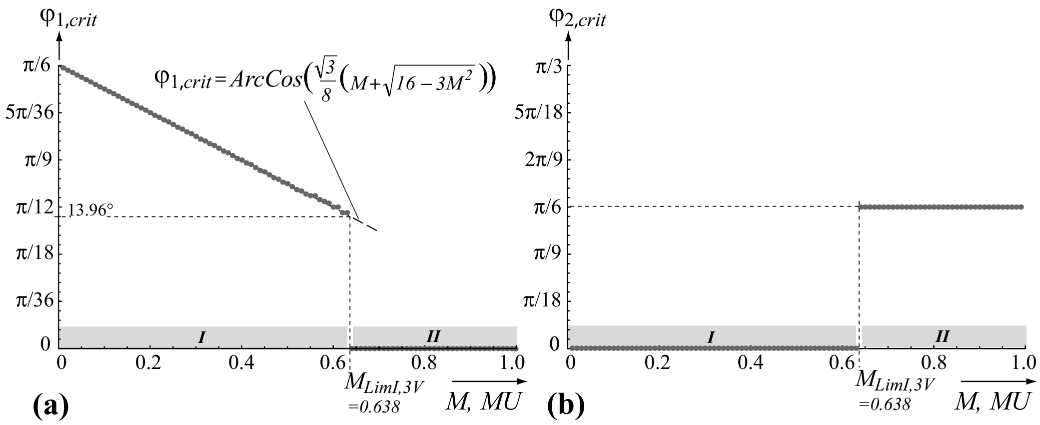


Abbildung 5.17: *Drei-Zustands-Verfahren*: Kritische Winkel. Abhängigkeit der kritischen Winkel $\varphi_{1,crit,3V}$ **(a)** und $\varphi_{2,crit,3V}$ **(b)** von der Spannungsübersetzung MU. Der Wechsel vom strombegrenzten Steuerbereich I ($MU \in [0 \ldots 0.638]$) in den spannungsbegrenzten Steuerbereich II ($MU \in [0.638 \ldots 1]$) ruft in beiden Winkelverläufen einen Sprung hervor. Die analytisch bestimmte Winkelbeziehung für $\varphi_{1,crit,3V}$ wird von den numerischen Ergebnissen bestätigt.

Daher resultiert für $MU = 0$ ein maximal erzielbarer Blindstrombetrag $\hat{I}_{1q,max} = 2/\sqrt{3} \cdot (\cos(^{\pi}/_{6}) \cdot \cos(^{\pi}/_{6})) = \sqrt{3}/2\,\hat{I}_2$, bzw. ein $MI^q_{max,3V} = 1$.

Spannungsbegrenzter Steuerbereich - II ($M \in [M_{Lim,I} \ldots 1]$)
Die kritische Stelle des spannungsbildenden Intervalls ist mit $(0, \pi/6)$ gegeben. Da für grosse Ausgangsspannungen hier nur sehr kurze Freilauf-Intervalle verbleiben, die der unverschmelzbare blindstrombildende Puls $(-i_B)$ (unter u_{bc}) jedoch zu belegen hat, stellt $(\varphi_{1,crit}, \varphi_{2,crit}) = (0, \pi/6)$ ebenfalls die kritische Stelle des gesamten Pulsmusters aus Abbildung 5.15 dar.
Für $MU = 1$ verschwinden bei $(0, \pi/6)$ die Freilauf-Intervalle der Spannungsbildung ganz, sodass dann $MI^q_{max,3V} = 0$ gilt.

Die analytischen Ausdrücke für $MI^q_{max,3V}$ und $\varphi_{1,crit,3V}$ folgen mit oben geschilderten Randbedingungen unter der im Kontext des *Zwei-Zustands-Verfahrens* (Abschnitt 5.2.2.1) umrissenen Vorgehensweise.

Die Aussteuergrenze des *Drei-Zustands-Verfahrens* lautet dann

$$MI^q_{max,3V} = \begin{cases} \frac{1}{4}\left(\sqrt{16-3M^2}-3M\right) & : 0 \leq M \leq M_{Lim,I} \\ \frac{4}{3}\left(1-M\right) & : M_{Lim,I} < M \leq 1 \end{cases} \tag{5.25}$$

mit

$$M_{Lim,I,3V} = \frac{28-6\sqrt{7}}{19} \approx 0.6382. \tag{5.26}$$

Der kritische Netzphasenwinkel folgt zu

$$\varphi_{1,crit,3V} = \begin{cases} \arccos\left(\frac{\sqrt{3}}{8}\left(M+\sqrt{16-3M^2}\right)\right) & : 0 \leq M \leq M_{Lim,I} \\ 0 & : M_{Lim,I} < M \leq 1 \end{cases} \tag{5.27}$$

und für den kritischen Lastphasenwinkel gilt

$$\varphi_{2,crit,3V} = \begin{cases} 0 & : 0 \leq M \leq M_{Lim,I} \\ \frac{\pi}{6} & : M_{Lim,I} < M \leq 1. \end{cases} \tag{5.28}$$

5.2.2.3 Optimale Kombination von Zwei- und Drei-Zustands-Verfahren bei reaktiver Last

In den Abschnitten 5.2.2.1 und 5.2.2.2 ist das *Zwei-* oder *Drei-Zustands-Verfahren* innerhalb der gesamten Netz- und Lastperiode, d.h. innerhalb der gesamten (φ_1, φ_2)-Ebene durchgängig angewendet worden.
Wie sich im Folgenden zeigt, kann in einen bestimmten Bereich von $M = MU$ der lokale – also innerhalb der (φ_1, φ_2)-Ebene stattfindende – Wechsel beider Verfahren einen Aussteuergewinn, d.h. ein erhöhtes MI^q_{max} bewirken.

Hinsichtlich eines maximalen MI^q ist jenes Modulationsverfahren als *optimal* zu bezeichnen, welches zur geringeren Gesamteinschaltzeit führt – so gilt

$$\delta_{\Sigma,opt} = \begin{cases} \delta_{\Sigma,2V} & : \delta_{\Sigma,2V} < \delta_{\Sigma,3V} \\ \delta_{\Sigma,3V} & : \delta_{\Sigma,2V} \geq \delta_{\Sigma,3V}. \end{cases} \tag{5.29}$$

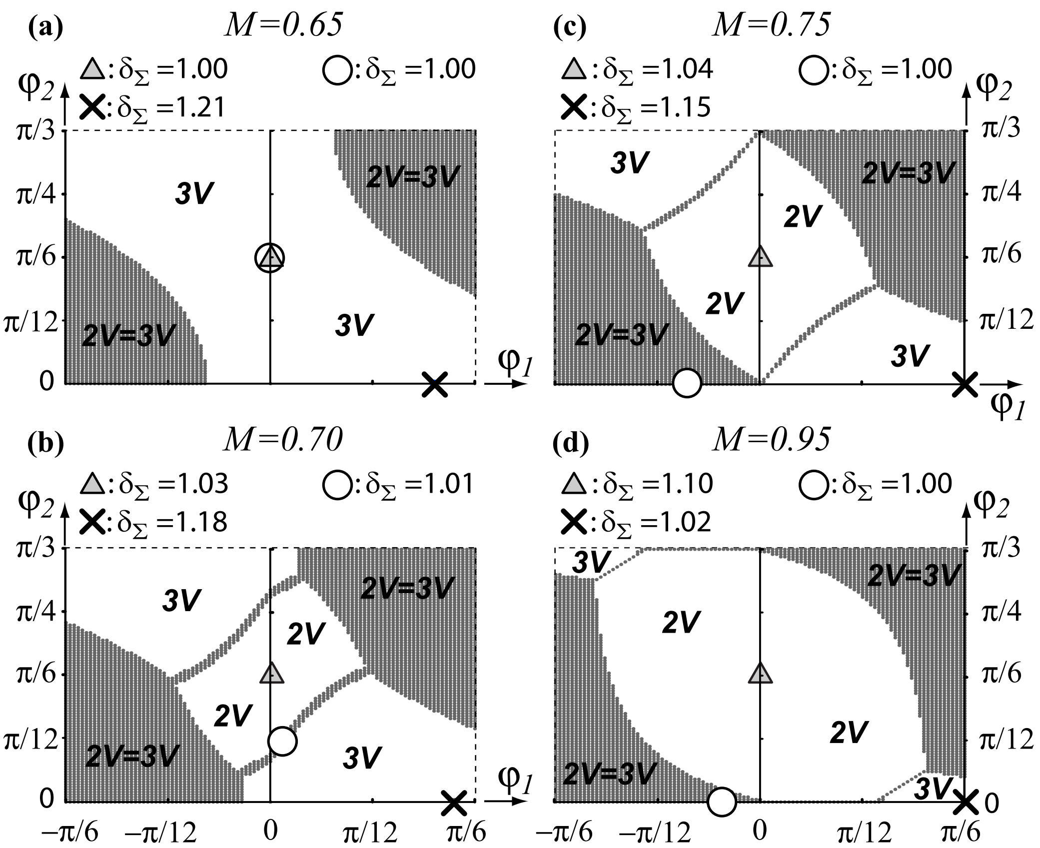


Abbildung 5.18: Für verschiedene Spannungsübersetzungen ($MU = M$) gültige Zonen innerhalb der (φ_1, φ_2)-Ebene, die das *lokal vorteilhafte* hybride Modulationsverfahren (*Zwei-* oder *Drei-Zustands-Verfahren*) ausweisen. Vorteilhaft ist dabei jenes Verfahren ('$2V$': *Zwei-Zustands-Verf.*, '$3V$': *Drei-Zustands-Verf.*), welches für ein gegebenes MI^q zur geringeren relativen Gesamteinschaltzeit δ_Σ und somit schliesslich zur höchstmöglichen Blindstromübertragungsrate MI^q_{max} (bei $\delta_\Sigma = 1$) führt. Die dunklen Bereiche kennzeichnen Zonen gleicher Gesamteinschaltzeiten $\delta_{\Sigma,2V} = \delta_{\Sigma,3V}$.
Legende: $\times$: Maximum von $\delta_{\Sigma,2V}$, $\blacktriangle$: Maximum von $\delta_{\Sigma,3V}$, $\circ$: Maximum von $\delta_{\Sigma,opt}$. Auch hier sind aus Übersichlichkeitsgründen nur die repräsentativen Maxima der unteren φ_2-Halbebene eingezeichnet. Mittelpunktsymmetrisch treten sie entsprechend ebenso in der oberen φ_2-Halbebene auf.

Die Auswertung von (5.29) ist grafisch in Abbildung 5.18 für variierende Spannungsübersetzungen ($MU = M$) visualisiert. Dort markieren die dunklen Bereiche gleiche Gesamteinschaltzeiten $\delta_{\Sigma,2V} = \delta_{\Sigma,3V}$ und somit die Grenzen der optimalen Zo-

nen für beide Verfahren. Zusätzlich sind die Maxima von $\delta_{\Sigma,2V}$, $\delta_{\Sigma,3V}$ und $\delta_{\Sigma,opt}$ gekennzeichnet.
Im beginnenden *spannungsbegrenzten Steuerbereich* bei $MU = 0.65$ (Bildteil(a)) ist die globale Anwendung des *Drei-Zustands-Verfahrens* noch optimal. Mit steigendem MU hingegen (Bildteil(b),(c)) stellt sich die Nutzung des *Zwei-Zustands-Verfahrens* im zentralen Teil der Ebene als vorteilhaft heraus. Die Tatsache, dass das Maximum von $\delta_{\Sigma,3V}$, welches zuvor die Aussteuergrenze definierte, gerade im Ebenenmittelpunkt $(\varphi_{1,crit,3V}, \varphi_{2,crit,3V}) = (0, \pi/6)$ liegt, wo das *Zwei-Zustands-Verfahren* günstigerweise die geringeren Einschaltzeiten bieten kann, bildet die Grundlage zur Erweiterung der Aussteuergrenze. Wie Abbildung 5.18(b)-(d) klar verdeutlicht, zeigt in der Umgebung des Maximums des *Drei-Zustands-Verfahrens* das *Zwei-Zustands-Verfahren* die geringere Gesamteinschaltzeit $\delta_{\Sigma,2V}$, während andersherum das Maximum des *Zwei-Zustands-Verfahrens* in der Zone des *Drei-Zustands-Verfahrens* liegt. Somit werden die zuvor begrenzenden Maxima vom jeweils anderen Verfahren unterboten und deshalb ausser Kraft gesetzt.
Mit Annähern an die volle Spannungsübersetzung (Bildteil(d)) schwindet die Zone des *Drei-Zustands-Verfahrens* und für $(MU = M = 1)$ stellt das *Zwei-Zustands-Verfahren* schliesslich die global vorteilhafte Modulationsvariante dar.

Abbildung 5.19 vergleicht die Aussteuergrenzen der drei Modulationsvarianten und zeigt den im *spannungsbegrenzten Steuerbereich* (des *Zwei-Zustands-Verfahrens*) erzielten Aussteuergewinn der optimalen Verfahrenskombination.

Wie in Abbildung 5.20 gezeigt ist, bestätigt die numerische Analyse, dass sich die Aussteuergrenze der optimalen Verfahrenskombination für *alle* $MU = M \in [0 \ldots 1]$ auf dem günstigeren Verlaufsast (5.25)a des *Drei-Zustands-Verfahrens* bewegt, der dort nur im *strombegrenzten Steuerbereich* gilt.
Diese Feststellung deckt sich weitgehend mit den zugehörigen kritischen Winkelverläufen aus Abbildung 5.21, die nahezu durchgängig die Verhältnisse des *strombegrenzten Steuerbereichs* des *Drei-Zustands-Verfahrens* aufweisen (lediglich im Intervall $MU \in [M_{Lim,3V} \ldots M_{LimI,2V}]$ liegen die Verhältnisse des *spannungsbegrenzten Steuerbereichs* vor).

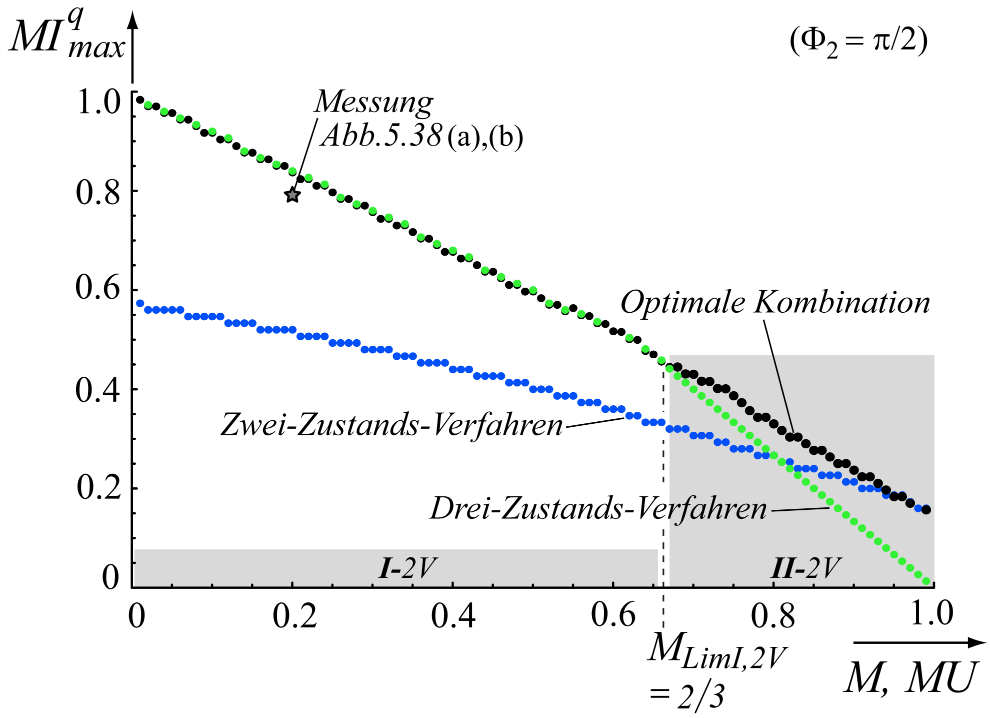


Abbildung 5.19: Optimale Kombination: Aussteuergrenze. Vergleich der Aussteuergrenzen der drei Modulationsvarianten. Bishin zu $M_{LimI,2V}$ liefert allein das *Drei-Zustands-Verfahren* die Maximalwerte von MI^q. Darüberhinaus kann MI^q_{max} gesteigert werden, indem lokal (den in Abbildung 5.18 ausgewiesenen Zonen der (φ_1, φ_2)-Ebene entsprechend) zum *Zwei-Zustands-Verfahren* gewechselt wird. Unmittelbar vor Erreichen der vollen Spannungsübersetzung ($MU = M = 1$) ist der vollständige Übergang zum *Zwei-Zustands-Verfahren* vollzogen und MI^q_{max} wird allein von diesem definiert.

Der Aussteuergrenzverlauf (5.25)a der optimalen Kombination entspricht weiterhin dem des *Zwei-Zustands-Verfahrens* im Spannungsübersetzungsendbereich *IIb*, wodurch sich auch formal bestätigt, dass bei voller Ausgangsspannung $MU = M = 1$ ein dazu identischer maximaler Eingangsblindstrom des Verhältnisses $MI^q_{max} = 0.151$ resultiert.

In Abbildung 5.21 in dick-strichlierter Form eingezeichnet ist darüberhinaus der in [28] ermittelte theoretische Maximalverlauf des Blindstromübertragungslimits beim *CMC*. Dieser Vergleichsverlauf diene allein der Orientierung.

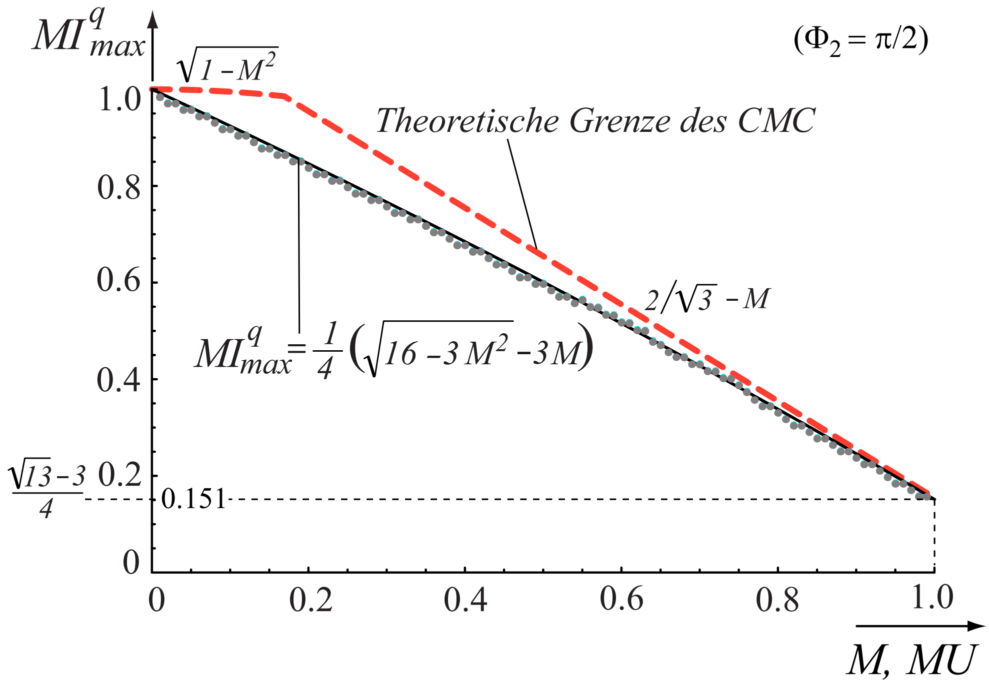


Abbildung 5.20: Optimale Kombination: Aussteuergrenze. Analytische Beschreibung der Aussteuergrenze. Wie der Vergleich mit dem *Drei-Zustands-Verfahren* in Abbildung 5.16 zeigt und die numerische Untersuchung bestätigt, bewegt sich das durch die optimale Verfahrenskombination erreichte Blindstromübertragungslimit für alle $MU = M \in [0 \ldots 1]$ auf eben dem Verlauf (5.25)a, der für das *Drei-Zustands-Verfahren* nur im strombegrenzten Steuerbereich gilt. Der dort mit Eintritt in den spannungsbegrenzten Steuerbereich auftretende Knick im Verlauf von MI^q_{max} wird hier umgangen. Ferner entspricht der obige Optimalverlauf (5.25)a jenem des *Zwei-Zustands-Verfahrens* im Spannungsübersetzungsendbereich $MU \in [M_{LimII,2V} \ldots 1]$, was auch formal belegt, dass bei voller Ausgangsspannung ein *identischer* Eingangsblindstrom des Maximalverhältnisses $MI^q_{max} = 0.151$ realisierbar ist.
Zur Orientierung strichliert eingezeichnet ist desweiteren der theoretische Maximalverlauf des Blindstromübertragungslimits beim *CMC* nach [28].

Lediglich im unteren Spannungsübersetzungsbereich kann der *CMC* (bei entsprechend erweiterter, *direkter* Modulation) geringfügig mehr Eingangsblindstrom bilden.

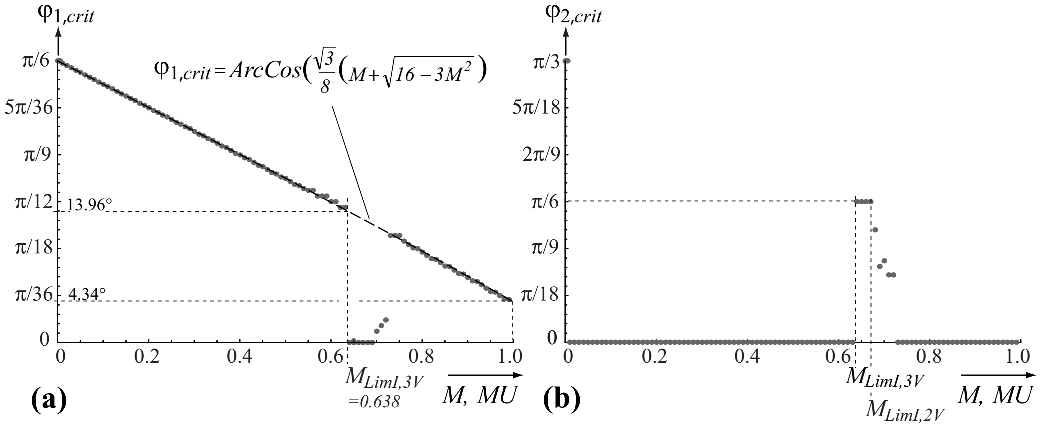


Abbildung 5.21: Optimale Kombination: Kritische Winkel. Die kritischen Winkel $\varphi_{1,crit,opt}$ **(a)** und $\varphi_{2,crit,opt}$ **(b)** der optimalen Verfahrenskombination in Abhängigkeit der Spannungsübersetzung MU.
Einzig im schmalen Bereich $MU \in [M_{Lim,3V} \dots M_{LimI,2V}]$ liegen die Verhältnisse des *Drei-Zustands-Verfahrens* im spannungsbegrenzten Steuerbereich (d.h. $(\varphi_{1,crit}, \varphi_{2,crit}) = (0, \pi/6)$, vgl. Abbildung 5.17) vor. Gemäss Abbildung 5.20 kann dieser eng eingeschränkte Gültigkeitsbereich die resultierende Aussteuergrenze jedoch praktisch nicht beeinflussen. Kurz nach Überschreiten von $M_{LimI,2V}$ findet die Rücktransition zu den ursprünglichen Winkelverläufen des *Drei-Zustands-Verfahrens* im (günstigeren) strombegrenzten Steuerbereich statt.

Abschliessend sei noch herausgestellt, dass die Implementierung der hier vorgestellten optimalen Verfahrenskombination mit *kaum nennenswerten Mehraufwand* verbunden ist. Da im Rahmen des Modulationsalgorithmus ohnehin alle Einzeleinschaltzeiten des Pulsmusters nach Abbildung 5.9, bzw. Abbildung 5.15 berechnet werden müssen, brauchen zusätzlich nur die entsprechenden Summen (5.12) und (5.24) miteinander verglichen werden, wobei dann das Verfahren der geringeren Gesamteinschaltzeitsumme angewendet wird.
Überschreitet diese den Wert Eins, so liegt Übermodulation vor und das geforderte MI^q muss vom Algorithmus herabgesetzt werden.

5.2.2.4 Adaption der Pulsmuster für induktiven Eingangsstrom, sowie für beide GR-Sektorhälften

Aus Übersichtlichkeitsgründen wurden die hybriden Modulationsverfahren bisher nur zur Erzeugung eines rein kapazitiven Eingangsstroms ($\Phi_{1,hyb} = -\pi/2$) herangezogen. Sie lassen sich jedoch in völliger Analogie dazu (und ohne zusätzliche Berechnungen) auch zum Aufbau eines induktiven Blindstroms einsetzen.
Darüberhinaus beschränkten sich die bisherigen exemplarischen Betrachtungen auf nur eine feste Zeigerposition.

In diesem Unterabschnitt sollen nun die nötigen Adaptionsmassnahmen einerseits zum Erhalt des induktiven Eingangsblindstroms, wie andererseits für GR-Zeigerlagen in der bisher nicht betrachteten Sektorhälfte erläutert werden.
Es zeigt sich, dass sich der Adaptionsaufwand in beiden Fällen auf ein lediglich leicht modifiziertes Pulsmuster beschränkt.

Da ansonsten grundsätzlich äquivalente Verhältnisse zum vorangehend betrachteten Betrieb mit kapazitivem Eingangsstrom vorliegen, bleibt insbesondere auch die Gültigkeit sämtlicher zuvor bestimmter Aussteuergrenzen bestehen.
Ebenso lassen sich die nachfolgenden Aussagen bzw. Pulsmusteradaptionen auch auf den Konverterbetrieb mit reiner lastseitiger Wirkleistung (siehe Abschnitt 5.2.3) übertragen.

Induktiver Eingangsblindstrom ($\Phi_{1,hyb} = +\pi/2$)

Wie Abbildung 5.22 im Vergleich zu Abbildung 5.7 resp. Abbildung 5.13 verdeutlicht, wird der rein induktive Eingangsblindstrom beim *Zwei-* und *Drei-Zustands-Verfahren* durch Aktivierung jener GR-Stromwirkzeiger erreicht, die denen des kapazitiven Betriebs genau entgegen orientiert sind.
Diese Feststellung ist gleichbedeutend damit, dass die eingangsblindstrombildenden *ZK-Stromblöcke* während eines gegebenen GR-Zustands nun mit *entgegengesetzter* Polarität vom WR in den ZK zu schalten sind.
Dieses Grundprinzip trifft im Übrigen auch für den in Abschnitt 5.2.3 behandelten Lastfall des reinen Wirkleistungsbezuges zu.

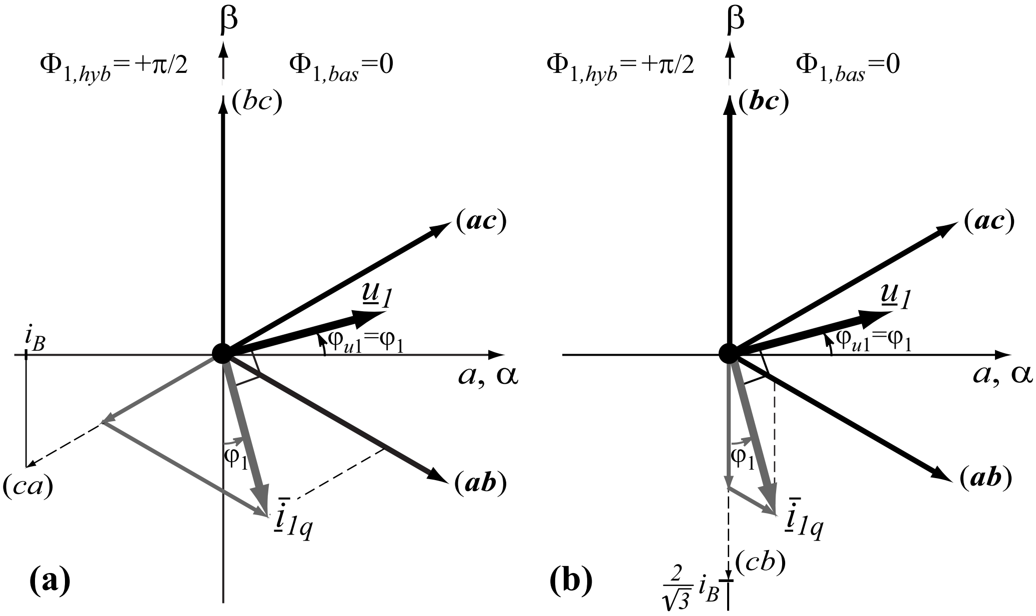


Abbildung 5.22: Induktiver Eingangsstrom ($\Phi_{1,hyb}\!=\!\pi/2$). **(a)** GR-Raumzeiger beim *Zwei-Zustands-Verfahren*. Der negative ZK-Strompuls i_B wird nun zur Bildung des Stromwirkzeigers (ca) aus GR-Zustand (ac) herangezogen.
(b) Beim *Drei-Zustands-Verfahren* wird der GR-Wirkzeiger (cb) mit dem negativen Strompuls i_B (d.h. durch WR-Inversion) während des zulässigen Zustands (bc) realisiert.

Zwei-Zustands-Verfahren

Da also beim Betrieb mit induktivem Eingangsstrom gegenüber dem zuvor betrachteten kapazitiven Betriebsfall ($\Phi_{1,hyb}\!=\!-\pi/2$) lediglich die eingangsblindstrombildenden ZK-Strompulse $\pm i_B$ zu invertieren sind, sind die zugehörigen *Einschaltzeiten* mit

$$d^{q,ind}_{(101),ab} = d^{q}_{(010),ab} \tag{5.30a}$$

$$d^{q,ind}_{(010),ac} = d^{q}_{(101),ac} \tag{5.30b}$$

unmittelbar gegeben – sie entsprechen den bekannten Beziehungen (5.9).

Die sich für den rein induktiven Eingangsstrombetrieb nach Stromblockverschmelzung ergebende Pulshalbperiode ist in Abbildung 5.23 dargestellt.

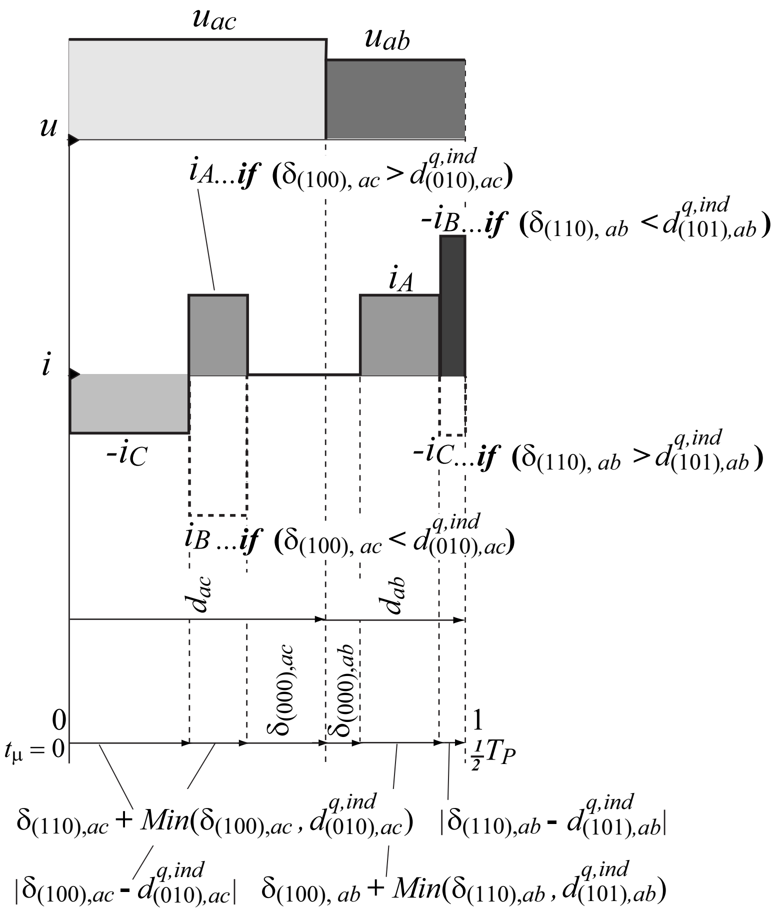


Abbildung 5.23: Induktiver Eingangsstrom ($\Phi_{1,hyb}=\pi/2$): Durch Pulsverschmelzung resultierendes Pulsmuster beim *Zwei-Zustands-Verfahren*. Die obige Pulshalbperiode weist eine minimale Anzahl von Umschaltvorgängen auf.

Drei-Zustands-Verfahren

Analog zu den Verhältnissen beim *Zwei-Zustands-Verfahren* brauchen zum Erhalt von induktivem Eingangsstrom ($\Phi_{1,hyb}=+\pi/2$), auch beim *Drei-Zustands-Verfahren* schlichtweg nur die beiden ZK-Strompulse $\pm i_B$ negiert zu werden.
Die betreffenden *Einschaltzeiten*

$$d^{q,ind}_{(101),ab} = d^{q}_{(010),ab} \tag{5.31a}$$

$$d^{q,ind}_{(010),bc} = d^{q}_{(101),bc} \tag{5.31b}$$

sind damit äquivalent zu (5.19).

Die zugehörige Pulshalbperiode, welche nach Stromblockverschmelzung für $\Phi_{1,hyb} = +\pi/2$ resultiert, wird von Abbildung

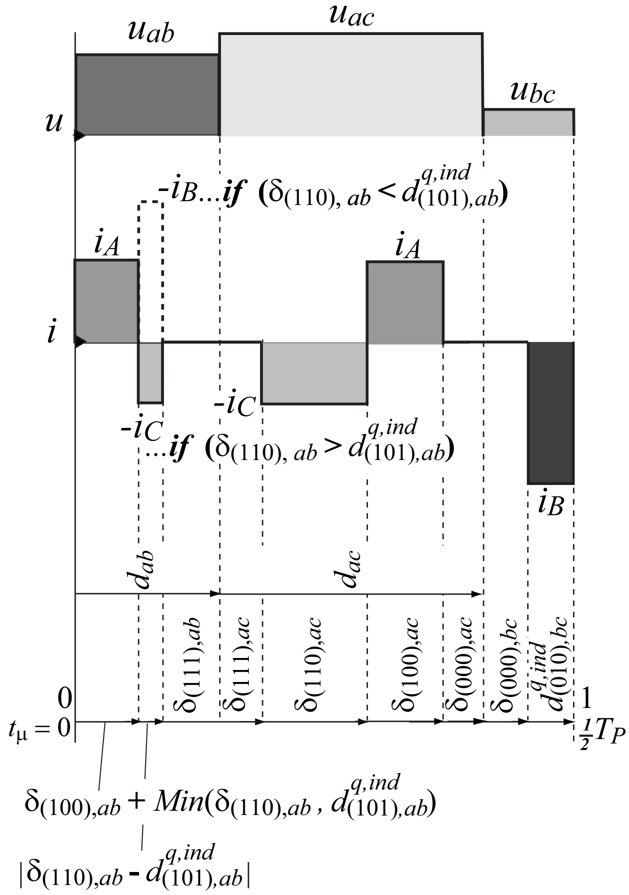


Abbildung 5.24: Induktiver Eingangsstrom ($\Phi_{1,hyb} = \pi/2$): Resultierende Pulshalbperiode für das *Drei-Zustands-Verfahren.*

5.24 gezeigt.

Eingangsspannungszeiger in GR-Sektorhälfte (i.a)

Bisher war der Eingangsspannungszeiger $\underline{u}_1$ durchgängig beispielhaft in GR-Sektorhälfte (i.b) positioniert.
Während die Verhältnisse für variierende GR-Sektoren (i)...(vi) nach Berücksichtigung der Symmetrien entsprechend Kapitel 3.1.6 ohnehin identisch sind, können sich jedoch unterschiedliche Pulsmuster in den jeweiligen Sektor*hälften* einstellen.
Deshalb sei nachfolgend die Situation für eine Zeigerlage von $\underline{u}_1$ in GR-Sektorhälfte (i.a) (d.h. $\varphi_1 = \varphi_{u1} \in [-{}^{\pi}/_6 \ldots 0]$) betrachtet.

Zwei-Zustands-Verfahren
Die eingangsblindstrombildenden *Einschaltzeiten* sind mit (5.9) auch für $\varphi_1 \in [-\pi/6 \ldots 0]$ definiert und somit bereits bekannt.

Beim *Zwei-Zustands-Verfahren* sind die resultierenden Pulsmuster *unabhängig* von der jeweils aktuellen GR-Sektorhälfte identisch.
Dieser Sachverhalt wird ebenso von Tab. 5.1 dokumentiert.

Blindleistungs-Betriebsmodus	GR-Sektorhälfte b	GR-Sektorhälfte a
kapazitiv ($\Phi_{1,hyb} = -\pi/2$)	Abbildung 5.9	Abbildung 5.9 ($u_{ab} > u_{ac}$, $d_{ab} > d_{ac}$)
induktiv ($\Phi_{1,hyb} = +\pi/2$)	Abbildung 5.23	Abbildung 5.23 ($u_{ab} > u_{ac}$, $d_{ab} > d_{ac}$)

Tabelle 5.1: *Zwei-Zustands-Verfahren*: Pulsmuster.
Zu schaltende Pulshalbperioden in Abhängigkeit des Blindleistungsbetriebsmodus' (kapazitiver/induktiver Eingangsstrom) und der jeweiligen GR-Sektorhälfte des Eingangsspannungszeigers $\underline{u}_1$.

In GR-Sektorhälfte (a) sind innerhalb der Pulshalbperiode die Blockgeometrieverhältnisse (Pegel und Dauer) der ZK-Spannung wie angegeben vertauscht. Die eigentlichen Pulsmuster, bzw. Schaltzustandsfolgen sind jedoch unverändert.

Drei-Zustands-Verfahren
Die eingangsblindstrombildenden *Einschaltzeiten* des *Drei-Zustands-Verfahrens* sind über (5.20) bereits explizit für die Sektorhälfte (i.a) definiert.

Das konkrete Pulsmuster der sich schliesslich ergebenden Pulshalbperioden variiert hier jedoch nicht nur mit dem eingangsseitigen Blindleistungsmodus, sondern ebenso mit der aktuellen GR-Sektorhälfte.
Dieser Zusammenhang ist in Tab. 5.2 dargestellt.

Insgesamt werden dabei auch nur die beiden bereits vorge-

Blindleistungs-Betriebsmodus	GR-Sektorhälfte	
	b	a
kapazitiv ($\Phi_{1,hyb} = -\pi/2$)	Abbildung 5.15	Abbildung 5.24 ($ab \leftrightarrow ac$, $bc \mapsto cb$)
induktiv ($\Phi_{1,hyb} = +\pi/2$)	Abbildung 5.24	Abbildung 5.15 ($ab \leftrightarrow ac$, $bc \mapsto cb$)

Tabelle 5.2: *Drei-Zustands-Verfahren*: Pulsmuster.
Zu schaltende Pulshalbperioden in Abhängigkeit des Blindleistungsbetriebsmodus' (kapazitiver/induktiver Eingangsstrom) und der jeweiligen GR-Sektorhälfte des Eingangsspannungszeigers $\underline{u}_1$.

stellten Pulsmuster nach Abbildung 5.15 und Abbildung 5.24 benötigt. Sie wechseln jedoch kreuzweise mit dem Übergang in die Sektorhälfte (a).

In GR-Sektorhälfte (a) sind innerhalb der Pulshalbperiode die Bezeichnungen (Indices der ZK-Spannungspegel und Einschaltdauern) gegenüber den betreffenden Abbildungen wie angegeben vertauscht. Die Pulsmuster und auch die Blockgeometrieverhältnisse der ZK-Spannung sind jedoch äquivalent.

5.2.3 Bildung einer reaktiven Eingangsstromkomponente bei rein *aktiver* Last ($\boldsymbol{\Phi_{1,hyb} = \pm\pi/2,\ \Phi_2 = 0}$) → Prinzip der Pulsauslöschung

Im Folgenden wird die Last als rein aktiv angenommen, d.h. mit $\Phi_2 = 0$ bezieht sie reine Wirkleistung.
Die zugehörige Raumzeigersituation der WR-Stufe ist in Abbildung 5.25 dargestellt. Im Gegensatz zum zuvor betrachteten Betriebsfall mit $\Phi_2 = \pi/2$ zeigt nun der Laststrom $(-i_C)$ den grössten Momentanwert.

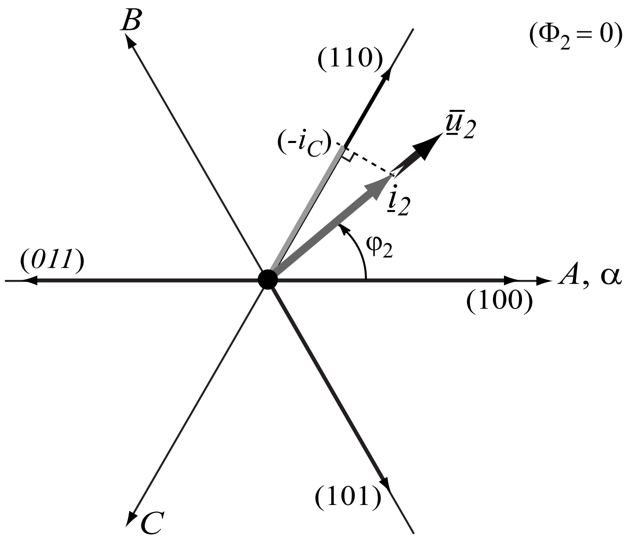


Abbildung 5.25: $\Phi_2 = 0$: Raumzeigerdiagramm der WR-Stufe. Beim Betrieb mit reiner lastseitiger Wirkleistung liegen Ausgangsspannungs- und Laststromzeiger $\underline{i}_2$ in Phase. Als Konsequenz wird der maximale Lastphasenstrom (hier $-i_C$), welcher auch zur Eingangsblindstrombildung herangezogen wird, bereits während der Ausgangsspannungsbildung (mit Aktivieren des Wirkzeigers (110)) in den ZK geschaltet.
Die GR-seitige Raumzeigerdarstellung ist für das *Zwei-Zustands-Verfahren* gegenüber Abbildung 5.7(a), für das *Drei-Zustands-Verfahren* gegenüber Abbildung 5.13(a) unverändert.

5.2.3.1 Zwei-Zustands-Verfahren für rein aktive Last

Demzufolge ist in den hier gültigen Formeln für die blindstrombildenden Einschaltzeiten nur das Argument des cos-Ausdrucks im Nenner (gegenüber (5.9)) anzupassen

$$d^q_{(001),ab} = \frac{\sqrt{3}}{2} MI^q \cdot \frac{\cos(\varphi_1 - {}^{\pi}\!/_{6})}{\cos(\varphi_2)} \tag{5.32a}$$

$$d^q_{(110),ac} = \frac{\sqrt{3}}{2} MI^q \cdot \frac{\cos(\varphi_1 + {}^{\pi}\!/_{6})}{\cos(\varphi_2)}. \tag{5.32b}$$

Der maximale Lastphasenstrom $(-i_C)$ wird also sowohl zur Ausgangsspannungs-, als auch zur Eingangsblindstrombildung, jeweils mit Aktivieren des WR-Zustands (110), in den ZK geschaltet. Wie auch die betreffende hybride Pulsperiode des *Zwei-Zustands-Verfahrens* in Abbildung 5.26 verdeutlicht, nimmt der negative ZK-Strompuls der Blindstrombildung in der Konsequenz den Pegel i_C an.
Damit liegt der Hauptunterschied der hybriden Modulation für $\Phi_2 = 0$ auf der Hand: Das Prinzip der Pulsverschmelzung bei Kombination beider funktional entkoppelter Pulshalbperioden ist nun *nicht* mehr möglich. Stattdessen kann aber mit der gegenseitigen *Pulsauslöschung* der ZK-Ströme $\pm i_C$ unter dem ZK-Spannungsniveau $u = u_{ab}$ ein Aussteuergewinn erreicht werden.

Wie das so resultierende Pulsmuster in Abbildung 5.27 zeigt, kann der negative Strompuls i_C der Blindstrombildung den positiven Block $(-i_C)$ der Spannungsbildung (unter u_{ab}) unter- oder überkompensieren. In jedem Fall wird aber die überlappende Pulsdauer $Min(\delta_{(110),ab}, d^q_{(001),ab})$ beider Blöcke eliminiert und dadurch im Pulsmuster Platz für den unweigerlich additiv hinzukommenden blindstrombildenden Puls $(-i_C)$ (unter u_{ac}) geschaffen.

Mit Blick auf Abbildung 5.27 ergibt sich die relative Gesamteinschaltzeit des *Zwei-Zustands-Verfahrens* für $\Phi_2 = 0$ zu

$$\begin{aligned} \delta_{\Sigma,2V,act} = \delta_{(110),ac} + d^q_{(110),ac} + \delta_{(100),ac} \\ + \delta_{(100),ab} + |\delta_{(110),ab} - d^q_{(001),ab}|. \end{aligned} \tag{5.33}$$

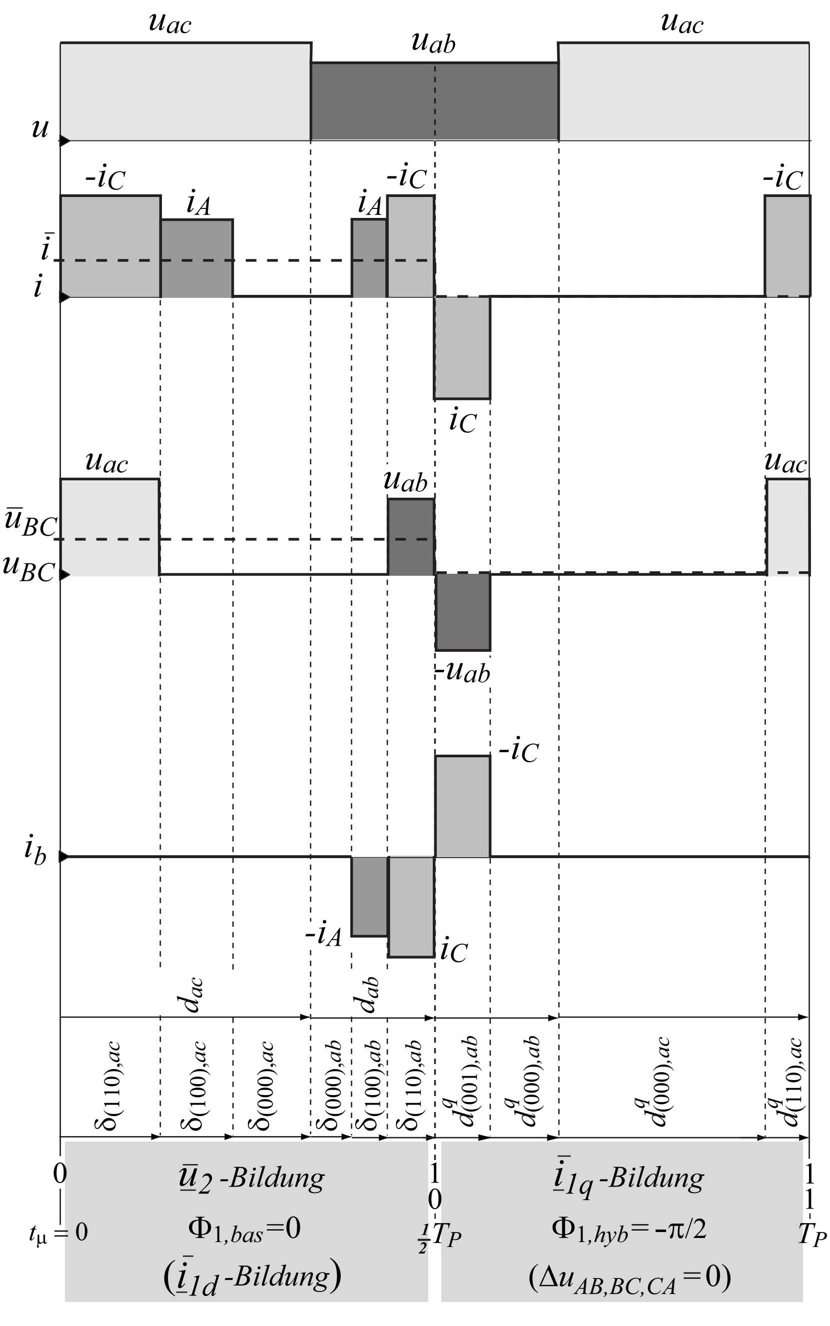


Abbildung 5.26: Hybride Pulsperiode des *Zwei-Zustands-Verfahrens* bei $\Phi_2 = 0$.

Prinzipiell gelten hier die gleichen Aussagen wie für Abbildung 5.8. Als signifikanter Unterschied ist jedoch herauszustellen, dass die Strompulse unter den ZK-Spannungspegeln u_{ac} *nicht* miteinander verschmelzbar sind. Hingegen können sich die beiden Stromblöcke $\pm i_C$, die während der gemeinsamen ZK-Spannung u_{ab} auftreten, gegenseitig *auslöschen*. Die Umsetzung dieses Ansatzes kann die zur Aussteuerungssteigerung erforderliche Reduzierung der Gesamteinschaltzeit δ_Σ bewirken und werde als ***Pulsauslöschung*** bezeichnet.

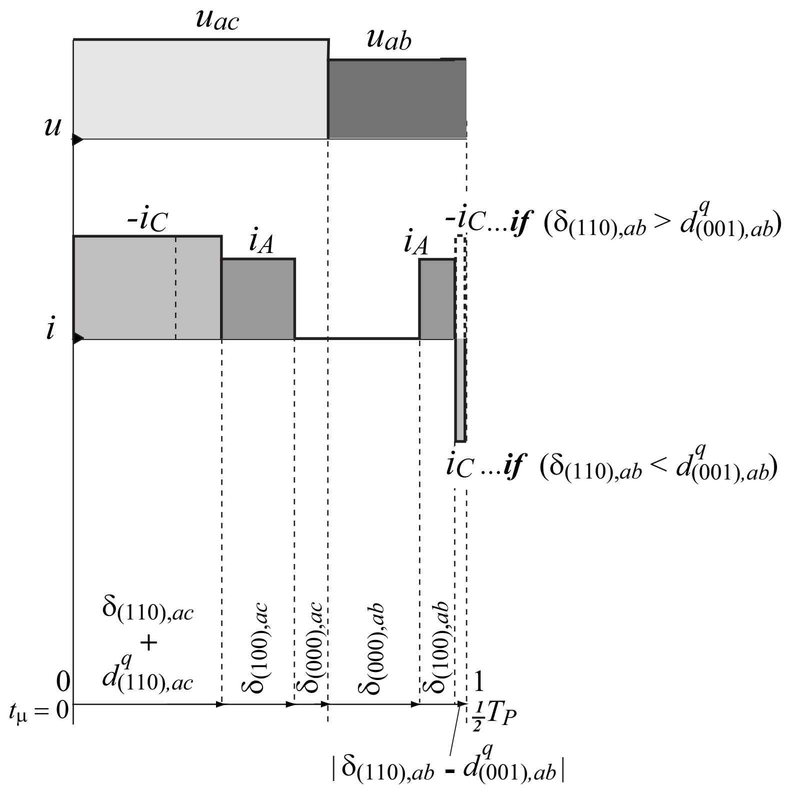


Abbildung 5.27: Durch *Pulsauslöschung* resultierende Pulshalbperiode des *Zwei-Zustands-Verfahrens* bei $\Phi_2 = 0$. Gegenüber der ausgangsspannungsbildenden Hälfte der ursprünglichen Pulsperiode (in Abbildung 5.26) verlängert sich offensichtlich die Dauer des GR-Schaltzustands (ac) (resp. des ZK-Spannungspegels u_{ac}), während sich die Zustandsdauer von (ab) (resp. u_{ab}) durch die Auslöschung verkürzt.

Aus geometrisch plausiblen Gründen ist die Gesamteinschaltzeit (5.33) asymmetrisch in $\varphi_1 \in [-\pi/6 \ldots \pi/6]$ und zeigt einen minimalen Verlauf in der negativen φ_1-Halbebene. Die Auswertung des Ausdrucks (5.33) liefert die Aussteuergrenze gemäss Abbildung 5.28, sowie die kritischen Winkel nach Abbildung 5.29, wie sie für das *Zwei-Zustands-Verfahrens* unter $\Phi_2 = 0$ limitierend sind.

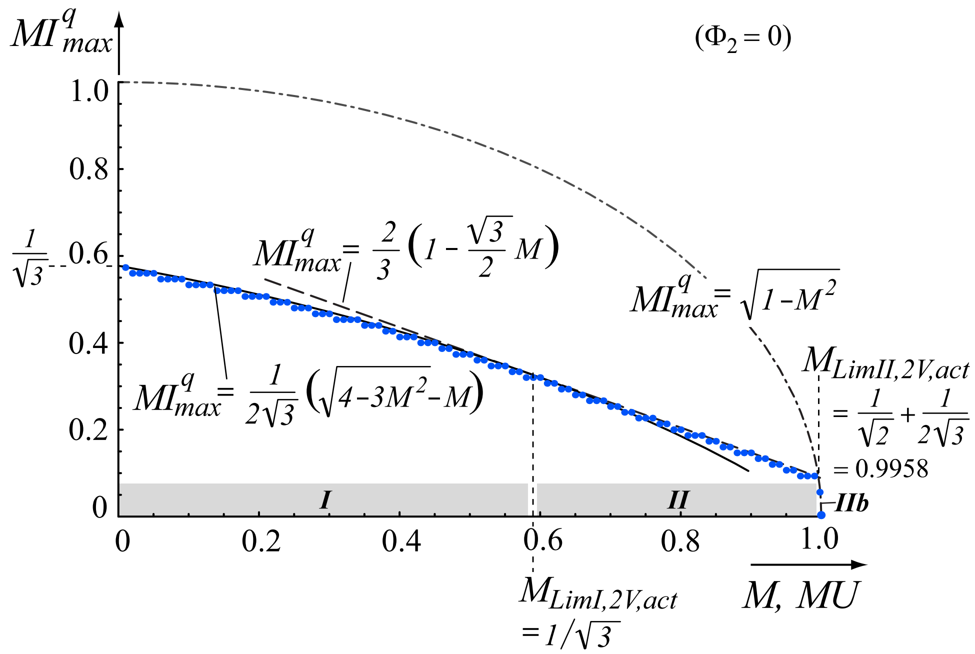


Abbildung 5.28:
Zwei-Zustands-Verfahren bei $\Phi_2=0$: Aussteuergrenze. Numerische Grenzwerte (punktierter Verlauf) und analytische Grenzbeziehungen zeigen abermals eine gute Übereinstimmung. Bei $M_{LimI,2V,act}$ findet der Übergang vom strombegrenzten zum spannungsbegrenzten Steuerbereich statt, womit auch die zugehörigen Beschreibungsformeln wechseln. Unmittelbar vor Erreichen der vollen Ausgangsspannung wird bei $MU=M_{LimII,2V,act}\approx 0.996$ die auch für die herkömmliche indirekte Modulation ($Q_{1\,bas}$-Verfahren) gültige Grenzbeziehung (5.34)c wirksam.

Herleitung analytischer Beziehungen

Strombegrenzter Steuerbereich - I $(M\in[0\ldots M_{Lim,I}])$

Es gelten die zu Abschnitt 5.2.2.1 analogen Verhältnisse. Daher gilt für $M=MU=0$ ebenso: $\varphi_{1,crit}=0$,

$$MI^q_{max,2V,act}=1/\sqrt{3}$$

Aufgrund der geänderten Phasenverschiebung des Laststromzeigers ergibt sich hier $\varphi_{2,crit}=\pi/6$ als Stelle des minimalen blindstrombildenden Strombetrags $\pm i_C$.

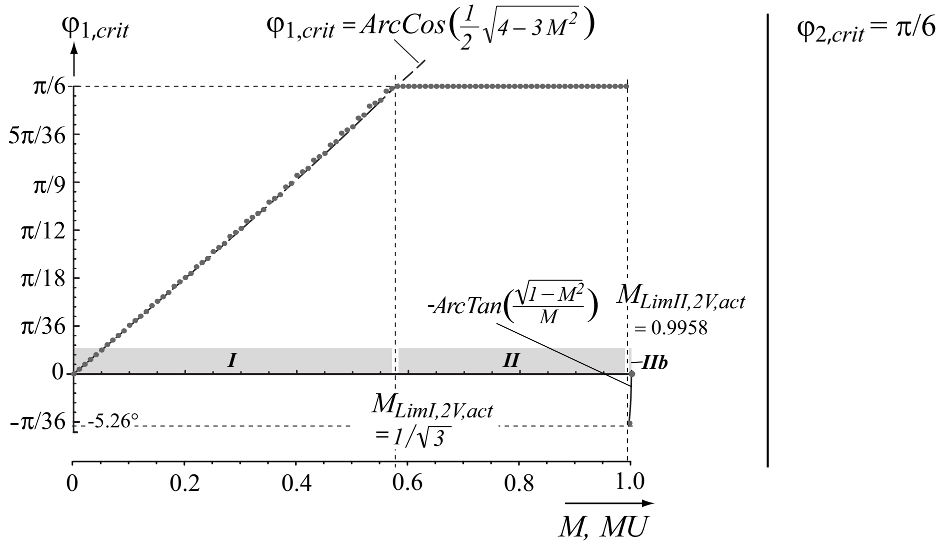


Abbildung 5.29:
Zwei-Zustands-Verfahren bei $\Phi_2 = 0$: Kritische Winkel.
Der limitierende Netzphasenwinkel liegt nach dem Übergang in den spannungsbegrenzten Steuerbereich ($MU > 1/\sqrt{3}$) konstant bei $\varphi_{1,crit,2V,act} = \pi/6$. Erst für $MU \gtrsim 0.996$ wechselt er abschliessend nochmals zu negativen Werten $\varphi_{1,crit,2V,act} \in [-5.26° \ldots 0[$.
Der kritische Lastphasenwinkel liegt fest bei $\varphi_{2,crit,2V,act} = \pi/6$.

Spannungsbegrenzter Steuerbereich - II ($M \in [M_{Lim,I} \ldots 1]$)
Ebenfalls analog zu Abschnitt 5.2.2.1 verharrt $\varphi_{1,crit}$ im *Grossteil II* des spannungsbegrenzten Steuerbereichs in derjenigen Winkellage $\varphi_{1,crit} = \pi/6$, die keine Pulsauslöschung zulässt. Beide blindstrombildenden Strompulse haben das von der Ausgangsspannungsbildung (hier stets) belassene Restintervall zu nutzen.
Unverändert gilt $\varphi_{2,crit} = \pi/6$.

Unmittelbar vor Erreichen der vollen Ausgangsspannung begrenzen im äusserst schmalen *Endbereich IIb* für $MU > M_{Lim,II} \approx 0.996$ negative Winkellagen $\varphi_{1,crit}$ nahe und bishin zu Null die Eingangsblindstrombildung.
Ursächlich hierfür ist die Tatsache, dass dort der kompensierende blindstrombildende Puls i_C (unter u_{ab}) marginal kürzer ist, als der additiv hinzukommende positive Strompuls ($-i_C$) (unter u_{ac}) – insofern wird zusätzlich noch ein

marginales, von der Spannungsbildung belassenes Restintervall $\delta_{FW} = (1 - \delta_{\Sigma,bas})$ benötigt[11]. Dementsprechend muss $d^q_{(001),ab} + \delta_{FW} = d^q_{(110),ac}$ gelten, wobei mit $MU = 1$ für $\varphi_{1,crit} = 0$ (und $\varphi_{2,crit} = \pi/6$) das Restintervall gänzlich verschwindet $\delta_{FW} = 0$, sodass bei voller Ausgangsspannung schliesslich *kein* Eingangsblindstrom mehr aufgebaut werden kann, d.h.: $MI^q_{max}(MU = 1) = 0$.

Unter Einbeziehen der oben angeführten Verhältnisse können mit dem in Abschnitt 5.2.2.1 umrissenen mathematischen Vorgehen die analytischen Beziehungen für $MI^q_{max,2V,act}$ und $\varphi_{1,crit,2V,act}$ ermittelt werden.

Die Aussteuergrenze des *Zwei-Zustands-Verfahrens* für $\Phi_2 = 0$ lautet dann

$$MI^q_{max,2V,act} = \begin{cases} \frac{1}{2\sqrt{3}}\left(\sqrt{4-3M^2} - M\right) & : 0 \leq M \leq M_{Lim,I,act} \\ \frac{2}{3}\left(1 - \frac{\sqrt{3}}{2}M\right) & : M_{Lim,I,act} < M \leq M_{Lim,II,act} \\ \sqrt{1-M^2} & : M_{Lim,II,act} < M \leq 1 \end{cases} \tag{5.34}$$

mit

$$M_{Lim,I,2V,act} = \frac{1}{\sqrt{3}} \approx 0.5773 \tag{5.35a}$$

$$M_{Lim,II,2V,act} = \frac{1}{\sqrt{2}} + \frac{1}{2\sqrt{3}} \approx 0.9958. \tag{5.35b}$$

Anzumerken bleibt, dass die Aussteuergrenze (5.34)c im finiten *Endbereich IIb* eben jener der herkömmlichen indirekten Modulation (bzw. $Q_{1\,bas}$-Verfahren) für $\Phi_2 = 0$ entspricht (vgl. Abbildung 5.28).

Für den kritischen Netzphasenwinkel ergibt sich

$$\varphi_{1,crit,2V,act} = \begin{cases} \arccos\left(\frac{1}{2}\sqrt{4-3M^2}\right) & : 0 \leq M \leq M_{Lim,I,act} \\ \frac{\pi}{6} & : M_{Lim,I,act} < M \leq M_{Lim,II,act} \\ \text{-}\arctan\left(\frac{\sqrt{1-M^2}}{M}\right) & : M_{Lim,II,act} < M \leq 1, \end{cases} \tag{5.36}$$

[11] $\delta_{\Sigma,bas}$ entspricht (3.25)

wobei der kritische Lastphasenwinkel mit

$$\varphi_{2,crit,2V,act} = \pi/6 \tag{5.37}$$

konstant ist.

5.2.3.2 Drei-Zustands-Verfahren für rein aktive Last

Das *Drei-Zustands-Verfahren* für die rein aktive Last ($\Phi_2 = 0$) ist durch die Raumzeigerdiagramme in Abbildung 5.13(a) (GR-Stufe) und Abbildung 5.25 (WR-Stufe) repräsentiert.

Unter Berücksichtigung des dann betragsmaximalen Lastphasenstroms $\pm i_C$ beschränkt sich die Adaption der blindstrombildenden Einschaltzeitbeziehungen gegenüber (5.19) auch hier auf das cos-Argument der Nenner.

Für $\boldsymbol{\varphi_1 > 0}$ folgt

$$d^q_{(001),ab} = \frac{\sqrt{3}}{2} MI^q \cdot \frac{\sin(\varphi_1)}{\cos(\varphi_2)} \tag{5.38a}$$

$$d^q_{(110),bc} = \frac{\sqrt{3}}{2} MI^q \cdot \frac{\cos(\varphi_1 + \pi/6)}{\cos(\varphi_2)}, \tag{5.38b}$$

für $\boldsymbol{\varphi_1 < 0}$ gilt stattdessen:

$$d^q_{(110),ac} = \frac{\sqrt{3}}{2} MI^q \cdot \frac{\sin(|\varphi_1|)}{\cos(\varphi_2)} \tag{5.39a}$$

$$d^q_{(001),cb} = \frac{\sqrt{3}}{2} MI^q \cdot \frac{\cos(|\varphi_1| + \pi/6)}{\cos(\varphi_2)}. \tag{5.39b}$$

In Abbildung 5.30 ist die betreffende hybride Pulsperiode des *Drei-Zustands-Verfahrens* für $\Phi_2 = 0$ gezeigt.
Hervorzuheben ist die Tatsache, dass sich in der negativen φ_1-Halbebene des GR-Sektors (bzw. gleichbedeutend: in GR-Sektorhälfte a) die Polarität der blindstrombildenden ZK-Strompulse umkehrt, was in Abbildung 5.30 durch die strichliert gezeichneten Blöcke mit der Kennzeichnung ($\varphi_1 < 0$) angedeutet ist. Dies bedeutet aber, dass im Fall $\varphi_1 < 0$ wenn

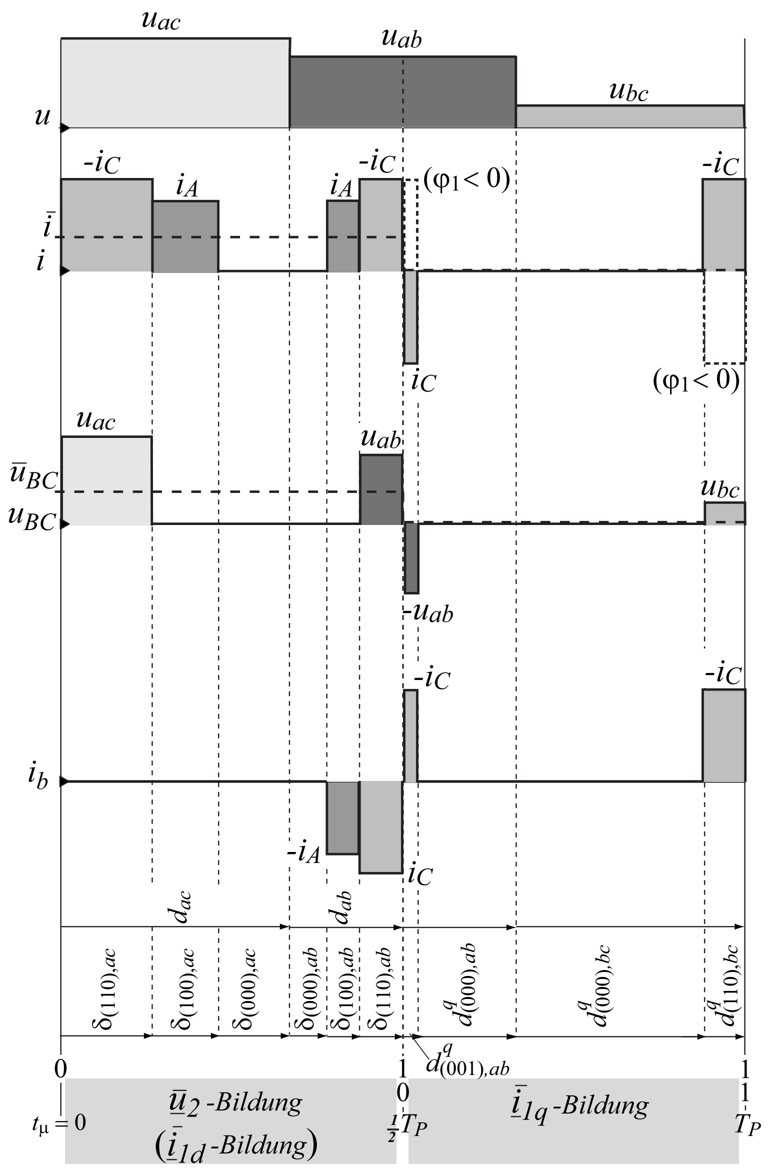


Abbildung 5.30: Hybride Pulsperiode des *Drei-Zustands-Verfahrens* bei $\Phi_2 = 0$.

Allgemein treffen auch hier die auf Abbildung 5.14 bezogenen Aussagen zu. Abweichend jedoch erfolgt die Verkürzung der Gesamteinschaltzeit δ_Σ durch *Auslöschung* der beiden Strompulse $\pm i_C$ unter $u = u_{ab}$. Dies wiederum ist – im Gegensatz zum *Zwei-Zustands-Verfahren* bei $\Phi_2 = 0$ – *nur* möglich für $\varphi_1 > 0$. Der kritische Fall $\varphi_1 < 0$ ist anhand der strichliert gezeichneten, inversen ZK-Stromblöcke dargestellt. Formal wären für diesen Fall in der Abbildung weiterhin die Bezeichnungen u_{ac} und u_{ab} auszutauschen und u_{bc} durch u_{cb} zu ersetzen (vgl. Abbildung 5.31(b)).

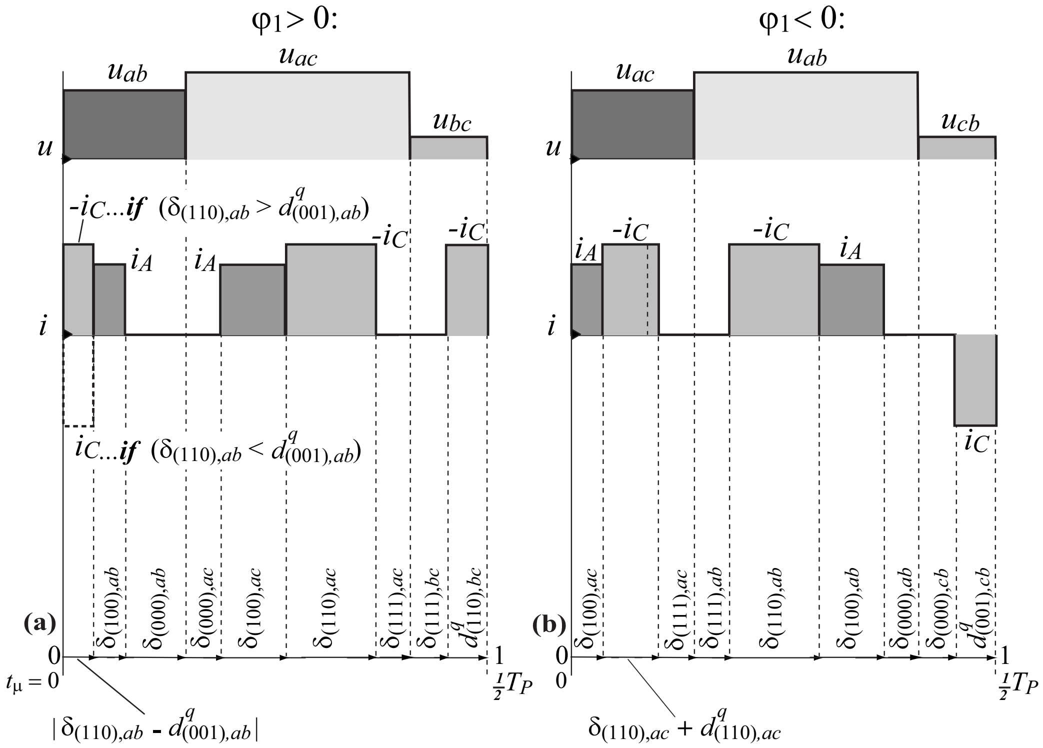


Abbildung 5.31: Resultierende Pulshalbperiode des *Drei-Zustands-Verfahrens* bei $\Phi_2 = 0$.
(a): Für $\varphi_1 > 0$ zeigen die Stromblöcke $\pm i_C$ unter dem ZK-Spannungsniveau $u = u_{ab}$ in beiden Hälften der ursprünglichen Pulsperiode (Abbildung 5.30) eine entgegengerichtete Polarität, sodass sie sich gegenseitig teilweise auslöschen.
(b): Für $\varphi_1 < 0$ hingegen weisen die betreffenden Strompulse $(-i_C)$ unter dem dann gemeinsamen ZK-Spannungspegel $u = u_{ac}$ *gleichsinnige* Vorzeichen auf, sodass keinerlei Auslöschung und damit verbunden auch keine Reduzierung der Gesamteinschaltzeit möglich ist.
Anmerkung: Beide Pulshalbperioden sind umschaltungsminimal angegeben, deshalb variiert die Abfolge der ZK-Stromblöcke von **(b)** gegenüber **(a)**.

der blindstrombildende Puls $(-i_C)$ (unter u_{ab}) auftritt, *generell keine* Pulsauslöschung erfolgen kann.

Wie auch die resultierenden Pulsmuster in Abbildung 5.31 zeigen, liegt damit die limitierende Betriebssituation vor, die keinerlei Reduktion der Gesamteinschaltzeit zulässt und von der folglich auszugehen ist, wenn nachfolgend die Aussteuergrenze bestimmt werden soll.

Dementsprechend gilt unter Bezugnahme auf Abbildung 5.31 für $\varphi_1 \geq 0$

$$\begin{aligned}\delta_{\Sigma,3V,act} = |\delta_{(110),ab} - d^q_{(001),ab}| + \delta_{(100),ab} \\ + \delta_{(100),ac} + \delta_{(110),ac} + d^q_{(110),bc},\end{aligned} \tag{5.40}$$

wohingegen aber lediglich der ungünstigere Fall $\varphi_1 < 0$

$$\begin{aligned}\delta_{\Sigma,3V,act} = \delta_{(110),ac} + d^q_{(110),ac} + \delta_{(100),ac} \\ + \delta_{(100),ab} + \delta_{(110),ab} + d^q_{(001),cb}\end{aligned} \tag{5.41}$$

der erhöhten Gesamteinschaltdauer zur Bestimmung des Blindstromübertragungslimits weiter zu untersuchen ist.
So erhält man mit Auswerten der Summe (5.41) die Aussteuergrenze in Abbildung 5.32 und den in Abbildung 5.33 aufgetragenen kritischen Winkelverlauf.

Herleitung analytischer Beziehungen

Strombegrenzter Steuerbereich - I ($M \in [0 \ldots 1]$)

Die Verhältnisse sind weitgehend analog zum Abschnitt 5.2.2.2.
Eine Vorraussetzung des kritischen Netzwinkels $\varphi_{1,crit}$ bei $M = MU = 0$ ist ebenso die Lage von $\underline{i}^*_{1q}$ auf der Symmetrieachse des betreffenden GR-Sektors – dafür kommt $\varphi_{1,crit} = \pi/6, -\pi/6$ in Frage. Weiterhin ist hier aber die generell erhöhte Gesamteinschaltdauer für $\varphi_1 < 0$ einzubeziehen, sodass folgt: $\varphi_{1,crit} = -\pi/6,\ MI^q_{max,3V,act} = 1$
Mit der geänderten Lastphasenverschiebung resultiert $\varphi_{2,crit} = \pi/6$ als Stelle des minimal verfügbaren Strombetrags zur Bildung der Blindstromkomponente (vgl. Abbildung 5.25).

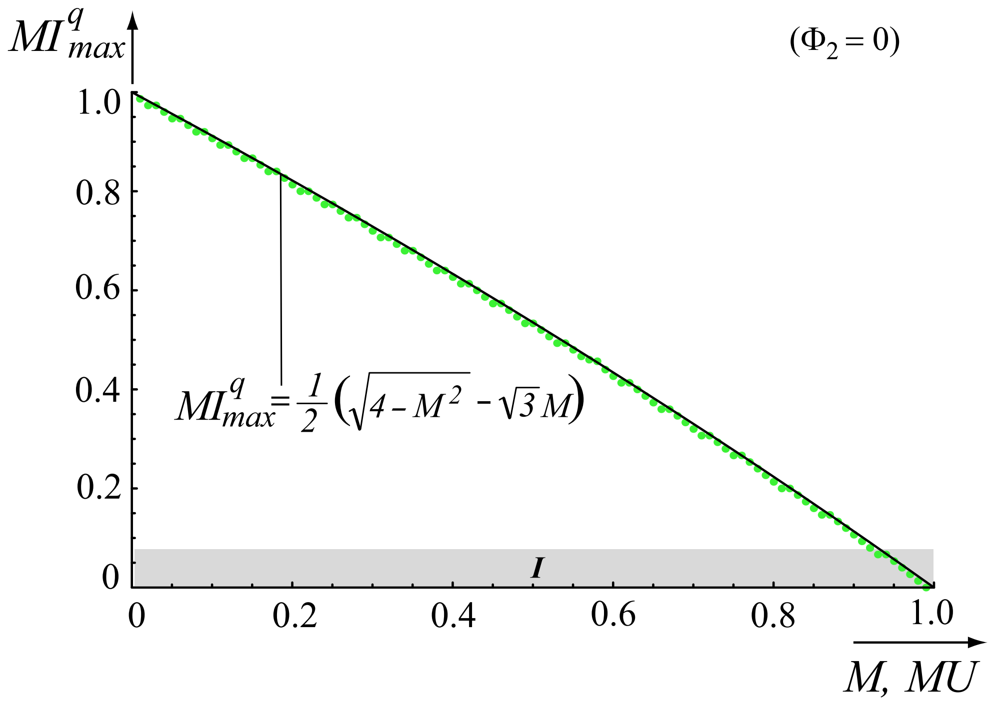


Abbildung 5.32:
Drei-Zustands-Verfahren bei $\Phi_2 = 0$: Aussteuergrenze.
Das Blindstromübertragungslimit wird von der nicht komprimierbaren Pulshalbperiode für $\varphi_1 < 0$ in Abbildung 5.31(b) bestimmt (vgl. Abbildung 5.33). Da die zugehörige Gleichung der relativen Gesamteinschaltzeit (5.41) keine strukturändernden Operationen enthält, verläuft das Blindstromübertragungslimit MI^q_{max} kontinuierlich nach *einer* geschlossenen Funktion.

Spannungsbegrenzter Steuerbereich - II

Da die limitierenden Verhältnisse nicht sprunghaft wechseln (bzw. da (5.41) eine kontinuierliche Funktion ist), liegen *immer* die Verhältnisse des *strombegrenzten Steuerbereichs* vor.

Es existiert somit *keine* Grenzbedingung die den Übergang in den spannungsbegrenzten Steuerbereich definiert. Für $MU = 1$ verschwinden bei $(\varphi_{1,crit}, \varphi_{2,crit}) = (0, \pi/6)$ die von *beiden* blindstrombildenden Strompulsen zwingend benötigten Freilauf-Intervalle der Spannungsbildung, sodass auch hier $MI^q_{max,3V,act} = 0$ folgt.

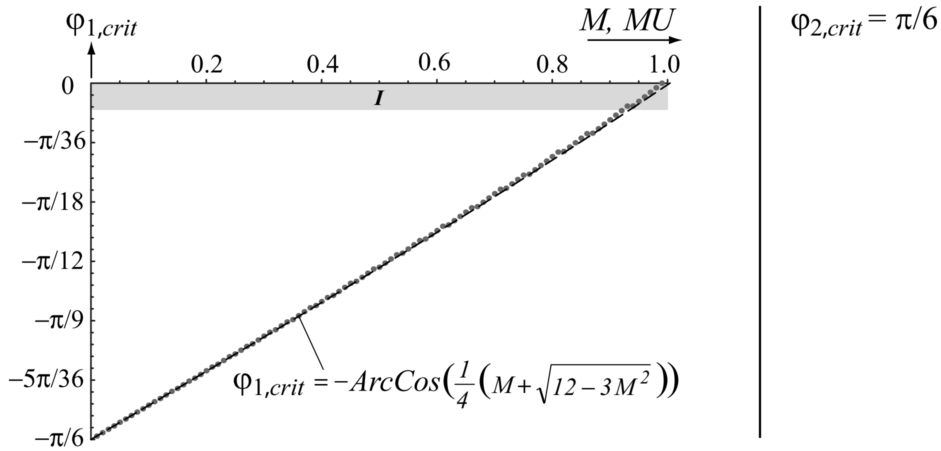


Abbildung 5.33:
Drei-Zustands-Verfahren bei $\Phi_2 = 0$: Kritische Winkel.
Die kritische Winkelposition $\varphi_{1,crit,3V,act}$, die das netzbezogene Maximum von $\delta_{\Sigma,3V,act}$ kennzeichnet, bewegt sich vollständig im negativen Bereich $[-\pi/6 \ldots 0]$, weil hier die relative Gesamteinschaltzeit $\delta_{\Sigma,3V,act}$ modulationstechnisch nicht reduziert werden kann. Im Gegensatz zu allen anderen zuvor diskutierten Verfahren vollzieht diese Modulationsvariante einen kontinuierlichen Übergang vom strom- zum spannungsbegrenzten Steuerbereich.
Der kritische Lastphasenwinkel liegt bei $\varphi_{2,crit,3V,act} = \pi/6$ fest.

Schliesslich ergeben sich die analytischen Ausdrücke für $MI^q_{max,3V,act}$ und $\varphi_{1,crit,3V,act}$ entsprechend dem in Abschnitt 5.2.2.1 umrissenen Vorgehen auch als kontinuierliche Funktionen.

Die Aussteuergrenze des *Drei-Zustands-Verfahrens* für $\Phi_2 = 0$ ist gegeben mit

$$MI^q_{max,3V,act} = \frac{1}{2}\left(\sqrt{4 - M^2} - \sqrt{3}M\right) \quad : 0 \leq M \leq 1. \qquad (5.42)$$

Für den kritischen Netzphasenwinkel gilt übereinstimmend mit Abbildung 5.33

$$\varphi_{1,crit,3V,act} = -\arccos\left(\frac{1}{4}\left(M + \sqrt{12 - 3M^2}\right)\right) \quad : 0 \leq M \leq 1, \qquad (5.43)$$

während der kritische Lastphasenwinkel

$$\varphi_{2,crit,3V,act} = \pi/6 \tag{5.44}$$

unverändert festliegt.

5.2.3.3 Optimale Kombination von Zwei- und Drei-Zustands-Verfahren bei aktiver Last

Bedingt durch die Asymmetrie beider zuvor behandelter Modulationsverfahren für den rein aktiven Lastfall ($\Phi_2 = 0$), die sich beim *Zwei-Zustands-Verfahren* in niedrigeren Werten von $\delta_{\Sigma,2V,act}$ für $\varphi_1 < 0$ äussert, wohingegen beim *Drei-Zustands-Verfahren* die geringeren Werte von $\delta_{\Sigma,3V,act}$ für $\varphi_1 > 0$ auftreten, erlaubt die optimale Verfahrenskombination hier einen etwas deutlicher ausgeprägten Aussteuergewinn als im rein reaktiven Lastfall ($\Phi_2 = \pi/2$) des Abschnitts 5.2.2.3. Dokumentiert wird dieser Sachverhalt auch beim Vergleich von Abbildung 5.19 mit Abbildung 5.35.

Im Zonendiagramm nach Abbildung 5.34 ist die lokal optimale Verteilung von *Zwei-* und *Drei-Zustands-Verfahren* über der (φ_1, φ_2)-Ebene für steigende M angegeben.
In Übereinstimmung mit Abbildung 5.35 ist bishin zu einer Spannungsübersetzung von $MU = M_{LimI,2V,act} = 1/\sqrt{3}$ die ausschliessliche Anwendung des *Drei-Zustands-Verfahrens* optimal, was vom Abbildung 5.34(a) bestätigt wird. Denn erst wenn das Gesamteinschaltzeitmaximum des *Drei-Zustands-Verfahrens* an einer Stelle liegt, wo das *Zwei-Zustands-Verfahren* geringere Einschaltzeiten liefert und andersherum das Maximum vom *Zwei-Zustands-Verfahren* sich gerade dort befindet, wo das *Drei-Zustands-Verfahren* zu kleineren $\delta_{\Sigma,3V,act} < \delta_{\Sigma,2V,act}$ führt, kann ein effektiver Aussteuergewinn erzielt werden.
In diesem Fall, der für die Bildteile Abbildung 5.34(b)-(d) zutrifft, ist damit das resultierende Einschaltzeitmaximum $\hat{\delta}_{\Sigma,opt,act}$ geringer als $\hat{\delta}_{\Sigma,2V,act}$ *und* $\hat{\delta}_{\Sigma,3V,act}$, woraus schliesslich die erhöhte Grenzkennlinie im *spannungsbegrenzten Steuerbereich* der Abbildung 5.35 folgt.

Die analytischen Beziehungen zur Beschreibung der Aussteuergrenze sind in Abbildung 5.36 angegeben. Bis zu $MU =$

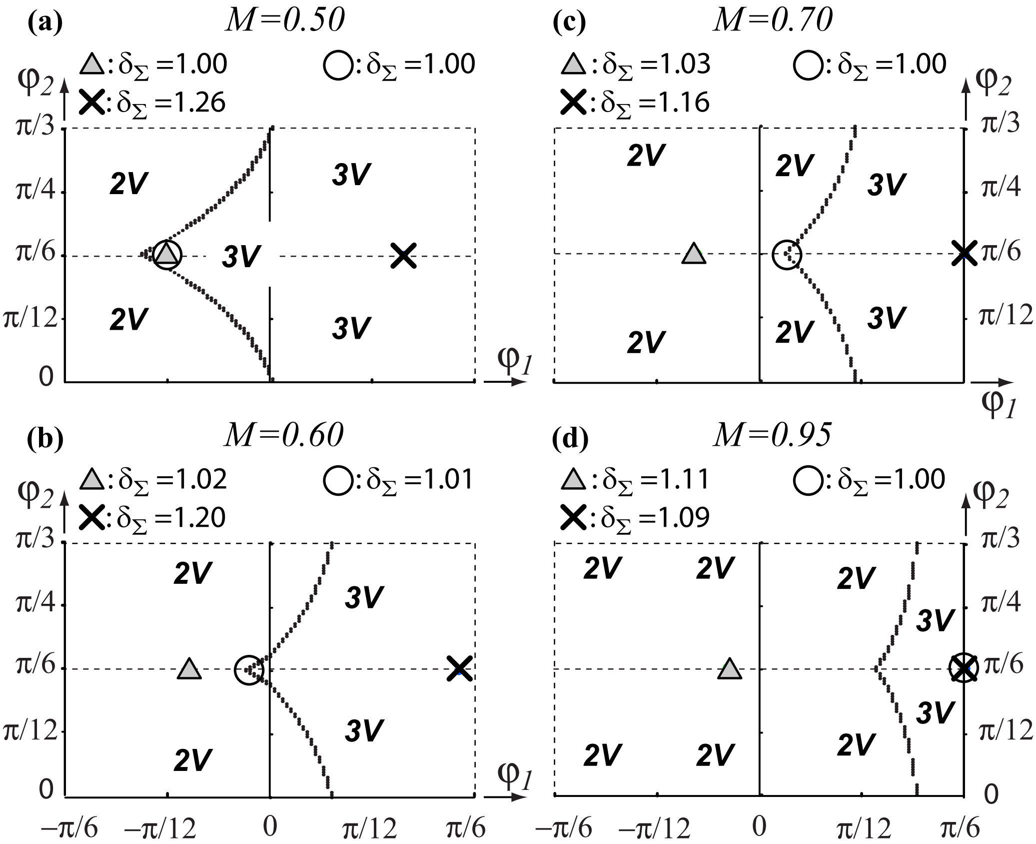


Abbildung 5.34: Für $\Phi_2 = 0$ gültige Zonen der (φ_1, φ_2)-Ebene, die das jeweils zu minimalen Gesamteinschaltzeiten $\delta_{\Sigma,opt,act}$ führende Modulationsverfahren bei verschiedenen Spannungsübersetzungen ($MU = M$) beschreiben. Im Unterschied zum rein reaktiven Lastfall (vgl. Abbildung 5.18) ist die hier korrespondierende Funktion $\delta_{\Sigma,opt,act}$ nicht symmetrisch in φ_1, sondern lediglich bezüglich φ_2. Das *Zwei-Zustands-Verfahren* ist vorteilhaft für negative Werte von φ_1, während das *Drei-Zustands-Verfahren* die minimalen Gesamteinschaltzeiten $\delta_{\Sigma,opt,act}$ für $\varphi_1 > 0$ liefert. In der Folge bewegt sich die Zonengrenze (dunkler Verlauf) für steigende M bzw. MU innerhalb der Diagramme von links nach rechts.
Legende: $\times$: Maximum von $\delta_{\Sigma,2V,act}$, ▲: Maximum von $\delta_{\Sigma,3V,act}$, **O**: Maximum von $\delta_{\Sigma,opt,act}$.

$1/\sqrt{3}$ ist das Blindstromübertragungslimit des *Drei-Zustands-Verfahrens* (5.42) massgeblich. Im Bereich $MU = M \approx 0.75 \ldots 0.99$ ist die Aussteuergrenze um den Faktor $^3\!/_2$ gegenüber dem *Zwei-Zustands-Verfahren* (bzw. gegenüber (5.34)b)

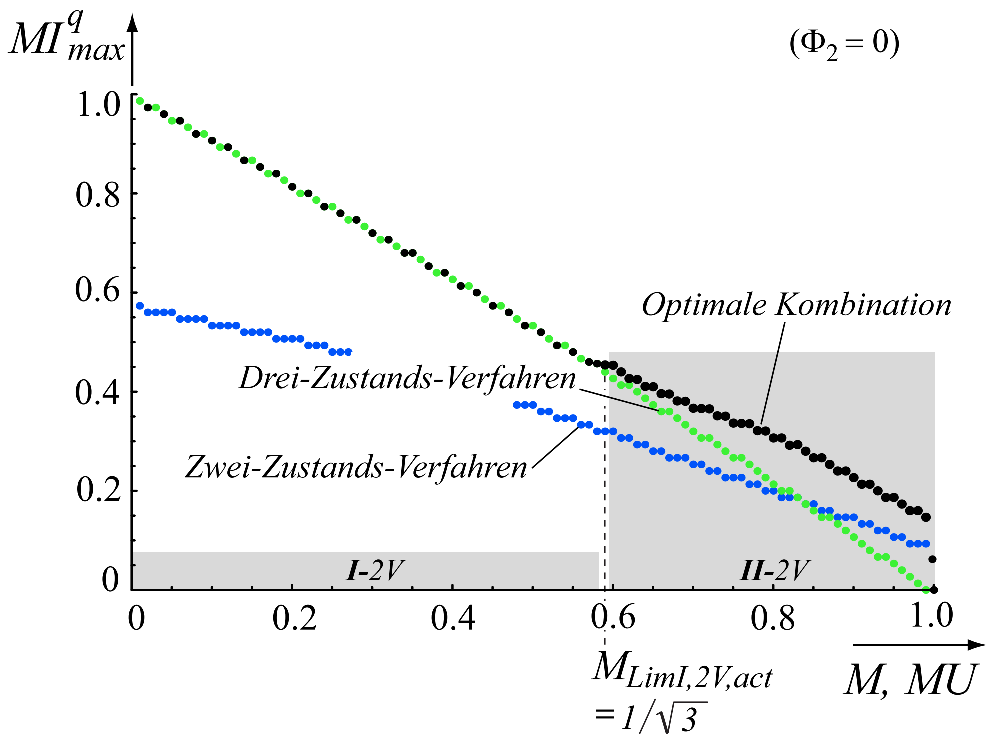


Abbildung 5.35:
Optimale Kombination bei $\Phi_2 = 0$: Aussteuergrenze.
Vergleich der Aussteuergrenzen der drei hybriden Modulationsvarianten im Betriebsfall mit reiner Wirklast. Die ausschliessliche Anwendung des *Drei-Zustands-Verfahrens* ist optimal bis $M_{LimI,2V,act} = 1/\sqrt{3}$. Von dort beginnend kann mit der lokalen Kombination beider Verfahren (gemäss Abbildung 5.34(b)-(d)) die Aussteuergrenze erhöht werden.

erhöht. Danach verläuft sie deckungsgleich mit der Grenzbeziehung (5.34)c der herkömmlichen indirekten Modulation (bzw. $Q_{1\,bas}$-Verfahren), sodass bei voller Ausgangsspannung $MU = M = 1$ keinerlei Blindstrom mehr gebildet werden kann.

Der Kreisabschnitt-Verlauf (5.34)c des konventionellen $Q_{1\,bas}$-Verfahrens weist dieses beim Betrieb mit reiner lastseitiger Wirkleistung ($\Phi_2 = 0$) offensichtlich als uneingeschränkt überlegen aus. Wie sich auch nachfolgend (im Abschnitt 5.2.5) zeigt, kehren sich die Verhältnisse für steigende Lastphasenverschiebungswinkel $\Phi_2 > 0$ allerdings allmählich um.

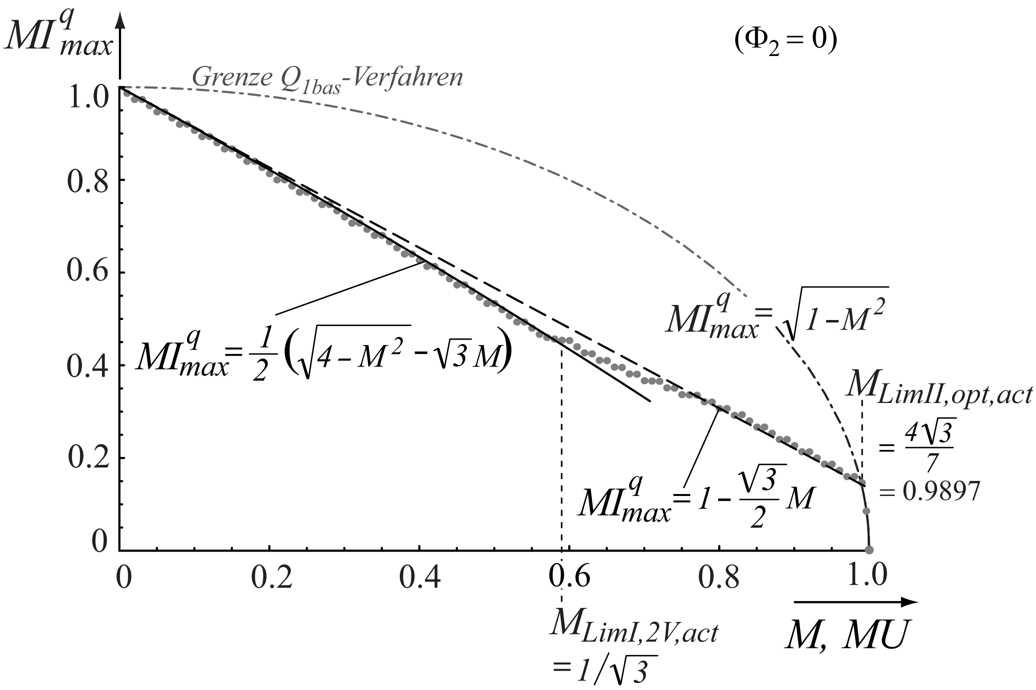


Abbildung 5.36:
Optimale Kombination bei $\Phi_2\!=\!0$: Aussteuergrenze.
Analytische Beschreibung der Aussteuergrenze. Wie der Vergleich mit dem *Drei-Zustands-Verfahren* in Abbildung 5.32 zeigt, bewegt sich das durch die optimale Verfahrenskombination erreichte Blindstromübertragungslimit bis $M_{LimI,2V,act} = 1/\sqrt{3}$ auf dem Verlauf (5.42) des *Drei-Zustands-Verfahrens* (für $\Phi_2\!=\!0$). Von dort an erhöht sich die Aussteuergrenze und wird für $MU\!=\!M \approx 0.75\ldots0.99$ durch die um den Faktor $^3\!/_2$ aufskalierte Beziehung (5.34)b des *Zwei-Zustands-Verfahrens* des entsprechenden Bereichs beschrieben. Für $MU \geq 0.99$ wird die auch für die herkömmliche indirekte Modulation ($Q_{1\,bas}$-Verfahren) gültige Grenzbeziehung (5.34)c limitierend und lässt schliesslich bei $MU\!=\!1$ keinerlei Blindstrom mehr zu.
Wird lastseitig mit reiner Wirkleistung ($\Phi_2\!=\!0$) operiert, so ist das konventionelle $Q_{1\,bas}$-Verfahren (punkt-strichlierter Verlauf) der hybriden Modulation offensichtlich uneingeschränkt überlegen. Mit steigender Lastphasenverschiebung $\Phi_2\!>\!0$ kehren sich die Verhältnisse jedoch allmählich um.

5.2.4 Simulation und experimentelle Verifikation der hybriden Modulationsverfahren

Die vorgestellten hybriden Modulationsverfahren werden nachfolgend verifiziert. Dazu seien die beiden Extrembetriebsfälle mit reiner Blind- und reiner Wirkleistung auf der Lastseite einzeln untersucht.

5.2.4.1 Rein *reaktiver* Lastfall ($\Phi_2 = \pi/2$)

Zwei-Zustands-Verfahren

Abbildung 5.37 zeigt Simulations- und Messergebnisse des *Zwei-Zustands-Verfahrens.* Die simulativ erhaltenen Zeitverläufe des dreiphasigen, geschalteten Konvertermodells[12] sind den entsprechenden oszillographierten Grössen eines realen *VSMC*-Prototyps gegenübergestellt.
Offenbar stimmen die Verläufe sehr gut überein.

Für die gewählten Übersetzungsverhältnisse ($MU = 0.20$, $MI^q = 0.44$) zeigt sich im Fall der Simulation Abbildung 5.37(c) exakt die erwartete Amplitude ($\hat{I}_{1q}$) des Eingangsstroms $\bar{i}_a$. Weiterhin ist festzustellen, dass der ZK-Strom i in Folge der Eingangsblindstrombildung einen im Allgemeinen von Null verschiedenen lokalen Mittelwert $\bar{i} \neq 0$ aufweist, was für die herkömmliche Basis-Modulation nicht der Fall wäre.
Wie jedoch bereits anhand von (5.10) belegt wurde, geht damit allerdings *kein* Wirkleistungsfluss einher, d.h. über jede Pulshalbperiode gilt $\bar{p} = 0$.

Der real gemessene Eingangsstrom weist in Abbildung 5.37(d) eine gegenüber der Simulation um etwa $\Delta\hat{I}_{1q} \approx 0.4\text{A}$ erhöhte Amplitude auf. Dieser Unterschied erklärt sich mit den real vorhandenen Eingangsfilterkapazitäten, die im gegebenen Betriebspunkt eine entsprechende Zusatzkomponente des Eingangsstroms beziehen (vgl. Abbildung 5.38(d)). Da hier auch der von der hybriden Modulation erzeugte Eingangsblindstrom kapazitiv gesetzt wurde, überlagern sich beide Komponenten additiv.

[12] Simulationsumgebung: *SIMPLORER*

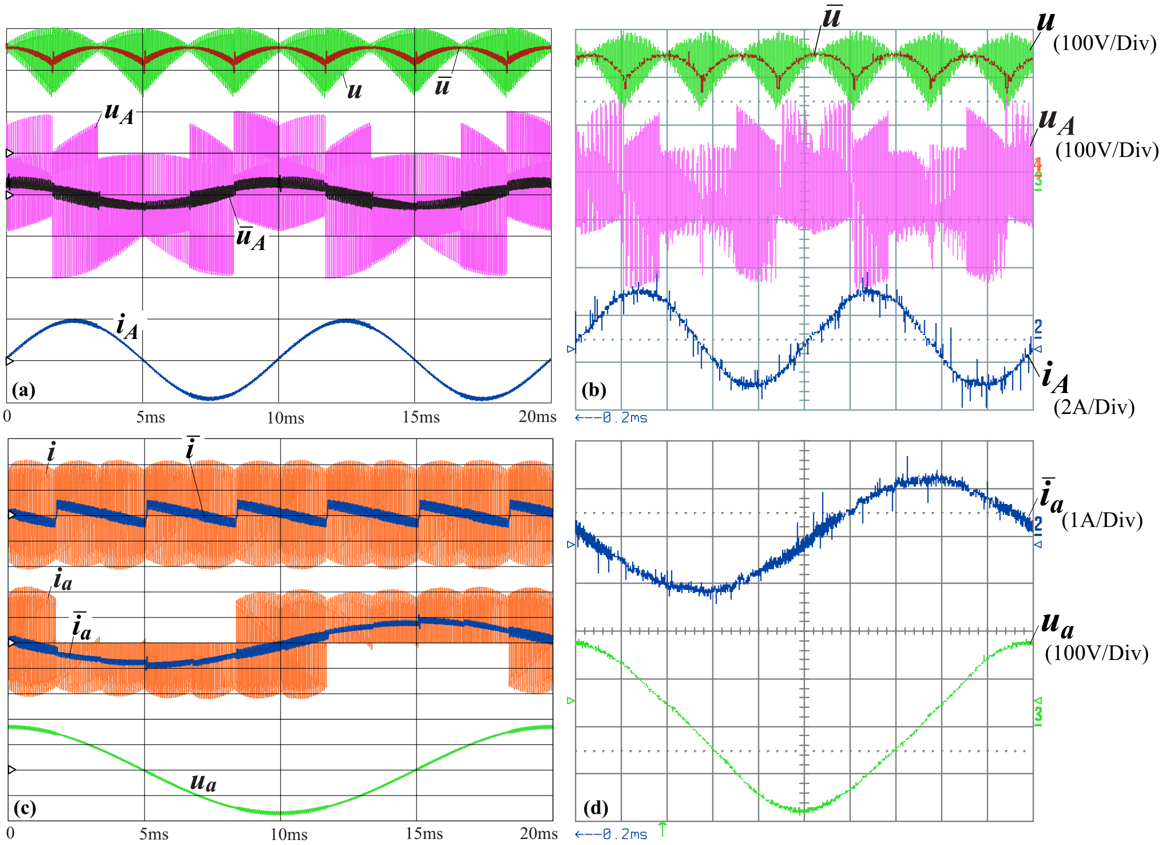


Abbildung 5.37: Simulierte und experimentell ermittelte Zeitverläufe charakteristischer Konvertergrössen eines *VSMC* beim ein- und ausgangsseitigen Betrieb mit reiner Blindleistung ($\Phi_1 = -\pi/2$, $\Phi_2 = \pi/2$) unter Einsatz des *Zwei-Zustands-Verfahrens* mit: $MU = 0.20$, $MI^q = 0.44$.
Die Simulations- **(a)**, **(c)** und Messergebnisse **(b)**, **(d)** stimmen offensichtlich gut überein. In **(c)** und **(d)** sind Eingangsphasenspannung u_a und zugehöriger (gefilterter) Eingangsstrom $\bar{i}_a$ um $\Phi_1 = -\pi/2$ gegeneinander verschoben.
Betriebsparameter: $\hat{U}_1 = 170$V, $L_S = 25$mH (Lastinduktivität), $f_1 = 50$Hz, $f_2 = 100$Hz, $f_P = 15$kHz.
Skalierung: **(a)** und **(b)**: 100V/Div, 2A/Div.
(c) und **(d)**: 100V/Div, 1A/Div.

Dieser Einfluss des Eingangsfilters wurde im Rahmen der Simulation bewusst nicht nachgebildet, um ausschliesslich die modulationsbedingte Blindstromübertragung (von der Last- zur Netzseite) quantitativ klar erfassbar machen zu können.

Drei-Zustands-Verfahren

Die Funktionalität des *Drei-Zustands-Verfahrens*, welches gut sichtbar durch die *drei Niveaus* des ZK-Spannungsverlaufs u charakterisiert ist, sei anhand der Messresultate aus Abbildung 5.38 dokumentiert.
Darin ist zum Einen eine Verstärkung und zum Anderen eine Auslöschung des vom Eingangsfilter hervorgerufenen, netzseitigen Blindstroms demonstriert.

Im mittleren Bildteil zeigen die Oszillographien (c) bzw. (d) die relevanten Aus-, wie Eingangsgrössen im Falle des nach herkömmlicher *KONV*-Modulation betriebenen Konverters. Da modulationstechnisch so keinerlei Eingangsstromkomponenten gebildet werden können (d.h. $MI^q = 0$), entspricht der in Abbildung 5.38(d) enthaltene Stromverlauf $\bar{i}_a$ dem kapazitiv bezogenen Blindstrom des Eingangsfilters.
Zur Orientierung innerhalb der im Folgenden erläuterten Bildteile (b) und (f) wurde der Maximalwert dieser Filterstromkomponente durchgängig mit einer strichlierten Markierungslinie versehen.

Die oberen Teildiagramme (a), (b) der Abbildung 5.38 korrespondieren mit jenen aus Abbildung 5.37(b), (d) und stellen einen Betriebspunkt in der Nähe der Aussteuergrenze ($MU = 0.20$, $MI^q = 0.79$) des *Drei-Zustands-Verfahrens* dar. Dieser beispielhafte Betriebspunkt ist in Abbildung 5.19 durch ein Sternsymbol gekennzeichnet.
Der durch die *hybride* Modulation gebildete Eingangsblindstrom ist der kapazitiven Filterstromkomponente ($\bar{i}_a$ in Bildteil (d)) gleichphasig überlagert. Insofern verstärken sich beide Blindstromkomponenten im Bildteil (b).

Praktisch von höherer Bedeutung ist wohl die *Auslöschung* des kapazitiven Eingangsfilterstroms. Dies kann gemäss Abschnitt 5.2.2.4 durch einen gegenphasig ($\Phi_{1,hyb} = +\pi/2$) modulierten Eingangsblindstrom erreicht werden.
Im konkreten Beispielfall des unteren Bildteils nach Abbildung 5.38(e), (f) ist diese Auslöschung – mit etwa der halbierten Maximalübertragungsrate $MI^q \approx 0.40$ – zwar nicht ideal, aber doch weitgehend realisierbar.

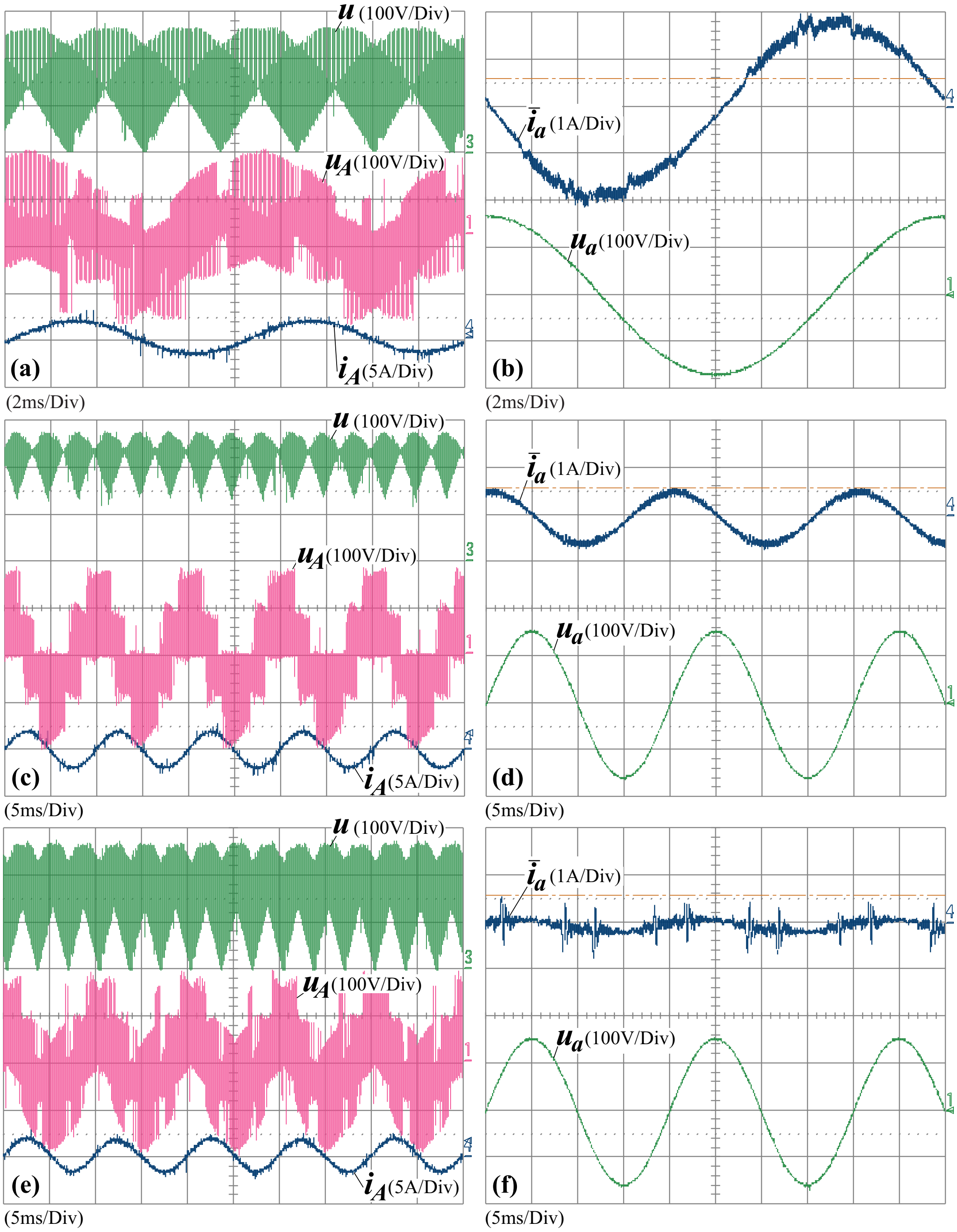


Abbildung 5.38: Gemessene Zeitverläufe beim *Drei-Zustands-Verfahren* ($\Phi_2 = \pi/2$, $MU = 0.20$).
(a), **(b)**: Bedingungen gemäss Abbildung 5.37 mit $MI^q = 0.79$ (entspr. markiertem Betriebspunkt in Abbildung 5.19).
(c), **(d)**: Verhältnisse bei *KONV*-Modulation ($MI^q = 0$) unter gleichen Bedingungen (Darstellung über 50ms).
(e), **(f)**: Für $MI^q \approx 0.40$ und $\Phi_1 = +\pi/2$ kann der kapazitiv bezogene Blindstrom des Eingangsfilters (vgl. $\bar{i}_a$ in **(d)**) weitgehend kompensiert werden (Darstellung über 50ms).

5.2.4.2 Rein *aktiver* Lastfall ($\Phi_2 = 0$)

Zwei-Zustands-Verfahren

Abbildung 5.39 stellt die simulative Verifikation des *Zwei-Zustands-Verfahrens* für $\Phi_2 = 0$ dar.
Mit einer Spannungs-, wie (Wirk-)Stromübersetzung von $MU = 0.91 = MI$ und einer Blindstromübertragungsrate von $MI^q = 0.14$ entsteht übereinstimmend mit Abbildung 5.39(c) eine eingangsseitige Phasenverschiebung von $\Phi_1 = -\arctan(MI^q/MI) \mathrel{\hat{=}} -8.5°$.

In den Verläufen aus Abbildung 5.39(b) deutlich erkennbar sind die zuweilen auftretenden, negativen ZK-Strompulse der Eingangsblindstrombildung.
Gemäss Abbildung 5.27 entspricht ihr Erscheinen im resultierenden Pulsmuster einer Überkompensation des spannungsbildenden Komplementärpulses.
Dieser (im betrachteten Beispielpulsmuster: $\delta_{(110),ab}$) ist allgemein immer im Endbereich eines GR-Sektors ausgesprochen kurz und ruft demzufolge auch dort die Überkompensation hervor. So treten die negativen ZK-Strompulse in der Umgebung der GR-Sektorübergänge, also um $\varphi_1 = \pi/6, \pi/2, 5\pi/6, \ldots$ auf.

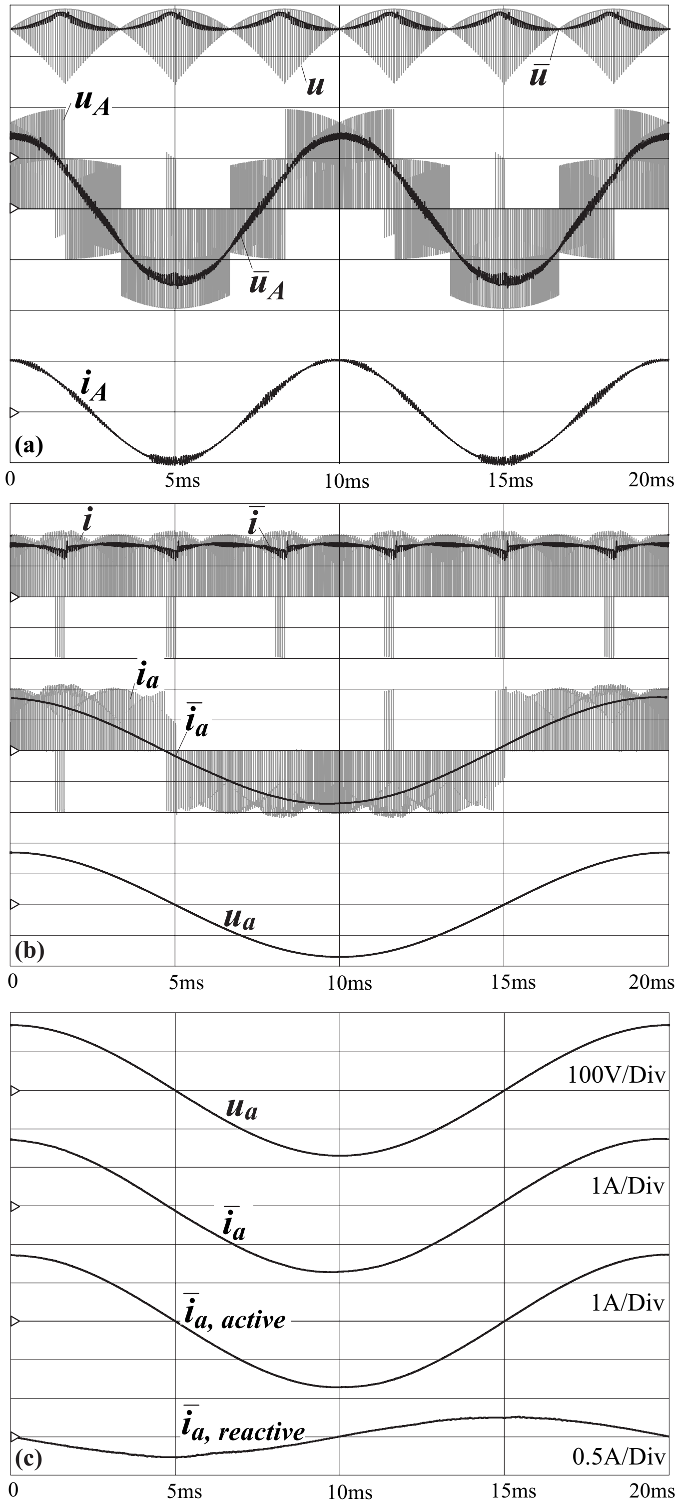


Abbildung 5.39: Simulation des Betriebsverhaltens eines exakten *VSMC*-Modells unter Anwendung des *Zwei-Zustands-Verfahrens* bei $\Phi_2 = 0$ mit: $MU = 0.91$ $(= MI)$, $MI^q = 0.14$.
Betriebsparameter: $\hat{U}_1 = 170$V, $L_S = 25$mH (Lastinduktivität), $f_1 = 50$Hz, $f_2 = 100$Hz, $f_P = 15$kHz.
Skalierung: **(a)**: 100V/Div, 2A/Div. **(b)**: 100V/Div, 1A/Div. **(c)**: siehe Bildangaben.

5.2.5 Generalisierung der Hybriden Modulation auf die gesamte $(\boldsymbol{P}, \boldsymbol{Q_2})$-Ebene $(\boldsymbol{\Phi_2} \in [\mathbf{0} \ldots \boldsymbol{\pi}/\mathbf{2}])$

Wie bereits im Abschnitt 5.2.1 angedeutet, können die hybriden Grundverfahren der beiden zuvor behandelten Extrembetriebsfälle ($\Phi_2 = \pi/2$, bzw. $\Phi_2 = 0$) im Rahmen einer allgemeinen hybriden Modulationsstrategie zum Betrieb *beliebiger* Lasten, d.h. für $\Phi_2 \in [0 \ldots \pi/2]$ genutzt werden.

Diese *generalisierte hybride* Modulationsstrategie ist recht einfach zusammenzufassen.
Innerhalb des implementierten Modulationsalgorithmus' sind die folgenden Punkte abzuarbeiten:

1. Der aktuell betragsmaximale Lastphasenstrom ($|i_A| \vee |i_B| \vee |i_C|$) ist zu bestimmen.

   Hierzu sind Stromsensoren erforderlich – diese sind im allgemein stromgeregelten Antriebssystem aber ohnehin vorhanden.

2. Je nach aktueller Phasenlage φ_2 des Soll-Ausgangsspannungszeigers und gegenwärtigem Winkel der Lastphasenverschiebung Φ_2 würde der betragsmaximale Lastphasenstrom (mit positiver oder negativer Polarität) mitunter auch zur Ausgangsspannungsbildung in den ZK geschaltet.

   Dies lässt sich unmittelbar durch Vergleich der beiden im Rahmen der Spannungsbildung gewählten WR-Schaltzustände (bzw. WR-Wirkzeiger) mit dem identifizierten maximalen Laststrom klären.

3. Wird der aktuell betragsmaximale Lastphasenstrom *nicht* zur Ausgangsspannungsbildung in den ZK geschaltet, dann können die Grundverfahren des Abschnitts 5.2.2, die durch das Prinzip der *Pulsverschmelzung* gekennzeichnet sind, angewendet werden.
   Andernfalls sind die Grundverfahren des Abschnitts 5.2.3, ihrerseits gekennzeichnet durch das Prinzip der *Pulsauslöschung*, einsetzbar.

Im Interesse einer maximalen Konverteraussteuerung ist dabei jeweils die Variante der *optimalen Verfahrenskombination* zu wählen.

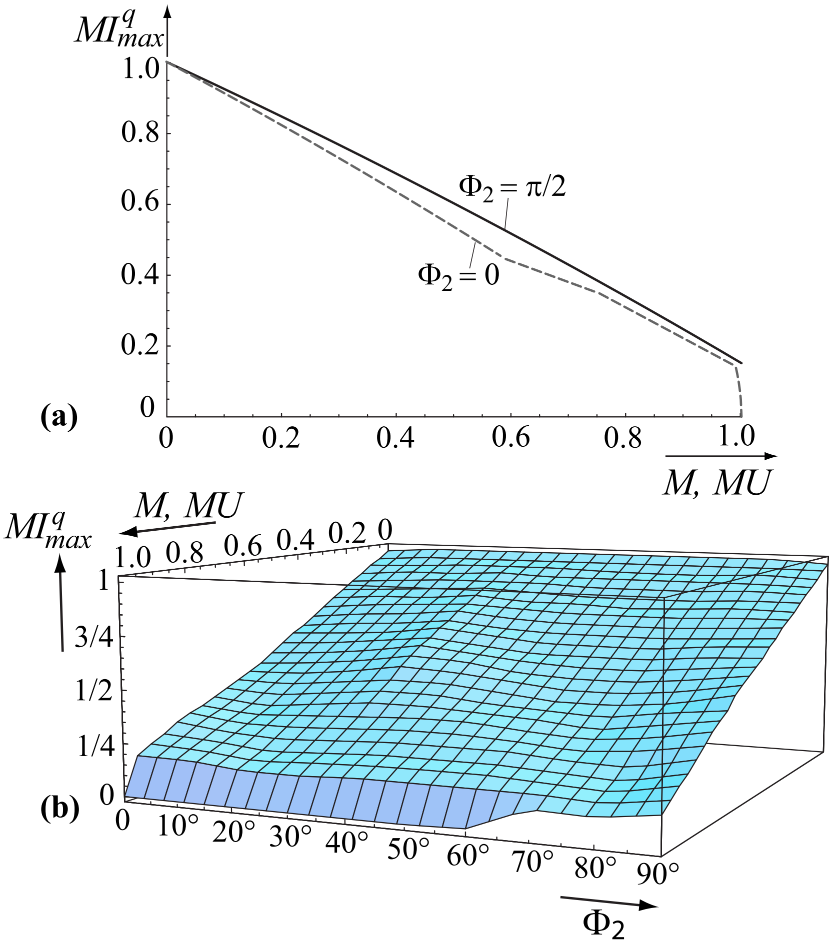


Abbildung 5.40: Ausweitung der Hybriden Modulation (optimale Verfahrenskombination) auf $\Phi_2 \in [0 \ldots \pi/2]$.
(a): Die Aussteuergrenze für $\Phi_2 = \pi/2$ stellt das obere Limit, jene für $\Phi_2 = 0$ in etwa das untere Limit der im gesamten Lastphasenverschiebungsbereich wirksamen Aussteuergrenzen dar.
(b): Die numerisch ermittelten Aussteuergrenzen für $\Phi_2 \in]0 \ldots \pi/2[$ bewegen sich in guter Näherung zwischen den vorangehend analysierten Grenzfällen aus **(a)**. Die Abhängigkeit der maximalen Blindstromübertragungsrate MI^q_{max} vom lastseitigen Phasenverschiebungswinkel Φ_2 ist somit recht schwach.

Die durch diese Ausweitung der Grundverfahren im beliebigen Lastfall erzielbare Aussteuergrenze ist in Abbildung 5.40 grafisch dargestellt.

Es zeigt sich, dass die bekannte Aussteuergrenze für $\Phi_2 = \pi/2$ das obere Limit und der für $\Phi_2 = 0$ ermittelte Grenzverlauf in etwa das untere Limit[13] aller dazwischen liegenden Aussteuergrenzen darstellt (Abbildung 5.40(a)).
Damit zeigen die Aussteuergrenzen für $\Phi_2 \in [0 \ldots \pi/2]$ in Abbildung 5.40(b) eine – wie eingangs in Abschnitt 5.2.1 angestrebt – recht *schwache Abhängigkeit* vom lastseitigen Phasenverschiebungswinkel Φ_2.

Wird die kartesisch dargestellte Aussteuergrenze MI^q_{max} aus Abbildung 5.40(b) auf das dreidimensionale Leistungsdiagramm übertragen, so ergibt sich der kegelähnliche Verlauf aus Abbildung 5.5(b) bzw. Abbildung 5.41(b).

Maximierter *IMC*-Steuerbereich durch exklusive Mischmodulation ($Q_{1\,bas}$ *oder* $Q_{1\,hyb}$)

Im Leistungsdiagramm der Abbildung 5.41(b) ist dieser kegelähnliche Verlauf als Steuerbereich der hybriden Modulation demjenigen der herkömmlichen indirekten Modulation (beim *IMC* realisierbar durchs $Q_{1\,bas}$-Verfahren) in Bildteil (a) gegenübergestellt.

Wie bereits in Abbildung 5.36 festgestellt, ist für geringe Lastphasenverschiebungen $\Phi_2 \approx 0$ mit der herkömmlichen indirekten Modulation (bzw. mit dem $Q_{1\,bas}$-Verfahren) deutlich mehr Eingangsblindleistung Q_1 bereitstellbar.
Jedoch mit steigenden Verschiebungswinkeln $\Phi_2 > 0$ vermag die hybride Modulation, zunächst nur für kleine Ausgangsspannungen, bzw. Spannungsübersetzungen MU[14], mehr Eingangsblindleistung zu bilden. Mit weiter steigendem Φ_2 erweist

[13] Dies ist insofern plausibel, als dass für $\Phi_2 = 0$ bei $\varphi_{2,crit} = \pi/6$ neben der Ausgangsspannungsbildung *gleichzeitig* auch der max. Laststrom seine Minimalstelle hat.

[14] MU tritt in der Darstellung als Radius der auf die P-Q_2-Ebene projizierten Hüllfläche zum Koordinatenursprung in Erscheinung.

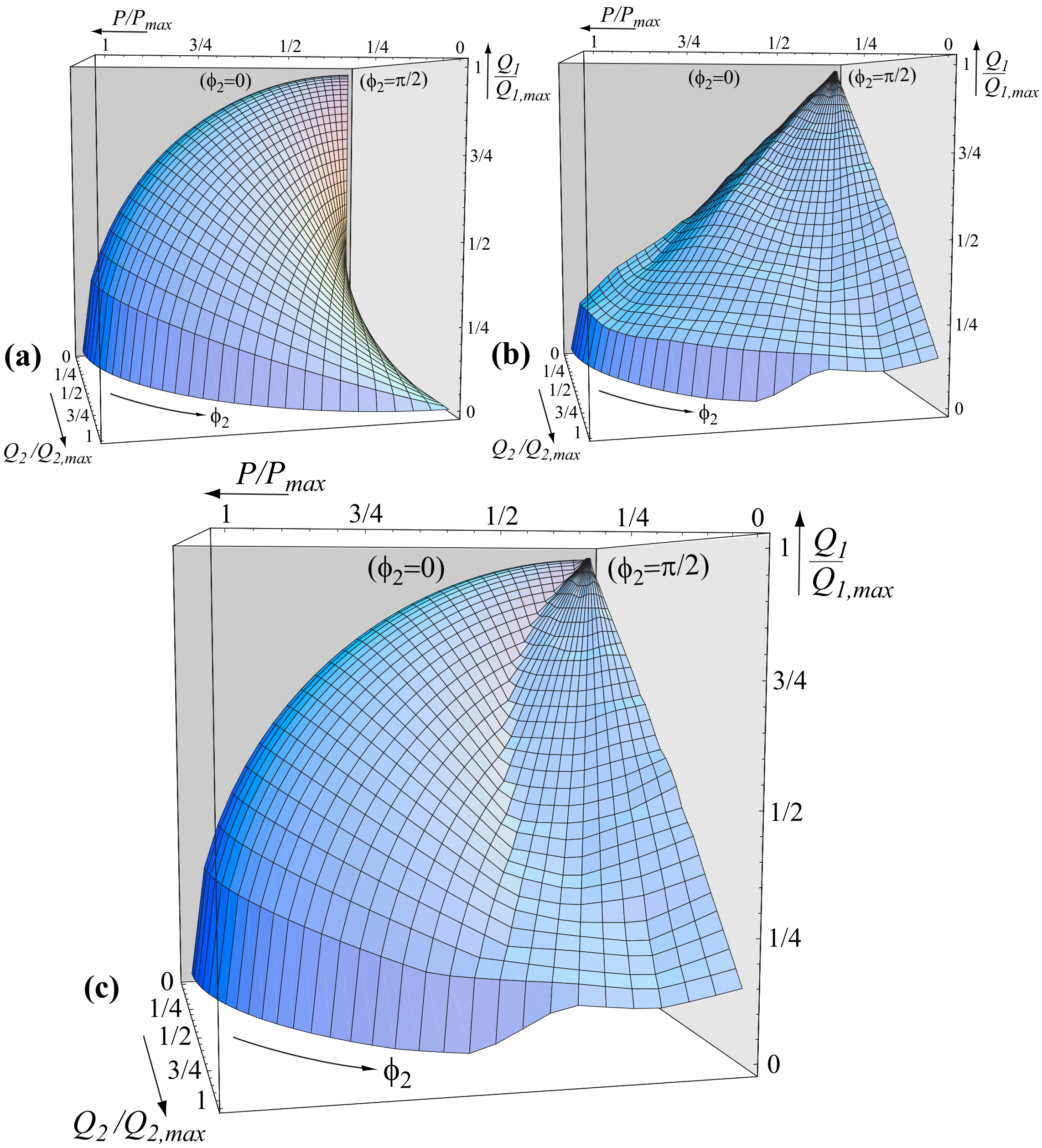


Abbildung 5.41: Realisierbare Steuerbereiche.
(a): Herkömmliche indirekte Modulation ($Q_{1\,bas}$-Verf. f. IMC).
(b): Hybride Modulation (optimale Verfahrenskombination).
(c): Durch Mischmodulation ($Q_{1\,bas}$ *oder* $Q_{1\,hyb}$) maximierter Steuerbereich.

sich die hybride Modulation zunehmend auch für höhere Spannungsübersetzungen MU als das vorteilhafte Verfahren zur Q_1-Bildung, bis es schlieslich bei etwa $\Phi_2 \approx \pi/3$ generell, d.h. für alle $MU \in [0 \ldots 1]$ überlegen ist.

Um einen insgesamt maximierten Steuerbereich zu erzielen, empfiehlt es sich, eine Mischmodulation vorzunehmen, die entweder nur nach konventionellem ($Q_{1\,bas}$-) *oder* nur nach hybriden ($Q_{1\,hyb}$-)Verfahren Eingangsblindleistung erzeugt.
Der so resultierende Steuerbereich ergibt sich entsprechend Abbildung 5.41(c) als Hüllflächenmaximum der Bildteile (a) und (b).

Da entweder nur das eine oder aber nur das andere Verfahren zur Q_1-Bildung herangezogen wird, werde dieser Ansatz als *exklusive Mischmodulation* bezeichnet.
Im zu implementierenden Algorithmus braucht dann lediglich der unterklammerte Ausdruck MI^q_{bas} aus (5.5)[15] mit etwa $MI^q_{max,opt}$ gemäss (5.25)a verglichen zu werden. Das Verfahren dessen Blindstromübertragungsrate den aktuell höheren Wert aufweist, ist anzuwenden.

Es bestehen darüberhinaus noch einige weitere kleinere Optimierungsmöglichkeiten zu den vorgestellten hybriden Modulationsverfahren, die den Steuerbereich noch geringfügig erweitern können.
Ein solcher Ansatz wäre beispielsweise jener, die Mischmodulation nicht exklusiv anzuwenden, sondern sowohl $Q_{1\,bas}$-, als auch $Q_{1\,hyb}$-Verfahren einen gewissen (jeweils optimalen, von Null verschiedenen) Blindstromanteil zum Gesamtsollwert $MI^q = MI^q_{bas} + MI^q_{hyb}$ beisteuern zu lassen.
Wie erste Untersuchungen zeigen, liefert dieser Ansatz – ähnlich wie auch andere kleinere Modulationserweiterungen – recht begrenzte Gewinne im Steuerbereich, die sich je nach Betriebspunkt (MU, Φ_2) auf maximal etwa 5% belaufen.

5.2.6 Mögliche Anwendungen der Verfahren

ASM unter geringer Last

Befindet sich ein Motor unter geringer mechanischer Belastung, so wird naturgemäss wenig Wirkleistung durch den Konverter übertragen.

[15] mit $M = 1$

Um auch bei geringem bis *nicht vorhandenem* Wirkleistungstransfer (Motorleerlauf) die vom Eingangsfilter bezogene, kapazitive Netzstromkomponente entsprechend Abbildung 5.3, bzw. Abbildung 5.4 kompensieren zu können, kann (nur) die hybride Modulation herangezogen werden.

Diese bietet sich gerade deshalb beim Betrieb von Asynchronmaschinen (ASM) an, weil die ASM aufgrund ihrer ausgeprägten Hauptinduktivität gerade im Leerlauffall noch nennenswerte induktive Magnetisierungsströme ($\Phi_2 = \pi/2$) bezieht, die vom Konverter zur eingangsseitigen Blindstrombildung genutzt werden können.
Dies ist hier somit selbst bei der einfachen U/f-Steuerung möglich, die lediglich in das stationäre Maschinenverhalten eingreift.

Bei der *feldorientierten* Maschinenregelung kann darüberhinaus sogar die feldbildende Laststromkomponente ($i_{2,d}$), welche gerade die lastseitige Blindkomponente darstellt, unabhängig vom Lastmoment eingestellt werden. D.h. im mechanischen Schwachlastfall könnte im Sinne der hybriden Eingangsblindstrombildung beispielsweise eine betragsmässig erhöhte, feldschwächende Laststromkomponente ($-i_{2,d}$) aufgebaut werden, wenn die Blindstromübertragungsrate MI^q_{hyb} für den gewünschtem Eingangsblindstrombetrag $\hat{I}_{1q}$ an ihr Limit stossen würde.

Neben der netzseitigen Phasenkorrektur von Spannung und Strom verringert sich damit auch die Netzstromamplitude – bei Motorleerlauf idealerweise bis auf den Wert Null – sodass insbesondere bei längeren Netzzuleitungen die darin entstehenden Kupferverluste weitgehend verhindert werden können.

PSM unter geringer Last

Die gleichen Aussagen, die zuvor für den Betrieb mit feldorientiert geregelter ASM getroffen wurden, gelten ebenso auch für die *polradorientierte Regelung* der permanenterregten Synchronmaschine (PSM).
Da ihre Statorinduktivität L_S aufgrund des effektiv grösseren

Luftspalts[16] in der Regel deutlich kleiner ist als bei der ASM, ist der induktive Spannungsabfall über L_S ausgesprochen gering, wodurch Konverterausgangsspannung und -strom immer weitgehend in Phase liegen, d.h. es gilt $\Phi_2 \approx 0$. Insofern bezieht die PSM selbsttätig kaum eine stationäre Blindstromkomponente – insbesondere nicht im Leerlauffall.

Da eingangsseitig jedoch auch nur dann Blindstrom gebildet werden kann, wenn lastseitig überhaupt ein Strom fliesst (d.h. $\hat{I}_2 \neq 0$), ist beim PSM-Betrieb mit geringer bis *nicht vorhandener* mechanischer Last im Rahmen der polradorientierten Regelung eine betragsmässig ausreichende – vorzugsweise feldschwächende – Blindkomponente $(-i_{2,d})$ des Laststroms einzustellen. Dieser lastseitige Blindstrom $(|-i_{2,d}| \approx \hat{I}_2)$ kann sodann von der hybriden Modulation genutzt werden, um den kapazitiv (in das Eingangsfilter) fliessenden Netzstrom zu kompensieren.

Eine Blindkomponente des Laststroms $(\pm i_{2,d})$ wird also zur netzseitigen Phasenkorrektur und Stromamplitudenabsenkung zwingend benötigt – während für die netzseitige Situation selbst bei begrenzter Übertragungsrate MI^q lediglich der Betrag $|\pm i_{2,d}| \approx \hat{I}_2$ relevant ist, führt ein negatives (d.h. feldschwächendes) Vorzeichen zum reduzierten Ausgangsspannungsbedarf auf der Lastseite. Eine positive, feldstärkende Blindkomponente hingegen würde den Ausgangsspannungsbedarf ungünstigerweise erhöhen und den netzkorrigierten (Leerlauf-)Betrieb bei voller Motordrehzahl damit unmöglich machen.

Da im mechanischen Schwachlastfall kaum ein momentbildender Strom $(i_{2,q} \approx 0)$ übertragen wird, ist der Konverter durch den Betrieb mit der zusätzlichen Laststromkomponente $i_{2,d} \neq 0$ keineswegs stärker belastet als im Nennpunkt.
So wäre diese Betriebsweise vor allem bei langen Netzzuleitungen (aufgrund hier verminderter bis voll kompensierter Stromamplitude) und kurzen Motoranschlusskabeln (da hier Zusatzkomponente im Laststrom) – wie beispielsweise bei integrierten Antriebssystemen gegeben – auch unter dem Gesamtverlustaspekt sinnvoll.

[16] Radialausdehnung der weichmagnetischen Permanentmagnete ist darin eingeschlossen

Wird die PSM ohnehin mit einer gewissen Feldschwächung ($-i_{2,d} < 0$) betrieben, etwa um die beim Matrix Konverter in Bezug auf einen Standardmotor fehlenden $(1 - \sqrt{3}/2) \hat{=} 13\%$ der Spannungsübersetzung auszugleichen, so kann diese feldschwächende Laststromkomponente im Bedarfsfall unmittelbar auch von der hybriden Modulation genutzt werden.
Hinweis: Ein gegenüber herkömmlichen Spannungszwischenkreis-Umrichtern vorteilhaftes Schutzkonzept des *IMC*-basierten Feldschwächbetriebs ist in Kapitel 7.3.3 angesprochen.

Der hier geschilderte Konverterbetrieb mit hybrider Modulation unter feldgeschwächter PSM zur netzseitigen Phasenkorrektur im mechanischen Schwachlastfall wurde in einer ersten Implementierung experimentell überprüft.
Während sich die grundsätzliche Funktionalität gut bestätigte und die Grundschwingungsamplitude des kapazitiven (eingangsfilterbedingten) Netzstroms deutlich herabgesetzt werden konnte, war die vollständige Kompensation bei mechanischer Nulllast noch nicht exakt zu erreichen. Ähnlich dem in Abbildung 5.38(f) für eine passiv-induktive Last gezeigten Fall, verblieben auch beim feldgeschwächten Betrieb der PSM kleinere Netzstromoberschwingungen.
Neben der noch weiterhin optimierbaren Implementierung selbst ist dies auch damit zu erklären, dass ohne netzseitige Stromsensoren selbstverständlich nur eine Steuerung, nicht aber eine exakte Ausregelung des Eingangsblindstroms erfolgen kann.

Matrix Konverter im Hochsetzbetrieb

Eine weitere denkbare Anwendung, die durch die Blindstromübertragung erst theoretisch ermöglicht wird, ist der in Abbildung 5.42 dargestellte *Hochsetzbetrieb* eines Matrix Konverters.
Dabei sind gegenüber der herkömmlichen Konverterbetriebsweise lediglich Netz und Last an den jeweils anderen Klemmen angeschlossen. Über die nun als explizite Elemente auszuführenden Speicherinduktivitäten L_B kann das Netz die Ausgangskapazitäten (vormals Eingangsfilterkapazitäten) $C_{F,out}$ auf eine *höhere* Spannungsebene $\hat{U}_2 > \frac{2}{\sqrt{3}}\hat{U}_1$ aufladen.

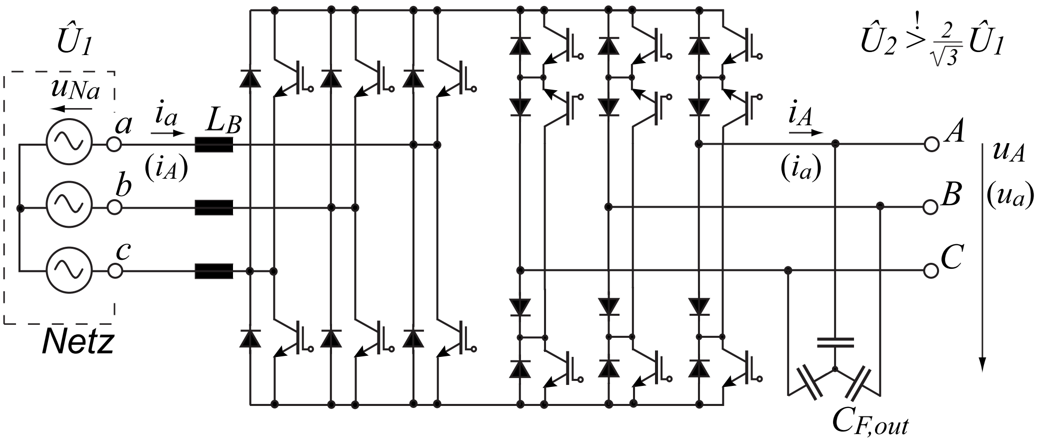


Abbildung 5.42: *SMC* im Hochsetzbetrieb.
Grundsätzlich sind nur Netz- und Lastklemmen gegenüber der normalen Konverterbetriebsweise vertauscht. Die Speicherinduktivitäten L_B sind nun explizit hinzuzufügen. Die (Ausgangs-)Filterkapazitäten sind lastfrequent umzuladen. Im Leerlaufbetrieb $P = 0$ erfordert dies reine Blindströme am vormaligen Konvertereingang, welche nur durch die *hybride* Modulation erzeugbar sind.
Prinzipbedingt muss die Lastspannung $\hat{U}_2 > \frac{2}{\sqrt{3}} \hat{U}_1$ *immer über* der Netzspannung liegen, womit Antriebsanwendungen als potentielle Applikationsklasse ausscheiden.
Geklammerte Symbole kennzeichnen die im Normalbetrieb äquivalenten Grössen.

Allerdings ist eine fortwährende lastfrequente Umladung der Kapazitäten $C_{F,out}$ erforderlich, deren Umladeströme im praktisch einzubeziehenden Nulllastfall ($P = 0$) in reine Blindströme übergehen müssen. Da diese dann am vormaligen Konvertereingang zirkulieren und aus den eingeprägten Strömen der anderen Konverterstufe (vormalig Ausgang) zu bilden sind, kann dies nur durch die *hybride* Modulation bewerkstelligt werden.

Die zwingend einzuhaltende, untere Schwelle der Ausgangsspannungsamplitude, die um gut 15% oberhalb der Netzamplitude $\hat{U}_1$ liegen *muss*, schliesst die Anordnung nach Abbildung 5.42 für den Einsatz in der Antriebstechnik jedoch weitgehend aus, da eine Motorbeschleunigung aus dem Stillstand so keineswegs möglich ist.
In [48] wird deshalb zur Motorspeisung der Einsatz einer wei-

teren, tiefsetzenden WR-Stufe am ZK vorgeschlagen. Weil dort *kein* blindleistungsübetragendes Modulationsverfahren erwogen wurde, benötigt jenes Konzept darüberhinaus noch zwingend eine passive Mindestlast auf der Hochspannungsseite und einen Bremskreis im ZK, was insgesamt doch recht aufwändig erscheint.

Eine denkbare Applikation wäre aber die Kopplung zweier dreiphasiger Netze auf verschiedenen Spannungs- und/oder Frequenzniveaus.
Wie der Vergleich mit Abbildung 1.2 verdeutlicht, bietet der Matrix Konverter im Hochsetzbetrieb hinsichtlich der Qualität von Ein- und Ausgangsgrössenzeitverlauf die kombinierten *Vorteile* eines Spannungszwischenkreis-Gleichrichters (kontinuierlicher, abschnittsweise linearer Eingangsstromverlauf) und eines Stromzwischenkreis-Wechselrichters (kontinuierliche, sinusförmige Ausgangsspannungen) bei gleichzeitig etwas geringerem Gesamtaufwand an reaktiven Elementen.
Die vorhandenen Ausgangskapazitäten ermöglichen den Betrieb sehr niederinduktiver Lasten und bieten mit ihrem Sternpunkt einen Ansatz für wirksame Gleichtaktfiltermassnahmen.
Ihr maximaler Kapazitätswert $C_{F,out}$ ist aber unmittelbar vom erzielbaren MI^q_{max} im angestrebten Betriebspunkt (hauptsächlich durch Spannungsübersetzung charakterisiert) abhängig.

Die Praktikablität von Steuerung und Regelung des Matrix Konverters im Hochsetzbetrieb, gilt es noch zu untersuchen.

Kapitel 6

Verhalten und Dimensionierung der Leistungshalbleiter

(und Eingangskondensatoren)

Das vorliegende Kapitel ist vorwiegend der anwendungsbezogenen Auslegung der Leistungshalbleiter beim Matrix Konverter gewidmet – berücksichtigt sind dabei sowohl *CMC* (Abschnitt 6.3), als auch *IMC* Topologien (Abschnitt 6.2), wobei die Ergebnisse letzterer auch auf eine *BBC*-Stufe[1] übertragen werden.
Vorangehend wird dazu das Schaltverhalten in WR- und GR-Stufe des *IMC* messtechnisch untersucht. Basierend auf den erhaltenen Messwerten wird ein polynomiales Schaltverlustmodell bestimmt, welches mit analytischen mathematischen Methoden weiter ausgewertet werden kann, um schliesslich zu dimensionierungsrelevanten Verlustkennwerten zu gelangen.
Ebenso werden die Leitverluste der Leistungshalbleiter auf ein lineares Verlustmodell abgebildet und dann mathematisch entsprechend ausgewertet.

[1] bzw. Spannungszwischenkreis-Wechselrichter

So resultieren aussagekräftige Verlustleistungswerte, die einerseits die vom einzelnen Halbleiterelement, andererseits die vom gesamten Kühlkörper abzuführende Wärme quantifizieren.
Gleichermassen lassen die Resultate auch – im Rahmen der Messgenauigkeit – verlässliche Prognosen bezüglich des Gesamtwirkungsgrads des Konvertersystems zu.

Neben der Behandlung der Leistungshalbleiter werden in Abschnitt 6.4 zudem auch Auslegungskriterien für die *Eingangskondensatoren* formuliert.
Abschliessend wird in Abschnitt 6.5 das zu erwartende Zeitverhalten des *Ausgangsstroms* im Hinblick auf die gegebene Lastinduktivität, Schaltfrequenz und verwendetes Modulationsverfahren diskutiert.

Alle vorgestellten analytischen Berechnungsmethoden sind verifiziert und werden im Verlauf des Kapitels (exemplarisch) entsprechenden Simulationsergebnissen gegenübergestellt, welche – einem exakten Konvertermodell entstammend – diesbezüglich die numerische Referenz darstellen.

Auch wenn am Kapitelbeginn die messtechnische Analyse der einzelnen Schaltvorgänge dokumentiert ist, so ist der thematische Schwerpunkt dennoch eher in der Beschreibung und Plausiblisierung der Berechnungsmethodik zur nachfolgenden Ergebnisauswertung gesetzt.
Zu Grunde liegt den Berechnungen das Basis-Verfahren des *Stromlosen Schaltens des GR* – standardmässig mit *KONV, OCL*-Modulation. Darüberhinaus werden zuweilen jedoch auch die betreffenden Endergebnisse für andere Modulationsvarianten angegeben. Prinzipiell lassen sich alle Modulationen mit der aufgezeigten Rechenmethodik erfassen.
Im Interesse der praktischen Ergebnisanwendung sind zum schnellen Auffinden der jeweils gültigen Formelbeziehung die relevanten Resultate je am Ende der Halbleiterdimensionierungs-Abschnitte in einer Tabellenübersicht zusammengefasst.

Die im Rahmen dieses Kapitels hergeleiteten Auslegungsformeln sind – neben weiteren – auch in einem institutseigenen, javabasierten *Matrix-Dimensionierungsapplet* implementiert.

6.1 Analyse des realen Schalt- und Leitverhaltens

Zunächst soll das reale Verhalten der Leistungshalbleiter in der *IMC*-Schaltung untersucht werden.
Diese Betrachtung untergliedert sich in drei Abschnitte, die, beginnend in 6.1.1, das Schaltverhalten der WR-Stufe dokumentieren, bevor Abschnitt 6.1.2 einen exemplarischen Schaltvorgang der GR-Stufe beschreibt. Schliesslich ist in 6.1.3 allgemein das Halbleiter-Leitverhalten modelliert.

6.1.1 Schaltverhalten der WR-Stufe

Wie bereits eingangs des Kapitels 4 angesprochen, tragen die Schaltverluste ab einer Schaltfrequenz von etwa $f_P > 10\text{kHz}$[2] den Hauptanteil zur Matrix-Verlustbilanz bei.
Beim hier untersuchten Basis-Verfahren des *Stromlosen Schaltens des GR* sind naturgemäss die Schaltverluste der WR-Stufe in hohem Masse dafür verantwortlich. Aus diesem Grunde ist ihre Analyse und Modellierung für die nachfolgend durchgeführten Dimensionierungsberechnungen von primärer Bedeutung.

Schaltverlustmessung und -modellierung

Zur experimentellen Analyse des WR-Schaltverhaltens kann einerseits – sofern bereits vorhanden – der reale *IMC*-Leistungsteil herangezogen werden. Vorteilhaft werden seine Leistungshalbleiter dann aber auf einer Heizplatte montiert, bzw. sein Kühlkörper mit entsprechenden Heizwiderständen versehen. Diese Massnahme erlaubt die Ermittlung der Schaltverluste unter realen Betriebsbedingungen bei einer Halbleitersperrschichttemperatur von $T_J \approx 120°$, auch wenn im Rahmen der betreffenden Messungen nur einzelne, sporadische Schalthandlungen initiiert werden.

[2]Wert variiert je nach Topologie und konkreter Schaltungsausführung stark

Messaufbau
Steht der endgültige Leistungsteil noch nicht zur Verfügung – eben weil er sich noch in der Auslegungsphase befindet – so empfiehlt es sich, einen entsprechenden einphasigen Testaufbau der WR-Stufe mit gegenüber dem Zielentwurf ähnlichen Geometrien und Leiterbahnführungen anzufertigen. Ein solcher Testaufbau, wie beispielhaft in Abbildung 6.1 gezeigt, kann dann mit unterschiedlichen zu evaluierenden Halbleiterelementen bestückt werden, welche im Interesse aussagekräftiger Messungen ebenfalls angemessen zu erhitzen sind.

Zur Stützung der ZK- bzw. Schaltspannung $U = u_{Sw}$, welche auch im Fall höherer Schaltströme $i_A = i_{Sw}$ möglichst konstant sein sollte, ist es zweckmässig einen (Folien- oder Elektrolyt-) Kondensator C_{DC} parallel zur versorgenden Gleichspannungsquelle (Ausgangsspannung möglichst: $0 \ldots 600$V) zu schalten.

Untersucht wird gemäss Abbildung 6.1 der IGBT S_{pA}, der mit

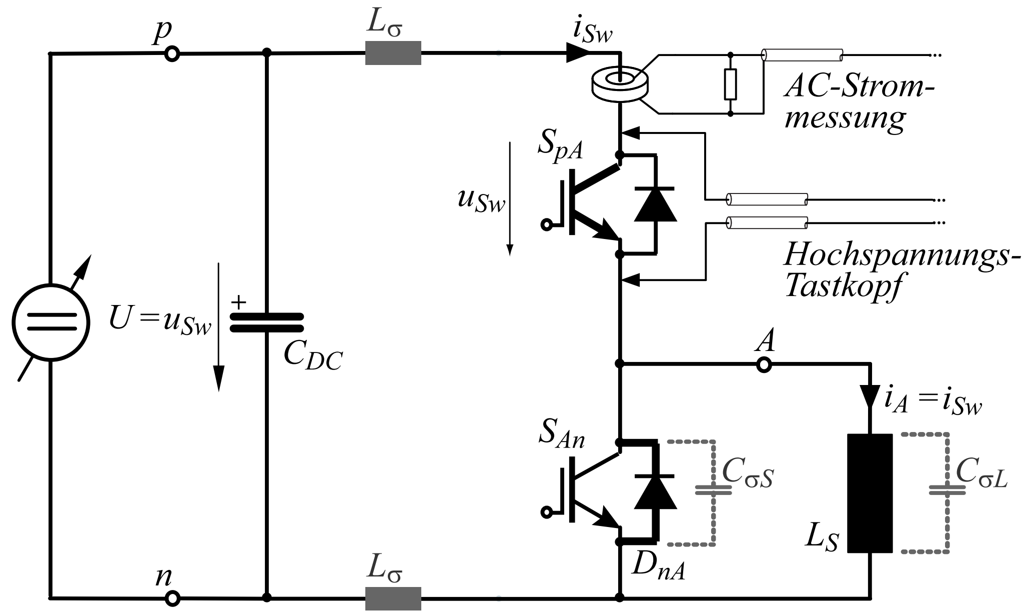


Abbildung 6.1: Einphasiger Testaufbau der WR-Stufe zur Schaltverlustmessung.
Die grau eingezeichneten Elemente repräsentieren die parasitären Eigenschaften der realen Schaltung. Für die Summe der Streukapazitäten gilt etwa $C_{\sigma S} + C_{\sigma L} \approx 200$pF, die Streuinduktivität der Leiterbahn beträgt ca. $L_\sigma \approx 40$nH.

einer Schaltsignalsequenz $1 \rightarrow 0 \rightarrow 1 \rightarrow 0$ angesteuert wird[3]. So wird in der Drossel L_S im ersten Sequenzintervall ein definierter Schaltstrom i_{Sw} aufgebaut, unter dem der IGBT nachfolgend zweimal aus- und einmal einschaltet. Dabei wird i_{Sw} jeweils zwischen S_{pA} und der Freilauf-Diode D_{nA} kommutiert.
Nachdem die erste Sequenzintervalldauer vom aufzubauenden Schaltstrombetrag bestimmt wird, sind die Dauern der beiden Folgeintervalle (bei gegebener Induktivität L_S) hinreichend gering zu wählen, sodass der Strom $i_A = i_{Sw}$ während derer möglichst konstant bleibt.

Die letzten Ein- und Ausschaltvorgänge unter nahezu kostanten Spannungs- wie Strompegeln (u_{Sw}, i_{Sw}) sind im Sinne der Schaltverlustanalyse genauer zu untersuchen.
Messtechnisch wurde zum Erfassen der transienten Schaltstrompulse ein passiver Stromtransformator bestehend aus einem kleinen R10/N30 Ferrit-Ringkern verwendet, dessen 50 Sekundärwindungen ($\ddot{u} = 1 : 50$) an einen 5Ω-Bürdewiderstand gelegt sind. Zur Anpassung an ein mit 50Ω abgeschlossenens Koaxialkabel ist ein weiteres Widerstandsnetzwerk zwischengeschaltet. Dieses passive Strommesssystem (Einzelheiten in [49]) führt zu keinerlei Signallaufzeitverzögerung, die konventionell von einem aktiven Messverstärker hervorgerufen würde. Zudem lässt sich der kleine Ringkern mechanisch problemlos auf die betreffenden Anschlussbeine der Leistungshalbleiter schieben.

Die Spannungsmessung (über Kollektor und Emitter von S_{pA}) kann ebenfalls mit einer passiven Hochspannungssonde erfolgen, sodass die zu multiplizierenden Zeitverläufe von Spannungs- und Strommesssignal prinzipiell keine Zeitverschiebung gegeneinander aufweisen.

Die Messkurven wurden mit einem Digitalspeicher-Oszilloskop (*LeCroy WaveRunner* LT584L, 4GS/s, 1GHz Bandbreite) aufgenommen, welches auch die Multiplikation von Spannungs- und Stromsignal, sowie die Integration des resultierenden Verlustleistungsproduktes ausführen kann (vgl. Abbildung 6.2).

Darüberhinaus wurde zur Aufnahme ausgedehnter Messrei-

[3]von Funktionsgenerator oder vorteilhaft von schaltstromüberwachender Logikeinheit

hen aber auch von der Geräteeigenschaft des Datenexports im *MATLAB*-Format Gebrauch gemacht. In diesem Fall genügt es, nur die Daten des Spannungs- und Stromsignals über Ethernet direkt an einen PC zu senden, der dann seinerseits in der *MATLAB*-Umgebung die numerische Datennachbearbeitung („Postprocessing"), d.h. Multiplikation und Integration vornehmen kann. Neben der Möglichkeit zur vollständigen Einflussnahme auf diese Operationen können dann auch automatische Algorithmen, beispielsweise zur einheitlichen Festlegung des Ablesepunkts des Integrationsresultats $w_{Soff/on}$, programmiert werden.
Ebenso kann das Übertragungsverhalten des Stromtransformators, der prinzipbedingt langandauernde (zweistelliger μs-Bereich) Stromblöcke mit Konstantpegel auf Messsignalblöcke mit leichter „Dachschräge" abbildet, durch inverses Verrechnen mit der Übertragungsfunktion dynamisch korrigiert werden.[4]

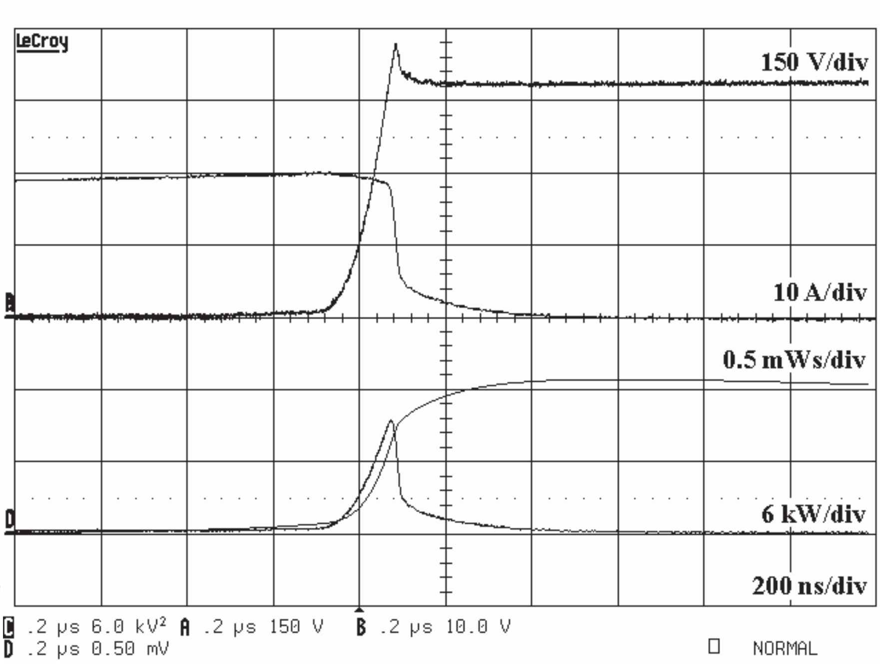
Im Schaltbild des Testaufbaus nach Abbildung 6.1 sind weiterhin, in grauer Symbolik, die parasitären Eigenschaften realer Elemente eingezeichnet. Nennenswert sind dabei die Streuinduktivitäten der Leistungsleiterbahnen, wie auch die Streukapazitäten einerseits der stromeinprägenden Drossel $C_{\sigma L}$ und andereseits der Halbleitersperrschichten.

Messresultate

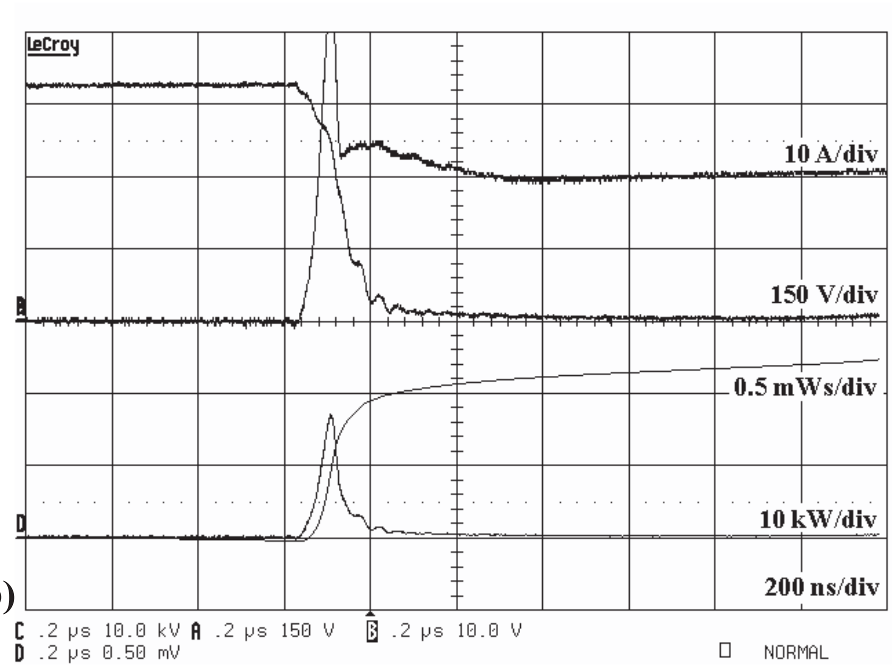
Exemplarisch betrachtet wird im folgenden das Schaltverhalten eines isolierten Leistungsmoduls vom Typ *IXYS FII 50-12E*, welches einen vollständigen WR-Brückenzweig in einem *Isoplus*-Gehäuse zusammenfasst und für $I_{C25} = 50$A und $V_{CES} = 1200$V spezifiziert ist. Bei den Elementen handelt es sich um NPT-IGBT und ultra-schnelle Freilauf-Dioden, die beide in herkömmlicher Si-Technologie realisiert sind.

Das IGBT-*Ausschaltverhalten* ist in Abbildung 6.2(a) gezeigt. Offensichtlich verursacht der deutlich ausgeprägte Tail-Strom einen massgeblichen Anteil (hier nahezu ein Viertel) der Ausschaltverluste.

[4] Im Rahmen der eigentlichen Schaltvorgangsmesung sind jedoch nur die vom Transformator ohnehin ideal abbildbaren Stromwechselanteile relevant.



(a)



(b)

Abbildung 6.2: Schaltverhalten eines WR-Zweigs.
(a) Ausschaltvorgang. **(b)** Einschaltvorgang.
Der IGBT S_{pA} wird hier jeweils unter 20A/490V aus- bzw. eingeschaltet. Der obere Bildteil zeigt je Schaltspannung u_{Sw} und -strom i_{Sw}, der untere das berechnete Produkt der Schaltverlustleistung, sowie die Verlustenergie $w_{off/on}$ des Vorgangs ($T_J = 25°\mathrm{C}$).

Der Gate-Widerstand wurde zu $R_{G,off} = (22\|33)\Omega = 13.2\Omega$ gewählt.

Beim *Einschaltvorgang* in Abbildung 6.2(b) ergibt sich aufgrund eines relativ hohen Dioden-Rückstroms, sowie zusätzlich bedingt durch die Streukapazitäten C_σ eine ausgeprägte Einschaltstromspitze, die ihrerseits verlustleistungsbestimmend ist. Zum Einschalten wurde ein Gate-Widerstand von $R_{G,on} = 22\Omega$ verwendet.

Die in Abbildung 6.2 dargestellten Schaltvorgänge gelten je für *eine* Schaltspannung $u_{Sw} = 490$V und *einen* Schaltstrom von $i_{Sw} = 20$A. Der zugehörige (Stationär-)Wert der Verlustenergie $w_{off/on}$ ist auf dem flachen Ast des Verlaufs (Integration von $(u_{Sw} \cdot i_{Sw})$) abzulesen.
Da aber im realen Konverterbetrieb sowohl ZK- bzw. Schalt*spannung*, als auch Last- bzw. Schalt*strom* variieren, müssen im Interesse einer hinreichenden Messdatenbasis beide Parameter u_{Sw}, i_{Sw} über den betreffenden Variationsbereich verändert und das Resultat $w_{off/on}$ jeweils aufgenommen werden.

Der maximale Laststrom soll gemäss Spezifikation der Anwendung $\hat{i}_A = \hat{I}_2 \approx 20$A betragen[5]. Bedeutend höher kann der Strompegel für das betrachtete Modul (*IXYS FII 50-12E*) auch nicht angesetzt werden, zumal sich die Herstellerangabe $I_{C25} = 50$A auf eine Sperrschichttemperatur von nur $T_J = 25°$C bezieht und den Strom dabei ungepulst voraussetzt – die schaltverlustbedingte Wärmeentwicklung ist in obiger Spezifikation I_{C25} also unberücksichtigt.
Demzufolge ist es sinnvoll, in der Messreihe den Schaltstrom über $[0 \ldots 20]$A zu variieren, z.B. gemäss $i_{Sw} \in \{5, 10, 15, 20\}$A.

Die ZK-Spannung u bewegt sich (für $\Phi_1 = 0$) zwischen $[\sqrt{3}/2\,\hat{U}_1 \ldots \sqrt{3}\,\hat{U}_1]$. Im Anbetracht des europäischen 230V-Netzes (d.h. $\hat{U}_1 = 325$V) sollte sich der Untersuchungsbereich der Schaltspannung damit wenigstens zwischen $u_{Sw} \in [280 \ldots 565]$V bewegen.

[5]entspricht bei $\hat{U}_1 = 325$V einer maximal übertragbaren Wirkleistung von > 8kW

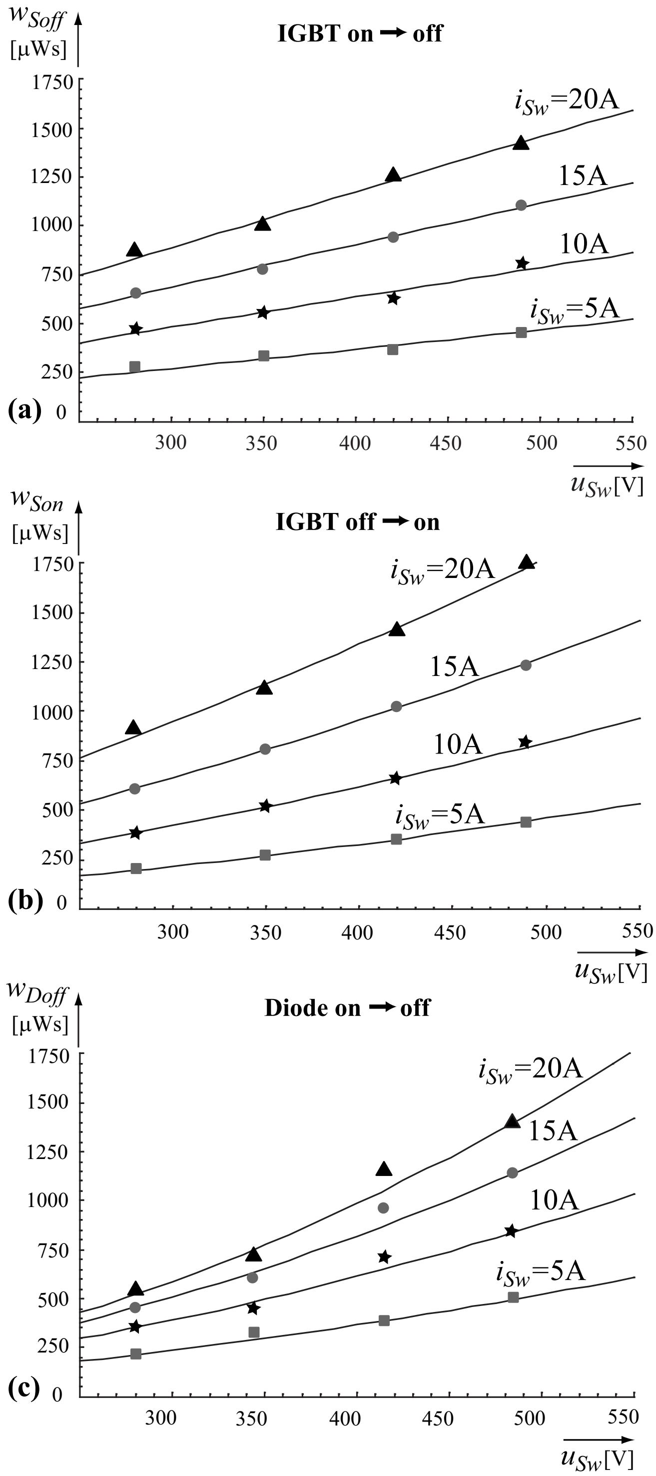


Abbildung 6.3: Messwerte der Schaltverluste ($T_J = 120°C$). Die Messpunkte sind gemäss Polynomansatz (6.1) interpoliert.
(a) IGBT-Ausschaltverlustenergie w_{Soff}.
(b) IGBT-Einschaltverlustenergie w_{Son}.
(c) Dioden-Ausschaltverlustenergie w_{Doff}.

Die so bei $T_J = 120°C$ erhaltenen, diskreten Messpunkte $w_{off/on}$ sind in den Diagrammen der Abbildung 6.3 – jeweils getrennt für IGBT-Ausschaltverluste (w_{Soff}) , -Einschaltverluste (w_{Son}) und Dioden-Ausschaltverluste („Reverse-Recovery", w_{Doff}) – aufgetragen.

Schaltverlustmodell

Zum Erhalt eines funktionalen Zusammenhangs $w_{off/on} = f(u_{Sw}, i_{Sw})$ liegt es nahe, die diskreten Messpunkte zu interpolieren.

Hierzu bietet sich mit (6.1) ein *quadratischer Polynomansatz* an, dessen Einzelterme einen gewissen physikalischen Realitätsbezug aufweisen – so repräsentiert beispielsweise der nur von u_{Sw}^2 abhängige Term die durch parasitäre Kapazitäten verursachten Verlustanteile.

$$\begin{aligned} w(u_{Sw},\, i_{Sw}) = {} & K_1 \cdot u_{Sw}\, i_{Sw} + K_2 \cdot u_{Sw}\, i_{Sw}^2 + K_3 \cdot u_{Sw}^2 \\ & + K_4 \cdot u_{Sw}^2\, i_{Sw} + K_5 \cdot u_{Sw}^2\, i_{Sw}^2 \end{aligned} \tag{6.1}$$

Die Koeffizienten $K_1 \ldots K_5$ des Ansatzes (6.1) werden numerisch nach dem Verfahren der kleinsten Fehlerquadrate bestimmt (entsprechende Algorithmen sind in den gebräuchlichen

Schaltverlustkoeffizienten						
T_J		K_1	K_2	K_3	K_4	K_5
25°C	S_{off}	129	−0.947	471	−84.1	2.52
	S_{on}	41.6	1.75	308	60.7	−0.923
	D_{off}	66.6	−2.54	332	95.4	2.90
120°C	S_{off}	179	−1.31	650	−116	3.48
	S_{on}	70.0	2.94	518	102	−1.55
	D_{off}	97.9	−3.73	488	140	4.27
Einheit		$\frac{\mathrm{nWs}}{\mathrm{VA}}$	$10^{-3}\ \frac{\mathrm{nWs}}{\mathrm{VA^2}}$	$10^{-3}\ \frac{\mathrm{nWs}}{\mathrm{V^2}}$	$10^{-3}\ \frac{\mathrm{nWs}}{\mathrm{V^2A}}$	$10^{-3}\ \frac{\mathrm{nWs}}{\mathrm{V^2A^2}}$

Tabelle 6.1: Nach dem Verfahren der kleinsten Fehlerquadrate erhaltene Koeffizienten $K_1 \ldots K_5$ des Schaltverlustpolynoms (6.1) für IGBT und Diode (*IXYS FII 50-12E*).

Computer-Algebra, bzw. -Numerik Umgebungen bereits vorprogrammiert verfügbar).

Für die hier ermittelten – und in Abbildung 6.3 gezeigten – Messpunkte ergeben sich so die in Tab. 6.1 zusammengestellten Schaltverlustkoeffizienten.
Da jede der drei in Abbildung 6.3 dargestellten Verlustabhängigkeiten (w_{Soff}, w_{Son}, w_{Doff}) durch ein eigenes Polynom der Form (6.1) beschrieben wird, ist der Satz der fünf Koeffizienten

$$K_i \mapsto \{K_{Soff,i}, K_{Son,i}, K_{Doff,i}\} \quad \text{mit } i = 1 \dots 5 \tag{6.2}$$

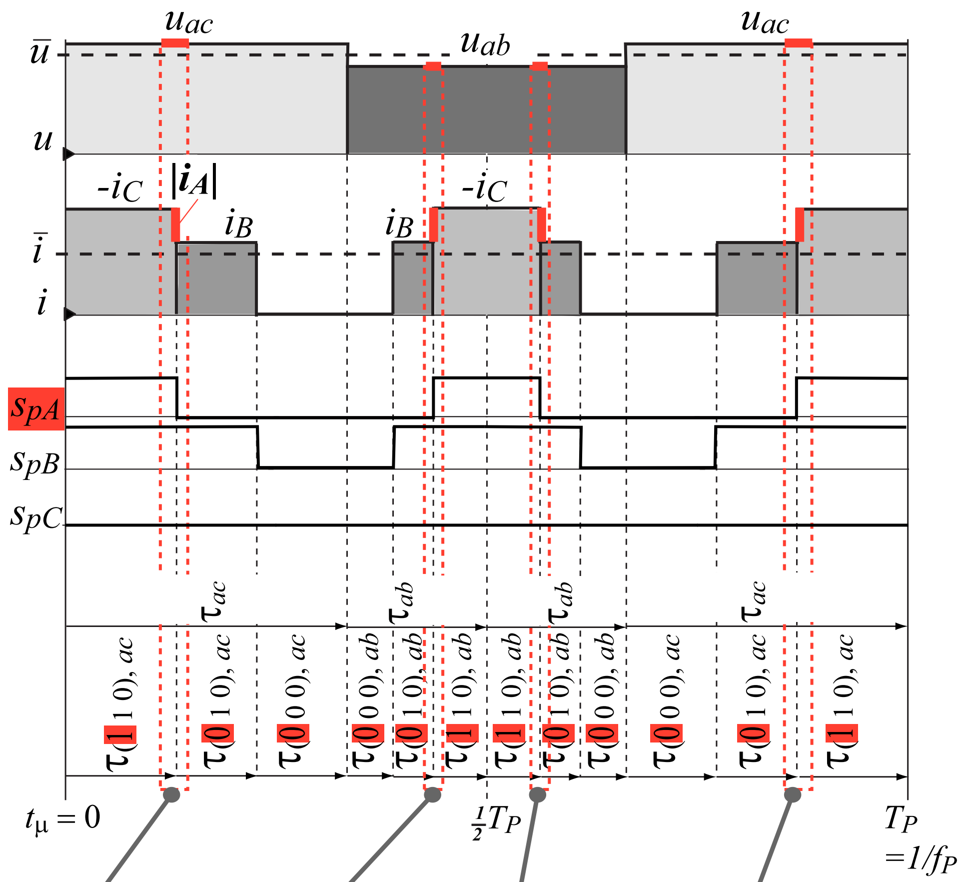
für jeden der drei Schaltverlusttypen separat zu bestimmen.

Das Schaltverlustpolynom (6.1) liefert mit den drei Koeffizientensätzen aus Tab. 6.1 (für $T_J = 120°\mathrm{C}$) die in Abbildung 6.3 kontinuierlich eingezeichneten Kurvenscharverläufe.

Anzumerken bleibt, dass das Schaltverlustpolynom (6.1) selbstverständlich auch mit *weniger* als fünf Termen, resp. Koeffizienten besetzt werden kann.
Die Gültigkeit aller folgenden, auf dem Ansatz (6.1) beruhenden Dimensionierungsformeln bleibt *vollständig erhalten*, sofern auch dort die Schaltverlustkoeffizienten der im Polynomansatz vernachlässigten Terme zu *Null* gesetzt werden.
Im einfachsten Fall eines rein linearen Verlustmodells wäre also für $i = 2 \dots 5$ durchgängig $K_i = 0$ zu setzen.

Lokale Verlustsumme über eine Schaltperiode
Wie oben verdeutlicht, werden mit dem Polynom (6.1) die Verluste einer *einzelnen* Schalthandlung quantifiziert.
In der Leistungselektronik ist es allgemein jedoch ausgesprochen zweckmässig, mit *lokalen* Kurzzeitgrössen zu rechnen, die genau *eine Schaltperiode* beschreiben. Auch hier ist diese Herangehensweise vorteilhaft, da sie den ersten Schritt zur Formulierung dimensionierungsbezogener Mittelwertgrössen darstellt.

Von Interesse ist damit folglich die Schaltverlustsumme, die über einer gesamten Pulsperiode in einem Halbleiterelement auftritt.
Abbildung 6.4 veranschaulicht beispielhaft für den Transistor



$$p_{Sw} =$$
$$= f_P \cdot \left[w_{Soff}(u_{ac}, i_A) + w_{Son}(u_{ab}, i_A) + w_{Soff}(u_{ab}, i_A) + w_{Son}(u_{ac}, i_A) \right] =$$
$$= f_P \cdot w_{\Sigma onoff}(\varphi_1, \varphi_2) = p_{Sw}(\varphi_1, \varphi_2)$$

Abbildung 6.4: In einer Pulsperiode für Transistor S_{pA} entstehende Schaltverlustleistung.
Die exemplarisch gezeigte Pulsperiode befindet sich im GR-/WR-Sektor (i.b)/(II.A).

S_{pA}, dass diese Verlustsumme unter Einsatz der Polynombeziehung (6.1) direkt aufgestellt werden kann.

Während der Schaltstrom eines WR-Brückenzweigs stets dem zugeordneten Lastphasenstrom entspricht, findet unter jedem ZK-Spannungsniveau eine insgesamt vollständige Umschaltung (d.h. Ein- *und* Ausschalthandlung) statt.

Da sich die ZK-Spannung mit der fortschreitenden Netzperiode (bzw. dem Winkel φ_1) ändert, der Schaltstrom hingegen mit der Lastperiode, hängen die ***lokalen Verluste*** grundsätzlich von *beiden* Winkelparametern (φ_1, φ_2) ab.

Der in Abbildung 6.4 gegebene Verlustleistungsausdruck (Index 'Sw': *Schalt*verluste) sei mit

$$p_{Sw} = f_P \cdot w_{\Sigma on\text{-}off}(\varphi_1, \varphi_2) \tag{6.3}$$

kompakt zusammengefasst.

Wurde bisher die Schaltverlust*energie* w betrachtet, so kann die (schaltfrequent wiederkehrende) Energiesumme $w_{\Sigma on\text{-}off}$ durch Multiplikation mit f_P in einen sinnvollen lokalen Schaltverlust*leistungswert* überführt werden.

Exakte numerische Simulation der Schaltverluste

In diesem Zusammenhang ist darauf hinzuweisen, dass nach dem *gleichen Prinzip*, wie in Abbildung 6.4 verdeutlicht, vorteilhaft auch die exakte numerische Simulation der Konverterschaltverluste erfolgen kann.

Die *Vorteile* dieses Ansatzes, der in manchen Veröffentlichungen auch als „Loss-Counting“ bezeichnet wird, liegen auf der Hand:
Zum Einen kann die numerische Auswertung eines einfachen Polynoms recht schnell, also mit wenig Rechenaufwand erfolgen, zumal dieses Verlustpolynom nicht kontinuierlich, sondern nur zu den diskreten Umschaltzeitpunkten berechnet werden muss.
Zum Anderen werden – eine realisierungsspezifische Bestimmung der Verlustkoeffizienten vorausgesetzt – weitgehend exakt die Verluste des individuellen Hardware-Aufbaus berechnet.

Zur *simulationstechnischen Realisierung* des geschilderten Prinzips sind die Schaltsignale der einzelnen Transistoren zu überwachen.
Im Fall einer fallenden Signalflanke ist das Polynom $w_{Soff}(u, i_{A,B,C})$ mit aktueller ZK-Spannung u und betreffendem Lastphasenstrom $i_{A,B,C}$ auszuwerten. Auf einen Rückwärtsschritt kann in der Regel verzichtet werden, da sich die vorgenannten Grössen vergleichsweise langsam ändern.
Im Fall einer steigenden Signalflanke sind entsprechend

die Verlustwerte $w_{Son}(u, i_{A,B,C})$ und $w_{Doff}(u, i_{A,B,C})$ zu berechnen.
Die Einzelverluste w sind jeweils über das gesamte Untersuchungsintervall aufzuaddieren und schliesslich darüber zu mitteln. Als repräsentative Intervalldauer kann das *kleinste gemeinsame Vielfache* aus Netz- und Lastperiode herangezogen werden.

Die hier geschilderte Mittelung der Schaltverlustsumme kann auch auf analytischem Weg erfolgen. Dieser Ansatz wird im weiteren Kapitelverlauf (fortgesetzt in Abschnitt 6.2) näher ausgeführt.

6.1.2 Schaltverhalten der GR-Stufe (*VSMC*)

Analog zur Ausgangsstufe soll zunächst noch das Schaltverhalten der eingangsseitigen GR-Stufe untersucht werden.
Da diese im betrachteten Basis-Modulationsverfahren prinzipiell *stromlos* umschaltet, würden unter idealen Verhältnissen keinerlei Schaltverluste entstehen. Die real dennoch wirksamen Restverlusteffekte sind nachfolgend am Beispiel einer *VSMC*-Eingangsstufe dokumentiert.

Abbildung 6.5 zeigt einen realen Umschaltvorgang der GR-Stufe, der mit Ausschalten von S_{cnc} und dem nachfolgenden Einschalten von S_{bnb} dem ersten in der Pulsperiode nach Abbildung 6.4 entspricht. Der gemessene Zeitausschnitt umschliesst das Intervall $\tau_{(000),ac}$ vollständig, sowie die angrenzenden Intervalle $\tau_{(010),ac}$, bzw. $\tau_{(000),ab}$ zu je einem Teil.
Zusätzlich dargestellt (und als τ^* gekennzeichnet) sind auch die jeweiligen Intervalldauern der an den Transistoren anliegenden Schaltsignale. So beschreibt $\tau^*_{(000),ax}$ jene Sicherheitszeit, während der beide an der Kommutierug beteiligten Schaltsignale (s_{cnc}, s_{bnb}) auf Null liegen. Der Bezug zu der in Abbildung 3.27 eingeführten, allgemeinen Sicherheitszeitnotation $\Delta\tau$ ist im unteren Bildteil hergestellt.

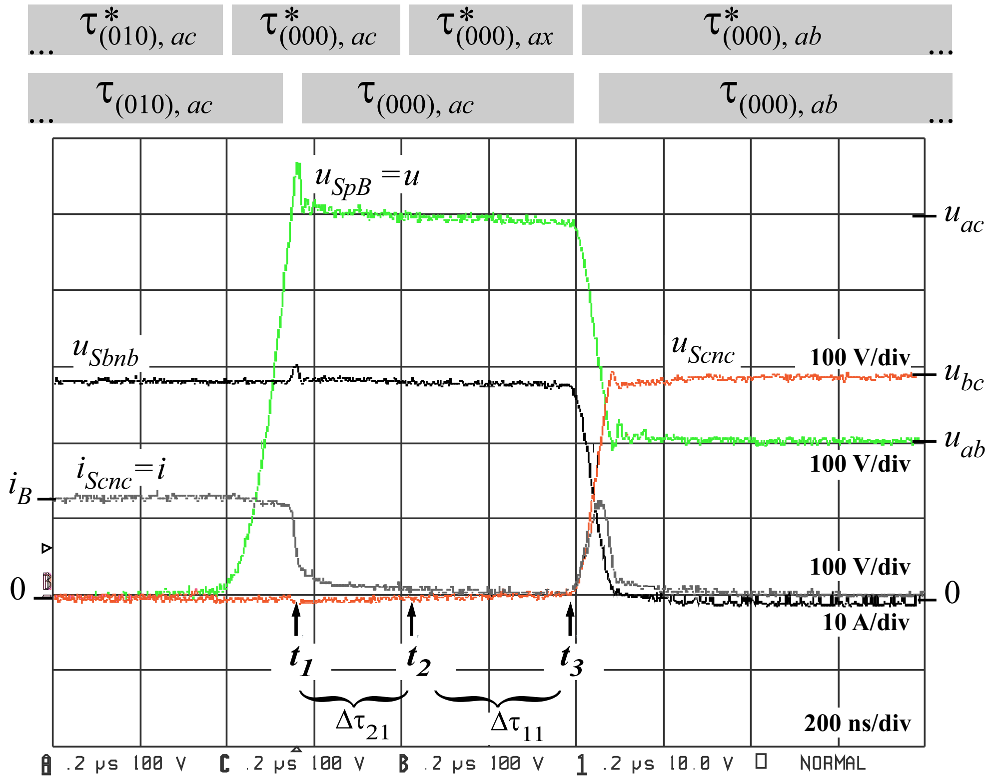


Abbildung 6.5: Umschaltvorgang $S_{cnc} \rightarrow S_{bnb}$ der GR-Stufe des *VSMC* ($\tau_{(010),ac} \dots \tau_{(000),ab}$ in Abbildung 6.4). Steuernde Schaltsignaldauern sind durch τ^* markiert. Die gekennzeichneten Zeitintervalle $\Delta\tau$ entsprechen der Notation gemäss Abbildung 3.27.
Während $\tau^*_{(000),ax} = \Delta\tau_{11}$ gilt für die beiden beteiligten Schaltsignale $s_{cnc} = s_{bnb} = 0$.

Die Beschreibung des Schaltverhaltens kann sich massgeblich auf die drei markierten Zeitpunkte beschränken.

1. Zum Zeitpunkt t_1 wird die WR-Stufe in den Freilauf-Zustand geschaltet, wodurch der Strom i_{Scnc} (im betrachteten Zeitraum gilt $i_{Scnc} = i$) durch den GR-Transistor S_{cnc} schliesslich zu Null abklingt.

2. Nach der effektiven Sicherheitszeit $\Delta\tau_{21}$ wird zum Zeitpunkt t_2 mit Setzen des Schaltsignals $s_{cnc} = 0$ der GR-Transistor S_{cnc} ausgeschaltet, wovon die Spannungs- und Stromverläufe jedoch gänzlich unbeeinflusst bleiben, da bereits $i_{Scnc} = i = 0$ vorliegt. Insbesondere bleibt auch die

ZK-Spannung $u = u_{SpB}$ noch unverändert, da über S_{cnc} derzeit keine Spannungsdifferenz anliegt und das Potential der n-Schiene in diesem Zustand damit nicht wechselt.

3. Nach der weiteren, GR-internen Sicherheitszeit $\Delta\tau_{11} = \tau^*_{(000),ax}$ wird der Transistor S_{bnb} im Zeitpunkt t_3 eingeschaltet, was in der Folge zu einem Spannungssprung über S_{cnc} in Vorwärtsrichtung führt. Dieser verursacht eine Stromspitze i_{Scnc}, welche die noch nicht vollständig rekombinierten Ladungsträger der Raumladungszone von S_{cnc} in Flussrichtung ausräumt und so schliesslich die Sperrfähigkeit von S_{cnc} herbeiführt.

Da zum Zeitpunkt t_3 der kurzzeitige Stromfluss durch S_{cnc} gleichzeitig mit einer Sperrspannungsaufnahme einher geht, ruft jene Stromspitze folglich Schaltverluste hervor. Diese Verluste entstehen also, obwohl die GR-Stufe keinen ZK- bzw. Laststrom kommutieren muss.
Reduzieren lassen sich die GR-Schaltverluste jedoch nachweislich durch eine Erhöhung der Sicherheitszeit $\Delta\tau_{11}$. Gemäss (3.68) bedeutet diese Massnahme aber auch die Herabsetzung der maximal erreichbaren Ausgangsspannungsamplitude des Konverters.

Eine weitere Ursache der GR-Schaltverluste sind die *parasitären Kapazitäten* der Halbleitersperrschichten (vgl. Abbildung 6.1) der GR-Stufe, sowie eine gewisse parasitäre ZK-Kapazität zwischen p- und n-Schiene. Diese Kapazitäten rufen beim Einschalten von S_{bnb} einen Umladestrom hervor.
Auch wenn dieser Effekt einen eigenen physikalischen Ursprung hat, so lässt er sich messtechnisch jedoch nicht vom oben (in 3.) geschilderten „Forward-Blocking-Recovery"-Verhalten der Transistorsperrschicht trennen.
Folglich sind diese Umladestromanteile bereits in der Stromspitze (zu t_3 in Abbildung 6.5) *enthalten* und bewirken demgegenüber keine Zusatzverluste.

In Abbildung 6.5 allerdings nicht gezeigt sind die real noch hinzukommenden Schaltverlustanteile, die dann entstehen, wenn mit Beendigung des WR-Freilauf-Zustands schlagartig der gesamte ZK-Strom in die zur Stromführung bestimmten GR-

Halbleiter eingeprägt wird.
Diese Verlustanteile sind in der Regel jedoch gering.

Wie experimentell ermittelt wurde, liegen die gesamten GR-Schaltverluste (des ersten, hinsichtlich Verdrahtungsinduktivität in der GR-Stufe noch nicht optimierten *VSMC*-Prototypen) bei etwa 10% der in der WR-Stufe entstehenden Schaltverluste. Mit Erhöhen der GR-Sicherheitszeit zu $\Delta\tau_{11} = 1\mu s$ konnte das Schaltverlustverhältnis von Eingangs- zu Ausgangsstufe auf ungefähr 6% vermindert werden.

Im Anbetracht dieses Verhältnisses und der für gewöhnlich deutlich höheren GR-Leitverluste, können die Schaltverluste der GR-Stufe im Rahmen der nachfolgenden Dimensionierungsrechnung in erster Näherung *vernachlässigt* werden.

Insbesondere beim Einsatz von rückwärtssperrenden RB-IGBTs in der GR-Stufe (*RB-IMC* Topologie) ist die obige Aussage so jedoch nicht mehr gültig. Dort stehen dann reduzierte Leitverluste gesteigerten Schaltverlusten gegenüber (vgl. [50]).

Aus diesem Grunde wird in Abschnitt 6.2.3.2 auch ein entsprechender Berechnungsansatz zur Berücksichtigung der GR-Schaltverluste vorgestellt.
Dieser setzt – analog zum Vorgehen bei der WR-Stufe – die vorangehende Bestimmung der betreffenden Schaltverlustparameter voraus. Korrespondierend mit den drei WR-Verlusttypen (w_{Soff}, w_{Son}, w_{Doff}) sind dabei für die GR-Stufe insgesamt *vier Messreihen* (Ein-/Ausschaltverluste unter positiver/negativer Schaltspannung) durchzuführen. Die Interpolation der Messdaten kann wiederum mit dem bekannten Polynom (6.1) erfolgen.

6.1.3 Leitverhalten

Die Leitverluste von Leistungstransistoren und -dioden werden auf Basis des linearen Ersatzschaltbildes in Abbildung 6.6 bestimmt.
Dieses gebräuchliche Modell beschreibt das Durchlassverhalten eines Leistungshalbleiters über einen konstanten Spannungsabfall U_F und einen differentiellen Widerstand r, welcher den

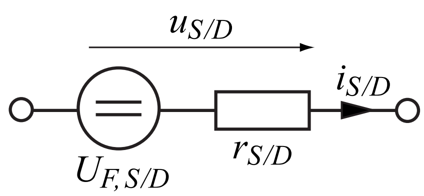


Abbildung 6.6: Lineares Ersatzschaltbild der Durchlasskennlinie eines Leistungshalbleiters.

stromabhängigen Anteil des Gesamtspannungsabfalls $u_{S/D}$ repräsentiert.

$$u_{S/D} = U_{F,\,S/D} + r_{S/D} \cdot i_{S/D} \tag{6.4}$$

In (6.4), wie im gesamten Folgenden, kennzeichnet der Index 'S' die transistorbezogenen Grössen, während sich 'D' auf die Dioden bezieht.

Die Parameter U_F und r sind jeweils halbleiterspezifisch und für die in den verwendeten Leistungsmodulen (*IXYS FII 50-12E* in WR-Stufe, *IXYS FIO 50-12BD* in GR-Stufe) eingesetzten Elemente experimentell ermittelt worden. Sie sind in Tab. 6.2, auch für die reale Betriebstemperatur $T_J = 120°\text{C}$, angegeben.

Zum Erhalt der momentanen Leitverlustleistung ist die Spannungsbeziehung (6.4) mit dem Elementstrom $i_{S/D}$ zu multiplizieren.

Leitverlustkoeffizienten			
$\boldsymbol{T_J}$		$\boldsymbol{U_F}$	$\boldsymbol{r}$
25°C	***S***	940	52.4
	D	1250	8.04
120°C	***S***	768	78.7
	D	732	38.0
Einheit		mV	mΩ

Tabelle 6.2: Gemessene Leitverlustparameter U_F, r von IGBT und Diode im Durchlasszustand (*IXYS FII 50-12E*).

In Analogie zur Vorgehensweise bei den WR-Schaltverlusten, soll auch hier ein erster Mittelungsschritt die lokale, d.h. über eine Pulsperiode gemittelte, Leitverlustleistung bilden.
Beschreibe $\delta_{S/D} \in [0 \ldots 1]$ die relative Bestromungsdauer eines Elements (Transistor/Diode) innerhalb der Pulsperiode T_P, so folgt unter der Annahme $T_P \ll T_2$, d.h. für einen über das Integrationsintervall T_P quasi-konstanten Wert $i_{S/D}(\varphi_2)$, der Ausdruck der ***lokalen Leitverluste*** zu

$$\begin{aligned} p_{C,\,S/D} &= U_{F,\,S/D} \cdot \big(\overbrace{i_{S/D}(\varphi_2) \cdot \delta_{S/D}(\varphi_1, \varphi_2)}^{\bar{i}_{S/D}}\big) \\ &\quad + r_{S/D} \cdot \big(\underbrace{i^2_{S/D}(\varphi_2) \cdot \delta_{S/D}(\varphi_1, \varphi_2)}_{\bar{i^2}_{S/D,\,rms}}\big) \\ &= p_{C,\,S/D}(\varphi_1, \varphi_2). \end{aligned} \tag{6.5}$$

Wie auch bei den lokalen Schaltverlusten gegeben, hängt der lokale Leitverlustausdruck (6.5) ebenfalls von beiden Winkelparametern (φ_1, φ_2) und somit von Eingangsstrom- und Ausgangsspannungszeigerlage ab.

Angemerkt sei noch, dass hier bei $p_{C,\,S/D}$ (Index 'C': *Leit*verluste) von der sonst für Kurzzeitmittelwerte üblichen Kennzeichnung mit einem hochgestellten Querstrich '$^{-}$' abgesehen wird. Dies geschehe aus Gründen der Eindeutigkeit, wie im nächsten Abschnitt verdeutlicht ist.

6.2 Analytische Berechnung der *IMC*-Halbleiterverluste

Nachdem, von der experimentellen Analyse ausgehend, die Beziehungen der lokalen Schalt- und Leitverluste bestimmt worden sind, sollen sie nun in analytisch geschlossener Weise ausgewertet werden. Zielsetzung ist dabei der Erhalt von anwendungsrelevanten Dimensionierungskriterien.

6.2.1 Relevante Kennwerte mittlerer Verluste

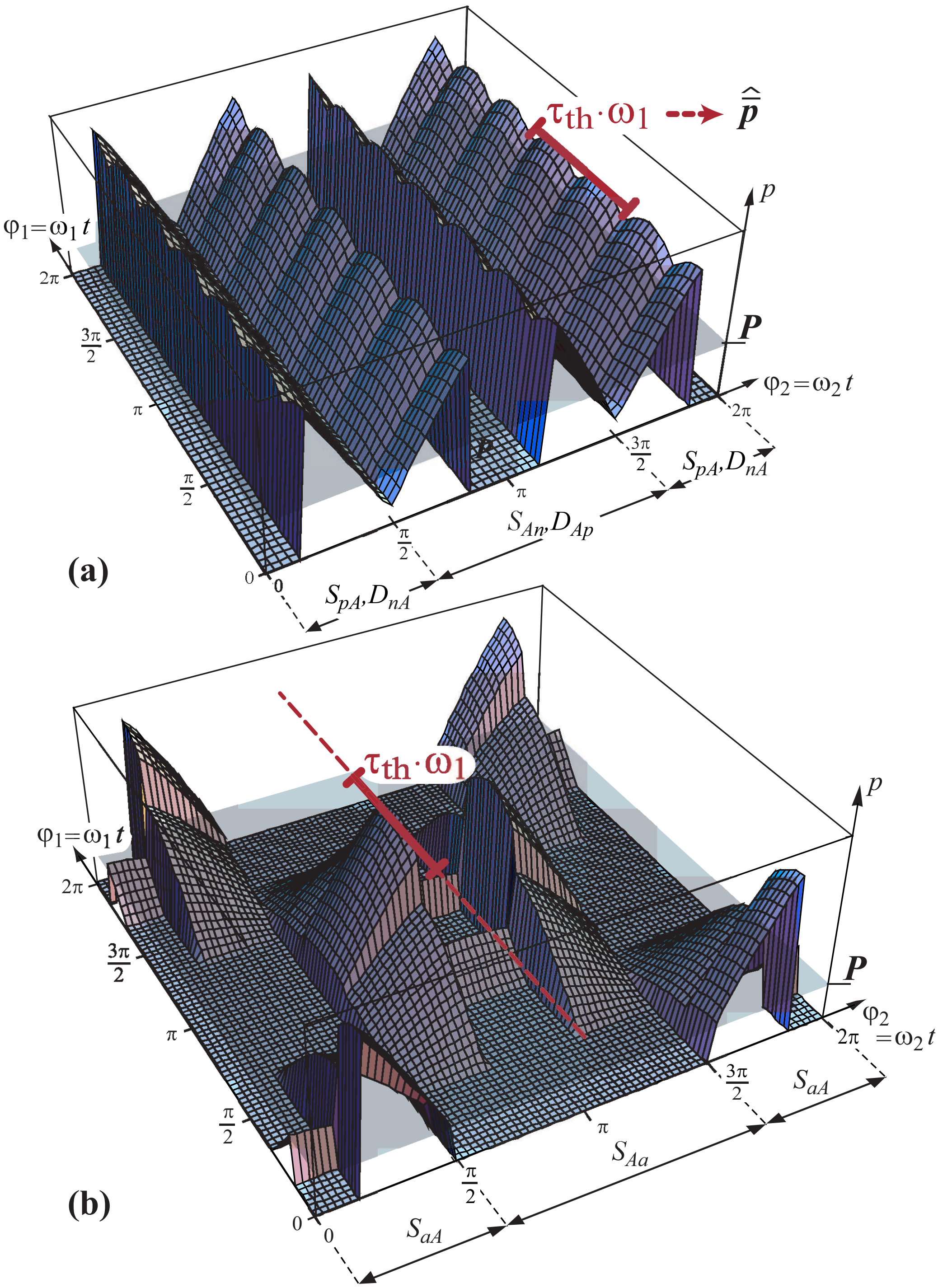


Abbildung 6.7: Lokale Verluste und relevante Mittelwerte: lokal gemitteltes Maximum $\widehat{\overline{p}}$, globales Mittel P. Beispielhafte Darstellung: Schaltverlustverläufe für **(a)** WR-Stufe eines *IMC*. **(b)** *CMC*.

Die Verläufe $p(\varphi_1, \varphi_2)$ der zuvor ermittelten *lokalen Verluste* (exemplarisch Schaltverluste für $\Phi_2 = 0$) sind in Abbildung 6.7 in der aus Kapitel 4 bekannten Weise über der (φ_1, φ_2)-Ebene aufgetragen. Darin repräsentiert die φ_1-Achse eine vollständige Netz-, sowie die φ_2-Achse eine ganze Lastperiode.

Wie ebenfalls bereits eingangs Kapitel 4 erläutert und wie es mit Betrachten der lokalen Verlustcharakteristiken in Abbildung 6.7 plausibel wird, sind für die praktische Konverterdimensionierung vor allem zwei gemittelte Kenngrössen von Bedeutung:

- Das ***globale Mittel*** P über die gesamte (φ_1, φ_2)-Ebene entspricht allgemein der stationären Durchschnittsverlustleistung und ist in Abbildung 6.7 durch die Höhe der grau eingezeichneten Fläche repräsentiert.

- Das ***lokal gemittelte Maximum*** $\widehat{\overline{p}}$ ist vornehmlich für den Arbeitspunkt 1 in der Umgebung des *Motorstillstands* relevant.
  Hier gilt $\omega_2 \approx 0$ und die Verlust-Trajektorie $p(t)$ verläuft (weitgehend) parallel zur φ_1-Achse. Das bedeutet, dass einer der Leistungstransistoren über längere Zeit $\Delta t > \tau_{th}$ ausschliesslich an der Stelle in φ_2-Richtung maximaler Verluste[6] betrieben wird. Dabei sei τ_{th} die thermische Zeitkonstante des betreffenden Leistungshalbleiters (Verzugszeit bis zum Erreichen des *90%-Werts* der stationären Sperrschichttemperatur), und kann deshalb als Mittelungsbasis der Verlustleistungsspitzen herangezogen werden.
  Demgemäss ist das *lokal gemittelte Maximum* $\widehat{\overline{p}}$ über das in Abbildung 6.7 rot gekennzeichnete Winkelintervall $\Delta\varphi_1 = \tau_{th} \cdot \omega_1$ zu bilden.

Die entsprechende mathematische Formulierung beider gemittelten Kenngrössen ist nachfolgend gegeben.

[6] d.h. beim maximalen Momentanwert des Laststroms

6.2.1.1 Lokal gemitteltes Maximum (nur für AP1)

Mathematisch ausgedrückt bestimmt sich das lokal gemittelte Maximum zu

$$\widehat{\overline{p}} = Max\Big|_{0 \le \varphi_2 \le 2\pi} \left(\frac{1}{\Delta\varphi_1} \cdot \int_{\Delta\varphi_1} p(\varphi_1, \varphi_2)\ d\varphi_1 \right) . \tag{6.6}$$

Nach erfolgter Mittelung über $\Delta\varphi_1$ ist also das Verlustmaximum innerhalb der Lastperiode zu suchen.

Die thermische 90%-Zeitkonstante der Leistungshalbleiter werde mit

$$\tau_{th} \approx 6.67\text{ms} = \frac{1}{3} \cdot T_1\Big|_{f_1 = 50\text{Hz}} \tag{6.7}$$

vergleichsweise gering angesetzt und wird erfahrungsgemäss von den meisten real eingesetzten Elementen (Stromtragfähigkeit $\geq$ 10A) nicht unterschritten.

Das zur Mittelung herangezogene Winkelintervall ergibt sich damit zu

$$\Delta\varphi_1 = \underbrace{\omega_1}_{\frac{2\pi}{T_1}} \cdot \tau_{th} = \frac{2\pi}{3} \tag{6.8}$$

und entspricht, bei einer Netzfrequenz von 50Hz, der Breite von zwei GR-Sektoren.

Angemerkt sei, dass dieses Mittelungsintervall *deutlich länger* ist als eine Pulsperiode. Deshalb ist $\widehat{\overline{p}}$ bewusst mit einem langen Querstrich gekennzeichnet.
Um dennoch Verwechslungen zu vermeiden, sind die auf eine Pulsperiode bezogenen, lokalen Leistungsgrössen (p, p_{Sw}, p_C) hier grundsätzlich *ohne* Querstrich notiert.

6.2.1.2 Globales Mittel über (φ_1, φ_2)-Ebene

Von allgemeinerer und grösserer Bedeutung für die Konverterauslegung ist der globale Mittelwert P.

Über die vollständige (φ_1, φ_2)-Ebene, d.h. über Netz- *und* Lastperiode gemittelt, definiert er sich gemäss

$$P = \frac{1}{4\pi^2} \cdot \int_{2\pi} \int_{2\pi} p(\varphi_1, \varphi_2)\ d\varphi_1\, d\varphi_2. \tag{6.9}$$

6.2.1.3 Verifikation lokaler Verlustverläufe und globaler Mittelwerte

Bevor in den folgenden Abschnitten die konkrete Berechnung von (6.9) detailliert abgehandelt wird, soll vorab die Gültigkeit dieses analytisch geschlossenen Ansatzes (an ausgewählten Beispielen) verifiziert werden.

Zunächst ist in Abbildung 6.8 der Zusammenhang zwischen der über der (φ_1, φ_2)-Ebene aufgetragenen, dreidimensionalen Verlustcharakteristik und dem Zeitverlauf der lokalen Verluste $p(t)$ illustriert.
Für ein beliebiges Ein-/Ausgangsfrequenzverhältnis $f_1/f_2 = \omega_1/\omega_2$ lässt sich in der Verlustcharakteristik (Bildteil (a)) eine gegenüber den Achsen (φ_1, φ_2) winkelfeste Trajektorie einzeichnen.

Der zugehörige Zeitverlauf der lokalen Verluste (Abbildung 6.8(b)) entspricht dann dem Schnitt durch die Verlustcharakteristik entlang der betreffenden Trajektorie.
Die konkreten Verlustzeitverläufe $p(t)$ variieren also mit dem Verhältnis von Eingangs- zu Ausgangsfrequenz, während die dreidimensionale Charakteristik davon unabhängig ist. Ist diese also bekannt, so können die für beliebige Frequenzverhältnisse f_1/f_2 resultierenden Zeitverläufe ermittelt werden.
Bei gewöhnlichen Antriebssystemen wird bei feststehender Netzfrequenz allein durch die Lastfrequenz – bzw. durch die Motordrehzahl – das Verhältnis f_1/f_2 verändert.

Im gezeigten Beispiel wurde $f_1/f_2 = 50\text{Hz}/75\text{Hz}$ gewählt. Die Trajektorie beginne dann zum Zeitpunkt $t = 0$ im Winkelachsenursprung bei $(\varphi_1, \varphi_2) = (0, 0)$. Sie erreicht im Zeitpunkt $t = 13.3\text{ms}$ den hinteren Rand $({}^{4\pi}/_{3}, 2\pi)$ der Ebene und setzt sich unmittelbar über den vorderen Rand $({}^{4\pi}/_{3}, 0)$ fort, bis sie nach einer Netzperiode am Punkt $(2\pi, \pi)$ endet.

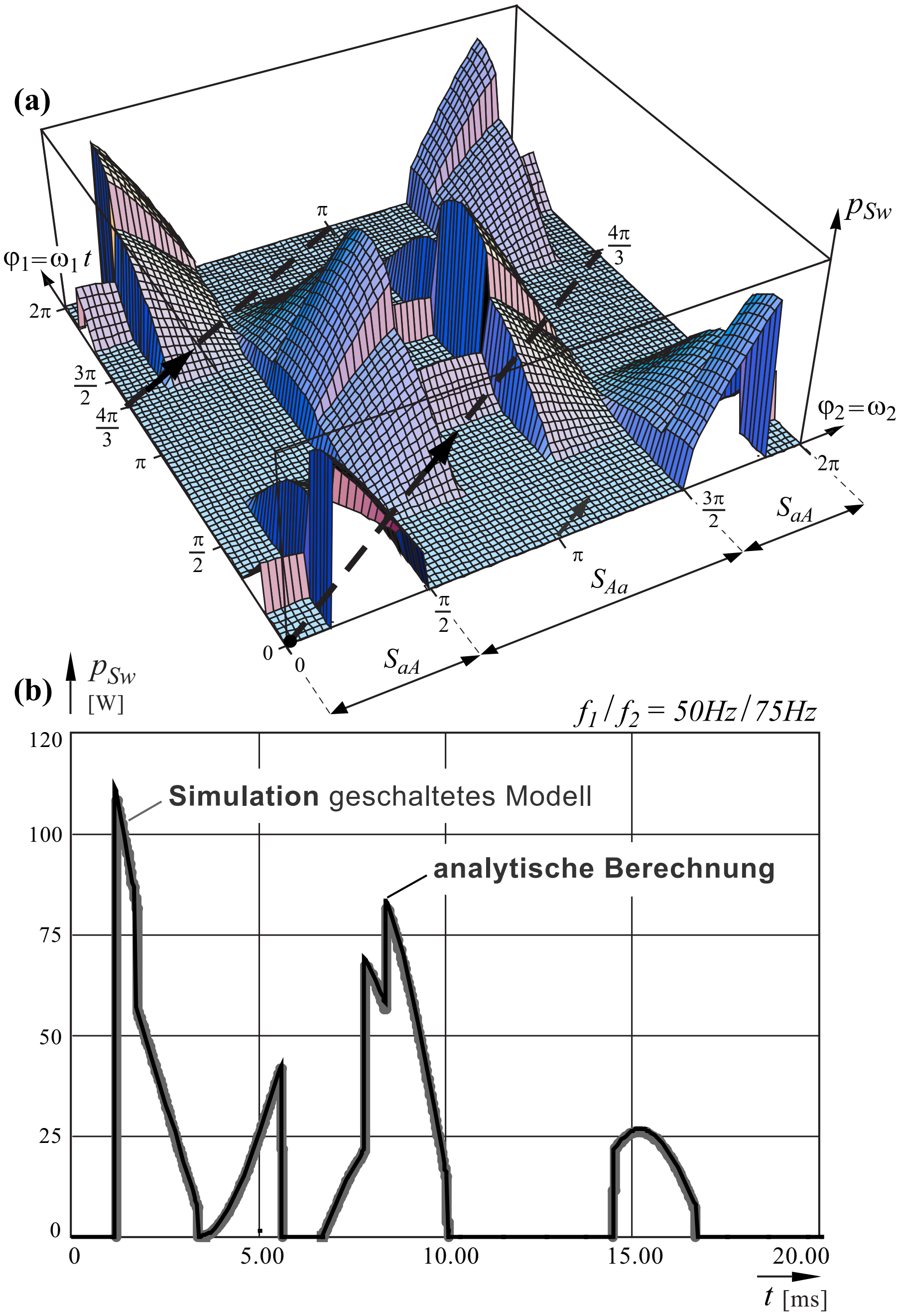


Abbildung 6.8: Lokale Verluste.
(exempl.: Schaltverluste *CMC*)
(a) Verlustcharakteristik über (φ_1, φ_2)-Ebene mit eingezeichnetem Trajektorienverlauf für das Frequenzverhältnis $f_1/f_2 = 50\text{Hz}/75\text{Hz} = \omega_1/\omega_2$.
(b) Zugehöriger Zeitverlauf der lokalen Verluste über 20ms. Der numerisch exakt simulierte Verlauf des geschalteten Konvertermodells (hellgrau) ist identisch mit dem Schnitt durch die analytisch ermittelte Charakteristik (schwarz).

Die Gültigkeit dieses Ansatzes wird bestätigt vom hellgrauen Zeitverlauf $p(t)$, der mittels einer exakten numerischen Simulation[7] basierend auf einem schaltendem, dreiphasigen Konvertermodell generiert wurde. Offensichtlich liegt dieser Verlauf deckungsgleich auf jenem (in schwarz), der der analytischen Rechnung entstammt.

Nun werde noch die Relevanz des ***globalen Mittels*** diskutiert:

Für ***ungeradzahlige Frequenzverhältnisse***, wie im Beispiel nach Abbildung 6.8 gegeben, ist die Relevanz des *globalen Mittelwerts* unmittelbar plausibel:
Wird der Trakjektorienverlauf dort fortgesetzt, so beginnt er nach 20ms am vordersten Ebenenrand beim Punkt $(0, \pi)$ und bewegt sich weiter in Richtung des grauen Pfeiles. Damit wird nun ein *anderer* Teil der Verlustlandschaft durchlaufen als während der Netzperiode zuvor.
Nach vielen Netzperioden ist dann tatsächlich jeder einzelne Punkt der (φ_1, φ_2)-Ebene überstrichen worden. Folglich entspricht der stationäre Verlustmittelwert genau der Definition des globalen Mittels in (6.9).

Bestätigt wird diese Feststellung von den in Abbildung 6.9 aufgetragenen, relativen Abweichungen zwischen berechneten globalen Mittelwerten und den zugehörigen exakten Simulationsdaten[8].
Über *zehn* verschiedene Frequenzverhältnisse hinweg ($f_2 < 5$Hz... $f_2 > 550$Hz) zeigen sowohl die betreffenden Kenngrössen der globalen *Leitverluste* (Abbildung 6.9(a)), als auch die global gemittelten *Schaltverluste* (Abbildung 6.9(b)) Abweichungen von zumeist weniger als $\pm 3\%$ gegenüber den numerischen Referenzdaten.
Allgemein gilt dies unabhängig von konkreten Schaltungstopologien und Modulationsverfahren.

[7] Simulationsumgebung: *SIMPLORER*
[8] Der Laststrom wurde hier von idealen Sinusquellen eingeprägt.

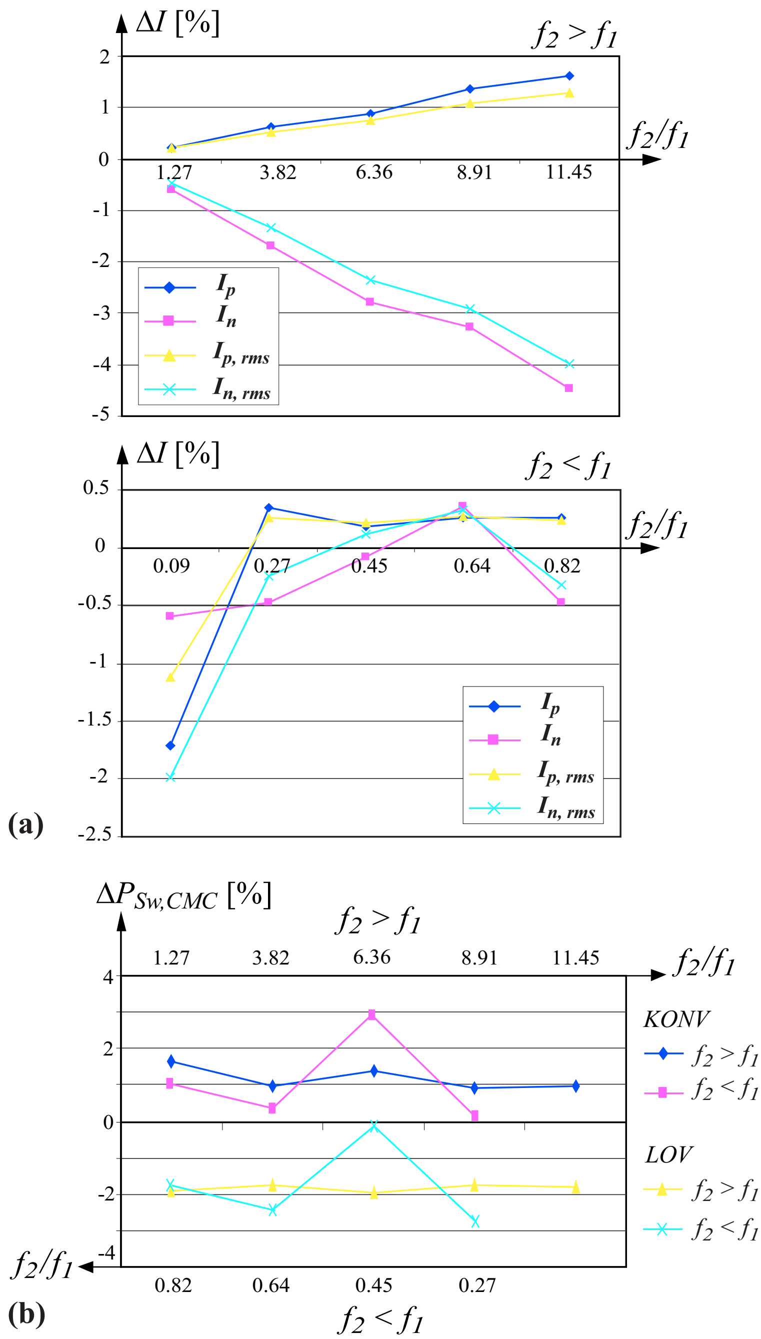


Abbildung 6.9: Ungeradzahlige Frequenzverhältnisse f_2/f_1: Relative Abweichungen globaler Mittelwerte von exakten Simulationsdaten in Abhängigkeit von f_2/f_1 ($f_1 = 50\text{Hz}$).
(a) Globale Strommittel- und Effektivwerte als Kenngrössen der *globalen Leitverluste* (beispielhaft: *CMC* unter *KONV*-Modulation).
(b) *Globale Schaltverluste* (für *CMC*, *KONV* & *LOV*). Grösstenteils sind die Abweichungen auf ±3% beschränkt.

Geradzahlige Frequenzverhältnisse stellen im Grunde einen Sonderfall dar. Abgesehen davon, dass in der praktischen Welt immer marginale Abweichungen vorliegen und dauerhaft exakt geradzahlige Verhältnisse f_1/f_2 eher unwahrscheinlich sind, soll dieser Fall hier dennoch betrachtet werden:
Demgemäss wird die Trajektorie in der (φ_1, φ_2)-Ebene dann nur eine einzige Spur hinterlassen und die Verlustcharakteristik wird stets entlang der *gleichen* Schnittlinie durchlaufen. Folglich zeigt der Zeitverlauf $p(t)$ eine feste Periodizität, die dem kleinsten gemeinsamen Vielfachen aus Netz- und Lastperiode entspricht.
Der tatsächliche Mittelwert dieses periodischen Zeitverlaufs weicht praktisch jedoch auch nur sehr geringfügig vom globalen Mittel über die gesamte (φ_1, φ_2)-Ebene ab.

Dieser im Sinne der Dimensionierung günstige Umstand wird von Abbildung 6.10 validiert.
In Bildteil (a) aufgetragen sind die globalen Schaltverluste (der gesamten WR-Stufe eines *IMC*) in Abhängigkeit der Lastphasenverschiebung Φ_2. Die schwarze Kurve zeigt den analytisch berechneten, globalen Mittelwert der (φ_1, φ_2)-Ebene, während die farbige Schar Simulationsresultate für verschiedene geradzahlige Frequenzverhältnisse f_1/f_2 visualisiert.
Wie Abbildung 6.10(b) zeigt, ist die relative Abweichung des analytisch berechneten Werts selbst im ungünstigsten Fall des (Extrem-)Verhältnisses $f_1/f_2 = 1/15$ auf 10% begrenzt.

Insofern muss der Sonderfall geradzahliger Frequenzverhältnisse also *nicht speziell* berücksichtigt werden, sondern wird ebenfalls vom globalen Mittelwert gut beschrieben, der sich damit als *ausgesprochen zuverlässige Kenngrösse* zur thermischen Konverterdimensionierung erweist.

Anmerkung:
Für den auf die (GR-)Schaltfrequenz f_P bezogenen Schaltverlustverlauf der *IMC*-Ausgangsstufe in Abbildung 6.10(a) sind die gegebenen Absolutwerte $\hat{U}_1 = 325\text{V}$, $\hat{I}_2 = 10\text{A}$ exemplarisch angesetzt. Aufgrund des zu Grunde liegenden quadratischen Verlustpolynoms (6.1) ist keine absolutwertunabhängige Darstellung möglich.
Der gezeigte Verlauf $P_{Sw,Inv} = f(\Phi_2)$ ist charakteristisch für die *OCL*-Klemmstrategie.

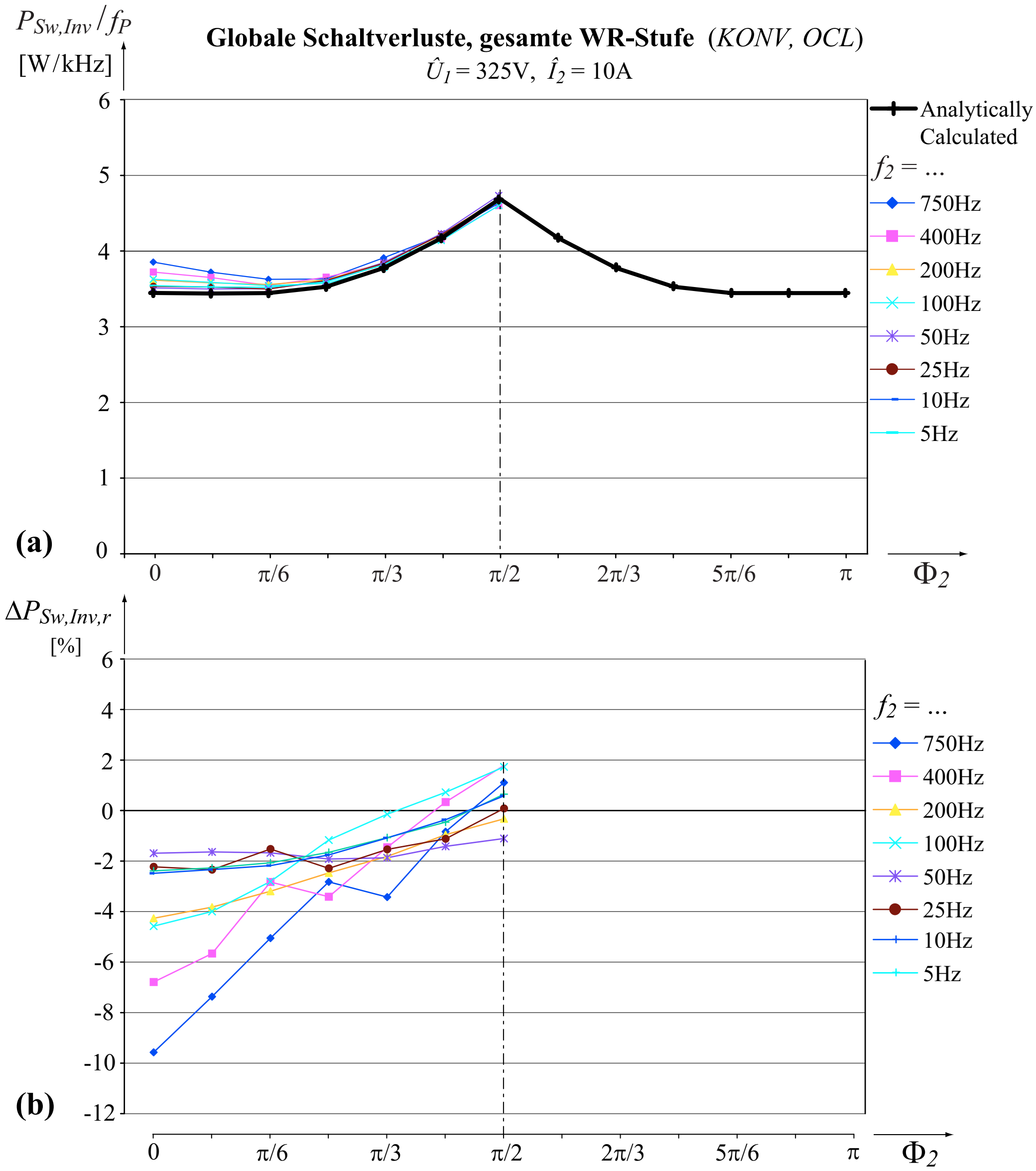


Abbildung 6.10: Geradzahlige Frequenzverhältnisse f_2/f_1: Simulierte vs. analytisch berechnete (schwarze Kurve), globale Schaltverluste $P_{Sw,Inv}$ der gesamten WR-Stufe des *IMC* in Abhängigkeit der Lastphasenverschiebung Φ_2 (*KONV, OCL*-Modulation, $f_1 = 50$Hz).
(a) Auf Schaltfrequenz bezogene Verlustabsolutwerte (für $\hat{U}_1 = 325$V, $\hat{I}_2 = 10$A).
(b) Die zugehörigen relativen Abweichungen bewegen sich unter 10%, für $f_2 \leq 200$Hz gar unter 5%.

6.2.2 Berechnungen zur WR-Stufe (auch *BBC*)

Die Berechnungen konzentrieren sich auf die *KONV, OCL*-Modulation des Basis-Verfahrens *Stromloses Schalten des GR*. Ausserdem ist im folgenden grundsätzlich $\Phi_1 = 0$ vorausgesetzt, was zum Einen der häufigsten Anwendungsbedingung und zum anderen aber auch dem dimensionierungsrelevanten „Worst-Case" maximaler Schaltspannungen in der WR-Stufe entspricht.

Alle im folgenden angeführten Rechnungen treffen prinzipiell auch auf die Verhältnisse einer *BBC*-Stufe, bzw. eines Spannunmgszwischenkreis-Wechselrichters zu. Stellen, an denen hierfür jedoch abweichende Beziehungen einzusetzen sind, sind explizit ausgewiesen.

6.2.2.1 Leitverluste

Das Grundprinzip der nachfolgend geschilderten, globalen Leitverlustberechnung entstammt [51] und vernachlässigt die von den Stromrippleanteilen verursachten Verluste. Bei Hochfrequenztaktung, wie sie bei pulsbreitengesteuerten Konvertersystemen praktisch immer angewendet wird, sind die resultierenden Abweichungen jedoch sehr gering.
So lassen sich beim betrachteten matrixbasierten Antriebssystem die Abweichungen der nachfolgend *analytisch* hergeleiteten Mittelwertresultate von jenen, die durch exakte numerische Simulation der ripplebehafteten Stromzeitverläufe ermittelt sind, auf *nur etwa* 5% beziffern.

Anpassung der Einflussgrössen

Da im folgenden beispielhaft der WR-Brückenzweig der Phase A untersucht wird, sei der betreffende Laststrom i_A vorab nocheinmal angegeben.
Gemäss (3.2) lautet dieser mit Einsetzen von (3.3d) in Abhängigkeit vom Lastphasenwinkel φ_2

$$i_A = \hat{I}_2 \cdot \cos(\varphi_2 - \Phi_2). \tag{6.10}$$

Im Rahmen der globalen Mittelung wird über die netz- *und* lastseitigen Winkelparameter (φ_1 und φ_2) integriert.
Da der Zeitverlauf der ZK-Spannung und daraus folgend die φ_1-abhängigen Terme der relativen WR-Einschaltzeiten (6.12) in jedem GR-Sektor identisch sind, ist es prinzipiell ausreichend, über nur *einen* GR-Sektor zu mitteln. Hierzu werde exemplarisch der GR-Sektor (i) betrachtet, was vereinfachend die Beibehaltung der absoluten Winkelgrösse φ_1 erlaubt.

Lastseitig muss in φ_2-Richtung jedoch über eine Stromhalbwelle, d.h. über mindestens *drei* verschiedene WR-Sektoren, integriert werden.
Zur sektorunabhängigen Beschreibung der relativen WR-Einschaltzeiten δ_α, δ_β muss nach Abschnitt 3.1.6 der darin enthaltene absolute Winkel $\varphi_2 \in [0 \ldots 2\pi]$ durch die sektorrelative Winkelvariable $\theta_2 \in [0 \ldots \pi/3]$ (vgl. Abbildung 3.16(b)) ersetzt werden, d.h.

$$\varphi_2 \mapsto \theta_2. \tag{6.11a}$$

Wie auch Abbildung 6.11 verdeutlicht, gilt für letztere

$$\theta_2 = \varphi_2 - \varphi_{2_0}, \tag{6.11b}$$

wobei φ_{2_0} diejenige absolute Winkelposition ist, die den jeweiligen Sektorbeginn, bzw. den Übergang eines WR-Sektors (I. . .VI) zum nächsten beschreibt.

Die allgemeine relative Einschaltdauer des in φ_2- (bzw. θ_2-) Richtung ersten Wirkzeigers eines jeden WR-Sektors sei mit δ_α bezeichnet und entspricht $\delta_{(100)}$ im bisher exemplarisch betrachteten WR-Sektor (I). Analog gebe δ_β die Einschaltdauer des zweiten Wirkzeigers eines WR-Sektors an und ist somit äquivalent mit $\delta_{(110)}$ im WR-Sektor (I). In Abbildung 6.12 sind δ_α, δ_β für den dort dargestellten Fall einer Ausgangsspannungszeigerlage im WR-Sektor (II) eingezeichnet, wie sie gleichermassen in Abbildung 6.14 für den WR-Sektor (III) angegeben sind.

Die relativen WR-Einschaltdauern (3.12), (3.13) ergeben sich mit (3.27) und nach Einsetzen von (6.11) in Abhängigkeit von

φ_{2_0} zu

$$\delta_\alpha(\varphi_{2_0}) = M \cdot \cos(\varphi_1) \cdot \cos((\varphi_2 - \varphi_{2_0}) + {}^{\pi}\!/_{6}), \tag{6.12a}$$
$$\delta_\beta(\varphi_{2_0}) = M \cdot \cos(\varphi_1) \cdot \sin(\varphi_2 - \varphi_{2_0}). \tag{6.12b}$$

Berechnungsansatz

Dem Berechnungsprinzip der WR-Leitverluste liegt fogendes Vorgehen zu Grunde:
Exemplarisch werden die in Abbildung 6.11 markierten Leistungshalbleiter S_{pA} und D_{nA} des WR-Brückenzweigs A untersucht. Der von ihnen geführte Strom wird über alle relevanten WR-Sektoren gemittelt – relevant sind dabei jene Sektoren, für die sich ein positiver Lastphasenstrom $i_A > 0$ einstellt, denn nur ein solcher wird über die beiden Elemente S_{pA} bzw. D_{nA} fliessen können.

Polarität und Betrag des Phasenstroms werden von der Lage des zugehörigen Laststromzeigers $\underline{i}_2$ (der festen Länge $\hat{I}_2$) bestimmt, dessen Projektion auf die A-Achse den Laststrom i_A liefert. Die Forderung nach $i_A > 0$ geht also mit einer Zeigerlage von $\underline{i}_2$ in der rechten Diagramm-Halbebene der Abbildung 6.11 einher. Die nicht in Stromflussrichtung befindlichen Halbleiterelemente des betrachteten Brückenzweigs sind hier für beide Polaritätsfälle von i_A jeweils in grau dargestellt.

Aber die Zeigerlage von $\underline{i}_2$ ist nicht alleinentscheidend für die lokalen, d.h. über eine Pulsperiode auftretenden, Leitverluste. Gemäss (6.5) ist neben dem aktuell zu führenden Strombetrag auch die relative Aktivierungsdauer $\delta_{S/D}$ des jeweiligen Leistungshalbleiters verlustbestimmend.
Diese Aktivierungsdauer $\delta_{S/D}$ wird von den zuvor beschriebenen Einschaltdauern δ_α und δ_β der Wirkzeiger, sowie von der Nullzustandswahl – also der Klemmstrategie – festgelegt. Für beides ist ausschliesslich die Lage des Ausgangsspannungszeigers $\underline{\bar{u}}_2$ massgeblich, wie dies auch in Abbildung 6.12 dokumentiert ist.

Werden die lokalen Leitverluste in Abschnitt 6.1.3 auf Basis des in Abbildung 6.6 gezeigten Halbleiter-Ersatzschaltbilds mit der Beziehung (6.5) beschrieben, so führt deren globale Mittelung entsprechend (6.9) auf den allgemein gültigen Ausdruck der *globalen* Leitverluste

$$P_{C,\,S/D} = U_{F,Inv,\,S/D} \cdot I_{S/D} + r_{Inv,\,S/D} \cdot I^2_{S/D,\,rms}, \qquad (6.13)$$

worin der Index „*Inv*" der Parameter $U_{F,Inv}$, r_{Inv} die spezifischen Leistungshalbleiter der WR-Stufe kennzeichnet.

Die globale Mittelung (6.9) wirkt sich nur auf die φ_1- bzw. φ_2-abhängigen Terme der lokalen Verlustbeziehung (6.5) aus. So äussert sich die diese Mittelung in Form eines globalen Strommittelwerts $I_{S/D}$ und eines globalen (quadrierten) Effektivwerts $I^2_{S/D,\,rms}$, die folgendermassen definiert sind

$$I_{S/D} = \frac{3}{\pi}\frac{1}{2\pi} \cdot \int_{\frac{\pi}{3}}\int_{\pi} \delta_{S/D} \cdot i_{S/D}\; d\varphi_2\, d\varphi_1, \qquad (6.14a)$$

$$I^2_{S/D,\,rms} = \frac{3}{\pi}\frac{1}{2\pi} \cdot \int_{\frac{\pi}{3}}\int_{\pi} \delta_{S/D} \cdot i^2_{S/D}\; d\varphi_2\, d\varphi_1. \qquad (6.14b)$$

Wie oben geschildert, ist zur Bestimmung der Aktivierungsdauern $\delta_{S/D}$ der einzelnen Halbleiterelemente der Ausgangsspannungszeiger $\underline{\bar{u}}_2$ auszuwerten. Unterschieden werden muss dabei nach seiner Position zum Einen bezüglich der in Abbildung 6.12 eingezeichneten *Klemmbereiche*, wie zum Anderen auch bezüglich der *WR-Sektoren*.
Da die Klemmbereiche (nur) den anzuwendenden Nullzustand bestimmen, die WR-Sektoren aber die aktivierten Wirkzustände festlegen, wechseln die Formelansätze zur Beschreibung der $\delta_{S/D}$ sowohl mit jedem Übergang zwischen zwei Klemmbereichen, als auch mit jedem WR-Sektorwechsel.

Aufgrund dessen ist in der nachfolgenden Leitverlustberechnung entsprechend zu separieren – d.h. die Integration über φ_2 ist mit mehreren Teilintegralen anzusetzen.
Allgemein sind die daraus hervorgehenden Teilresultate auf den linken Gleichungsseiten jeweils mit einer Indexbezeichnung versehen, die eine aussagekräftige Kombination der in Abbildung 6.12 eingeführten Kurznotation der WR-Klemmbereiche mit der WR-Sektornummer (angegeben in Abbildung 6.11) darstellt.

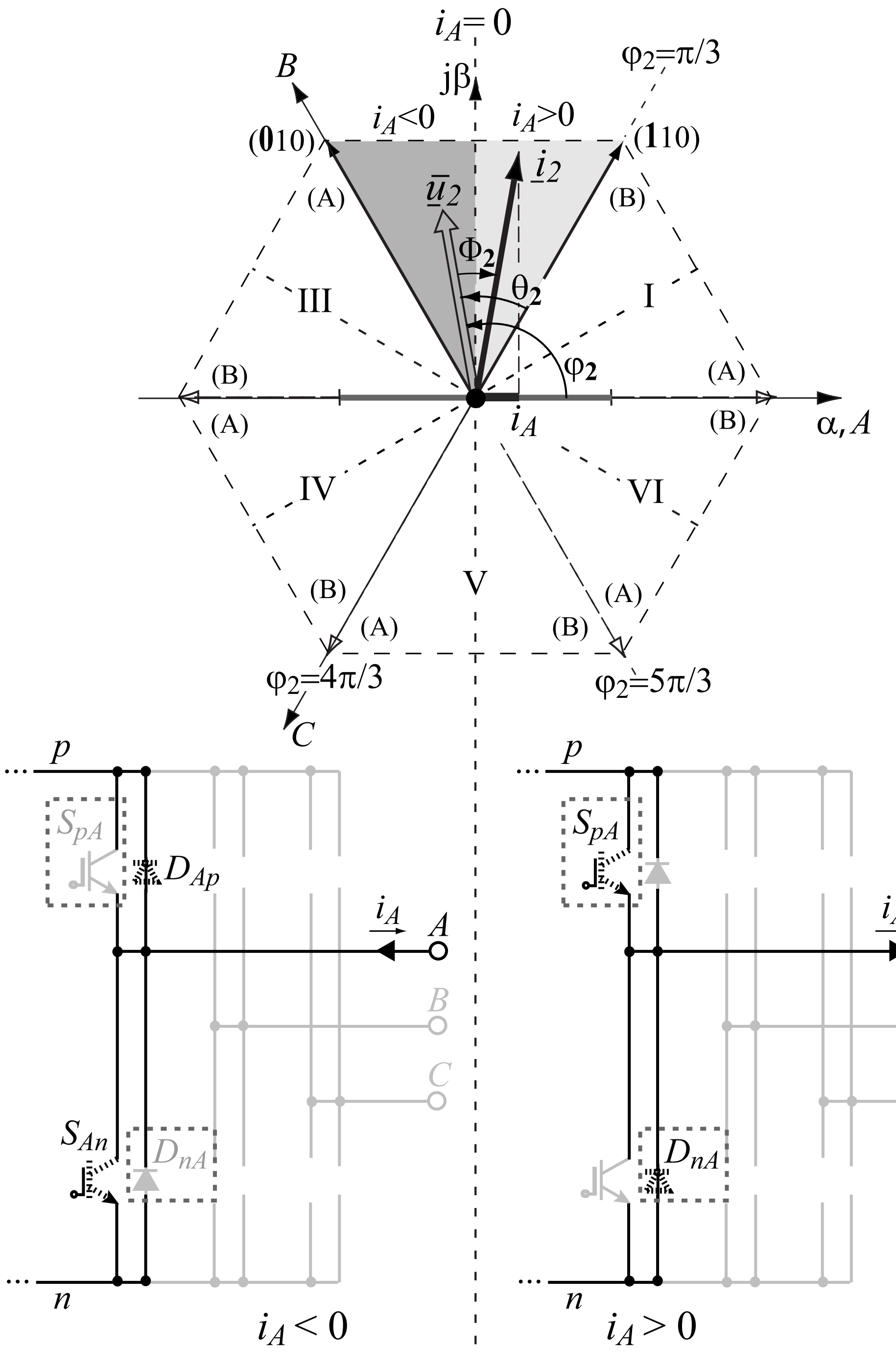


Abbildung 6.11: WR-Raumzeigerdiagramm für $\Phi_2 \leq \pi/6$. Die Position des Laststromraumzeigers $\underline{i}_2$ bestimmt die innerhalb eines Brückenzweigs (hier: A) bestromten Halbleiterelemente. Die Zeigerprojektion von $\underline{i}_2$ auf die Achse A liefert den Phasenstrom i_A. Im Rahmen nachfolgender Rechnung seien S_{pA} und D_{nA} exemplarisch betrachtet.

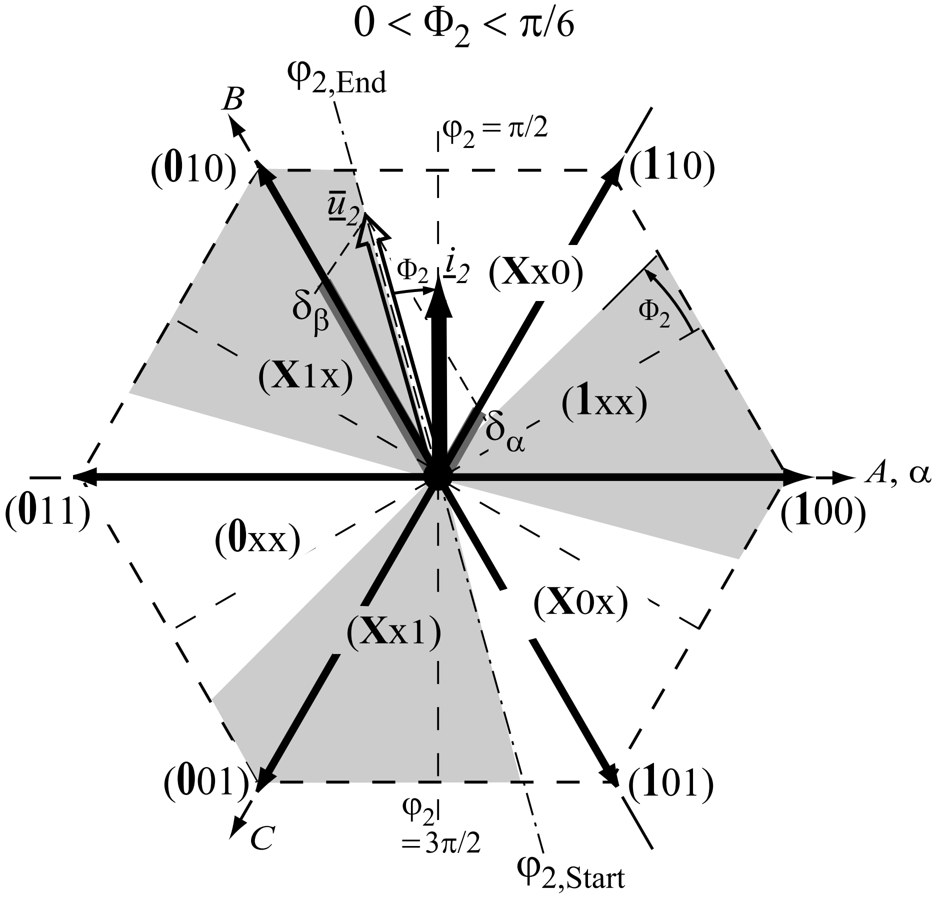


Abbildung 6.12: *OCL*: WR-Klemmbereiche für $\Phi_2 < \pi/6$. Die sechs unterlegten Flächensegmente kennzeichnen die Bereiche des Ausgangsspannungszeigers $\underline{\bar{u}}_2$, innerhalb derer je eine unterschiedliche Lastphase (A,B,C) geklemmt ist. Im zugehörigen Kürzel sind nicht-klemmende Phasen mit 'x' markiert.
Dargestellt ist die Grenzsituation $i_A = 0$, welche dem Integrationswegende $\varphi_{2,End}$ von (6.15) entspricht. Für $0 < \Phi_2 \leq \pi/6$ befindet sich $\underline{\bar{u}}_2$ dann in WR-Sektorhäfte (II.B) (vgl. Abbildung 6.11).

Verhältnisse für $0 \leq \Phi_2 \leq \pi/6$

Die Gleichungen (6.15) der Teilintegrationen sind (wie alle folgenden (6.17)...(6.30) auch) mit der unteren Zeile beginnend aufgestellt. Zum Einen wird dadurch der kontinuierliche Anschluss der Integrationsgrenzen offensichtlicher und zum Anderen entspricht die Gleichungsabfolge so auch visuell der Integrationswegrichtung im Raumzeigerdiagramm (z.B. nach Abbildung 6.12) im Sinne steigender φ_2 von unten nach oben.

Im vorgenannten Raumzeigerdiagramm ist der Beginn des Intergrationsweges mit $\varphi_{2,Start}$ gekennzeichnet. Dabei korrespondiert diese Winkellage des Spannungszeigers $\underline{\bar{u}}_2$ mit einem Laststromzeiger $\underline{i}_2$, der – auf der β-Achse liegend – gerade von der linken in die rechte Halbebene wechselt und somit den Beginn der positiven Halbwelle von i_A beschreibt.
Da der Strom um den Verschiebungswinkel Φ_2 nacheilt, befindet sich der Spannungszeiger $\underline{\bar{u}}_2$ zu diesem Zeitpunkt an der Stelle $\varphi_{2,Start} = {}^{3\pi}/_{2} + \Phi_2$.
Die positive Laststromhalbwelle $i_A > 0$ und damit auch der Integrationsweg endet 180° später. Der Stromzeiger liegt dann wieder auf der β-Achse (bei $\varphi_{i2} = {}^{\pi}/_{2}$) und der $\delta_{S/D}$-bestimmende Spannungszeiger $\underline{\bar{u}}_2$ ist, entsprechend vorgerückt, an der Winkelposition $\varphi_{2,End} = {}^{\pi}/_{2} + \Phi_2$. Diese Zeigersituation des Integrationswegendes ist in Abbildung 6.12 dargestellt.

Da auch die Klemmbereiche an $\underline{\bar{u}}_2$ ausgerichtet sind, beginnt der Integrationsweg im WR-Sektor (V) mit dem Klemmbereich (x0x). Hier wird der Schaltzyklus (**1**01) → (001) → (000) durchlaufen. Der betrachtete WR-Transistor S_{pA} ist also nur während des ersten Schaltzustands (**1**01) der Pulshalbperiode eingeschaltet. Im WR-Sektor (V) wird die Aktivierungsdauer dieses Zustands durch $\delta_{\beta(4\pi/3)}$ (vgl. (6.12b)) beschrieben.
So ergibt sich das erste Teilresultat der globalen Mittelung folgerichtig gemäss (6.15f). Das zugehörige Teilintegral endet mit dem WR-Sektor (V) bei $\varphi_2 = {}^{5\pi}/_{3}$.

Da im Klemmbereich (1xx) definitionsgemäss die Ausgangsphase A fest mit der p-Schiene verbunden wird und zudem nach wie vor $i_A > 0$ ist (die Projektion von $\underline{i}_2$ käme auf der positiven A-Halbachse zu liegen – vgl. auch Abbildung 6.11), wird der Lastphasenstrom i_A ununterbrochen vom Transistor S_{pA} geführt.
Folglich gilt innerhalb dieses Klemmbereichs $\delta_S = 1$, wie im Integrand von (6.15c) angesetzt.
Da die Diode nur den Strom übernimmt, wenn der Transistor

ausgeschaltet ist, ergibt sich hier für D_{nA} die relative Aktivierungsdauer $\delta_D = 1 - \delta_S = 0$, die sich entsprechend im Integrand von (6.20c) niederschlägt.

Abschliessend sei noch das letzte Teilintegral im Ausdruck $I_{S,\,(\text{xx0}),(\text{II})}$ kommentiert. Hier gelten im Prinzip analoge Verhältnisse wie für das erste Teilintegral in $I_{S,\,(\text{x0x}),(\text{V})}$. S_{pA} wird ausschliesslich im ersten Schaltzustand (**1**10) der Pulshalbperiode aktiviert. Die Aktivierungsdauer ist im vorliegenden WR-Sektor (II) mit $\delta_{\alpha(\pi/3)}$ gegeben.

Globaler Mittelwert I_S des Transistorstroms:
$(0 \leq \Phi_2 \leq \pi/6)$

$$I_{S,\,(\text{xx0}),(\text{II})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{\pi}{3}}^{\frac{\pi}{2}+\Phi_2} \delta_{\alpha(\pi/3)} \cdot i_A \, d\varphi_2 \, d\varphi_1 \tag{6.15a}$$

$$I_{S,\,(\text{xx0}),(\text{I})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{\pi}{6}+\Phi_2}^{\frac{\pi}{3}} \big(\delta_\alpha(0) + \delta_\beta(0)\big) \cdot i_A \, d\varphi_2 \, d\varphi_1 \tag{6.15b}$$

$$I_{S,\,(\text{1xx}),(\text{I})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{0}^{\frac{\pi}{6}+\Phi_2} (1) \cdot i_A \, d\varphi_2 \, d\varphi_1 \tag{6.15c}$$

$$I_{S,\,(\text{1xx}),(\text{VI})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{11\pi}{6}+\Phi_2}^{2\pi} (1) \cdot i_A \, d\varphi_2 \, d\varphi_1 \tag{6.15d}$$

$$I_{S,\,(\text{x0x}),(\text{VI})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{5\pi}{3}}^{\frac{11\pi}{6}+\Phi_2} \big(\delta_{\alpha(5\pi/3)} + \delta_{\beta(5\pi/3)}\big) \cdot i_A \, d\varphi_2 \, d\varphi_1 \tag{6.15e}$$

$$I_{S,\,(\text{x0x}),(\text{V})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{3\pi}{2}+\Phi_2}^{\frac{5\pi}{3}} \delta_{\beta(4\pi/3)} \cdot i_A \, d\varphi_2 \, d\varphi_1 \tag{6.15f}$$

$$\begin{aligned} I_S = {} & \frac{1}{2\pi} \cdot \big(I_{S,\,(\text{x0x}),(\text{V})} + I_{S,\,(\text{x0x}),(\text{VI})} + I_{S,\,(\text{1xx}),(\text{VI})} \\ & \quad + I_{S,\,(\text{1xx}),(\text{I})} + I_{S,\,(\text{xx0}),(\text{I})} + I_{S,\,(\text{xx0}),(\text{II})}\big) \\ = {} & \hat{I}_2 \cdot \frac{2 + \sqrt{3} \cdot M \cos(\Phi_2)}{4\pi} \quad : \text{für } 0 \leq \Phi_2 \leq \pi/6 \end{aligned} \tag{6.16}$$

Globaler Effektivwert $I^2_{S,rms}$ des Transistorstroms:
$(0 \leq \Phi_2 \leq \pi/6)$

$$I^2_{S,rms,\,(\mathrm{xx0}),(\mathrm{II})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{\pi}{3}}^{\frac{\pi}{2}+\Phi_2} \delta_\alpha(\pi/3) \cdot i_A^2 \, d\varphi_2 \; d\varphi_1 \tag{6.17a}$$

$$I^2_{S,rms,\,(\mathrm{xx0}),(\mathrm{I})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{\pi}{6}+\Phi_2}^{\frac{\pi}{3}} \left(\delta_\alpha(0) + \delta_\beta(0)\right) \cdot i_A^2 \, d\varphi_2 \; d\varphi_1 \tag{6.17b}$$

$$I^2_{S,rms,\,(\mathrm{1xx}),(\mathrm{I})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{0}^{\frac{\pi}{6}+\Phi_2} (1) \cdot i_A^2 \, d\varphi_2 \; d\varphi_1 \tag{6.17c}$$

$$I^2_{S,rms,\,(\mathrm{1xx}),(\mathrm{VI})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{11\pi}{6}+\Phi_2}^{2\pi} (1) \cdot i_A^2 \, d\varphi_2 \; d\varphi_1 \tag{6.17d}$$

$$I^2_{S,rms,\,(\mathrm{x0x}),(\mathrm{VI})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{5\pi}{3}}^{\frac{11\pi}{6}+\Phi_2} \left(\delta_\alpha(5\pi/3) + \delta_\beta(5\pi/3)\right) \cdot i_A^2 \, d\varphi_2 \; d\varphi_1 \tag{6.17e}$$

$$I^2_{S,rms,\,(\mathrm{x0x}),(\mathrm{V})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{3\pi}{2}+\Phi_2}^{\frac{5\pi}{3}} \delta_\beta(4\pi/3) \cdot i_A^2 \, d\varphi_2 \; d\varphi_1 \tag{6.17f}$$

$$\begin{aligned} I^2_{S,rms} &= \frac{1}{2\pi} \cdot \big(I^2_{S,rms,(\mathrm{x0x}),(\mathrm{V})} + I^2_{S,rms,(\mathrm{x0x}),(\mathrm{VI})} + I^2_{S,rms,(\mathrm{1xx}),(\mathrm{VI})} \\ &\qquad + I^2_{S,rms,(\mathrm{1xx}),(\mathrm{I})} + I^2_{S,rms,(\mathrm{xx0}),(\mathrm{I})} + I^2_{S,rms,(\mathrm{xx0}),(\mathrm{II})}\big) \\ &= \hat{I}_2^2 \cdot \frac{\pi\left(2\pi + 3\sqrt{3}\right) + 12\sqrt{3} \cdot M \cos(\Phi_2)}{24\pi^2} && (6.18\mathrm{a}) \\ &\approx \hat{I}_2^2 \cdot \frac{3 + \sqrt{3} \cdot M \cos(\Phi_2)}{2\pi^2} \quad : \text{für } 0 \leq \Phi_2 \leq \pi/6 && (6.18\mathrm{b}) \end{aligned}$$

Die Integralansätze zur globalen Mittelung des *Diodenstroms* ergeben sich mit Anpassung der relativen Aktivierungsdauer gemäss

$$\delta_D = 1 - \delta_S \tag{6.19}$$

völlig analog zu den Ansätzen beim Transistorstrom (6.15), bzw. (6.17).

Globaler Mittelwert I_D des Diodenstroms:
$(0 \leq \Phi_2 \leq \pi/6)$

$$I_{D,\,(\mathrm{xx0}),(\mathrm{II})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{\pi}{3}}^{\frac{\pi}{2}+\Phi_2} (1 - \delta_\alpha(\pi/3)) \cdot i_A \, d\varphi_2 \, d\varphi_1 \tag{6.20a}$$

$$I_{D,\,(\mathrm{xx0}),(\mathrm{I})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{\pi}{6}+\Phi_2}^{\frac{\pi}{3}} \big(1 - (\delta_\alpha(0) + \delta_\beta(0))\big) \cdot i_A \, d\varphi_2 \, d\varphi_1 \tag{6.20b}$$

$$I_{D,\,(\mathrm{1xx}),(\mathrm{I})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{0}^{\frac{\pi}{6}+\Phi_2} (0) \cdot i_A \, d\varphi_2 \, d\varphi_1 \tag{6.20c}$$

$$I_{D,\,(\mathrm{1xx}),(\mathrm{VI})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{11\pi}{6}+\Phi_2}^{2\pi} (0) \cdot i_A \, d\varphi_2 \, d\varphi_1 \tag{6.20d}$$

$$I_{D,\,(\mathrm{x0x}),(\mathrm{VI})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{5\pi}{3}}^{\frac{11\pi}{6}+\Phi_2} \big(1 - (\delta_\alpha(5\pi/3) + \delta_\beta(5\pi/3))\big) \cdot i_A \, d\varphi_2 \, d\varphi_1 \tag{6.20e}$$

$$I_{D,\,(\mathrm{x0x}),(\mathrm{V})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{3\pi}{2}+\Phi_2}^{\frac{5\pi}{3}} (1 - \delta_\beta(4\pi/3)) \cdot i_A \, d\varphi_2 \, d\varphi_1 \tag{6.20f}$$

$$\begin{aligned} I_D = \frac{1}{2\pi} \cdot \big(& I_{D,\,(\mathrm{x0x}),(\mathrm{V})} + I_{D,\,(\mathrm{x0x}),(\mathrm{VI})} + I_{D,\,(\mathrm{1xx}),(\mathrm{VI})} \\ &+ I_{D,\,(\mathrm{1xx}),(\mathrm{I})} + I_{D,\,(\mathrm{xx0}),(\mathrm{I})} + I_{D,\,(\mathrm{xx0}),(\mathrm{II})}\big) \\ = \hat{I}_2 \cdot & \frac{2 - \sqrt{3} \cdot M \cos(\Phi_2)}{4\pi} \quad : \text{für } 0 \leq \Phi_2 \leq \pi/6 \end{aligned} \tag{6.21}$$

Globaler Effektivwert $I^2_{D,rms}$ des Diodenstroms:
$(0 \leq \Phi_2 \leq \pi/6)$

$$I^2_{D,rms,\,(\mathrm{xx0}),(\mathrm{II})} = \frac{3}{\pi}\int_{-\frac{\pi}{6}}^{\frac{\pi}{6}}\int_{\frac{\pi}{3}}^{\frac{\pi}{2}+\Phi_2}\left(1-\delta_\alpha(\pi/3)\right)\cdot i_A^2\,d\varphi_2\;d\varphi_1 \tag{6.22a}$$

$$I^2_{D,rms,\,(\mathrm{xx0}),(\mathrm{I})} = \frac{3}{\pi}\int_{-\frac{\pi}{6}}^{\frac{\pi}{6}}\int_{\frac{\pi}{6}+\Phi_2}^{\frac{\pi}{3}}\Big(1-\big(\delta_\alpha(0)+\delta_\beta(0)\big)\Big)\cdot i_A^2\,d\varphi_2\;d\varphi_1 \tag{6.22b}$$

$$I^2_{D,rms,\,(\mathrm{1xx}),(\mathrm{I})} = \frac{3}{\pi}\int_{-\frac{\pi}{6}}^{\frac{\pi}{6}}\int_{0}^{\frac{\pi}{6}+\Phi_2}(0)\cdot i_A^2\,d\varphi_2\;d\varphi_1 \tag{6.22c}$$

$$I^2_{D,rms,\,(\mathrm{1xx}),(\mathrm{VI})} = \frac{3}{\pi}\int_{-\frac{\pi}{6}}^{\frac{\pi}{6}}\int_{\frac{11\pi}{6}+\Phi_2}^{2\pi}(0)\cdot i_A^2\,d\varphi_2\;d\varphi_1 \tag{6.22d}$$

$$I^2_{D,rms,\,(\mathrm{x0x}),(\mathrm{VI})} = \frac{3}{\pi}\int_{-\frac{\pi}{6}}^{\frac{\pi}{6}}\int_{\frac{5\pi}{3}}^{\frac{11\pi}{6}+\Phi_2}\Big(1-\big(\delta_\alpha(5\pi/3)+\delta_\beta(5\pi/3)\big)\Big)\cdot i_A^2\,d\varphi_2\,d\varphi_1 \tag{6.22e}$$

$$I^2_{D,rms,\,(\mathrm{x0x}),(\mathrm{V})} = \frac{3}{\pi}\int_{-\frac{\pi}{6}}^{\frac{\pi}{6}}\int_{\frac{3\pi}{2}+\Phi_2}^{\frac{5\pi}{3}}\left(1-\delta_\beta(4\pi/3)\right)\cdot i_A^2\,d\varphi_2\;d\varphi_1 \tag{6.22f}$$

$$\begin{aligned}
I^2_{D,rms} &= \frac{1}{2\pi}\cdot\big(I^2_{D,rms,(\mathrm{x0x}),(\mathrm{V})}+I^2_{D,rms,(\mathrm{x0x}),(\mathrm{VI})}+I^2_{D,rms,(\mathrm{1xx}),(\mathrm{VI})}\\
&\qquad +I^2_{D,rms,(\mathrm{1xx}),(\mathrm{I})}+I^2_{D,rms,(\mathrm{xx0}),(\mathrm{I})}+I^2_{D,rms,(\mathrm{xx0}),(\mathrm{II})}\big)\\
&= \hat{I}_2^2\cdot\frac{\pi\left(4\pi-3\sqrt{3}\right)-12\sqrt{3}\cdot M\cos(\Phi_2)}{24\pi^2} && (6.23a)\\
&\approx \hat{I}_2^2\cdot\frac{2-\sqrt{3}\cdot M\cos(\Phi_2)}{2\pi^2} \quad : \text{für } 0\leq\Phi_2\leq\pi/6 && (6.23b)
\end{aligned}$$

Verhältnisse für $\pi/6 < \Phi_2 \leq \pi/2$

Die resultierenden Klemmbereiche sind nun, Abbildung 6.14 entsprechend, identisch mit den sechs WR-Sektoren. Dadurch erübrigt sich eine weitere Fallunterscheidung für den Winkelbereich $\pi/3 < \Phi_2 < \pi/2$ der Lastphasenverschiebung.

Weiterhin reduziert sich die Gesamtintegration über φ_2 auf nunmehr nur noch vier Teilintervalle. Abgesehen davon bleibt das Prinzip der Integralansätze jedoch unverändert.

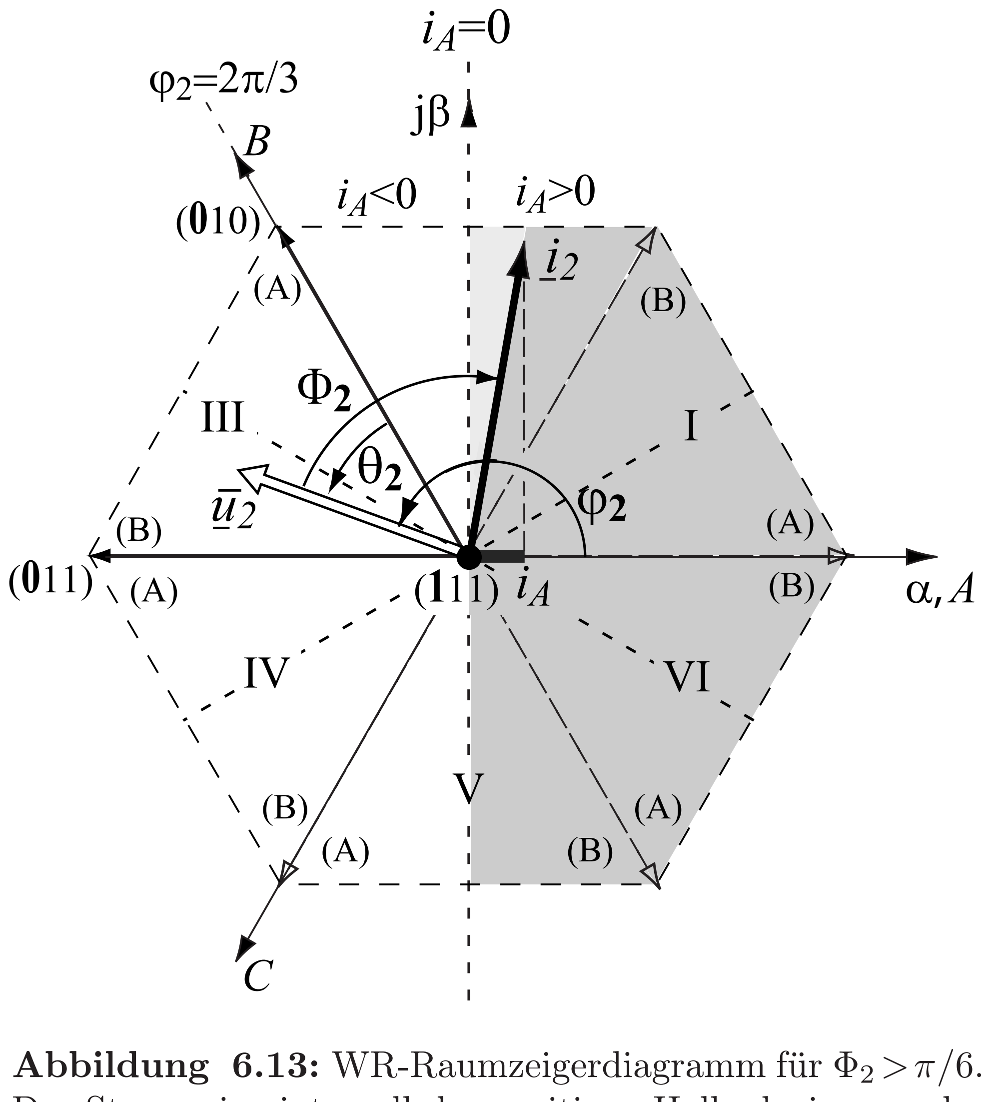


Abbildung 6.13: WR-Raumzeigerdiagramm für $\Phi_2 > \pi/6$. Der Stromzeigerintervall der positiven Halbschwingung des Lastphasenstroms $i_A > 0$ ist grau unterlegt. Ist schliesslich auch das hellgraue Restintervall von $\underline{i}_2$ überstrichen, dann ist das Integrationswegende (wie in Abbildung 6.14 gezeigt) erreicht.

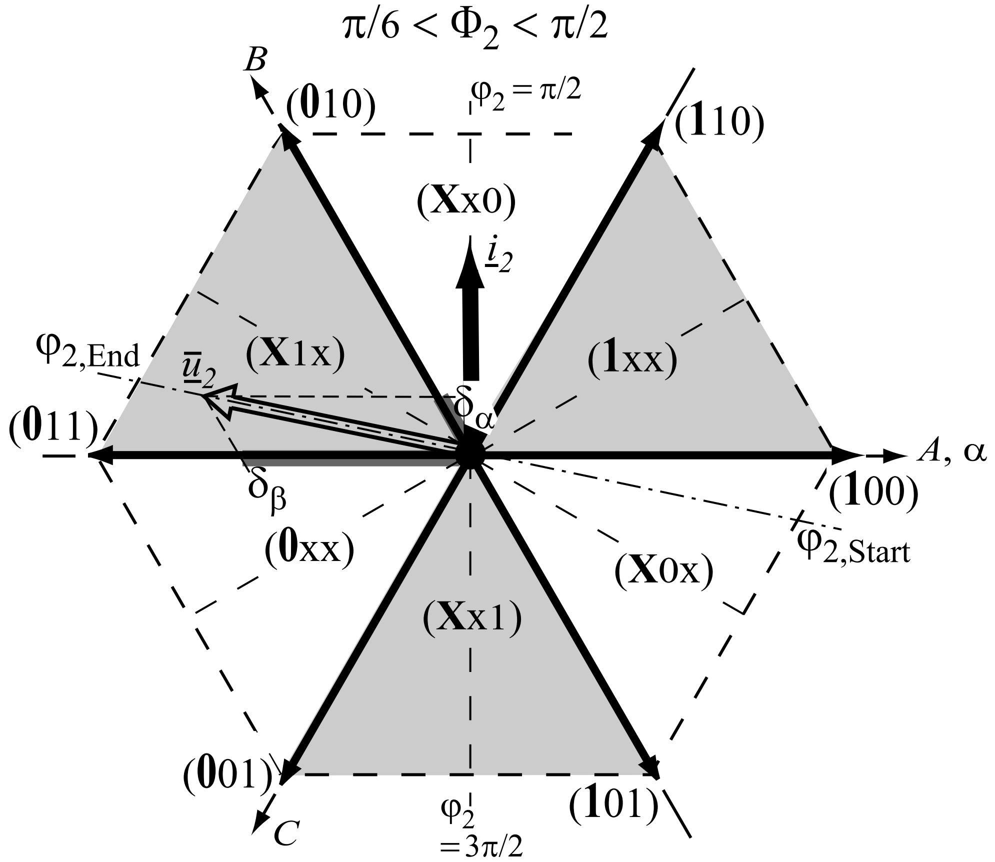


Abbildung 6.14: *OCL*: WR-Klemmbereiche für $\Phi_2 > \pi/6$. Die sechs verschiedenen, auf die Lage des Spannungszeigers $\underline{\bar{u}}_2$ bezogenen Klemmbereiche stimmen nun mit den WR-Sektoren überein.
Auch hier ist die Grenzsituation $i_A = 0$ gezeigt, welche dem Ende des Integrationsintervalls von (6.24)…(6.30) entspricht. Für $\pi/6 < \Phi_2 \leq \pi/2$ befindet sich $\underline{\bar{u}}_2$ dann in WR-Sektor (III).

Globaler Mittelwert I_S des Transistorstroms:
$(\pi/6 < \Phi_2 \leq \pi/2)$

$$I_{S,\,(\mathrm{x1x}),(\mathrm{III})} = \frac{3}{\pi}\int_{-\frac{\pi}{6}}^{\frac{\pi}{6}}\int_{\frac{2\pi}{3}}^{\frac{\pi}{2}+\Phi_2}\bigl(1-(\delta_\alpha(2\pi/3)+\delta_\beta(2\pi/3))\bigr)\cdot i_A\,d\varphi_2\;d\varphi_1 \tag{6.24a}$$

$$I_{S,\,(\mathrm{xx0}),(\mathrm{II})} = \frac{3}{\pi}\int_{-\frac{\pi}{6}}^{\frac{\pi}{6}}\int_{\frac{\pi}{3}}^{\frac{2\pi}{3}}\delta_\alpha(\pi/3)\cdot i_A\,d\varphi_2\;d\varphi_1 \tag{6.24b}$$

$$I_{S,\,(\mathrm{1xx}),(\mathrm{I})} = \frac{3}{\pi}\int_{-\frac{\pi}{6}}^{\frac{\pi}{6}}\int_{0}^{\frac{\pi}{3}}(1)\cdot i_A\,d\varphi_2\;d\varphi_1 \tag{6.24c}$$

$$I_{S,\,(\mathrm{x0x}),(\mathrm{VI})} = \frac{3}{\pi}\int_{-\frac{\pi}{6}}^{\frac{\pi}{6}}\int_{\frac{3\pi}{2}+\Phi_2}^{2\pi}\bigl(\delta_\alpha(5\pi/3)+\delta_\beta(5\pi/3)\bigr)\cdot i_A\,d\varphi_2\;d\varphi_1 \tag{6.24d}$$

$$\begin{aligned} I_S &= \frac{1}{2\pi}\cdot\bigl(I_{S,\,(\mathrm{x0x}),(\mathrm{VI})}+I_{S,\,(\mathrm{1xx}),(\mathrm{I})}+I_{S,\,(\mathrm{xx0}),(\mathrm{II})}+I_{S,\,(\mathrm{x1x}),(\mathrm{III})}\bigr)\\ &= \hat{I}_2\cdot\frac{2+\sqrt{3}\cdot M\cos(\Phi_2)}{4\pi} \quad : \text{für } \pi/6 < \Phi_2 \leq \pi/2 \end{aligned} \tag{6.25}$$

Globaler Effektivwert $I^2_{S,rms}$ des Transistorstroms:
$(\pi/6 < \Phi_2 \leq \pi/2)$

$$I^2_{S,rms,\,(\mathrm{x1x}),(\mathrm{III})} = \frac{3}{\pi}\int_{-\frac{\pi}{6}}^{\frac{\pi}{6}}\int_{\frac{2\pi}{3}}^{\frac{\pi}{2}+\Phi_2}\bigl(1-(\delta_\alpha(2\pi/3)+\delta_\beta(2\pi/3))\bigr)\cdot i_A^2\,d\varphi_2\,d\varphi_1 \tag{6.26a}$$

$$I^2_{S,rms,\,(\mathrm{xx0}),(\mathrm{II})} = \frac{3}{\pi}\int_{-\frac{\pi}{6}}^{\frac{\pi}{6}}\int_{\frac{\pi}{3}}^{\frac{2\pi}{3}}\delta_\alpha(\pi/3)\cdot i_A^2\,d\varphi_2\;d\varphi_1 \tag{6.26b}$$

$$I^2_{S,rms,\,(\mathrm{1xx}),(\mathrm{I})} = \frac{3}{\pi}\int_{-\frac{\pi}{6}}^{\frac{\pi}{6}}\int_{0}^{\frac{\pi}{3}}(1)\cdot i_A^2\,d\varphi_2\;d\varphi_1 \tag{6.26c}$$

$$I^2_{S,rms,\,(\mathrm{x0x}),(\mathrm{VI})} = \frac{3}{\pi}\int_{-\frac{\pi}{6}}^{\frac{\pi}{6}}\int_{\frac{3\pi}{2}+\Phi_2}^{2\pi}\bigl(\delta_\alpha(5\pi/3)+\delta_\beta(5\pi/3)\bigr)\cdot i_A^2\,d\varphi_2\;d\varphi_1 \tag{6.26d}$$

$$\begin{aligned} I^2_{S,rms} &= \frac{1}{2\pi} \cdot \big(I^2_{S,rms,\,(\text{x0x}),(\text{VI})} + I^2_{S,rms,\,(\text{1xx}),(\text{I})} \\ &\qquad + I^2_{S,rms,\,(\text{xx0}),(\text{II})} + I^2_{S,rms,\,(\text{x1x}),(\text{III})} \big) \\ &= \frac{\hat{I}_2^2}{24\pi^2} \cdot \Big(\pi(\pi + 6\Phi_2) + 6\pi \cos\left(2\Phi_2 - {}^{\pi}/_{6}\right) + \\ &+ M \cdot \Big(9 - 3\Big(7\cos(2\Phi_2) - 16\cos\left(\Phi_2 + {}^{\pi}/_{6}\right) + \sqrt{3}\sin(2\Phi_2) \Big)\Big)\Big) \\ &\quad : \text{für } \pi/6 < \Phi_2 \leq \pi/2 \end{aligned} \tag{6.27}$$

Die globale Mittelung des *Diodenstroms* unterscheidet sich auch hier allein durch die komplementäre Aktivierungsdauer (6.19) der Diode von den transistorstrombezogenen Ansätzen (6.24), bzw. (6.26).

Globaler Mittelwert I_D des Diodenstroms:
($\pi/6 < \Phi_2 \leq \pi/2$)

$$I_{D,\,(\text{x1x}),(\text{III})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{2\pi}{3}}^{\frac{\pi}{2}+\Phi_2} \left(\delta_\alpha(2\pi/3) + \delta_\beta(2\pi/3)\right) \cdot i_A \, d\varphi_2 \, d\varphi_1 \tag{6.28a}$$

$$I_{D,\,(\text{xx0}),(\text{II})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{\pi}{3}}^{\frac{2\pi}{3}} \left(1 - \delta_\alpha(\pi/3)\right) \cdot i_A \, d\varphi_2 \, d\varphi_1 \tag{6.28b}$$

$$I_{D,\,(\text{1xx}),(\text{I})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{0}^{\frac{\pi}{3}} (0) \cdot i_A \, d\varphi_2 \, d\varphi_1 \tag{6.28c}$$

$$I_{D,\,(\text{x0x}),(\text{VI})} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{3\pi}{2}+\Phi_2}^{2\pi} \big(1 - \left(\delta_\alpha(5\pi/3) + \delta_\beta(5\pi/3)\right)\big) \cdot i_A \, d\varphi_2 \, d\varphi_1 \tag{6.28d}$$

$$\begin{aligned} I_D &= \frac{1}{2\pi} \cdot \big(I_{D,(\text{x0x}),(\text{VI})} + I_{D,(\text{1xx}),(\text{I})} + I_{D,(\text{xx0}),(\text{II})} + I_{D,(\text{x1x}),(\text{III})} \big) \\ &= \hat{I}_2 \cdot \frac{2 - \sqrt{3} \cdot M\cos(\Phi_2)}{4\pi} \qquad : \text{für } \pi/6 < \Phi_2 \leq \pi/2 \end{aligned} \tag{6.29}$$

Globaler Effektivwert $I^2_{D,rms}$ des Diodenstroms:
$(\pi/6 < \Phi_2 \leq \pi/2)$

$$I^2_{D,rms,\,(x1x),(III)} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{2\pi}{3}}^{\frac{\pi}{2}+\Phi_2} \left(\delta_\alpha(2\pi/3) + \delta_\beta(2\pi/3)\right) \cdot i_A^2 \, d\varphi_2 \, d\varphi_1 \tag{6.30a}$$

$$I^2_{D,rms,\,(xx0),(II)} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{\pi}{3}}^{\frac{2\pi}{3}} \left(1 - \delta_\alpha(\pi/3)\right) \cdot i_A^2 \, d\varphi_2 \, d\varphi_1 \tag{6.30b}$$

$$I^2_{D,rms,\,(1xx),(I)} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{0}^{\frac{\pi}{3}} (0) \cdot i_A^2 \, d\varphi_2 \, d\varphi_1 \tag{6.30c}$$

$$I^2_{D,rms,(x0x),(VI)} = \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{3\pi}{2}+\Phi_2}^{2\pi} \Big(1 - \left(\delta_\alpha(5\pi/3) + \delta_\beta(5\pi/3)\right)\Big) \cdot i_A^2 d\varphi_2 \, d\varphi_1 \tag{6.30d}$$

$$\begin{aligned} I^2_{D,rms} &= \frac{1}{2\pi} \cdot \big(I^2_{D,rms,\,(x0x),(VI)} + I^2_{D,rms,\,(1xx),(I)} \\ &\qquad + I^2_{D,rms,\,(xx0),(II)} + I^2_{D,rms,\,(x1x),(III)}\big) \\ &= \frac{\hat{I}_2^2}{24\pi^2} \cdot \Bigg(\pi(5\pi - 6\Phi_2) - 9M - 3\Big((\sqrt{3}\pi - 7M)\cos(2\Phi_2) + \\ &\qquad + 16M\cos\left(\Phi_2 + \pi/6\right) + (\pi - \sqrt{3}M)\sin(2\Phi_2)\Big)\Bigg) \\ &\quad : \text{für } \pi/6 < \Phi_2 \leq \pi/2 \end{aligned} \tag{6.31}$$

Damit sind nun alle Beziehungen zur Angabe der globalen Leitverluste der WR-Leistungshalbleiter in analytischer Form hergeleitet.
Eine kompakte Zusammenfassung dieser Beziehungen, sowie Erläuterungen zu deren Anwendung im Rahmen der Halbleiter- und Kühlkörperdimensionierung, wie darüberhinaus zur Konverter-Wirkungsgradprognose sind im Auswertungsabschnitt 6.2.2.3 angeführt.

6.2.2.2 Schaltverluste

Wie in Abschnitt 6.1.1 geschildert, werde die entstehende Schaltverlustenergie jeder *einzelnen* Schalthandlung durch das Polynom (6.1) beschrieben, welches im Interesse der Übersichtlichkeit hier mit

$$\begin{aligned} w(u_{Sw},\, i_{Sw}) &= K_1 \cdot u_{Sw}\, i_{Sw} + K_2 \cdot u_{Sw}\, i_{Sw}^2 + K_3 \cdot u_{Sw}^2 \\ &\quad + K_4 \cdot u_{Sw}^2\, i_{Sw} + K_5 \cdot u_{Sw}^2\, i_{Sw}^2 \end{aligned}$$

nochmal angegeben ist.

Die gesamte Schaltverlustenergie einer vollständigen Pulsperiode sei gemäss Abbildung 6.4 in einer Polynomsumme $w_{\Sigma on\text{-}off}$ zusammengefasst.
Diese lautet beispielhaft für S_{pA} in GR-/WR-Sektor (i)/(II)

$$\begin{aligned} w_{\Sigma on\text{-}off}(\varphi_1, \varphi_2) &= w_{on}(u_{ac}, i_A) \; + w_{off}(u_{ab}, i_A) \\ &\quad + w_{off}(u_{ac}, i_A) + w_{on}(u_{ab}, i_A), \end{aligned} \tag{6.32}$$

worin w_{on} die Koeffizienten $K_{i,Son}$, sowie w_{off} die Koeffizienten $K_{i,Soff}$ (mit jeweils $i = 1 \ldots 5$) entsprechend Tab. 6.1 nutzt.

Da sich die Polynome w_{on} und w_{off} also nur durch die Werte ihrer Koeffizienten unterscheiden, lassen sich diese Koeffizienten in der Polynomsumme $w_{\Sigma on\text{-}off}$ *ausklammern*, sodass man zu folgendem Ausdruck gelangt

$$\begin{aligned} w_{\Sigma on\text{-}off}(\varphi_1, \varphi_2) &= K_1 \cdot (u_{ab} + u_{ac})\, i_A + K_2 \cdot (u_{ab} + u_{ac})\, i_A^2 \\ &\quad + K_3 \cdot (u_{ab}^2 + u_{ac}^2) + K_4 \cdot (u_{ab}^2 + u_{ac}^2)\, i_A \\ &\quad + K_5 \cdot (u_{ab}^2 + u_{ac}^2)\, i_A^2, \end{aligned} \tag{6.33}$$

in dem die Einzelkoeffizienten

$$K_i = K_{i,Son} + K_{i,Soff}, \quad i = 1 \ldots 5 \tag{6.34}$$

nun jeweils die Koeffizientensumme aus Ein- und Ausschaltpolynom (w_{on}, bzw. w_{off}) repräsentieren.
Sollten in (6.33) die Schaltverluste des gesamten *Brückenzweigs A* zusammengefasst werden, so wären zusätzlich noch die Koeffizienten des Diodenverlustpolynoms (vgl. Tab. 6.1) zur Summe (6.34) hinzu zu addieren, d.h. $K_i = K_{i,Son} + K_{i,Soff} + K_{i,Doff}$.

Strukturell jedoch ist nach (6.33) auch $w_{\Sigma on\text{-}off}$ ein Polynom, welches unverändert aus fünf Termen besteht und dem Ursprungspolynom (6.1) sehr ähnelt.
Lediglich an die Stelle der Schaltspannung u_{Sw} sind in (6.33) nun *Summen* getreten, die die beiden ZK-Spannungsniveaus enthalten.

Die zur globalen Mittelung notwendige doppelte Integration der lokalen Verlustenergiesumme $w_{\Sigma on\text{-}off}$ gestaltet sich deshalb vergleichsweise einfach, weil nur die beiden Spannungssummen $(u_{ab} + u_{ac})$, bzw. $(u_{ab}^2 + u_{ac}^2)$ eine Abhängigkeit von der Winkelvariablen φ_1, sowie ausschliesslich die beiden Stromausdrücke (i_A), bzw. (i_A^2) eine Abhängigkeit von φ_2 aufweisen.

Es werde von folgendem generellen Ansatz (6.35) zur Bestimmung der globalen Schaltverluste

$$P_{Sw} = f_P \cdot \underbrace{\frac{3}{\pi} \int_{\frac{\pi}{3}} \overbrace{\frac{1}{2\pi} \int_{\pi} w_{\Sigma on\text{-}off}(\varphi_1, \varphi_2)\; d\varphi_2}^{W_i}\; d\varphi_1}_{W_{Sw}} \tag{6.35}$$

ausgegangen, wobei das erste Integral aufgrund der gegebenen Periodizität der ZK-Spannungsbildung nur über eine GR-Sektorbreite $(\pi/3)$ und das zweite Integral lediglich über die vom unidirektionalen Halbleiterelement in Flussrichtung geführte Strom*halb*schwingung (π) gebildet werden muss.

Im Interesse einer möglichst kompakten Ergebnisdarstellung, erweist es sich als sinnvoll, die fünf Summanden des Polynoms (6.33) jeweils *einzeln* zu integrieren.

Aufgrund der zuvor erwähnten *entkoppelten Abhängigkeiten* beeinflusst das äussere (über φ_1 gebildete) Integral jeweils nur die Ausdrücke der Spannungssummen, während hingegen die innere (über φ_2 vorgenommene) Integration W_i innerhalb der fünf Polynomsummanden von $w_{\Sigma on\text{-}off}$ allein die beiden Stromausdrücke manipuliert.
Ausgenommen davon ist allerdings der stromunabhängige Summand, der den Koeffizienten K_3 enthaltend an dritter Stelle von (6.33) steht. Zu Folge der resultierenden Unabhängigkeit von φ_2,

erweitert W_i diesen Polynomsummanden um einen konstanten Gewichtungsfaktor, der sich – wie nachfolgend gezeigt – zu $1/3$ ergibt.

Wird also der Doppelintegralansatz (6.35) zur globalen Schaltverlustmittelung auf jeden Einzelsummanden des lokalen Schaltverlustpolynoms (6.33) separat angewendet, so erhält man den generell gültigen und anschaulich plausiblen Verlustleistungsausdruck

$$\begin{aligned} P_{Sw} = f_P \cdot \big(& K_1 \cdot U_{avg}\, I_{avg} + K_2 \cdot U_{avg}\, I^2{}_{avg} + K_3 \cdot \frac{1}{3}\, U^2{}_{avg} \\ & + K_4 \cdot U^2{}_{avg}\, I_{avg} + K_5 \cdot U^2{}_{avg}\, I^2{}_{avg} \big). \end{aligned} \tag{6.36}$$

Aufgrund der Parameterunabhängigkeit von Netzspannung und Laststrom kann der Doppelintegration (6.35) mit zwei getrennten Einzelintegrationen entsprochen werden, deren Resultate einerseits durch die in (6.36) eingeführten Spannungsmittelwerte U_{avg}, $U^2{}_{avg}$, wie andereseits durch die Strommittelwerte I_{avg}, $I^2{}_{avg}$ repräsentiert sind.
Diese vier Mittelwerte gilt es nachfolgend zu bestimmen.

Die zwei ***Spannungsmittelwerte*** können aus den beiden Summenausdrücken in (6.33) direkt, d.h. ohne eine weitere Fallunterscheidung gemäss

$$\begin{aligned} U_{avg} &= \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} (u_{ab} + u_{ac})\, d\varphi_1 \\ &= \hat{U}_1 \cdot \frac{9}{\pi} \end{aligned} \tag{6.37a}$$

$$\begin{aligned} U^2{}_{avg} &= \frac{3}{\pi} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} (u_{ab}^2 + u_{ac}^2)\, d\varphi_1 \\ &= \hat{U}_1^2 \cdot \left(3 + \frac{9\sqrt{3}}{4\pi} \right), \end{aligned} \tag{6.37b}$$

berechnet werden, wobei über den exemplarisch betrachteten GR-Sektor[9] (i) gemittelt wird (analog zur Vorgangsweise zur

[9]Solange $\Phi_1 = 0$ gilt, wäre im Übrigen auch die Mittelung über eine Sektorhälfte hinreichend.

Leitverlustberechnung in 6.2.2.1).
Hinzuweisen ist darauf, dass die resultierenden mittleren Spannungswerte keine Quadratbeziehung *zueinander* haben, was durch die bewusst abweichende Notation verdeutlicht sei – es gilt $U^2{}_{avg} \neq (U_{avg})^2 = U_{avg}^2$.

Als relevante *Sonderfälle* sollen hier noch zwei weitere Spannungsmittelwertpaare angegeben werden:

Die *LOV*-Modulation kann vollständig durch die geänderte ZK-Spannungsbildung berücksichtigt werden:

$$\begin{aligned} U_{avg} &= \frac{3}{\pi} \int_0^{\frac{\pi}{3}} (u_{ab} + u_{bc})\, d\varphi_1 \\ &= \hat{U}_1 \cdot \frac{3\sqrt{3}}{\pi} \end{aligned} \tag{6.38a}$$

$$\begin{aligned} U^2{}_{avg} &= \frac{3}{\pi} \int_0^{\frac{\pi}{3}} (u_{ab}^2 + u_{bc}^2)\, d\varphi_1 \\ &= \hat{U}_1^2 \cdot \left(3 - \frac{9\sqrt{3}}{4\pi}\right) \end{aligned} \tag{6.38b}$$

Dabei repräsentieren die verringerten Resultate obiger Spannungsmittelwerte die auf die WR-Stufe wirkende Schaltverlustreduktion des *LOV*-Verfahrens.

Für den *BBC* mit seinem *konstanten* Spannungszwischenkreis U kann direkt angegeben werden:

$$U_{avg} = U \tag{6.39a}$$

$$U^2{}_{avg} = U^2 \tag{6.39b}$$

In (6.39) ist bereits dafür Sorge getragen, dass in (6.36) für f_P direkt die Schaltfrequenz der entsprechenden *BBC*-Stufe $f_{P,\,BBC}$ eingesetzt werden kann.
Diese ist für gleiches Last- und ähnliches Netzstromverhalten jeweils verdoppelt gegenüber jener der *IMC*-Eingangsstufe ($f_{P,\,IMC} = f_{P1} = 1/2 \cdot f_{P2} = 1/2 \cdot f_{P,\,BBC}$).

Alle anderen Beziehungen zur Beschreibung der globalen Schalt- und Leitverluste sind für eine *BBC*-Stufe – bzw.

für einen Spannungszwischenkreis-Wechselrichter – *identisch* mit den hier für die WR-Stufe des *IMC* gemachten Angaben.

Zur Mittelung der in (6.33) enthaltenen *Stromausdrücke* muss bei der Auswertung des inneren Integralansatzes W_i (6.35) – wie auch zuvor bei der Leitverlustberechnung – eine Fallunterscheidung hinsichtlich des Winkels Φ_2 der Lastphasenverschiebung vorgenommen werden:

Verhältnisse für $\mathbf{0 \leq \Phi_2 \leq \pi/6}$

Analog zur Leitverlustberechnung beginnt das Integrationsintervall über die positive Laststromhalbwelle ($i_A > 0$) gemäss Abbildung 6.12 bei $\varphi_{2,Start} = 3\pi/2 + \Phi_2$ und endet entsprechend bei $\varphi_{2,End} = \pi/2 + \Phi_2$. Bei der Schaltverlustberechnung muss der betreffende Klemmbereich (1xx) der betrachteten Lastphase A jedoch vom Integrationsintervall *ausgeschlossen* werden, da hier keinerlei Schalthandlungen stattfinden.
Damit lautet der zur Mittelung über die Laststromhalbwelle herangezogene Integralausdruck

$$W_i = \frac{1}{2\pi} \cdot \left[\int_{\frac{\pi}{6}+\Phi_2}^{\frac{\pi}{2}+\Phi_2} w_{\Sigma on\text{-}off}(\varphi_1, \varphi_2)\, d\varphi_2 \right. \\ \left. + \int_{\frac{3\pi}{2}+\Phi_2}^{\frac{11\pi}{6}+\Phi_2} w_{\Sigma on\text{-}off}(\varphi_1, \varphi_2)\, d\varphi_2 \right]. \tag{6.40}$$

Der strom- und somit φ_2-unabhängige Summand von $w_{\Sigma on\text{-}off}$ (mit Koeffizient K_3 gewichtet, vgl. (6.33)) erhält durch die in (6.40) vorgenommene Mittelwertbildung aufgrund der Nettobreite $2\pi/3$ des Integrationsintervalls den in (6.36) bereits eingeführten Vorfaktor $\frac{1}{3}$.

Die beiden ***Strommittelwerte*** aus (6.36) ergeben sich schliesslich zu

$$I_{avg} = \frac{1}{2\pi} \cdot \left[\int_{\frac{3\pi}{2}+\Phi_2}^{\frac{11\pi}{6}+\Phi_2} i_A \, d\varphi_2 + \int_{\frac{\pi}{6}+\Phi_2}^{\frac{\pi}{2}+\Phi_2} i_A \, d\varphi_2 \right]$$
$$= \hat{I}_2 \cdot \frac{1}{2\pi}, \tag{6.41a}$$

$$I^2{}_{avg} = \frac{1}{2\pi} \cdot \left[\int_{\frac{3\pi}{2}+\Phi_2}^{\frac{11\pi}{6}+\Phi_2} i_A^2 \, d\varphi_2 + \int_{\frac{\pi}{6}+\Phi_2}^{\frac{\pi}{2}+\Phi_2} i_A^2 \, d\varphi_2 \right]$$
$$= \hat{I}_2^2 \cdot \frac{4\pi - 3\sqrt{3}}{24\pi}. \tag{6.41b}$$

Verhältnisse für $\pi/6 < \Phi_2 \leq \pi/2$

Wie auch von Abbildung 6.14 veranschaulicht wird, verlaufen in diesem Fall die Klemmbereiche generell sektorsynchron – somit ist der hier relevante Klemmbereich (1xx) identisch mit dem WR-Sektor (I). Dessen Grenzen bestimmen daher den von der Integration auszuschliessenden Bereich, welcher jetzt fest, d.h. unabhängig von Φ_2, ist.

So folgen die zwei ***Strommittelwerte*** aus (6.36) zu

$$I_{avg} = \frac{1}{2\pi} \cdot \left[\int_{\frac{3\pi}{2}+\Phi_2}^{2\pi} i_A \, d\varphi_2 + \int_{\frac{\pi}{3}}^{\frac{\pi}{2}+\Phi_2} i_A \, d\varphi_2 \right]$$
$$= \hat{I}_2 \cdot \frac{2 - \cos(\Phi_2 - {}^{\pi}\!/_{6})}{2\pi}, \tag{6.42a}$$

$$I^2{}_{avg} = \frac{1}{2\pi} \cdot \left[\int_{\frac{3\pi}{2}+\Phi_2}^{2\pi} i_A^2 \, d\varphi_2 + \int_{\frac{\pi}{3}}^{\frac{\pi}{2}+\Phi_2} i_A^2 \, d\varphi_2 \right]$$
$$= \hat{I}_2^2 \cdot \frac{4\pi + 3\big(\sin\big(2\,(\Phi_2 - {}^{\pi}\!/_{3})\big) - \sin(2\Phi_2)\big)}{24\pi}. \tag{6.42b}$$

6.2.2.3 Auswertung WR

In diesem Abschnitt werden die im Rahmen der WR-Dimensionierung anzuwendenden Berechnungsbeziehungen, sowie die darin einzusetzenden Betriebsbedingungen (M, Φ_2) zusammenfassend erläutert.

Dabei ist eine Untergliederung in drei Teilabschnitte sinnvoll. Vorab werden die *globalen Halbleiterverluste*, die zur Kühlkörperauslegung oder Wirkungsgradprädiktion heranzuziehen sind, behandelt.
Der folgende Unterabschnitt *Konventionelle Dimensionierung der Halbleiter* bezieht sich speziell auf die kritischen Betriebspunkte der WR-Halbleiter unter regulären Bedingungen.
Der *Dimensionierung der Halbleiter für den kritischen AP1* hingegen, welcher im ausgeprägten Stillstandsbetrieb unter Vollast vorliegt, ist der letzte Teilabschnitt gewidmet.

Globale Halbleiterverluste

Zunächst sei die WR-Stufe als Ganzes betrachtet. Deren *stationäre* Gesamtverluste sind ausschlaggebend für die Kühlkörperdimensionierung des Leistungsteils (zusammen mit jenen der GR-Stufe, siehe (6.94) im Abschnitt 6.2.4), sowie auch zur Bestimmung des Konverterwirkungsgrades.

Insofern ist hier der reale *Gesamt*betriebspunkt der WR-Stufe zu berücksichtigen. D.h., in die zuvor hergeleiteten Verlustbeziehungen beider WR-Halbleitertypen (Transistoren/Dioden) sind prinzipiell die *gleichen* Betriebsparameter (M, Φ_2) einzusetzen. Derjenige Betriebspunkt der maximalen, bzw. der dimensionierungsrelevanten WR-Gesamtverluste sei mit ($M_{crit,Inv}$, $\Phi_{2,crit,Inv}$) bezeichnet.

WR-Transistoren
Geben $U_{F,Inv,\,S}$ und $r_{Inv,\,S}$ die spezifischen Leitverlustparameter der WR-Transistoren an, so sind deren *globale Leitverluste* $P_{C,\,S}$ in Abhängigkeit des Aussteuergrades M und der lastseitigen Phasenverschiebung Φ_2 durch die Beziehung (6.13) gegeben.

Für $0 \leq \Phi_2 \leq \pi/6$ ist (6.16) und (6.18) darin einzusetzen, während bei $\pi/6 < \Phi_2 \leq \pi/2$ entsprechend (6.25) und (6.27) zu verwenden ist.
Dieser Berechnungszusammenhang der Leitverluste ist in der mittleren Hauptspalte der Tab. 6.3 kompakt zusammengefasst.

Allgemein sei bezüglich der *Leitverlustberechnung* angemerkt, dass *alle* aufgeführten Berechnungsformeln – einschliesslich jener der folgenden Kapitelabschnitte – durch die Verwendung des normierten Aussteuergrads $M \in [0 \ldots 1]$ auch *direkt* für die *LOV*-Modulation des *IMC*, wie auch für eine herkömmliche *BBC*-Stufe angewendet werden können. Zu beachten ist lediglich, dass ein gegebener Aussteuergrad M zu jeweils unterschiedlichen Ausgangsspannungen führt, so gilt (vgl. (3.29), (4.1))

$$\hat{U}_2 = \begin{cases} \frac{\sqrt{3}}{2}\,\hat{U}_1 \cdot M & : \text{für } KONV \\ \frac{1}{2}\,\hat{U}_1 \cdot M & : \text{für } LOV \\ \frac{1}{\sqrt{3}}\,U \cdot M & : \text{für } BBC\text{-Stufe,} \end{cases} \tag{6.43}$$

worin U die konstante ZK-Spannung eines *BBC* bezeichne.

Sind die Schaltverlustgesamtparameter der WR-Transistoren mit $K_{i,S} = K_{i,Son} + K_{i,Soff}$ für $i = 1 \ldots 5$ gegeben, dann berechnen sich die *globalen Schaltverluste* $P_{Sw,\,S}$ in Abhängigkeit der (GR-seitigen) Schaltfrequenz $f_P = f_{P1}$ und der lastseitigen Phasenverschiebung Φ_2 anhand des allgemeinen Ansatzes (6.36). In diesen werden für $0 \leq \Phi_2 \leq \pi/6$ die Strommittelwerte (6.41), hingegen für $\pi/6 < \Phi_2 \leq \pi/2$ jene nach (6.42) eingesetzt.
Die in dem Schaltverlustansatz (6.36) zudem enthaltenen Spannungsmittelwerte ergeben sich, wie gezeigt, für die *IMC* Topologie abhängig vom Modulationsverfahren ($KONV/LOV$) und für eine herkömmliche *BBC*-Stufe nochmals gesondert zu (6.39).
Beim *IMC* sind im Rahmen einer Dimensionierung die höheren Spannungsmittelwerte der *KONV*-Modulation (6.37) heranzuziehen.
Dieses textuell beschriebene Vorgehen zur Schaltverlustberechnung ist in der rechten Tabellenspalte von Tab. 6.3 übersichtlich wiedergegeben.

WR-Transistoren – beliebige Betriebspunkte			
Verlusttyp		Leitverluste	Schaltverluste
Allgemeine globale Verlustbeziehung		$P_{C,\,S} =$ (6.13)	$P_{Sw,\,S} =$ (6.36)
Spannungs-mittel-werte	***KONV***	–	(6.37)
	LOV	–	(6.38)
	BBC	–	(6.39)
Strom-mittelwerte	$\mathbf{0 \leq \Phi_2 \leq {}^{\pi}/_{6}}$	(6.16),(6.18)	(6.41)
	${}^{\pi}/_{6} < \Phi_2 \leq {}^{\pi}/_{2}$	(6.25),(6.27)	(6.42)
Halbleiter-Parameter		$U_F = U_{F,Inv,\,S}$ $r = r_{Inv,\,S}$	$K_i =$ $K_{i,Son} + K_{i,Soff}$
Max. Verluste f. WR-Stufe		$M_{crit,Inv} = 1, \quad \Phi_{2,crit,Inv} = 0$	

Tabelle 6.3: WR-Transistoren: Übersicht der Beziehungen zur Bestimmung der *globalen Verluste* $P_S = P_{C,\,S} + P_{Sw,\,S}$.

WR-Dioden – beliebige Betriebspunkte			
Verlusttyp		Leitverluste	Schaltverluste
Allgemeine globale Verlustbeziehung		$P_{C,\,D} =$ (6.13)	$P_{Sw,\,D} =$ (6.36)
Spannungs-mittel-werte	***KONV***	–	(6.37)
	LOV	–	(6.38)
	BBC	–	(6.39)
Strom-mittelwerte	$\mathbf{0 \leq \Phi_2 \leq {}^{\pi}/_{6}}$	(6.21),(6.23)	(6.41)
	${}^{\pi}/_{6} < \Phi_2 \leq {}^{\pi}/_{2}$	(6.29),(6.31)	(6.42)
Halbleiter-Parameter		$U_F = U_{F,Inv,\,D}$ $r = r_{Inv,\,D}$	$K_i =$ $K_{i,Doff}$
Max. Verluste f. WR-Stufe		$M_{crit,Inv} = 1, \quad \Phi_{2,crit,Inv} = 0$	

Tabelle 6.4: WR-Dioden: *Globale Verluste* $P_D = P_{C,\,D} + P_{Sw,\,D}$. Die Schaltverlustberechnung unterscheidet sich nur anhand der Parameter K_i (vgl. rechte Tabellenspalten).

Sind Leitverluste $P_{C,\,S}$, wie Schaltverluste $P_{Sw,\,S}$ bestimmt, so folgen die globalen *Gesamtverluste* eines Transistors aus der Summation zu

$$P_S = P_{C,\,S} \, + \, P_{Sw,\,S}. \tag{6.44}$$

WR-Dioden

Analog zur Darstellungsweise bei den Transistoren sind alle Berechnungsformeln zum Erhalt der globalen *Gesamtverluste* einer WR-Diode

$$P_D = P_{C,\,D} \, + \, P_{Sw,\,D} \tag{6.45}$$

in Tab. 6.4 zusammengefasst.

Anzumerken ist, dass sich die Schaltverlustberechnung formal nicht von derjenigen der WR-Transistoren unterscheidet. Lediglich die einzusetzenden Schaltverlustkoeffizienten $K_{i,Doff}$ sind diodenspezifisch.

Motorbezogene Aspekte

Der dimensionierungsrelevante Stationärbetriebspunkt des Konverters ist in erster Linie über die gegebene Charakteristik der von ihm gespiesenen Last bestimmt.
Unter der Annahme der für ein Antriebssystem typischen Motorlasten, sind praktisch wohl zwei Betriebspunkte von Bedeutung. Sie entsprechen den stationären Nennpunkten einerseits einer *permanenterregten Synchronmaschine* (PSM), wie andererseits einer *Asynchronmaschine* (ASM) und sind gegeben mit

- **PSM**: $M_{crit,Inv} = 1, \;\; \Phi_{2,crit,Inv} = 0$

- **ASM**: $M_{crit,Inv} = 1, \;\; \Phi_{2,crit,Inv} = \pi/6.$

Die ***PSM-Betriebsbedingung*** ($M_{crit,Inv} = 1, \Phi_{2,crit,Inv} = 0$) führt darüberhinaus auch zu den *maximalen* Verlusten der WR-Stufe (vgl. Angabe in letzter Tabellenzeile von Tab. 6.3,

Tab. 6.4).
Eine – wennauch beim *OCL* nur sehr geringfügige[10] – Verlusterhöhung gegenüber der ASM-Betriebsbedingung ergibt sich aus einer allgemein etwas längeren Leitdauer der Transistoren, deren Leitverlustparameter $r_{Inv,\,S} > r_{Inv,\,D}$ in der Regel deutlich höher ist als jener der Dioden.

Wie sich später in Abbildung 6.17, bzw. Abschnitt 6.2.3.3 zeigt, führt die Betriebsbedingung ($M = 1, \Phi_2 = 0$), die auch den grösstmöglichen Wirkleistungstransfer ermöglicht, ebenso zu maximalen Verlusten in der GR-Stufe, wo die Verlusterhöhung gegenüber dem ASM-Betriebspunkt mitunter deutlicher ausfallen kann.

Zur Kühlkörperauslegung kann dennoch, solange ausschliesslich eine *Asynchronmaschine* am Konverter betrieben werden soll, auch deren stationäre Betriebsbedingung ($M = 1$, $\Phi_2 = \pi/6$) herangezogen werden.
Transient abweichende Kurzzeitbetriebspunkte sind angesichts der grossen thermischen Kühlkörperkapazität vernachlässigbar.

Die für die oben genannten dimensionierungsbezogenen Betriebspunkte gültigen Spannungs- und Strommittelwertformeln sind in den Tabellen Tab. 6.3 und Tab. 6.4 jeweils durch einen dickgedruckten Zeileneintrag gekennzeichnet.

Gesamtverluste der WR-Stufe
Bisher berechnet wurden lediglich die Einzelverluste je eines Halbleiterelements der WR-Stufe.

Die Gesamtverluste P_{Inv} der *vollständigen WR-Stufe*, die schliesslich auch zur sich einstellenden Temperaturerhöhung des Kühlkörpers gegenüber der Umgebung (siehe (6.94)) führen, können unmittelbar durch Addition der globalen Einzelverluste aller WR-Halbleiter gemäss

$$\begin{aligned} P_{Inv} &= 6 \cdot P_S \,+\, 6 \cdot P_D \\ &= 6 \cdot (P_{C,\,S} + P_{Sw,\,S} \,+\, P_{C,\,D} + P_{Sw,\,D}) \end{aligned} \tag{6.46}$$

[10]Eben dies ist der charakteristische Vorzug der *OCL*-Klemmstrategie.

bestimmt werden.

Aufgrund des Modulationsprinzips des *Stromlosen Schaltens des GR* werden in der GR-Stufe eines *IMC*[11] in der Regel vernachlässigbare Schaltverluste erzeugt (vgl. Abschnitt 6.1.2).
Somit entsprechen die gesamten Konverter-Schaltverluste $P_{Sw,tot}$ praktisch den Schaltverlusten der WR-Stufe, d.h.

$$P_{Sw,tot} \approx P_{Sw,Inv} = 6 \cdot (P_{Sw,\,S} + P_{Sw,\,D}). \tag{6.47}$$

Der sich so ergebende Konverter-Schaltverlustverlauf $P_{Sw,tot} = f(\Phi_2)$ in Abhängigkeit der lastseitigen Phasenverschiebung wurde zuvor bereits in Abbildung 6.10(a), sowie im Kapitel 4 in Abbildung 4.40(b) gezeigt (Kennung: *KONV,OCL*).

Konventionelle Dimensionierung der Halbleiter

Im Rahmen der *konventionellen* Halbleiterdimensionierung, die eben *nicht* den Stillstandsbetrieb unter vollem Motornennmoment als Auslegungskriterium heranzieht, werden weiterhin die *globalen* Verlustwerte betrachtet.

Von Bedeutung sind hier also die global gemittelten Maximalverluste, die jeweils als *halbleiterindividueller* „Worst-Case“ auftreten. Da in der WR-Stufe Transistoren und Dioden eines Brückenzweigs prinzipiell nicht im selben Strompfad liegen, folgen deren maximale Einzelverluste je unter verschiedenen Betriebsbedingungen. Folgerichtig stellt die Summe dieser maximalen Einzelbelastungen *nicht* die Gesamtbelastung eines Brückenzweigs (oder der WR-Stufe) dar.
Insofern wird in diesem Abschnitt *kein* realer Gesamtbetriebspunkt, sondern zwei Einzelbetriebspunkte betrachtet.

Die ***WR-Transistoren*** führen einen in positiver Richtung fliessenden ZK-Strom und sind folglich im *vollen motorischen Betrieb*, d.h. unter

$$M_{crit,\,S} = 1, \qquad \Phi_{2,crit,\,S} = 0, \tag{6.48}$$

[11] ggf. abgesehen von der *RB-IMC* Topologie

maximal belastet, wo auch der grösstmögliche Wirkleistungstransfer vom Netz zur Last stattfindet.

Diese transistorkritische Betriebsbedingung (6.48) stimmt mit dem zuvor angeführten PSM-Stationärpunkt überein, der seinerseits ebenso für die Kühlkörperauslegung relevant ist.

Aber auch dann, wenn keine PSM mit dem Konverter betrieben werden soll, so ist für die Transistordimensionierung doch immer die Bedingung (6.48) heranzuziehen.
Lastunabhängig lassen sich *transient* auftretende Betriebssituationen gemäss (6.48) im Allgemeinen *nicht vermeiden*. Weil die thermische Zeitkonstante τ_{th} des Halbleiterelements im Bereich nur einiger Millisekunden liegt, würde eine kritische Transiente der realistischen Dauer τ_{th} unweigerlich zur Überlastung und somit zum Ausfall des Transistors führen.

Die für die Transistordimensionierung ausschlaggebende Betriebsbedingung (6.48) ist auch in der unteren Zeile von Tab. 6.5(a) angegeben. Darüberhinaus sind dort die für diese Betriebsbedingung gültigen Rechenbeziehungen kompakt zusammengetragen.
Leit- und Schaltverluste der WR-Transistoren sind schliesslich gemäss (6.44) zu addieren.

Der von den ***WR-Dioden*** geführte ZK-Strom fliesst in negativer Richtung und damit der ZK-Spannung entgegen. Demzufolge sind die Dioden im *vollen generatorischen Betrieb*, d.h. unter

$$M_{crit,\,D} = 1, \qquad \Phi_{2,crit,\,D} = \pi, \tag{6.49}$$

einer maximalen Belastung ausgesetzt. Dieser Betriebspunkt entspricht dem grösstmöglichen Wirkleistungstransfer von der Last zurück ins speisende Netz.

Plausiblerweise sind die Belastungsverhältnisse für WR-Transistoren und Dioden *formal symmetrisch* und im *generatorischen Betrieb* $\Phi_2 = \pi/2 \ldots 3\pi/2$ gegenüber dem, im Zuge der Formelherleitung betrachteten, motorischen Betrieb gerade miteinander *vertauscht*.

(a) WR-Transistoren – glob. Maximalbelastung			
Verlusttyp		Leitverluste	Schaltverluste
Allgemeine globale Verlustbeziehung		$P_{C,\,S} =$ (6.13)	$P_{Sw,\,S} =$ (6.36)
Spannungs-mittel-werte	***KONV***	–	(6.37)
Strom-mittelwerte	$\mathbf{0 \leq \Phi_2 \leq \pi/6}$	(6.16),(6.18)	(6.41)
Halbleiter-Parameter		$U_F = U_{F,Inv,\,S}$ $r = r_{Inv,\,S}$	$K_i =$ $K_{i,Son} + K_{i,Soff}$
Bedingung max. Verluste f. WR-Transistoren		$M_{crit} = 1$,	$\boldsymbol{\Phi_{2,crit,\,S} = 0}$

(b) WR-Dioden – glob. Maximalbelastung			
Verlusttyp		Leitverluste	Schaltverluste
Allgemeine globale Verlustbeziehung		$P_{C,\,D} =$ (6.13)	$P_{Sw,\,D} =$ (6.36)
Spannungs-mittel-werte	***KONV***	–	(6.37)
Strom-mittelwerte	$\mathbf{0 \leq \Phi_2 \leq \pi/6}$	(6.16),(6.18)	(6.41)
Halbleiter-Parameter		$U_F = U_{F,Inv,\,D}$ $r = r_{Inv,\,D}$	$K_i =$ $K_{i,Doff}$
Bedingung max. Verluste f. WR-Dioden		$M_{crit} = 1$,	$\Phi_{2,crit,\,D} = \boldsymbol{\pi}$ $\mapsto \boldsymbol{\Phi_{2,crit,\,S} = 0}$

Tabelle 6.5: Für die WR-Dioden gelten unter $\Phi_2 = \pi$ die gleichen Verhältnisse maximaler Belastung, wie für die Transistoren unter $\Phi_2 = 0$. So können stets dieselben Berechnungsbeziehungen (der Transistoren) herangezogen werden – sie unterscheiden sich allein durch die Halbleiterparameter.

Dieser Umstand vereinfacht die *Diodendimensionierung*. Aufgrund der Gleichheit der Spannungsmittelwerte, sowie nach erfolgter Argumentverschiebung

$$\Phi_2 \mapsto \Phi_2 + \pi \tag{6.50}$$

auch aller Strommittelwerte, können die für die WR-*Transistoren im motorischen Betrieb* bestimmten Berechnungsbeziehungen unmittelbar angewendet werden.
Ist die formale Identität der Verlustberechnungsformeln mit obiger Argumentverschiebung gewährleistet, so sind selbstverständlich die spezifischen Halbleiterparameter (Leitverlustparameter und Schaltverlustkoeffizienten) der *WR-Dioden* in die von den Transistoren übernommenen Beziehungen einzusetzen.

Zusammengefasst sind die vorangegangenen Aussagen in Tab. 6.5(b). Darin verdeutlicht die untere Zeile, dass die Argumentverschiebung (6.50) die diodenkritische Betriebsbedingung (6.49) in die transistorkritische Bedingung (6.48) überführt. Letztere kann dann – zusammen mit den Halbleiterparametern der Dioden – in die aufgeführten Berechnungsbeziehungen (der Transistoren) eingesetzt werden.
Abschliessend sind die so errechneten Leit- und Schaltverluste der WR-Dioden entsprechend (6.45) zu summieren.

Dimensionierung der Halbleiter für kritischen AP1

Im Rahmen einer sehr konservativen Halbleiterdimensionierung, wie sie vor allem für einen *ausgeprägten* Betrieb im kritischen Arbeitspunkt 1, d.h. unter vollem Nennmoment in der Umgebung des Motorstillstands ($|f_2| < 5\text{Hz}$) ratsam ist, sollte anstelle der globalen, die *lokale* Maximalbelastung als Dimensionierungskriterium herangezogen werden.

Die nachfolgend dargelegten Beziehungen sind beim *IMC* nur für das Basis-Modulationsverfahren *Stromloses Schalten des GR* relevant und auch hier lediglich bei Anwendung der *OCL*-Klemmung. Wird stattdessen die *CMCL*-Klemmvariante gewählt, so lässt sich das lokal gemittelte Verlustmaximum $\widehat{\overline{p}}$, ebenso wie durch die Verwendung der *SLS*-Kommutierung,

deutlich reduzieren (vgl. Kapitel 4).
Da die Betriebsweise einer *BBC*-Stufe (bzw. eines Spannungszwischenkreis-Wechselrichters) den *IMC*-Verhältnissen bei *OCL*-Modulation entspricht, ist das folgende Dimensionierungskriterium dort ebenfalls relevant.

Leitverluste
Die gemäss (6.6) vorzunehmende Mittelung der lokalen Verluste über die thermische Halbleiterzeinkonstante τ_{th} (bzw. über einen GR-Sektor) sowie die nachfolgende Maximumbestimmung in φ_2 ist in Übertragung auf die Leitverlustbestimmung letztlich auf die Integranden von (6.14) anzuwenden. Das dortige äussere Integral über φ_1 mitsamt zugehörigem Vorfaktor $^3/_\pi$ bleibt also erhalten.

Das Maximum $Max(\overline{p}_{C,\,S/D} + \overline{p}_{Sw,\,S/D})$ der Summe aus Leit- *und* Schaltverlusten tritt über φ_2 betrachtet unmittelbar *vor* dem Übergang zum Klemmbereich des betreffenden WR-Brückenzweigs auf[12]. Für die exemplarisch untersuchten Halbleiter des Brückenzweigs A ist das beispielsweise am Ende des Bereichs (x0x) in Abbildung 6.12 der Fall. Zu diesem Zeitpunkt wird ein Lastphasenstrom des relativ hohen Betrages $|i_A| = \hat{I}_2 \cdot \cos(^\pi/_6)$ sowohl geschaltet als auch – jeweils im Freilaufintervall – langandauernd vom WR-Transistor S_{An} (für $\Phi_2 = \pi$) oder von Diode D_{nA} (für $\Phi_2 = 0$) geführt.

So ergibt sich schliesslich aus den Integranden von (6.14) für die lokal gemittelten, *leitverlustbezogenen* Stromwertmaxima

$$\hat{\bar{i}}_{S/D} = \frac{3}{\pi} \cdot \hat{I}_2 \cos(^\pi/_6), \tag{6.51a}$$

$$\hat{\bar{i}}^2_{S/D,\,rms} = \frac{3}{\pi} \cdot \hat{I}_2^2 \cos^2(^\pi/_6). \tag{6.51b}$$

Wie im vorangehenden Abschnitt bereits erläutert, unterliegen dabei Transistoren wie Dioden den gleichen maximalen Belastungsverhältnissen – also auch den gleichen Stromwertmaxima.

[12]Sofern von nennenswerten Schaltverlusten ausgegangen werden kann – für Hochfrequenztaktung trifft dies allgemein zu.

Von daher soll hier auf die Angabe separater Gleichungsausdrücke verzichtet und stattdessen die Gültigkeit für beide Halbleiterventile durch die Indices (S/D) kenntlich gemacht werden.

Die angepasste *Leitverlustbeziehung* (6.13) lautet damit nun

$$\widehat{\overline{p}}_{C,\,S/D} = U_{F,Inv,\,S/D} \cdot \widehat{\overline{i}}_{S/D} + r_{Inv,\,S/D} \cdot \widehat{\overline{i}}^{\,2}_{S/D,\,rms}. \tag{6.52}$$

Schaltverluste

Im Rahmen der entsprechenden Schaltverlustberechnung ist die lokale Mittelung über φ_1, sowie die Maximumbestimmung über φ_2 auf das Verlustenergiepolynom $w_{\Sigma on\text{-}off}$ anzusetzen, welches in (6.33) angegeben ist.

Da auch hier die Mittelwertbildung über φ_1 gegenüber (6.35) unverändert bleibt, sind die in (6.37) (für *LOV*: (6.38), für *BBC*: (6.39)) spezifizierten *Spannungsmittelwerte* U_{avg}, $U^2{}_{avg}$ *weiterhin gültig.*

Die in (6.33) auftretenden Stromausdrücke sind jedoch durch zutreffende Maximalwerte des Momentanverlaufs von i_A zu ersetzen. Der relevante Maximalbetrag $|i_A|$, der jeweils an den Übergängen zum Klemmbereich wirksam ist, wurde oben bereits genannt.
Dementsprechend lauten die *schaltverlustbezogenen* Stromwertmaxima

$$\widehat{i} = \hat{I}_2 \cos(\pi/6), \tag{6.53a}$$

$$\widehat{i}^{\,2} = \hat{I}_2^2 \cos^2(\pi/6). \tag{6.53b}$$

Zu Folge der ausbleibenden Mittelung über die Lastperiode ist in der entsprechend modifizierten *Schaltverlustbeziehung*

$$\begin{aligned}\widehat{\overline{p}}_{Sw,\,S/D} = \; & f_P \cdot \Big(K_1 \cdot U_{avg}\,\widehat{i} + K_2 \cdot U_{avg}\,\widehat{i}^{\,2} + K_3 \cdot U^2{}_{avg} \\ & + K_4 \cdot U^2{}_{avg}\,\widehat{i} + K_5 \cdot U^2{}_{avg}\,\widehat{i}^{\,2}\Big)\end{aligned} \tag{6.54}$$

im Unterschied zur ursprünglichen Form (6.36) *kein* weiterer Faktor zum Koeffizienten K_3 des dritten Polynomterms hinzugekommen.

Die Schaltverlustkoeffizienten K_i mit $i \in \{1 \ldots 5\}$ in (6.54) bestimmen sich dabei unverändert, halbleitertypabhängig zu

$$K_i = \begin{cases} K_{i,Son} + K_{i,Soff} & : \text{für Transistoren} \\ K_{i,Doff} & : \text{für Dioden.} \end{cases} \tag{6.55}$$

Elementverluste

Die speziell auf den kritischen Stillstandsbetrieb (Arbeitspunkt 1) ausgelegten Leistungshalbleiterelemente der WR-Stufe sollten damit jeweils die resultierende Verlustleistungssumme

$$\widehat{\overline{p}}_{S/D} = \widehat{\overline{p}}_{C,\,S/D} + \widehat{\overline{p}}_{Sw,\,S/D} \tag{6.56}$$

thermisch abführen können.

Die sich so ergebenden Verlustwerte (6.56) der WR-Halbleiter im Arbeitspunkt 1 wurden zuvor im Kapitel 4.3 in der Abbildung 4.56 (Kennung: 'IMC') in Gegenüberstellung entsprechender Werte der *CMC*-Halbleiter grafisch dargestellt.
Da dort die Verhältnisse des motorischen Betriebs (d.h. $\Phi_2 = 0$) gezeigt sind, korrespondiert der Balken der Diode (Leit- *und* Schaltverluste) mit dem Maximalwert $\widehat{\overline{p}}_D$ aus (6.56).

6.2.3 Berechnungen zur GR-Stufe

Wie auch bei den Untersuchungen zur WR-Stufe in Abschnitt 6.2.2 beziehen sich die Berechnungen diesen Abschnitts ebenfalls auf die *KONV, OCL*-Modulation, die auf dem Basis-Verfahren des *Stromlosen Schaltens des GR* beruht. Weiterhin wird auch hier grundsätzlich von der allgemein relevanten Betriebsbedingung $\Phi_1 = 0$ ausgegangen.

Abbildung 6.15 zeigt die für die verschiedenen *IMC* Topologien variierenden Brückenzweigstrukturen der GR-Stufe. Mit wechselnder ZK-Strompolarität $i \gtrless 0$ liegen teilweise unterschiedliche Halbleiter im Strompfad.
Darüberhinaus sind in Abbildung 6.15 die im folgenden verwendeten Bezeichnungen zur Benennung der GR-Halbleiterelemente eingeführt.

Angesichts der Variantenvielfalt erweist es sich als zweckmässig, zunächst nur von *Vorwärts-* und *Rückwärts-Elementen* zu sprechen.
Dabei sei ein Vorwärts-Element (Index: 'F') in positiver ZK-Stromrichtung gepolt, während ein Rückwärts-Element (Index: 'R') den ZK-Strom in negativer Richtung führt.
Entsprechend wird der Stromanteil durch die betreffenden Elemente im folgenden als Vorwärtsstrom i_F, bzw. Rückwärtsstrom i_R bezeichnet (vgl. Abbildung 6.15(a)).
Schliesslich können die Belastungen der topologiespezifischen Halbleiterelemente aus den Berechnungsresultaten zum Vor- und Rückwärtsstrom ermittelt werden.

Aufgrund des Modulationsprinzips des stromlosen Kommutierens der GR-Stufe, werden die GR-Halbleiter für gewöhnlich in erster Linie durch Leitverluste (behandelt in Abschnitt 6.2.3.1) belastet.
In Abschnitt 6.2.3.2 wird zudem jedoch auch ein Berechnungsansatz für die GR-Schaltverluste aufgezeigt. Praktisch ist dieser vornehmlich zur Dimensionierung einer *RB-IMC* Eingangsstufe relevant.

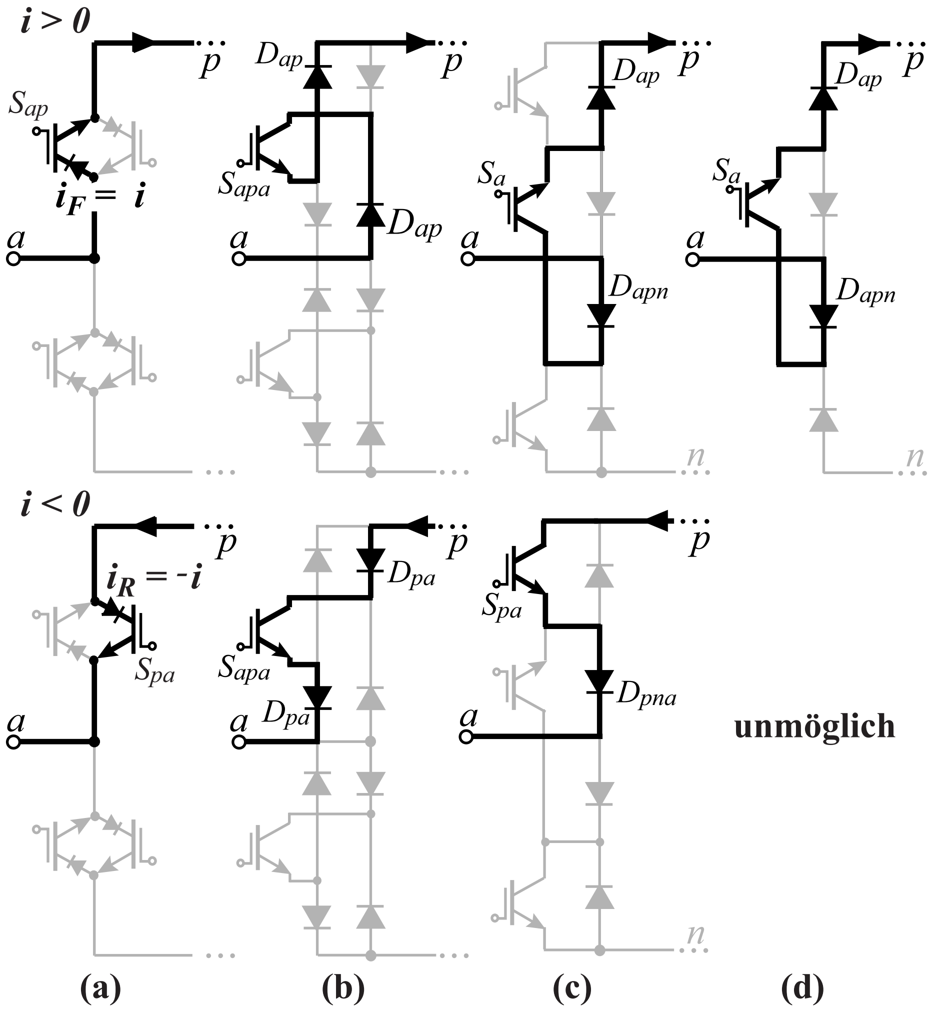


Abbildung 6.15: Strompfade und Elementbezeichnungen.
Mit wechselnder Polarität des ZK-Stoms i werden topologieabhängig verschiedene Halbleiterelemente bestromt.
In positiver ZK-Stromrichtung gepolte Elemente werden vom Strom $i_F = i$ durchflossen, entgegengepolte Leistungshalbleiter vom Strom $i_R = -i$.
Dargestellt sind GR-Brückenzweige der Topologien
(a) *RB-IMC*, **(b)** *VSMC*, **(c)** *SMC*, **(d)** *USMC*.

6.2.3.1 Leitverluste

Äquivalent zur generellen Beziehung (6.13), aus Abschnitt 6.2.2.1 werden die globalen Leitverluste für Vor- bzw.

Rückwärts-Element der GR-Stufe (allg. Index: '*Rct*') mit

$$P_{C,\,F/R} = U_{F,Rct,\,F/R} \cdot I_{F/R} + r_{Rct,\,F/R} \cdot I^2_{F/R,\,rms}, \qquad (6.57)$$

beschrieben.
Dabei sind in (6.57) allein die Leitverlustparameter $U_{F,Rct,\,F/R}$ und $r_{Rct,\,F/R}$ GR-spezifisch. Die Form des Ausdrucks hingegen ist identisch mit (6.13).

Wurde anhand von Abbildung 6.15 die Aufteilung des ZK-Stroms $i \gtrless 0$ auf die verschiedenen Halbleiterelemente der GR-Stufe visualisiert, so veranschaulicht Abbildung 6.16 einerseits die Zusammensetzung des ZK-Stroms aus je zwei verschiedenen Blöcken des Laststroms, sowie andererseits die Situation, die einen Polaritätswechsel eines ZK-Stromblocks hervorruft.

Bei der hier beispielhaft betrachteten Lage des Ausgangsspannungszeigers $\underline{\bar{u}}_2$ im WR-Sektor (VI) gilt für den Momentanwert des ZK-Stroms

$$i = \begin{cases} i_A + i_C = -i_B & : \text{für} \;\; \boldsymbol{s}_{WR} = (101) \\ i_A & : \text{für} \;\; \boldsymbol{s}_{WR} = (100) \\ 0 & : \text{für} \;\; \boldsymbol{s}_{WR} = (000)/(111), \end{cases} \qquad (6.58)$$

d.h. der Pegel des ZK-Stroms wechselt allgemein mit dem Schaltzustand der WR-Stufe.

Die beiden hier beteiligten Lastphasenströme seien dabei mit

$$i_A = \hat{I}_2 \cdot \cos(\varphi_2 - \Phi_2) \qquad (6.59)$$

$$i_B = \hat{I}_2 \cdot \cos(\varphi_2 - \Phi_2 - \frac{2\pi}{3}) \qquad (6.60)$$

an dieser Stelle nochmals angegeben.

Befindet sich der Spannungszeiger gemäss Abbildung 6.16 im WR-Sektor (VI) (oder aber (I)), so wird also stets auch der Schaltzustand (100) und damit ein ZK-Strom des Pegels i_A aktiviert. Dieser Laststrompegel zeigt genau dann ein *negatives* Vorzeichen ($i_A < 0$), wenn sich der zugehörige Stromzeiger $\underline{i}_2$ in der linken Halbebene befindet, sodass dessen Projektion auf die negative A-Achse fällt.

Eine solche Zeigersituation ist in Abbildung 6.16 – markiert mit dem Kürzel '(ineg)' – dargestellt und kann offenkundig für $\Phi_2 > {}^{\pi}/_{6}$ auftreten[13] (vgl. auch Abschnitt 3.4.4).
Der zugehörige Zeitverlauf des ZK-Stroms i über eine Pulsperi-

[13] Der Komplementärfall tritt auf für $\Phi_2 < -\pi/6$, sofern $\underline{\bar{u}}_2$ im WR-Sektor (I) liegt.

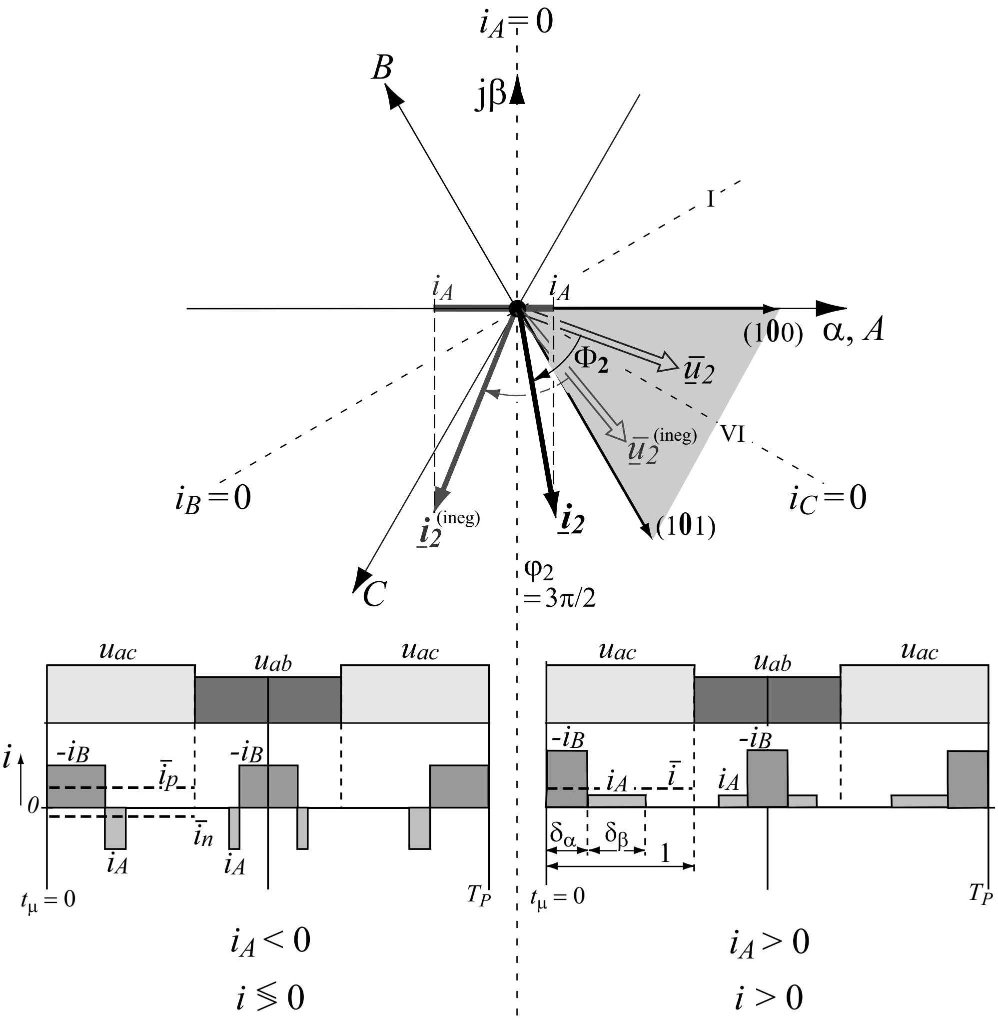


Abbildung 6.16: WR-Raumzeiger für $\Phi_2 > \pi/6$. Negative ZK-Stromblöcke $i = i_A < 0$ treten für Stromzeiger $\underline{i}_2$ auf, die in der linken Halbebene liegen, während sich der Spannungszeiger $\underline{\bar{u}}_2$ im WR-Sektor (VI) oder (I) der rechten Halbebene befindet. Bei festem $\Phi_2 > \pi/6$ stellen sich solche Situationen, wie hier mit dem Kürzel '(ineg)' gekennzeichnet, für entsprechende Zeigerlagen von $\underline{\bar{u}}_2$ in jedem WR-Sektor ein.

ode ist im unteren linken Bildteil gezeigt. Mit dem Stromblock i_A weist der ZK-Strom nun auch eine *negative Komponente* $i < 0$ auf, die in der GR-Stufe durch ein Rückwärts-Element fliessen wird.

Der lokale Mittelwert $\bar{i}$ des ZK-Stroms wird im betrachteten WR-Sektor (VI) durch

$$\bar{i} = \delta_\alpha(5\pi/3) \cdot (-i_B) + \delta_\beta(5\pi/3) \cdot i_A, \tag{6.61}$$

beschrieben, wobei die relativen WR-Einschaltzeiten δ_α, δ_β gemäss (6.12) definiert sind.

Obige Beziehung (6.61) ist auch in der Pulsperiode im unteren rechten Bildteil der Abbildung 6.16 veranschaulicht. Verdeutlicht ist dort darüberhinaus, dass es hinreichend ist, den lokalen Mittelwert $\bar{i}$ gemäss (6.61) über ein GR-Teilintervall zu berechnen. Der Wert von $\bar{i}$ wäre in den verbleibenden Teilintervallen der Pulsperiode identisch.

Zumindest für gewisse Winkellagen von $\underline{u}_2$ innerhalb eines WR-Sektorintervalls rufen also feste Lastphasenverschiebungen $|\Phi_2| > \pi/6$ negative ZK-Stromblöcke hervor.
Folglich setzt sich im betreffenden Winkelintervall, welches im Beispiel nach Abbildung 6.16 etwa der ersten Sektorhälfte (VI.A) entspricht, auch der lokale Mittelwert des ZK-Stroms

$$\bar{i} = \bar{i}_p + \bar{i}_n \tag{6.62}$$

aus einem positiven *und* einem negativen Anteil zusammen.

Bei einer Lage von $\underline{u}_2$ im Restsektorintervall – im gegebenen Beispiel ist dies annähernd die zweite Sektorhälfte (VI.B) – ist der ZK-Strom unipolar und in der Folge gilt für den lokalen Mittelwert

$$\bar{i} = \bar{i}_p. \tag{6.63}$$

Im Rahmen der nachfolgenden globalen Mittelungsmassnahmen sind positive $\bar{i}_p$ wie negative Anteile $\bar{i}_n$ des mittleren lokalen ZK-Stroms *getrennt* voneinander über φ_1 und φ_2 zu integrieren. Die korrekten Integrationsgrenzen werden dabei von den Winkelintervallen fester Stromblockpolaritäten bestimmt.

Da das Zeitverhalten des ZK-Stroms innerhalb eines jeden WR-Sektors identisch ist, braucht im Unterschied zu den Leitverlustberechnungen für die WR-Stufe (Abschnitt 6.2.2.1) hier nur über *ein* WR-Sektorintervall der Breite $\Delta\varphi_2 = \pi/3$ gemittelt zu werden. In Übereinstimmung mit Abbildung 6.16 wird dazu exemplarisch der WR-Sektor (VI) gewählt.

Aufgrund der bekannten Tatsache, dass für $\Phi_2 < {}^{\pi}\!/_{6}$ jederzeit (d.h. für beliebige Zeigersituationen) ein ausschliesslich positiver ZK-Strom vorliegt, ist es notwendig, die folgenden Berechnungen für die beiden Fälle $0 \leq \Phi_2 \leq {}^{\pi}\!/_{6}$ und ${}^{\pi}\!/_{6} < \Phi_2 \leq {}^{\pi}\!/_{2}$ separat anzusetzen.

Verhältnisse für $\boldsymbol{0 \leq \Phi_2 \leq \pi/6}$

Auf die unten vorgenommene Aufspaltung in zwei Teilintegrale über φ_2 kann formal auch verzichtet werden – sie dient hier allein der Verdeutlichung der wechselnden Schaltzustandsabfolge in den beiden Klemmbereichen des WR-Sektors (vgl. Abbildung 6.12).

Globaler Mittelwert I_F des Vorwärtsstroms:
$(0 \leq \Phi_2 \leq \pi/6)$

$$I_p = \frac{9}{\pi^2} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \left[\int_{\frac{11\pi}{6}+\Phi_2}^{2\pi} \Big(\delta_\beta(5\pi/3) \cdot i_A \; + \; \delta_\alpha(5\pi/3) \cdot (-i_B)\Big)\, d\varphi_2 \right.$$
$$\left. + \int_{\frac{5\pi}{3}}^{\frac{11\pi}{6}+\Phi_2} \Big(\delta_\alpha(5\pi/3) \cdot (-i_B) \; + \; \delta_\beta(5\pi/3) \cdot i_A\Big)\, d\varphi_2 \right] d\varphi_1 \tag{6.64a}$$

$$\begin{aligned} I_F &= \frac{1}{3} \cdot I_p \\ &= \hat{I}_2\, \frac{\sqrt{3}}{2\pi} \cdot M \cos(\Phi_2). \end{aligned} \tag{6.64b}$$

Globaler Effektivwert $I^2_{F,rms}$ des Vorwärtsstroms:
$(0 \leq \Phi_2 \leq \pi/6)$

$$I^2_{p,rms} = \frac{9}{\pi^2} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \Bigg[\int_{\frac{11\pi}{6}+\Phi_2}^{2\pi} \big(\delta_\beta(5\pi/3) \cdot i_A^2 \; + \; \delta_\alpha(5\pi/3) \cdot i_B^2\big) \; d\varphi_2 \\ + \int_{\frac{5\pi}{3}}^{\frac{11\pi}{6}+\Phi_2} \big(\delta_\alpha(5\pi/3) \cdot i_B^2 \; + \; \delta_\beta(5\pi/3) \cdot i_A^2\big) \; d\varphi_2 \Bigg] d\varphi_1 \tag{6.65a}$$

$$\begin{aligned} I^2_{F,rms} &= \frac{1}{3} \cdot I^2_{p,rms} \\ &= \frac{\hat{I}_2^2}{2\pi^2} \cdot M\big(3 + 2\cos(2\Phi_2)\big). \end{aligned} \tag{6.65b}$$

Auch die global gemittelten Gesamtwerte des ZK-Stroms $I = I_p$, $I^2_{rms} = I^2_{p,rms}$ stimmen mit den jeweiligen positiven Komponenten überein.
Da sich der ZK-Strom aus globaler Sicht gleichmässig auf die *drei* GR-Brückenzweige aufteilt, sind jene positiven Komponenten generell zu dritteln, um zu den betreffenden Werten I_F, $I^2_{F,rms}$ des Vorwärtsstroms zu gelangen.

Globaler Mittelwert I_R des Rückwärtsstroms:
$(0 \leq \Phi_2 \leq \pi/6)$

$$I_R = 0. \tag{6.66}$$

Globaler Effektivwert $I^2_{R,rms}$ des Rückwärtsstroms:
$(0 \leq \Phi_2 \leq \pi/6)$

$$I^2_{R,rms} = 0. \tag{6.67}$$

Da keinerlei negative Stromblöcke im ZK auftreten, folgen auch die global gemittelten Werte des Rückwärtsstroms zu Null.

Verhältnisse für $\pi/6 < \Phi_2 \leq \pi/2$

In diesem Fall sind die Integrationsgrenzen (vgl. auch Abbildung 6.11, Abbildung 6.12) derart festzulegen, dass in den Integranden nur unipolare ZK-Stromkomponenten stehen.

Globaler Mittelwert I_F des Vorwärtsstroms:
$(\pi/6 < \Phi_2 \leq \pi/2)$

$$I_p = \frac{9}{\pi^2} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \Bigg[\int_{\frac{3\pi}{2}+\Phi_2}^{2\pi} \delta_\beta(5\pi/3) \cdot i_A \, d\varphi_2 + \int_{\frac{5\pi}{3}}^{2\pi} \delta_\alpha(5\pi/3) \cdot (-i_B) \, d\varphi_2 \Bigg] d\varphi_1 \tag{6.68a}$$

$$\begin{aligned} I_F &= \frac{1}{3} \cdot I_p \\ &= \hat{I}_2 \, \frac{3}{4\pi^2} \cdot M\Bigg(\Big(\sqrt{3} + \frac{\pi}{6} - \Phi_2\Big) \sin(\Phi_2) + \\ &\qquad + \Big(\sqrt{3}\,\big(\frac{5\pi}{6} - \Phi_2\big) - 1\Big) \cos(\Phi_2)\Bigg). \end{aligned} \tag{6.68b}$$

Globaler Effektivwert $I^2_{F,rms}$ des Vorwärtsstroms:
$(\pi/6 < \Phi_2 \leq \pi/2)$

$$I^2_{p,rms} = \frac{9}{\pi^2} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \Bigg[\int_{\frac{3\pi}{2}+\Phi_2}^{2\pi} \delta_\beta(5\pi/3) \cdot i_A^2 \, d\varphi_2 + \int_{\frac{5\pi}{3}}^{2\pi} \delta_\alpha(5\pi/3) \cdot i_B^2 \, d\varphi_2 \Bigg] d\varphi_1 \tag{6.69a}$$

$$\begin{aligned} I^2_{F,rms} &= \frac{1}{3} \cdot I^2_{p,rms} \\ &= \frac{\hat{I}_2^2}{2\pi^2} \cdot M\Big(\sqrt{3}\, \cos(\pi/6 + 2\Phi_2) + 4\cos(\pi/6 - \Phi_2)\Big) \end{aligned} \tag{6.69b}$$

Während gemäss Abbildung 6.16 der Strompegel $(-i_B)$ über den gesamten WR-Sektor (VI) positiv ist, trifft dies für den Laststrom i_A nur im hinteren Sektorbereich $\varphi_2 \in [3\pi/2 + \Phi_2 \ldots 2\pi]$ zu.

Globaler Mittelwert I_R des Rückwärtsstroms:
$(\pi/6 < \Phi_2 \leq \pi/2)$

$$I_n = \frac{9}{\pi^2} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{5\pi}{3}}^{\frac{3\pi}{2}+\Phi_2} \delta_\beta(5\pi/3) \cdot (-i_A)\, d\varphi_2\, d\varphi_1 \tag{6.70a}$$

$$\begin{aligned} I_R &= \frac{1}{3} \cdot I_n \\ &= \hat{I}_2\, \frac{3}{4\pi^2} \cdot M\Bigg(\Big(\sqrt{3} + \frac{\pi}{6} - \Phi_2\Big)\sin(\Phi_2) + \\ &\qquad + \Big(\sqrt{3}\,\big(\frac{\pi}{6} - \Phi_2\big) - 1\Big)\cos(\Phi_2)\Bigg). \end{aligned} \tag{6.70b}$$

Globaler Effektivwert $I^2_{R,rms}$ des Rückwärtsstroms:
$(\pi/6 < \Phi_2 \leq \pi/2)$

$$I^2_{n,rms} = \frac{9}{\pi^2} \int_{-\frac{\pi}{6}}^{\frac{\pi}{6}} \int_{\frac{5\pi}{3}}^{\frac{3\pi}{2}+\Phi_2} \delta_\beta(5\pi/3) \cdot i_A^2\, d\varphi_2\, d\varphi_1 \tag{6.71a}$$

$$\begin{aligned} I^2_{R,rms} &= \frac{1}{3} \cdot I^2_{n,rms} \\ &= \frac{\hat{I}_2^2}{2\pi^2} \cdot M\Big(3 + \cos(\pi/3 - 2\Phi_2) - 4\cos(\pi/6 - \Phi_2)\Big). \end{aligned} \tag{6.71b}$$

Negative Laststrompegel i_A werden, Abbildung 6.16 entsprechend, nur im vorderen Sektorbereich $\varphi_2 \in [5\pi/3 \ldots 3\pi/2 + \Phi_2]$ in den ZK geschaltet.
Auch die negativen Globalwertkomponenten I_n, $I^2_{n,rms}$ des ZK-Stroms sind zum Erhalt der relevanten Rückwärtsstromwerte I_R, $I^2_{R,rms}$ zu dritteln.

Umrechnung der Stromwerte auf *Sparse* Topologien

Unter Bezugnahme auf Abbildung 6.15 können mit den zuvor ermittelten Kennwerten I_F, I_R, bzw. $I^2_{F,rms}, I^2_{R,rms}$ des Vor- bzw. Rückwärtsstroms die für die verschiedenen GR-Halbleiter relevanten Stromwerte der betrachteten *Sparse* Topologien angegeben werden.

So folgt für die ***globalen Mittelwerte*** allgemein

$$\left.\begin{array}{l} I_{Sap} \\ I_{Dap} \end{array}\right\} = I_F \tag{6.72a}$$

$$\left.\begin{array}{l} I_{Spa} \\ I_{Dpa} \end{array}\right\} = I_R \tag{6.72b}$$

$$\left.\begin{array}{l} I_{Sapa} \\ I_{Dapn} \\ I_{Dpna} \end{array}\right\} = I_F + I_R \tag{6.72c}$$

$$I_{Sa} \quad = 2 \cdot I_F. \tag{6.72d}$$

Analog gilt für die Quadrate der ***globalen Effektivwerte***

$$\left.\begin{array}{l} I^2_{Sap,rms} \\ I^2_{Dap,rms} \end{array}\right\} = I^2_{F,rms} \tag{6.73a}$$

$$\left.\begin{array}{l} I^2_{Spa,rms} \\ I^2_{Dpa,rms} \end{array}\right\} = I^2_{R,rms} \tag{6.73b}$$

$$\left.\begin{array}{l} I^2_{Sapa,rms} \\ I^2_{Dapn,rms} \\ I^2_{Dpna,rms} \end{array}\right\} = I^2_{F,rms} + I^2_{R,rms} \tag{6.73c}$$

$$I^2_{Sa,rms} \quad = 2 \cdot I^2_{F,rms}. \tag{6.73d}$$

Exemplarisch für die *VSMC* Topologie sind in Abbildung 6.17 die betreffenden Stromkennwerte der GR-Halbleiterelemente in Abhängigkeit des Aussteuergrads $M \in [0 \ldots 1]$ und der lastseitigen Phasenverschiebung $\Phi_2 \in [0 \ldots \pi/2]$ grafisch dargestellt.

Deutlich zu erkennen ist in Abbildung 6.17(c), dass die Rückwärtsstrombelastung der Diode D_{pa} sich erst für $\Phi_2 > \pi/6$ von

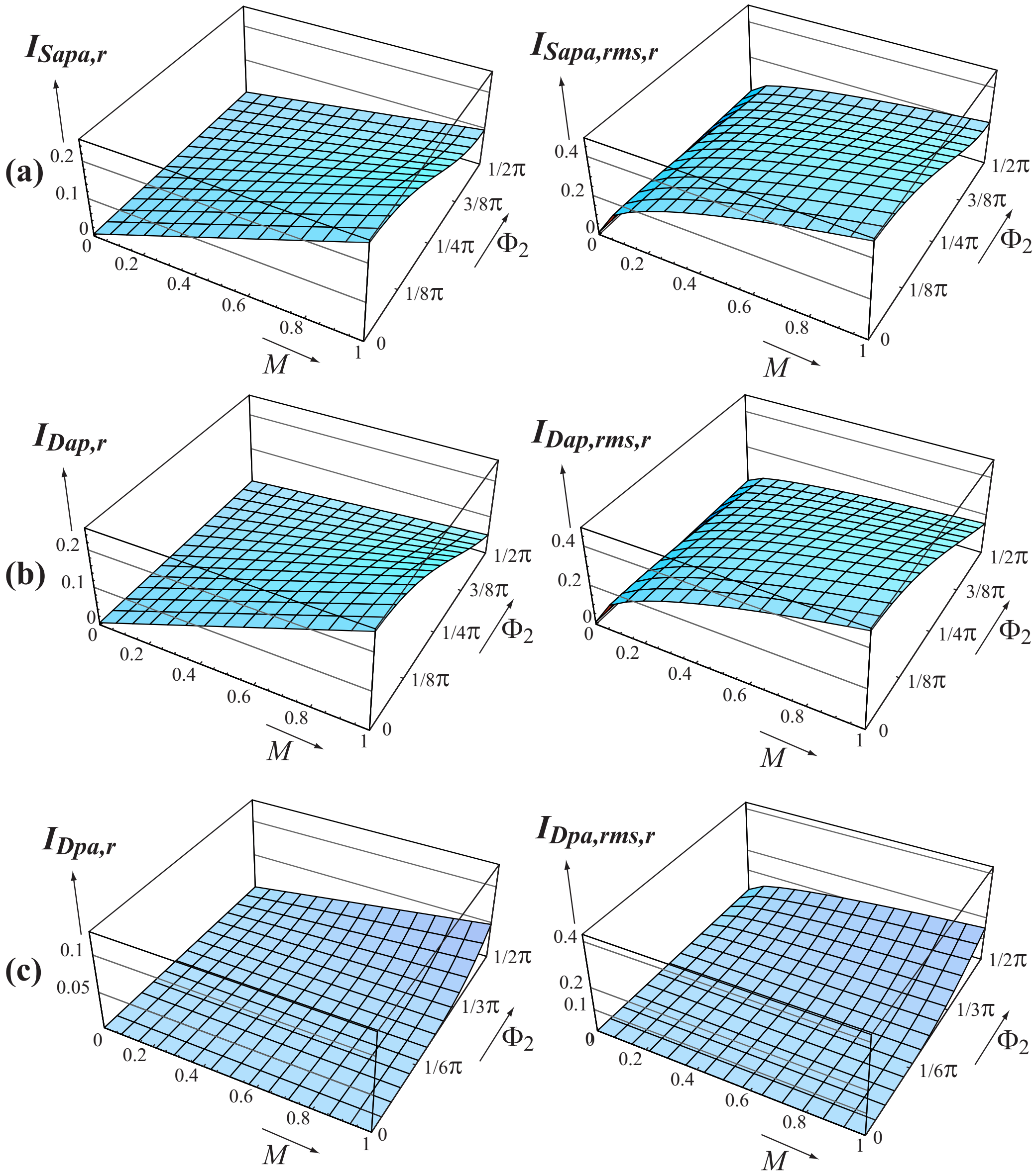


Abbildung 6.17: GR-Strombelastung beim *VSMC*. Grafische Darstellung der im Rahmen der Leitverlustberechnung erhaltenen Stromkennwerte. Jeweils auf die Laststromamplitude $\hat{I}_2$ normiert (Index r), zeigt die linke Spalte die globalen Mittelwerte und die rechte die entsprechenden Effektivwerte der Halbleiterströme einer *VSMC* Eingangsstufe (vgl. Abbildung 6.15(b)).
(a) Transistor S_{apa} ist für $i \gtrless 0$ bestromt.
(b) Diode D_{ap} führt nur den positiven ZK-Strom $i > 0$.
(c) Diode D_{pa} wird ausschliesslich bei $i < 0$ belastet.
Folglich zeigen die Verläufe (a) die Summe aus (b) und (c).

Null abhebt und auch für $\Phi_2 = \pi/2$ noch vergleichsweise gering ist.
Auch wenn die Strombelastung der Vorwärts-Diode D_{ap} in Abbildung 6.17(b) für steigende Φ_2 abnimmt, so ist die Belastungssumme – diese wirkt ebenso auf den bidirektional stromführenden Transistor S_{apa} (Bildteil (a)) – dennoch für $\Phi_2 = 0$ am grössten.

Zusammen mit der (auch aus den hergeleiteten Formeln ersichtlichen) linearen Abhängigkeit von M ergeben sich damit für die GR-Stufe *maximale Leitverluste* bei $M = 1,\ \Phi_2 = 0$.

6.2.3.2 Schaltverluste GR – relevant für *RB-IMC*

Die Schaltverluste der GR-Stufe sind für das im Rahmen dieses Dimensionierungskapitels betrachtete Basis-Modulationsverfahren des *Stromlosen Schaltens des GR* prinzipiell gering, da eben kein ZK-Strom zwischen den GR-Halbleitern kommutiert werden muss.
Insofern können die GR-Schaltverluste im Regelfall praktisch *vernachlässigt* werden (vgl. 6.1.2).

Eine Ausnahme stellt die *RB-IMC* Topologie dar. Sie verwendet rückwärtssperrenden RB-IGBTs in der GR-Stufe – bei dieser noch neuen Halbleitertechnologie steht dem Vorzug der Rückwärtssperrfähigkeit bei geringen Durchlassverlusten ein relativ schlechtes, d.h. verlustreiches Schaltverhalten gegenüber.
Somit entstehen trotz des stromlosen Schaltens Verluste, deren Ausmass in der Konverter-Gesamtbilanz üblicherweise nicht mehr zu vernachlässigen ist und deshalb auch bei der Dimensionierung berücksichtigt werden sollten.

Der nachfolgend aufgezeigte Berechnungsansatz ist allerdings nicht auf spezifische Schaltverlustmechanismen der *RB-IMC* Eingangsstufe beschränkt, sondern kann ebenso auf alle anderen *IMC* Topologien übertragen werden.
Allgemein nehmen die GR-Schaltverluste *aller* Topologien dann zu, wenn die Sicherheitszeit $\Delta\tau_{11}$ zwischen einem Schaltzustandswechsel der GR-Stufe (z.B. $s_{apa} \rightarrow s_{bpb}$, vgl. Abbildung 6.18) verringert wird.

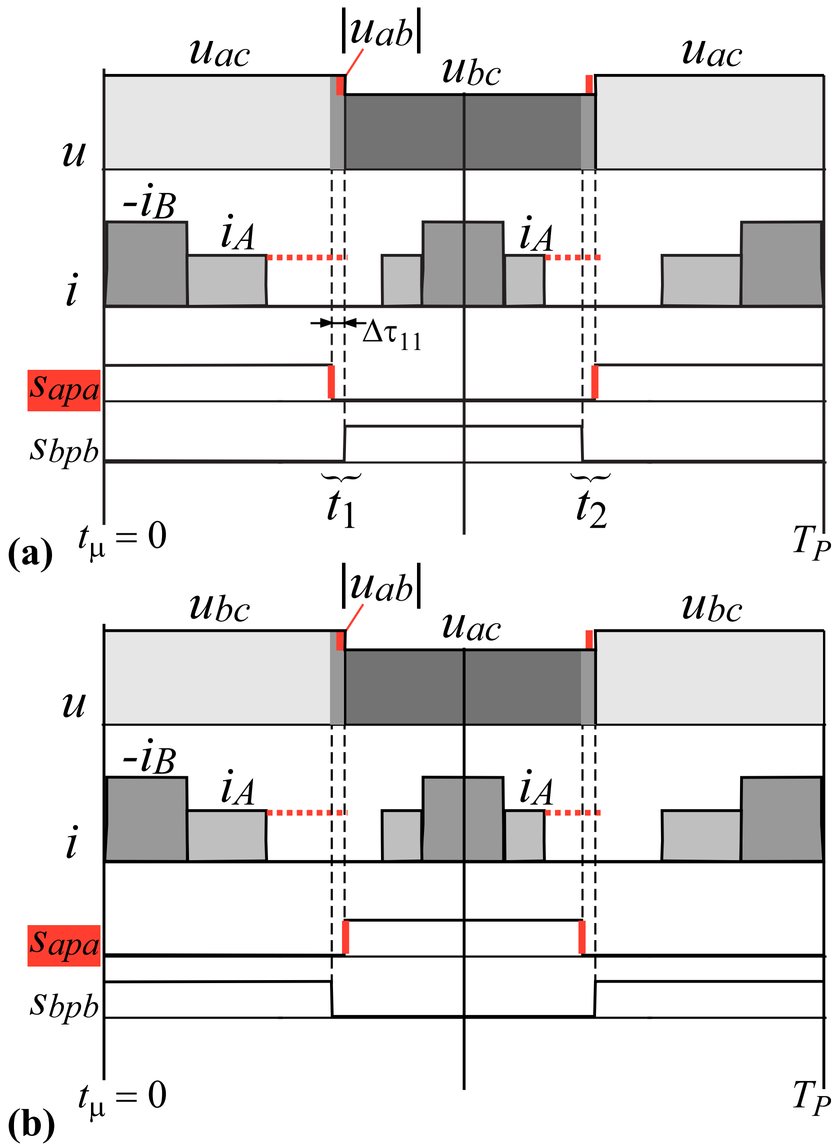


Abbildung 6.18: Pulsperiode und GR-Schaltverluste. Obwohl der ZK-Strom i zum Umschaltzeitpunkt (t_1, t_2) der GR-Stufe bereits abgeklungen ist, entstehen dennoch Schaltverluste, da die freien Ladungsträger in S_{apa}, S_{bpb} noch nicht vollständig rekombiniert sind. Die Zahl der noch freien Ladungsträger und damit das Verlustquantum ist abhängig vom Pegel des *zuvor* geführten ZK-Stroms (i_A).
(a) GR-Sektor (ii.a), WR-Sektor (VI.A).
(b) GR-Sektor (ii.b), WR-Sektor (VI.A).
Für S_{apa} gelten im GR-Sektor (ii.b) gleiche Verhältnisse, wie für S_{bpb} im Sektor (ii.a).

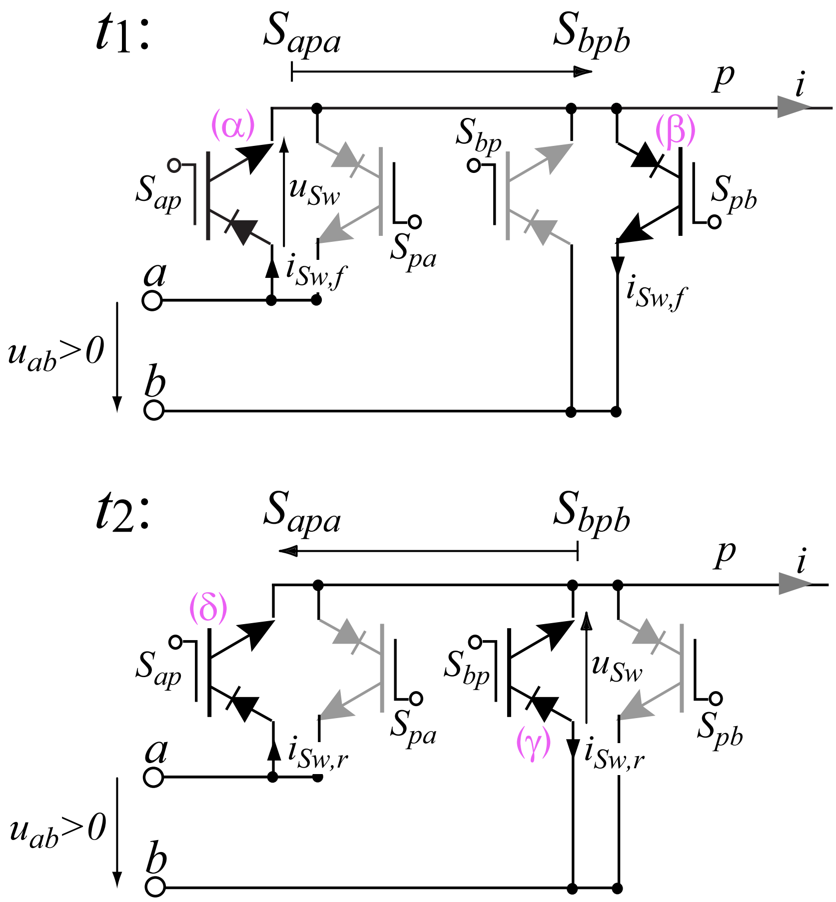


Abbildung 6.19: GR-Umschaltsequenz im Sektor (ii.a). Schwarz gezeichnet sind jeweils die Halbleiterelemente, in denen Schaltverluste auftreten. Im zuvor stromführenden Halbleiter (S_{ap} für t_1, S_{bp} für t_2) müssen zum Erreichen der Sperrfähigkeit die noch freien Ladungsträger aus der Raumladungszone abfliessen. Dieser Abflussstrompfad $i_{Sw,f/r}$ wird über die neu eingeschalteten Halbleiter (S_{pb} für t_1, S_{ap} für t_2) geschlossen.
So kann nach *vier* verschiedenen Verlusttypen unterschieden werden: Ausschaltverluste in den Halbleitern deren Ladungsträger abfliessen (Typ (α) für $u_{Sw} = +u_{ab} > 0$ wie zu t_1, Typ (γ) für $u_{Sw} = -u_{ab} < 0$ wie zu t_2), sowie Einschaltverluste in jenen Halbleitern, die den entsprechenden Abflussstrompfad bereitstellen (Typ (β), (δ)).

Schaltverlustmechanismen in der GR-Stufe

In Abbildung 6.18 sind exemplarische Pulsperioden gezeigt und die Zeitpunkte der GR-Kommutierung (t_1, t_2), sowie die Einflussgrössen der resultierenden Schaltverluste gekennzeichnet.

Die Umschaltsequenz der GR-Stufe im GR-Sektor (ii.a) ist darüberhinaus auch in Abbildung 6.19 visualisiert. Hier sind anhand der schwarz gezeichneten Symbole diejenigen Halbleiterelemente markiert, in denen während dieser Sequenz Schaltverluste hervorgerufen werden. Zu den Umschaltzeitpunkten t_1, t_2 ist der ZK-Strom i bereits aus der GR-Stufe abkommutiert (deshalb grauer Strompfeil, vgl. i in Abbildung 6.19(a)) und zirkuliert stattdessen in der Ausgangsstufe des Konverters.
Um vollständig sperrfähig zu werden, müssen im zuvor stromführenden Halbleiter – dies ist S_{ap} zum Zeitpunkt t_1, bzw. S_{pb} zu t_2 – die während der Sicherheitszeit $\Delta\tau_{11}$ noch nicht rekombinierten Ladungsträger aus der Raumladungszone geräumt werden. Die Anzahl dieser noch freien Ladungsträger, die das schliesslich entstehende Schaltverlustquantum determiniert, hängt dabei eindeutig vom Pegel des *zuvor* geführten ZK-Stroms (i_A in Abbildung 6.18) ab.
Der neu eingeschaltete Halbleiter (S_{pb} für t_1, S_{ap} für t_2) stellt einen Strompfad zum Abfliessen der Ladungsträger bereit und ermöglicht so die Ausräumung der Raumladungszone des zuvor bestromten Halbleiters. Der Ladungsträgerabfluss entspricht einem Umschaltstrom $i_{Sw,f/r}$, dessen Richtung vom Vorzeichen der wirksamen Schaltspannung u_{Sw} abhängt.
Da also verschiedene Elemente gleichzeitig mit Schaltspannung *und* -strom beaufschlagt sind, treten an diesen entsprechende Verluste auf.

Es lassen sich *vier* verschiedene Verlusttypen (nach Schaltvorgang und Spannungsvorzeichen) unterscheiden. Am Beispiel der Umschaltsequenz in Abbildung 6.19 erläutert sind dies:

- Typ (α) – hier zu t_1:
  Ausschaltverluste in den Halbleitern, deren noch freie Ladungsträger, von *positiver* Schaltspannung $u_{Sw} = +u_{ab} > 0$ getrieben, in Flussrichtung abfliessen („Forward-Blocking-Recovery“ der *Transistor*sperrschicht).

- Typ (β) – hier zu t_1:
  Einschaltverluste in jenen Halbleitern, die den zugehörigen Abflussstrompfad $i_{Sw,f}$ schliessen.

- Typ (γ) – hier zu t_2:
  Ausschaltverluste in den Halbleitern, deren noch freie Ladungsträger, von *negativer* Schaltspannung $u_{Sw} = -u_{ab} < 0$ getrieben, in Sperrrichtung abfliessen („Reverse-Recovery“ der *Dioden*sperrschicht).

- Typ (δ) – hier zu t_2:
  Einschaltverluste in jenen Halbleitern, die den zugehörigen Abflussstrompfad $i_{Sw,r}$ bereitstellen.

Berechnungsansatz der GR-Schaltverluste

Jeder einzelne der oben genannten Verlustanteile ist bei festem $\Delta\tau_{11}$ im Rahmen entsprechender Schaltverlustmessungen für variierende Spannungen (hier: $u_{ab} = \pm u_{Sw}$) und ZK-Strompegel (relevant sind nur die unmittelbar vor dem Freilauf-Intervall aktiven Pegel, d.h. hier: $i_A = i_{Sw}$) zu bestimmen.
So wurde auch in [50] im Vorfeld der Auslegung eines *RB-IMC* dementsprechend verfahren.

Anschliessend kann jeder der vier Schaltverlustanteile basierend auf dem bereits bekannten Polynomansatz (6.1) *einzeln* in Abhängigkeit von $u_{Sw}(\varphi_1)$, $i_{Sw}(\varphi_2)$ interpoliert werden.
Damit dient also Polynom (6.1), welches hier mit

$$w_{(\alpha/\beta/\gamma/\delta)}(u_{Sw}, i_{Sw}) = K_1 \cdot u_{Sw}\, i_{Sw} + K_2 \cdot u_{Sw}\, i_{Sw}^2 + K_3 \cdot u_{Sw}^2 + K_4 \cdot u_{Sw}^2\, i_{Sw} + K_5 \cdot u_{Sw}^2\, i_{Sw}^2$$

nocheinmal angegeben ist, auch als mathematisches Beschreibungsmodell der GR-Schaltverluste.

Dabei sind hier mit $K_i = K_{i,(\alpha/\beta/\gamma/\delta)}$, $i = 1 \ldots 5$ insgesamt auch *vier* Koeffizientensätze erforderlich.

Fasst $w_{\Sigma on\text{-}off,Rct}$ als Summenausdruck von (6.1) die Schaltverlustanteile eines bidirektionalen GR-Schaltelements (beispielsweise S_{apa}) über eine vollständige Pulsperiode zusammen, so erhält man die zugehörigen globalen Schaltverluste abermals durch entsprechende Mittelung dieses Ausdrucks.
Bezüglich der Winkelparameter φ_1, φ_2 liegen jedoch umgekehrte Mittelungsverhältnisse gegenüber dem Schaltverlustansatz (6.35) der WR-Stufe vor. Es folgt hier stattdessen

$$P_{Sw,Rct} = f_P \cdot \frac{1}{2\pi} \int_{\pi} \overbrace{\frac{3}{\pi} \int_{\frac{\pi}{3}} w_{\Sigma on\text{-}off,Rct}(\varphi_1, \varphi_2)\ d\varphi_2}^{W_i}\ d\varphi_1. \tag{6.74}$$

Aufgrund der $T_2/6$-Periodizität des ZK-Stroms i – und somit auch des relevanten ZK-Strompegels vor dem Freilauf-Intervall – ist für die globale Mittelung über φ_2 eine Intervallbreite von $\Delta\varphi_2 = 2\pi/6$, also die Mitttelung über *einen WR-Sektor*, ausreichend.
Hingegen variiert für die Leistungshalbleiter der GR-Stufe die Schaltspannung mit der Periodizität einer gesamten Netzperiode (vgl. auch simulierte Verläufe in Abbildung 3.25), was zunächst die globale Mittelung über $\Delta\varphi_1 = 2\pi$ verlangt.

Möglichkeiten zur Herabsetzung des Mittelungs- und somit auch des Integrationsaufwands sind anhand des GR-Raumzeigerdiagramms in Abbildung 6.20 für das exemplarische GR-Schaltelement S_{apa} illustriert.
Wird als Mittelungsintervall die gesamte Netzperiode $\Delta\varphi_1 = 2\pi$ betrachtet, dann treten lediglich in den dunkelgrauen GR-Sektoren ((ii) und (vi)) tatsächlich Schaltverluste auf, da einerseits in der negativen α-Halbebene S_{apa} gar nicht[14] eingeschaltet wird – andernfalls könnte nicht die maximale Netzleiterspannung in den ZK geschaltet werden. Ist andererseits die Netzphasenspannung u_a maximal, so wird Netzphase a an die positive ZK-Schiene p geklemmt, d.h. im schraffierten GR-Sektor (i) ist

[14] für *KONV*-Modulation unter $\Phi_1 = 0$

S_{apa} dauerhaft eingeschaltet und verursacht so auch keinerlei Schaltverluste.
Da die Schaltspannung halbschwingungssymmetrisch ist, kann das Mittelungsintervall vorteilhaft auch auf eine Netzhalbperiode – symmetriekonform (für $\Phi_1 = 0$) beispielsweise auf die positive β-Halbebene – eingeschränkt werden. Wird also dieser hellgrau unterlegte Bereich $\varphi_1 \in [0 \ldots \pi]$ als Mittelungsbasis herangezogen, so reduziert sich der Integrationsaufwand auf den GR-Sektor (ii).

Weiterhin lässt sich die Integrationsrechnung sinnvoll vereinfachen, wenn die analogen Verhältnisse, die für S_{apa} und S_{bpb} in den beiden Sektorhälften ((ii.a) bzw. (ii.b)) gelten, ausgenutzt werden.
Wie auch in Abbildung 6.18(a) vs. (b) verdeutlicht ist, unterliegt S_{apa} in GR-Sektorhälfte (ii.b) den gleichen Bedingungen, d.h. insbesondere auch der gleichen Schaltspannung $\pm u_{ab}$, wie Schaltelement S_{bpb} in Sektorhälfte (ii.a).
Differenziert nach den vier vorab identifizierten Verlusttypen, sowie den beiden GR-Sektorhälften (vgl. Abbildung 6.18, Abbildung 6.19), wirken die Schaltverlustanteile:

- $w_{(\alpha)}(u_{ab}, i_A)$: auf $\boldsymbol{S_{apa}}$ in **(ii.a)** – auf S_{bpb} in (ii.b)
- $w_{(\beta)}(u_{ab}, i_A)$: auf S_{bpb} in **(ii.a)** – auf $\boldsymbol{S_{apa}}$ in (ii.b)
- $w_{(\gamma)}(u_{ab}, i_A)$: auf S_{bpb} in **(ii.a)** – auf $\boldsymbol{S_{apa}}$ in (ii.b)
- $w_{(\delta)}(u_{ab}, i_A)$: auf $\boldsymbol{S_{apa}}$ in **(ii.a)** – auf S_{bpb} in (ii.b).

Die Verluste, die an S_{apa} über dem vollständigen GR-Sektor (ii) – und somit auch in der gesamten positiven β-Halbebene – auftreten, können demgemäss *einer* Sektorhälfte entnommmen werden.
Im folgenden wird deshalb die *Summe* der Verlustanteile für S_{apa} *und* S_{bpb} nur über Sektor*hälfte* (ii.a) integriert[15], d.h. das betreffende Integrationsintervall verkürzt sich, wie in Abbildung 6.20 angedeutet, auf $\varphi_1 \in [\pi/6 \ldots \pi/3]$.

Gleichbedeutend mit der geschilderten Analogie ist die Tatsache, dass die vier Verlustanteile, die sich in Abbildung 6.19 auf

[15] Stattdessen könnte ebenso die (etwas aufwändigere) Integration der Verlustanteile nur von S_{apa} über den vollständigen GR-Sektor (ii) erfolgen.

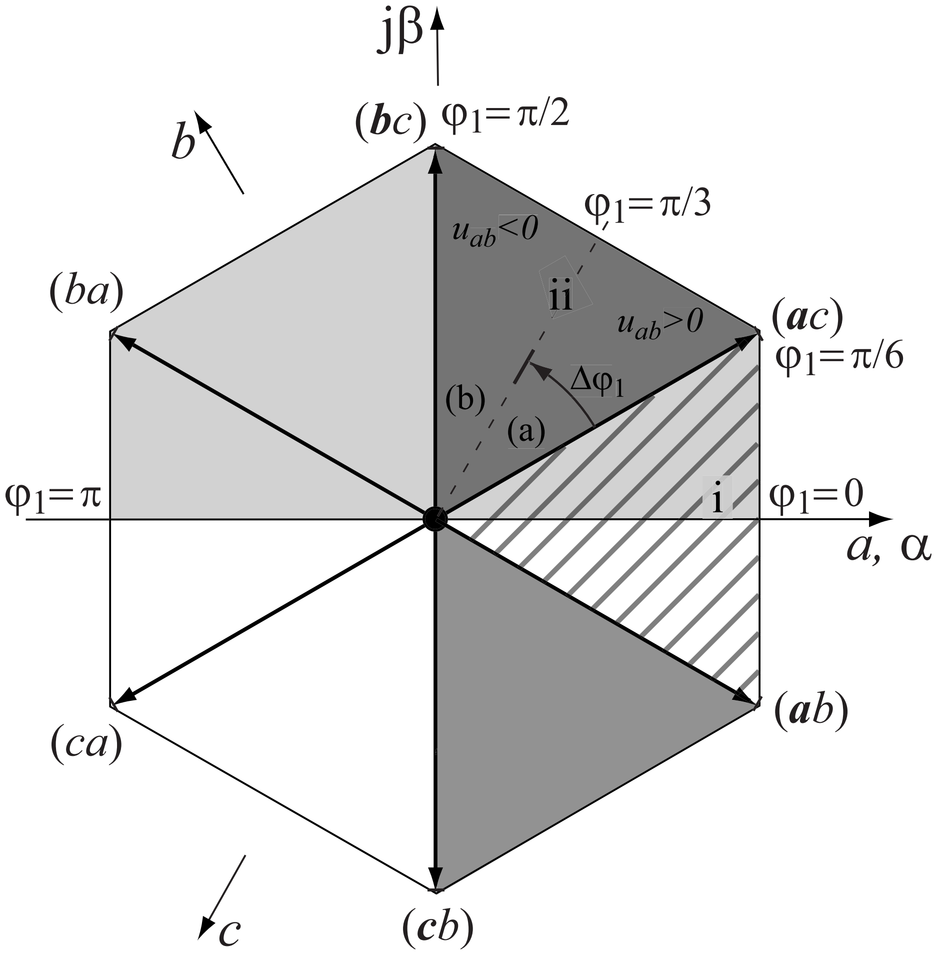


Abbildung 6.20: GR-Raumzeigerdiagramm.
Der relevante Integrationsbereich zur Ermittlung der globalen Spannungskennwerte (U_{avg}, $U^2{}_{avg}$) beschränkt sich am Beispiel für S_{apa} auf die dunkelgrauen Sektoren. Über der negativen α-Halbebene ist S_{apa} dauerhaft ausgeschaltet, während er im schraffierten Sektor (i) klemmt und daher auch nicht schaltet. Führt man die Mittelung symmetriegerecht nur über die positive β-Halbebene (hellgraue Unterlegung) durch, so reduziert sich der Integrationsaufwand auf GR-Sektor (ii). Unter weitergehender Ausnutzung der Analogien von S_{apa} und S_{bpb} (vgl. Abbildung 6.18) ist es schliesslich ausreichend, das Integrationsintervall $\Delta\varphi_1$ auf Sektorhälfte (ii.a) zu begrenzen.

zwei bidirektionale Schaltelemente aufteilen, über einen vollständigen GR-Sektor betrachtet, auf jedes einzelne Schaltelement (S_{apa}, S_{bpb}, etc.) gleichermassen wirken.

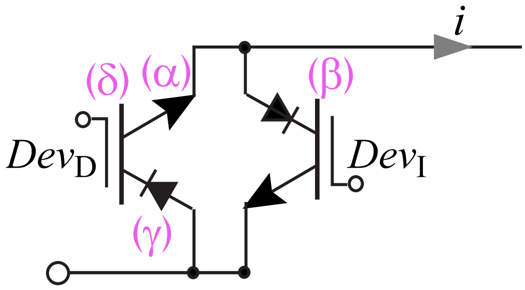


Abbildung 6.21: Aufteilung der Schaltverlustanteile. Da für S_{apa} in GR-Sektorhälfte (ii.b) gleiche Verhältnisse wie für S_{bpb} in Hälfte (ii.a) vorliegen, treten über einen vollständigen GR-Sektor betrachtet die Verlusttypen (α),(γ),(δ) allgemein im ZK-stromführenden Halbleiter Dev_{D} auf, während sich der Verlustanteil (β) jedoch im entgegengepolten, nicht-stromführenden Ventil Dev_{I} auswirkt (vgl. Abbildung 6.19).

In Abbildung 6.21 sind die so im Sektormittel wirksamen Schaltverlustanteile für ein beliebiges Schaltelement eingezeichnet.
Wie sich zeigt, treten die Verlusttypen (α),(γ),(δ) allgemein in dem Halbleiterelement Dev_{D}[16] auf, welches den ZK-Strom (bzw. für $\Phi_2 > \pi/6$: den ZK-Stromblock vor dem Freilauf-Intervall) führt.
Hingegen belastet der vergleichsweise geringe Verlustanteil (β) die *nicht*-stromführenden Halbleiterelemente Dev_{I}[17], die dem ZK-Strom entgegengepolt sind.

Zusammenfassen lässt sich diese generelle Aussage mit

$$w_{\Sigma on\text{-}off,\mathrm{D}} = w_{(\alpha)} + w_{(\gamma)} + w_{(\delta)} \tag{6.75a}$$

$$w_{\Sigma on\text{-}off,\,\mathrm{I}} = w_{(\beta)}, \tag{6.75b}$$

worin $w_{\Sigma on\text{-}off,\mathrm{D/I}}$ die jeweilige *lokale* Schaltverlustsumme für $Dev_{\mathrm{D/I}}$ pro Pulsperiode beschreibt, sofern eine Sektorhälfte die Verluste im gesamten GR-Sektor repräsentiert.

Äquivalent dazu kann die GR-Schaltverlustaufteilung (6.75) bei direktem Gebrauch des universellen Polynomansatzes (6.1)

[16]Index 'D': 'Direkt'
[17]Index 'I': 'Invers'

auch mittels einfacher Anpassung der Koeffizienten

$$K_{i\,\mathrm{D}} = K_{i,(\alpha)} + K_{i,(\gamma)} + K_{i,(\delta)}, \tag{6.76a}$$

$$K_{i\,\mathrm{I}} = K_{i,(\beta)}, \qquad \text{mit: } i = 1 \ldots 5 \tag{6.76b}$$

ausgedrückt werden.

So folgt schliesslich als Resultat der globalen GR-Schaltverlustmittelung (6.74) der allgemeine Ansatz (6.77), der aufgrund jeweils abweichender Termausdrücke für Vorwärts- und Rückwärts-Element getrennt angegeben ist.
Es gilt für die Schaltverluste des *Vorwärts-Elements*:

$$\begin{aligned} P_{Sw,F} = f_P \cdot \big(& U_{avg} \left(K_{1\mathrm{D}} \cdot I_{p,avg} + K_{1\,\mathrm{I}} \cdot I_{n,avg} \right) \\ & + U_{avg} \left(K_{2\mathrm{D}} \cdot I^2_{p,avg} + K_{2\,\mathrm{I}} \cdot I^2_{n,avg} \right) \\ & + U^2_{avg} \left(K_{3\mathrm{D}} \cdot k_{Ip} + K_{3\,\mathrm{I}} \cdot k_{In} \right) \\ & + U^2_{avg} \left(K_{4\mathrm{D}} \cdot I_{p,avg} + K_{4\,\mathrm{I}} \cdot I_{n,avg} \right) \\ & + U^2_{avg} \left(K_{5\mathrm{D}} \cdot I^2_{p,avg} + K_{5\,\mathrm{I}} \cdot I^2_{n,avg} \right) \big), \end{aligned} \tag{6.77a}$$

sowie für die Schaltverluste des *Rückwärts-Elements*:

$$\begin{aligned} P_{Sw,R} = f_P \cdot \big(& U_{avg} \left(K_{1\mathrm{D}} \cdot I_{n,avg} + K_{1\,\mathrm{I}} \cdot I_{p,avg} \right) \\ & + U_{avg} \left(K_{2\mathrm{D}} \cdot I^2_{n,avg} + K_{2\,\mathrm{I}} \cdot I^2_{p,avg} \right) \\ & + U^2_{avg} \left(K_{3\mathrm{D}} \cdot k_{In} + K_{3\,\mathrm{I}} \cdot k_{Ip} \right) \\ & + U^2_{avg} \left(K_{4\mathrm{D}} \cdot I_{n,avg} + K_{4\,\mathrm{I}} \cdot I_{p,avg} \right) \\ & + U^2_{avg} \left(K_{5\mathrm{D}} \cdot I^2_{n,avg} + K_{5\,\mathrm{I}} \cdot I^2_{p,avg} \right) \big). \end{aligned} \tag{6.77b}$$

Nochmals hingewiesen sei in diesem Zusammenhang auf den Unterschied zwischen Vor- bzw. Rückwärts-Element, welche – Abbildung 6.15 entsprechend – ortsfeste Halbleiterelemente sind (Index 'F': Polung in positiver, bzw. 'R': in negativer ZK-Stromrichtung) und den in Abbildung 6.21 verwendeten Halbleiterbezeichnungen Dev_{D}, bzw. Dev_{I}, die sich mit wechselnder Polarität des freilaufvorausgehenden ZK-Stromblocks jeweils auf ein anderes ortsfestes Element beziehen.

Entsprechend beschreiben die Koeffizienten $K_{i\,\mathrm{D}}$ bei positiven ZK-Stromanteilen ($I_{p,avg}$, $I^2_{p,avg}$) in (6.77a) den Verlusteinfluss

auf das Vorwärts-Element, sowie hingegen bei negativen Stromanteilen ($I_{n,avg}$, $I^2{}_{n,avg}$) gemäss (6.77b) die Auswirkung auf das Rückwärts-Element.
In selber Konsequenz gelten genau umgekehrte Verhältnisse für die Koeffizienten $K_{i\,\mathrm{I}}$.

Weiterhin ist beim Vergleich von (6.77) mit dem korrespondierenden globalen Schaltverlustausdruck (6.36) der WR-Stufe festzustellen, dass der dort vorhandene, konstante Gewichtungsfaktor $^1/_3$ des stromunabhängigen, dritten Polynomsummanden in (6.77) nicht auftaucht.
Dies ist dadurch bedingt, dass sich im Mittelungsansatz (6.74) sowohl Integrations- als auch Mittelungsintervall des Winkelparameters φ_2 je auf die Breite eines WR-Sektors beziehen.

Deshalb folgt auch schliesslich für die *Summe* der in (6.77) erscheinenden, variablen Gewichtungsfaktoren

$$k_{Ip} + k_{In} = 1. \tag{6.78}$$

Die Einzelgewichtung beider Faktoren hängt dabei vom sektorweiten Durchschnittsanteil der negativen ZK-Stromblöcke und somit letztlich von Φ_2 ab.
Die betreffenden Berechnungen sind in den beiden nachfolgenden Abschnitten angeführt.

Im folgenden sind also noch die im allgemeinen Schaltverlustresultat (6.77) enthaltenen *Spannungs-* und *Strommittelwerte*, sowie die *Gewichtungsfaktoren* zu bestimmen.

Die beiden ***Spannungsmittelwerte*** aus (6.77) können den vorangegangenen Ausführungen zu Folge durch eine auf die GR-Sektorhälfte (ii.a) beschränkte Integration gemäss

$$U_{avg} = \frac{1}{\pi}\int_{\frac{\pi}{6}}^{\frac{\pi}{3}} u_{ab}\, d\varphi_1 = \hat{U}_1 \cdot \frac{\sqrt{3} - {}^3\!/_2}{\pi} \tag{6.79a}$$

$$U^2{}_{avg} = \frac{1}{\pi}\int_{\frac{\pi}{6}}^{\frac{\pi}{3}} u_{ab}^2\, d\varphi_1 = \hat{U}_1^2 \cdot \left(\frac{1}{4} - \frac{3\sqrt{3}}{8\pi}\right) \tag{6.79b}$$

berechnet werden (vgl. Abbildung 6.20).

Zur Bestimmung der korrekten ***Strommittelwerte*** muss ein innerhalb des Integrationsintervalls stattfindender Wechsel des WR-Schaltzyklus – und der daran gekoppelte Wechsel des verlustrelevanten ZK-Strompegels – berücksichtigt werden. Als Integrationsintervall werde hier exemplarisch der im Abschnitt 6.2.3.1 bereits betrachtete WR-Sektor (VI) herangezogen.
Mit Blick auf das Raumzeigerdiagramm in Abbildung 6.12 kann festgestellt werden:

- Im *ersten* Klemmbereich (x0x) des WR-Sektors (VI) erfolgt der Schaltzyklus (101) $\rightarrow$ **(100)** $\rightarrow$ (000), damit entspricht der vor dem Freilauf-Intervall aktive ZK-Strompegel nach (6.58) dem Laststrom i_A.
- Im *zweiten* Klemmbereich (1xx) des WR-Sektors (VI) wird der Schaltzyklus (100) $\rightarrow$ **(101)** $\rightarrow$ (111) verfolgt, dementsprechend ist der für die GR-Schaltverluste relevante ZK-Strompegel gemäss (6.58) mit $-i_B$ gegeben.

Für den Fall $\Phi_2 > \pi/6$ wird im Rahmen der *OCL*-Modulation der zweite Klemmbereich eines WR-Sektors (hier (1xx)) nichtmehr aktiviert (vgl. Abbildung 6.14). Dementsprechend bleibt der Schaltzyklus dann sektorweit unverändert, d.h. der schaltverlustrelevante Strompegel wäre hier stets mit i_A gegeben.
Diese Situation wurde für zwei beispielhafte Zeigerlagen bereits in Abbildung 6.16 veranschaulicht. Darüberhinaus nimmt der ZK-Strompegel i_A für $\Phi_2 > \pi/6$ gezeigtermassen auch negative Werte an.

Insofern ist es plausibel, dass für die Berechnung der Strommittelwerte die beiden Winkelbereiche $0 \leq \Phi_2 \leq {}^{\pi}\!/_{6}$ und ${}^{\pi}\!/_{6} < \Phi_2 \leq {}^{\pi}\!/_{2}$ der Lastphasenverschiebung getrennt behandelt werden müssen.

Verhältnisse für $0 \leq \Phi_2 \leq \pi/6$

Mittelwerte des positiven Strompegels:

Unter Berücksichtigung der beiden verschiedenen Klemmbereiche im WR-Sektor (VI) ergeben sich die zwei ***positiven Strommittelwerte*** aus (6.77) gemäss obigen Feststellungen zu

$$I_{p,avg} = \frac{3}{\pi} \cdot \left[\int_{\frac{5\pi}{3}}^{\frac{11\pi}{6}+\Phi_2} i_A \, d\varphi_2 + \int_{\frac{11\pi}{6}+\Phi_2}^{2\pi} (-i_B) \, d\varphi_2 \right] = \hat{I}_2 \cdot \frac{3\big(\sqrt{3} \cdot \cos(\Phi_2) - 1\big)}{\pi}, \tag{6.80a}$$

$$I^2_{p,avg} = \frac{3}{\pi} \cdot \left[\int_{\frac{5\pi}{3}}^{\frac{11\pi}{6}+\Phi_2} i_A^2 \, d\varphi_2 + \int_{\frac{11\pi}{6}+\Phi_2}^{2\pi} i_B^2 \, d\varphi_2 \right] = \hat{I}_2^2 \cdot \frac{\pi - 3\sqrt{3} \cdot \sin^2(\Phi_2)}{2\pi}. \tag{6.80b}$$

Die betreffenden Integrationsgrenzen können anschaulich aus Abbildung 6.12 entnommen werden.

Der ***positive Gewichtungsfaktor*** des stromunabhängigen Terms aus (6.77) entspricht dem sektorweiten Durchschnittsanteil des positiven ZK-Strompegels und folgt hier – bei durchgehend positivem Pegel – aus der Integration über den *gesamten* WR-Sektor (VI) zu

$$k_{Ip} = \frac{3}{\pi} \cdot \int_{\frac{5\pi}{3}}^{2\pi} 1 \; d\varphi_2 = 1. \tag{6.80c}$$

Mittelwerte des negativen Strompegels:

Da im betrachteten Verschiebungswinkelbereich $0 \leq \Phi_2 \leq {}^{\pi}/_{6}$ die ZK-Strompegel *ausschliesslich* positive Werte annehmen (vgl. auch Beziehung (6.62), sowie Abschnitt 3.4.4), folgen sämtliche Mittelwerte negativer ZK-Stromkomponenten zu Null.

Die ***negativen Strommittelwerte*** aus (6.77) lauten

$$I_{n,avg} = 0, \tag{6.81a}$$

$$I^2_{n,avg} = 0. \tag{6.81b}$$

Ebenso ergibt sich der ***negative Gewichtungsfaktor*** aus (6.77) zu

$$k_{In} = 0. \tag{6.81c}$$

Somit haben im betrachteten Phasenverschiebungsbereich $0 \leq \Phi_2 \leq {}^{\pi}\!/_{6}$ ausschliesslich die Koeffizienten $K_{i\,\mathrm{D}}$ einen Einfluss auf die Vorwärts-Elemente (vgl. (6.77a)), wohingegen die Rückwärts-Elemente in (6.77b) allein von den Koeffizienten $K_{i\,\mathrm{I}}$ beeinflusst werden.

Verhältnisse für $\pi/6 < \Phi_2 \leq \pi/2$

Im Unterschied zum vorangehenden Abschnitt resultiert für ${}^{\pi}\!/_{6} < \Phi_2 \leq {}^{\pi}\!/_{2}$ nur noch *ein* Klemmbereich pro WR-Sektor. Damit ist es ausreichend, jeweils ein Integral zur Mittelwertbildung anzusetzen.

Mittelwerte des positiven Strompegels:

Die beiden ***positiven Strommittelwerte*** aus (6.77) bestimmen sich zu

$$\begin{aligned} I_{p,avg} &= \frac{3}{\pi} \cdot \int_{\frac{3\pi}{2}+\Phi_2}^{2\pi} i_A \, d\varphi_2 \\ &= \hat{I}_2 \cdot \frac{3\big(1 - \sin(\Phi_2)\big)}{\pi}, \end{aligned} \tag{6.82a}$$

$$\begin{aligned} I^2{}_{p,avg} &= \frac{3}{\pi} \cdot \int_{\frac{3\pi}{2}+\Phi_2}^{2\pi} i_A^2 \, d\varphi_2 \\ &= \hat{I}_2^2 \cdot \frac{3\big(\pi - 2\Phi_2 - \sin(2\Phi_2)\big)}{4\pi}. \end{aligned} \tag{6.82b}$$

Die untere Integrationsgrenze ist dabei so zu wählen, dass die Projektion des Laststromzeigers $\underline{i}_2$ auf die Achse A gemäss Abbildung 6.16 stets einen positiven Wert i_A liefert.

Zum Erhalt des ***positiven Gewichtungsfaktors*** des stromunabhängigen Terms aus (6.77) sind konsequenterweise die gleichen Integrationsgrenzen anzusetzen

$$\begin{aligned} k_{Ip} &= \frac{3}{\pi} \cdot \int_{\frac{3\pi}{2}+\Phi_2}^{2\pi} 1 \; d\varphi_2 \\ &= \frac{3}{2} - \frac{3\Phi_2}{\pi}. \end{aligned} \tag{6.82c}$$

Mittelwerte des negativen Strompegels:

Die zwei ***negativen Strommittelwerte*** aus (6.77) ergeben sich analog gemäss

$$\begin{aligned} I_{n,avg} &= \frac{3}{\pi} \cdot \int_{\frac{5\pi}{3}}^{\frac{3\pi}{2}+\Phi_2} (-i_A) \, d\varphi_2 \\ &= \hat{I}_2 \cdot \frac{3\big(1 - \cos(\Phi_2 - \pi/6)\big)}{\pi}, \end{aligned} \tag{6.83a}$$

$$\begin{aligned} I^2{}_{n,avg} &= \frac{3}{\pi} \cdot \int_{\frac{5\pi}{3}}^{\frac{3\pi}{2}+\Phi_2} i_A^2 \, d\varphi_2 \\ &= \hat{I}_2^2 \cdot \frac{3\big(-\pi/3 + 2\Phi_2 - \sin(2\Phi_2 - \pi/3)\big)}{4\pi}. \end{aligned} \tag{6.83b}$$

Hier ist die obere Integrationsgrenze so festgelegt, dass der Strom i_A stets einen negativen Wert aufweist (vgl. Abbildung 6.16).

Der ***negative Gewichtungsfaktor*** aus (6.77) folgt unter Beibehaltung obiger Integrationsgrenzen zu

$$\begin{aligned} k_{In} &= \frac{3}{\pi} \cdot \int_{\frac{5\pi}{3}}^{\frac{3\pi}{2}+\Phi_2} 1 \; d\varphi_2 \\ &= -\frac{1}{2} + \frac{3\Phi_2}{\pi}. \end{aligned} \tag{6.83c}$$

6.2.3.3 Auswertung GR

Auch für die GR-Stufe sind neben der Betrachtung der verschiedenen Gesamtbetriebspunkte, welche nachfolgend im Kontext der *Globalen Halbleiterverluste* vor allem hinsichtlich der Kühlkörperdimensionierung diskutiert werden, ebenso die jeweils halbleiterkritischen Einzelbetriebspunkte zu beachten.

Wie noch erläutert wird, ist der Arbeitspunkt 1 (Motorstillstand, $\omega_2 \approx 0$) für die Auslegung der GR-Halbleiter zwar irrelevant, aber stattdessen ist hier das Mittelungsintervall von Belang.
Die *global* gemittelten GR-Verlustwerte beziehen sich auf eine Netzperiodendauer (üblich: $T_1 = 20$ms). Ist die thermische 90%-Zeitkonstante der Halbleiter τ_{th} jedoch geringer (eher unüblich), dann sollten die nach (6.6) *lokal* über τ_{th} gemittelten Verlustmaxima als Auslegungskriterium herangezogen werden.

Entsprechend sind im Teilabschnitt zur *Konventionellen Dimensionierung der GR-Halbleiter* die kritischen Einzelbetriebspunkte unter *globalem* Mittelungsbezug angegeben, während der letzte Unterabschnitt – auf *lokaler* Mittelung beruhend – die *Konservative Dimensionierung der GR-Halbleiter* bei sehr kleinen Zeitkonstanten τ_{th} und für $f_1 \approx 50$Hz behandelt.

Globale Halbleiterverluste

Vorwärts-Elemente
Geben $U_{F,Rct,\,F}$ und $r_{Rct,\,F}$ die spezifischen Leitverlustparameter der Vorwärts-Elemente an, so können deren *globale Leitverluste* $P_{C,\,F}$ mit der Beziehung (6.57) ermittelt werden.

Die Schaltverluste der GR-Stufe können aufgrund des stromlosen Umschaltens in der Regel *vernachlässigt* werden.
Sollen sie jedoch berücksichtigt werden, – dies ist insbesondere bei Verwendung von rückwärtssperrenden RB-IGBTs ratsam –

so lassen sich die *globalen Schaltverluste* $P_{Sw,\,F}$ der Vorwärts-Elemente mit dem Ansatz (6.77a) bestimmen. In diesen müssen die entsprechenden Mittelwerte aus Abschnitt 6.2.3.2 eingesetzt werden. Darüberhinaus ist die Kenntnis der halbleiterspezifischen Schaltverlustkoeffizienten $K_{i\,\mathrm{D}} = K_{i,(\alpha)} + K_{i,(\gamma)} + K_{i,(\delta)}$ mit $i = 1 \ldots 5$ erforderlich.

Die *Gesamtverluste* eines Vorwärts-Elements der GR-Stufe folgen zu

$$P_F = P_{C,\,F} + \underbrace{P_{Sw,\,F}}_{\text{i.d.R. gering}} \quad . \tag{6.84}$$

Zur besseren Übersicht sind die anzuwendenden Beziehungen nocheinmal in Tab. 6.6 zusammengefasst.

Rückwärts-Elemente

Analoges gilt für die Rückwärts-Elemente. Ihre *globalen Leitverluste* $P_{C,\,R}$ ergeben sich mit der gleichen Beziehung (6.57). Einzusetzen sind in diese jedoch die betreffenden Mittelwerte des Rückwärtsstroms, sowie die Leitverlustparameter $U_{F,Rct,\,R}$ und $r_{Rct,\,R}$.

Die *Schaltverluste* $P_{Sw,\,R}$ eines Rückwärts-Elements der GR-Stufe sind insbesondere im ausgeprägten motorischen Betrieb, d.h. für $\Phi_2 = 0 \ldots \pi/6$, ausgesprochen gering.
In diesem Fall enthalten die zugehörigen Schaltverlustkoeffizienten $K_{i\,\mathrm{I}} = K_{i,(\beta)}$ lediglich den kleinsten Verlustanteil vom Typ (β).

Sämtliche Beziehungen zur Berechnung der globalen *Gesamtverluste*

$$P_R = P_{C,\,R} + \underbrace{P_{Sw,\,R}}_{\approx 0} \tag{6.85}$$

eines Rückwärts-Elements sind für beliebige Betriebspunkte in Tab. 6.7 zusammengestellt.

GR-Vorwärts-Elemente – beliebige Betriebspunkte			
Verlusttyp		Leitverluste	(Schaltverluste)
Allgemeine globale Verlustbeziehung		$P_{C,\,F}=$ **(6.57)**	$P_{Sw,\,F}=$ **(6.77a)**
Spgs.mittelw.	*KONV*	–	**(6.79)**
Strom-mittelwerte	$\boldsymbol{0 \leq \Phi_2 \leq \pi/6}$	**(6.64)**,**(6.65)**	**(6.80)**,**(6.81)**
	$\pi/6 < \Phi_2 \leq \pi/2$	(6.68),(6.69)	(6.82),(6.83)
Halbleiter-Parameter		$U_F = U_{F,Rct,F}$; $r = r_{Rct,F}$;	$\boldsymbol{K_{i\,\mathrm{D}}} = K_{i,(\alpha)} + K_{i,(\gamma)} + K_{i,(\delta)}$; $K_{i\,\mathrm{I}} = K_{i,(\beta)}$;
Max. Verluste f. GR-Stufe		$M_{crit,Rct}=1,\quad \Phi_{2,crit,Rct}=0$	

Tabelle 6.6: Vorwärts-Elemente der GR-Stufe: Berechnungsformeln für *globale Verluste* $P_F = P_{C,F} + P_{Sw,F}$. Zur Halbleiterdimensionierung von Vor- *und* Rückwärts-Element sind die hervorgehobenen Beziehungen mit der kritischen Betriebsbedingung (untere Tabellenzeile) anzuwenden.

GR-Rückwärts-Elemente – beliebige Betriebspunkte			
Verlusttyp		Leitverluste	(Schaltverluste)
Allgemeine globale Verlustbeziehung		$P_{C,\,R}=$ (6.57)	$P_{Sw,\,R}=$ (6.77b)
Spgs.mittelw.	*KONV*	–	(6.79)
Strom-mittelwerte	$\boldsymbol{0 \leq \Phi_2 \leq \pi/6}$	(6.66),(6.67)	(6.80),(6.81)
	$\pi/6 < \Phi_2 \leq \pi/2$	(6.70),(6.71)	(6.82),(6.83)
Halbleiter-Parameter		$U_F = U_{F,Rct,R}$; $r = r_{Rct,R}$;	$K_{i\,\mathrm{D}} = K_{i,(\alpha)} + K_{i,(\gamma)} + K_{i,(\delta)}$; $\boldsymbol{K_{i\,\mathrm{I}}} = K_{i,(\beta)}$;
Max. Verluste f. GR-Stufe		$M_{crit,Rct}=1,\quad \Phi_{2,crit,Rct}=0$	

Tabelle 6.7: Rückwärts-Elemente der GR-Stufe: Berechnungsformeln für *globale Verluste* $P_R = P_{C,R} + P_{Sw,R}$.

Gesamtverluste der GR-Stufe

Die globalen Gesamtverluste P_{Rct} der GR-Stufe, die zur Kühlkörperauslegung sowie zur Wirkungsgradprognose des Konvertergesamtsystems relevant sind, ergeben sich direkt zu

$$\begin{aligned} P_{Rct} &= 6 \cdot P_F \; + \; 6 \cdot P_R \\ &= 6 \cdot (P_{C,\,F} + P_{Sw,\,F} \; + \; P_{C,\,R} + P_{Sw,\,R}). \end{aligned} \tag{6.86}$$

Um den Ausdruck (6.86) auf die verschiedenen *Sparse*-Ausführungsformen der GR-Stufe anwenden zu können, sind die Leitverlustparameter topologieabhängig wie folgt anzupassen (vgl. Abbildung 6.15):

$$U_{F,Rct,\,F} = \begin{cases} U_{F,Rct,\,S} + 2 \cdot U_{F,Rct,\,D} & : \text{für } \mathit{VSMC} \\ U_{F,Rct,\,S} + 2 \cdot U_{F,Rct,\,D} & : \text{für } \mathit{SMC} \\ U_{F,Rct,\,S} + 2 \cdot U_{F,Rct,\,D} & : \text{für } \mathit{USMC} \end{cases} \tag{6.87a}$$

$$r_{Rct,\,F} = \begin{cases} r_{Rct,\,S} + 2 \cdot r_{Rct,\,D} & : \text{für } \mathit{VSMC} \\ r_{Rct,\,S} + 2 \cdot r_{Rct,\,D} & : \text{für } \mathit{SMC} \\ r_{Rct,\,S} + 2 \cdot r_{Rct,\,D} & : \text{für } \mathit{USMC} \end{cases} \tag{6.87b}$$

$$U_{F,Rct,\,R} = \begin{cases} U_{F,Rct,\,S} + 2 \cdot U_{F,Rct,\,D} & : \text{für } \mathit{VSMC} \\ U_{F,Rct,\,S} + U_{F,Rct,\,D} & : \text{für } \mathit{SMC} \end{cases} \tag{6.87c}$$

$$r_{Rct,\,R} = \begin{cases} r_{Rct,\,S} + 2 \cdot r_{Rct,\,D} & : \text{für } \mathit{VSMC} \\ r_{Rct,\,S} + r_{Rct,\,D} & : \text{für } \mathit{SMC} \end{cases} \tag{6.87d}$$

Da sich die maximalen Verluste der GR-Stufe – wie auch des Gesamtkonverters – für $\boldsymbol{M = 1,\ \Phi_2 = 0}$ einstellen[18], sind diese Betriebsparameter zur Kühlkörper-Dimensionierung in den Verlustbeziehungen einzusetzen.

Soll ausschliesslich eine *Asynchronmaschine* (ASM) an den Konverter angeschlossen werden, kann ggf. auch mit deren stationären Nennbedingungen $\boldsymbol{M = 1,\ \Phi_2 = \pi/6}$ gerechnet werden.

[18]siehe auch Vermerk in Tab. 6.6, Tab. 6.7

Konventionelle Dimensionierung der GR-Halbleiter

Die dimensionierungsrelevanten Maximalverluste eines in ***Vorwärts-Richtung*** gepolten Halbleiterelements der GR-Stufe treten ebenfalls für

$$M_{crit,\,F} = 1, \qquad \Phi_{2,crit,\,F} = 0, \tag{6.88}$$

also unter Vollaussteuerung und bei reinem Wirkleistungstransfer zur Last (motorischer Betrieb) auf.

Unabhängig von der stationären Charakteristik der beabsichtigten Lastanwendung sollten die Leistungshalbleiter auf die Bedingung (6.88) ausgelegt werden, da die geringe thermische Halbleiterzeitkonstante von transient stattfindenden Stelleingriffen mit der Kurzzeitsituation (6.88) durchaus überschritten werden kann.

Die für diese Auslegungsbedingung (6.88) heranzuziehenden Rechenbeziehungen sind in Tab. 6.6 hervorgehoben dargestellt.

Naheliegenderweise entstehen die identischen Maximalverluste eines ***Rückwärts-Elements*** für

$$M_{crit,\,R} = 1, \qquad \Phi_{2,crit,\,R} = \pi, \tag{6.89}$$

d.h. bei einem reinem Wirkleistungstransfer zurück ins speisende Netz (maximaler generatorischer Betrieb).

Da die Verhältnisse also völlig symmetrisch zueinander sind, ist im *generatorischen* Betrieb $\Phi_2 = \pi/2 \ldots 3\pi/2$ die Belastungssituation für Vorwärts- und Rückwärts-Element genau *vertauscht*.
In den hergeleiteten Beziehungen sind zur Berücksichtigung diesen Betriebsfalles somit lediglich die Indices

$$F \leftrightarrow R$$

zu wechseln, während der Winkelparameter

$$\Phi_2 \mapsto \Phi_2 + \pi$$

zu verschieben ist.

Zur Dimensionierung der *Rückwärts-Elemente* können schliesslich *dieselben*, in Tab. 6.6 hervorgehobenen Auslegungsformeln mit Einsetzen der Maximalbedingung (6.88) verwendet werden.

Konservative Dimensionierung der GR-Halbleiter für $f_1 = 50Hz\,/\,60Hz$

Da zum Einen bei $M = MU \approx 0$ kaum ein Strommittelwert $\bar{i}$ über den ZK in die GR-Stufe fliesst und zum Anderen aber auch das jeweils maximal beanspruchte Halbleiterventil grundsätzlich netzfrequent (mit $6f_1$) wechselt, stellt der Arbeitspunkt 1 (Motorstillstand, $\omega_2 \approx 0$) für die GR-Stufe prinzipiell *keine* nennenswerte Belastungssituation dar.
Die *globalen* Verlustwerte unterscheiden sich (für $f_1 \approx$ 50Hz) aber dennoch von den *lokal gemittelten Maxima*, die sich aus der Berechnung mit (6.6) ergeben.

Ursächlich hierfür ist die Tatsache, dass in (6.6) als zeitliche Mittelungsbasis mit $\tau_{th} \approx$ 6.67ms bewusst ein verhältnismässig *kleiner* Wert als thermische 90%-Zeitkonstante für die Halbleiter angesetzt wurde.
Dieser Wert kann erfahrungsgemäss als definitive Untergrenze für reale Leistungshalbleiterelemente (≥10A Nennstrom) aufgefasst werden, sodass die darauf basierenden, im folgenden angegebenen Verlustwerte als ausgewiesene *Obergrenze* anzusehen sind. Sie stellen ein sehr konservatives Auslegungskriterium dar.

Nicht zutreffend sind die Aussagen diesen Abschnitts für *höhere* Eingangsfrequenzen (z.B. $f_1 = 400\ldots800$Hz). Hier ist die globale Mittelung – über das Intervall $\Delta\varphi_1 = 2\pi$ – in jedem Fall hinreichend, da τ_{th} eindeutig grösser ist als das Mittelungszeitintervall $\Delta t = \Delta\varphi_1/(2\pi\, f_1)$.

Anzumerken bleibt weiterhin, dass eine Variation von τ_{th} auf die Verlustwerte der *WR-Halbleiter* (Abschnit 6.2.2.3) praktisch *keinen* Einfluss hat – auch nicht im dort kritischen Arbeitspunkt 1.
Begründet ist diese Einflusslosigkeit damit, dass die auf die WR-Halbleiter wirkende ZK-Spannung nahezu „konstant“ ist – sie zeigt über ein Phasenwinkelintervall von $\Delta\varphi_1 = \pi/6$ stets den

gleichen Durchschnittswert. Dieses Winkelintervall entspricht (bei $f_1 = 50Hz$) einer Zeitdauer von nur 1.67ms, welche von keiner thermischen Halbleiterzeitkonstanten τ_{th} unterschritten wird.

Bei einer üblichen Netzfrequenz von $f_1 = 50$Hz korrespondiert das in (6.6) gewählte Mittelungsintervall $\Delta t = \tau_{th} = 6.67$ms mit einer Winkelbreite von $\Delta\varphi_1 = 2\pi/3$ und ist damit äquivalent mit der Ausdehnung zweier GR-Sektoren.
Die bisher betrachteten Verlustwerte beziehen sich als globale Mittelwerte hingegen auf eine vollständige Netz-, bzw. Netzhalbperiode.

Im Rahmen des hier vorgestellten Dimensionierungskriteriums sind also die *beiden hintereinanderliegenden* GR-Sektoren relevant, die in Summe die höchsten Verluste hervorrufen.
Es zeigt sich, dass die sich so ergebenden Verlustwerte der *lokal gemittelten Maxima* $\widehat{\overline{p}}_{F/R}$ über eine einfache *Anpasskalierung* direkt aus den bekannten globalen Mittelwerten bestimmt werden können.

Leitverluste
Sind die *global* maximalen Leitverluste eines GR-Halbleiterelements $P_{C,\,F/R}$ gemäss dem im vorangegangenen Abschnitt geschilderten Vorgehen durch Auswerten der in Tab. 6.6 hervorgehobenen Beziehungen mit Maximalbedingung (6.88) berechnet, so folgt das *lokal gemittelte Maximum* zu

$$\begin{aligned} \widehat{\overline{p}}_{C,\,F/R} &= \frac{9}{4} \cdot \frac{\pi + \sqrt{3}\log\left({}^4\!/_3\right)}{\pi} \cdot P_{C,\,F/R} \\ &\approx \frac{3\sqrt{3}}{2} \cdot P_{C,\,F/R}. \end{aligned} \tag{6.90}$$

Schaltverluste
Analog kann nach Ermittlung des *global* maximalen Schaltverlustwerts $P_{Sw,\,F/R}$ (anhand der in der rechten Spalte von Tab. 6.6 hervorgehobenen Berechnungsformeln) auch der Wert des zugehörigen *lokal gemittelten Maximums* mit

$$\widehat{\overline{p}}_{Sw,\,F/R} = \frac{3}{2} \cdot P_{Sw,\,F/R} \tag{6.91}$$

angegeben werden.

Detailanmerkung: Der obige Skalierfaktor betrifft zunächst die Integrationen der beiden Spannungsmittelwerte und kann nach Ausklammerung schliesslich auch vor den Schaltverlustausdruck (6.77) gesetzt werden.

Elementverluste

Die konservativ auf eine thermische Halbleiterzeitkonstante $\tau_{th} \approx 6.67$ms ausgelegten GR-Leistungselemente sollten damit jeweils die resultierende Verlustleistungssumme

$$\widehat{p}_{F/R} = \widehat{p}_{C,\,F/R} + \widehat{p}_{Sw,\,F/R} \tag{6.92}$$

thermisch abführen können.

6.2.4 Gesamthalbleiterverluste des *IMC* Konverters

Die *globalen Gesamthalbleiterverluste* eines *IMC* ergeben sich offensichtlich als Summe der zuvor in (6.46), bzw. (6.86) angegebenen globalen WR- und GR-Verluste zu

$$P_{IMC} = P_{Inv} + P_{Rct}. \tag{6.93}$$

Diese Verlustsumme P_{IMC} ist für den Temperaturanstieg des Kühlkörpers gegenüber der Umgebung

$$\Delta\vartheta_{HS} = R_{th,HS} \cdot P_{IMC} \tag{6.94}$$

verantwortlich ($R_{th,HS}$: thermischer Kühlkörperwiderstand) und bestimmt nahezu allein den Konverterwirkungsgrad.

Die noch hinzu kommenden Verlustanteile treten in den passiven Komponenten des Eingangsfilters (üblicherweise $5 \ldots 15\%$[19] von P_{IMC}), sowie in der Eigenversorgung (typisch: $20 \ldots 30$W) des Konvertersystems auf.

[19] variiert vor allem auch mit der Schaltfrequenz f_P

6.3 Resultate für *CMC*-Halbleiterverluste

Für die *CMC*-Halbleiter soll sich die Verlustberechnung im Wesentlichen auf die Angabe der massgeblichen *Resultate* beschränken.

Generell ist festzuhalten, dass sich die Ermittlung der Leitverluste – insbesondere des globalen Mittelwerts – einfach gestaltet, während aber die Schaltverlustberechnung aufwändiger ist als beim *IMC*.
Die konkreten Ansätze zur Bestimmung der *CMC*-Schaltverluste sind in [42] detailliert geschildert.

6.3.1 Leitverluste des *CMC*

Auch beim *CMC* sind als Verlustkennwerte das lokal gemittelte Maximum für den Arbeitspunkt 1, sowie vor allem der allgemeine *globale Mittelwert* zu unterscheiden.

6.3.1.1 Globale Leitverluste

Die globale Leitverlustbeziehung für Transistoren (Index 'S') bzw. Dioden (Index 'D') des *CMC* ist analog zu (6.13) mit

$$P_{C,\,S/D} = U_{F,CMC,\,S/D} \cdot I_{S/D} + r_{CMC,\,S/D} \cdot I^2_{S/D,\,rms} \qquad (6.95)$$

gegeben.

Da die zugehörigen globalen Stromkennwerte $I_{S/D}$, $I^2_{S/D,rms}$ sehr einfach und anschaulich zu bestimmen sind, kann der zugehörige Rechenansatz in aller Kürze erläutert werden:

Wie Abbildung 6.22 verdeutlicht, wird sich der kontinuierlich fliessende Laststrom einer Ausgangsphase (hier A) global gleichmässig auf die drei zugeordneten bidirektionalen Schaltelemente aufteilen.

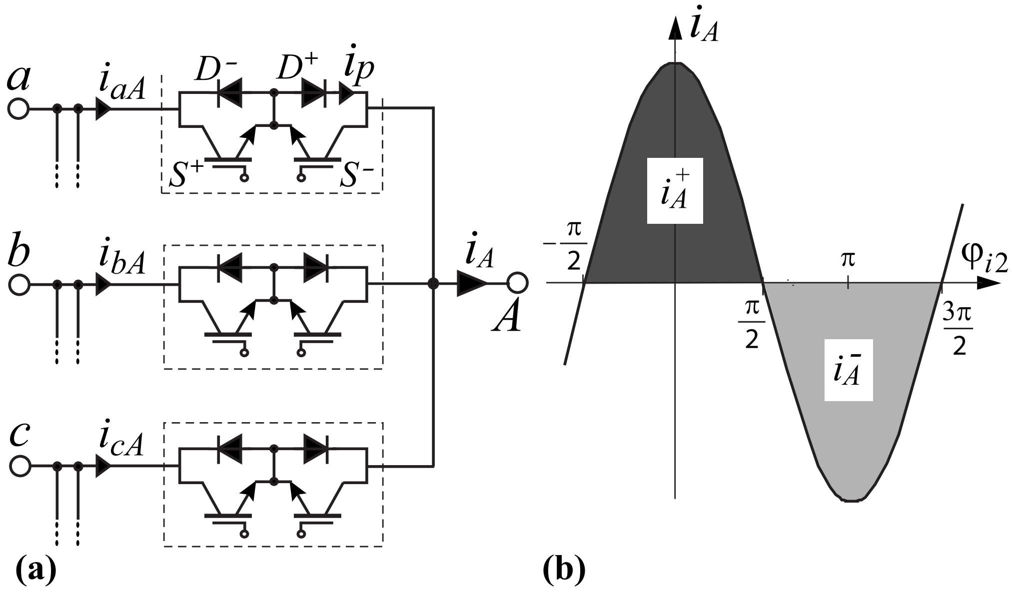


Abbildung 6.22: Stromaufteilung im *CMC*-Zweig A. Der Laststrom i_A muss kontinuierlich fliessen und teilt sich global gleichmässig auf die drei bidirektionalen Schaltelemente auf. So werden alle sechs Halbleiter S^+,D^+ symmetrisch von der positiven Halbwelle i_A^+ belastet, während i_A^- analog auf sämtliche Elemente S^-,D^- wirkt.

Innerhalb eines jeden Schaltelements führen die in positiver Laststromrichtung gepolten Halbleiter S^+,D^+ die positive Stromkomponente i_p, sowie die Elemente S^-,D^- die entsprechende negative Komponente mit symmetriebedingt gleichem Betrag.

Zur Bestimmung der globalen Werte $I_{S/D} = I_p$, $I^2_{S/D,rms} = I_p^2$ ist demnach zunächst die positive Laststromkomponente, d.h. die positive Halbwelle i_A^+, über eine Lastperiode zu mitteln. Aufgrund der symmetrischen Stromaufteilung im *CMC*-Zweig sind die Globalmittelwerte der Laststromhalbwelle schliesslich noch zu *dritteln*.

Mit Blick auf Abbildung 6.22 und unter Beachtung von $\varphi_2 = \varphi_{i2} + \Phi_2$ ergibt sich damit direkt

$$I_{S/D} = I_p = \frac{1}{3} \cdot \frac{1}{2\pi} \int_0^{2\pi} i_A^+ \, d\varphi_2$$

$$= \frac{1}{6\pi} \int_{-\frac{\pi}{2}+\Phi_2}^{\frac{\pi}{2}+\Phi_2} i_A \, d\varphi_2$$

$$= \hat{I}_2 \cdot \frac{1}{3\pi}, \tag{6.96}$$

$$I^2_{S/D,rms} = I^2_{p,rms} = \frac{1}{3} \cdot \frac{1}{2\pi} \int_0^{2\pi} {i_A^+}^2 \, d\varphi_2$$

$$= \frac{1}{6\pi} \int_{-\frac{\pi}{2}+\Phi_2}^{\frac{\pi}{2}+\Phi_2} i_A^2 \, d\varphi_2$$

$$= \hat{I}_2^2 \cdot \frac{1}{12}. \tag{6.97}$$

Am Resultat bemerkenswert ist die Tatsache, dass beide Stommittelwerte (6.96), (6.97) *konstant*, also generell unabhängig von Aussteuergrad M und Lastphasenverschiebung Φ_2 sind.
Insbesondere werden die globalen *CMC*-Leitverluste (6.95) damit auch *nicht* vom Modulationsverfahren beeinflusst.

Diese Unabhängigkeit der Leitverluste wird ebenso von den waagerechten Verlustverläufen in Abbildung 4.54 (Kapitel 4.3) visuell bestätigt.

6.3.1.2 Gemitteltes Maximum der Leitverluste im Arbeitspunkt 1

Da beim *CMC* die spannungsbezogene Halbleiterbelastung grundsätzlich mit der Periodizität einer vollständigen Netzperiode variiert und damit 2π-periodisch ist[20], unterscheiden sich die über $\Delta\varphi_1$ gemittelten Verlustwerte immer dann, wenn das Mittelungsintervall kleiner als eine Netzperiode ist, d.h. für $\Delta\varphi_1 < 2\pi$.

Deshalb ist es sinnvoll, nachfolgend *zwei* Fälle zu betrachten.

- Im ersten Fall wird über die *vollständige Netzperiode* $\Delta\varphi_1 = 2\pi$ gemittelt.

[20]vgl. Verlustverlauf über φ_1-Achse von Abbildung 4.50

Die Resultate sind folglich immer dann zutreffend, solange $\tau_{th} \geq T_1$ gilt, wobei $T_1 = 1/f_1$ die Netzperiode und τ_{th} die thermische 90%-Zeitkonstante der Halbleiter beschreibt.

- Im zweiten Fall wird über einen *lokalen Ausschnitt der Netzperiode* $\Delta\varphi_1 = 2\pi/3$ gemittelt.
  Dabei ist die Intervallbreite $\Delta\varphi_1$ hier so gewählt, dass sie (bei $f_1 = 50\text{Hz}$) der als minimal angenommenen thermischen Halbleiterzeitkonstante (für $\geq 10\text{A}$ Typen) von $\tau_{th} = 6.67\text{ms}$ entspricht. Das Mittelungsintervall $\Delta\varphi_1$ ist dabei derart zu platzieren, dass es innerhalb der Netzperiode den lokalen Maximalmittelwert erfasst.
  Etwas allgemeiner formuliert sind die zugehörigen Resultate dann dimensionierungsrelevant, wenn $\tau_{th} < T_1$ gilt.

Anzumerken bleibt, dass für den praktisch selten auftretenden Betriebsfall $f_1 \ll 50\text{Hz}$ nochmals eine *spezifische* Betrachtung/Berechnung anzustellen wäre, die hier aber nicht angegeben ist.

Alle obigen Aussagen gelten ebenso für die *Schaltverlustberechnung* des folgenden Abschnitts 6.3.2.2.

Die über die Netzperiode $\boldsymbol{\Delta\varphi_1 = 2\pi \mathrel{\hat{=}} \tau_{th} \geq 20ms}\big|_{f_1 = 50Hz}$ gemittelten Stromwertmaxima betragen

$$\hat{\bar{i}}_{S/D} = \frac{1}{\pi} \cdot \hat{I}_2 \cos({}^{\pi}\!/_{6}), \tag{6.98a}$$

$$\hat{\bar{i}}^{\,2}_{S/D,\,rms} = \frac{1}{\pi} \cdot \hat{I}_2^2 \cos^2({}^{\pi}\!/_{6}) \tag{6.98b}$$

und sind damit etwa um den Faktor 2.6 höher als die globalen, quasi über die (φ_1, φ_2)-Ebene, gemittelten Werte nach (6.96),(6.97).

Auch wenn die Netzfrequenz deutlich grösser ist als $f_1 = 50\text{Hz}$ und die thermische Halbleiterzeikonstante τ_{th} somit ohnehin sicher über der Netzperiodendauer T_1 liegt, sind die obigen Resultate (6.98) für die Halbleiterdimensionierung zutreffend.

Die *lokal* über $\boldsymbol{\Delta\varphi_1 = 2\pi/3 \mathrel{\hat{=}} \tau_{th} = 6.67ms}\big|_{\boldsymbol{f_1=50Hz}}$ gemittelten Stromwertmaxima lauten

$$\hat{\hat{i}}_{S/D} = \frac{3\sqrt{3}}{2\pi} \cdot \hat{I}_2 \, \cos(\pi/6), \tag{6.99a}$$

$$\hat{\hat{i}}^2_{S/D,\,rms} = \frac{3\sqrt{3}}{2\pi} \cdot \hat{I}^2_2 \, \cos^2(\pi/6). \tag{6.99b}$$

Sie sind gemäss (6.6) berechnet und gegenüber den Werten (6.98) nochmals um etwa den Faktor 2.6 erhöht – jedoch lediglich relevant, wenn $f_1 = 50\text{Hz} \,/\, 60\text{Hz}$ gilt und zudem τ_{th} ausgesprochen gering ist.

Die *Leitverlustbeziehung* lautet formal unverändert (vgl. auch (6.52))

$$\hat{\hat{p}}_{C,\,S/D} = U_{F,CMC,\,S/D} \cdot \hat{\hat{i}}_{S/D} + r_{CMC,\,S/D} \cdot \hat{\hat{i}}^2_{S/D,\,rms}. \tag{6.100}$$

6.3.2 Schaltverluste des *CMC*

6.3.2.1 Globale Schaltverluste

Der *allgemeine globale Schaltverlustausdruck* ergibt sich beim *CMC* zu

$$\begin{aligned} P_{Sw,\,S/D} = f_P \cdot \Big(& K_1 \, (U_{1,avg} \cdot I_{1,avg} + U_{2,avg} \cdot I_{2,avg}) \\ & + K_2 \, (U_{1,avg} \cdot I^2{}_{1,avg} + U_{2,avg} \cdot I^2{}_{2,avg}) \\ & + K_3 \, (\frac{1}{2} \, U^2{}_{1,avg} + \frac{1}{3} \, U^2{}_{2,avg}) \\ & + K_4 \, (U^2{}_{1,avg} \cdot I_{1,avg} + U^2{}_{2,avg} \cdot I_{2,avg}) \\ & + K_5 \, (U^2{}_{1,avg} \cdot I^2{}_{1,avg} + U^2{}_{2,avg} \cdot I^2{}_{2,avg}) \Big). \end{aligned} \tag{6.101}$$

Darin repräsentieren die Mittelwertgrössen mit den Indices '1' Umschaltverluste, die von der virtuellen GR-Stufe des *CMC* hervorgerufen sind, während die mit '2' indizierten Grössen die dominanten Verluste der WR-Schalthandlungen quantifizieren.

Die ***Spannungsmittelwerte*** aus (6.101) bestimmen sich zu

$$U_{1,avg} = \hat{U}_1 \cdot \frac{2\sqrt{3}-3}{2\pi}, \tag{6.102a}$$

$$U^2{}_{1,avg} = \hat{U}_1^2 \cdot \frac{2\pi - 3\sqrt{3}}{8\pi}, \tag{6.102b}$$

$$U_{2,avg} = \hat{U}_1 \cdot \frac{3}{\pi}, \tag{6.102c}$$

$$U^2{}_{2,avg} = \hat{U}_1^2 \cdot \left(1 + \frac{3\sqrt{3}}{4\pi}\right). \tag{6.102d}$$

Die alternative *LOV*-Modulation ist allein durch entsprechend adaptierte Spannungswerte

$$U_{1,avg} = \hat{U}_1 \cdot \frac{\sqrt{3}}{2\pi}, \tag{6.103a}$$

$$U^2{}_{1,avg} = \hat{U}_1^2 \cdot \frac{4\pi - 3\sqrt{3}}{8\pi}, \tag{6.103b}$$

$$U_{2,avg} = \hat{U}_1 \cdot \frac{\sqrt{3}}{\pi}, \tag{6.103c}$$

$$U^2{}_{2,avg} = \hat{U}_1^2 \cdot \left(1 - \frac{3\sqrt{3}}{4\pi}\right) \tag{6.103d}$$

gekennzeichnet.

Die ***Strommittelwerte der virtuellen GR-Stufe*** aus (6.101) ergeben sich schliesslich zu

$$I_{1,avg} = \hat{I}_2 \cdot \frac{1}{\pi}, \tag{6.104a}$$

$$I^2{}_{1,avg} = \hat{I}_2^2 \cdot \frac{1}{4}. \tag{6.104b}$$

Verhältnisse für $0 \leq \Phi_2 \leq \pi/6$

Für die ***Strommittelwerte der virtuellen WR-Stufe*** aus (6.101) folgt

$$I_{2,avg} = \hat{I}_2 \cdot \frac{1 - \frac{1}{2}\cos(\Phi_2)}{\pi}, \tag{6.105a}$$

$$I^2_{2,avg} = \hat{I}_2^2 \cdot \frac{\pi - \frac{3}{4}\sqrt{3}\cos(2\Phi_2)}{6\pi}. \tag{6.105b}$$

Verhältnisse für $\pi/6 < \Phi_2 \leq \pi/2$

Die ***Strommittelwerte der virtuellen WR-Stufe*** aus (6.101) ergeben sich in diesem Fall zu

$$I_{2,avg} = \hat{I}_2 \cdot \frac{\sqrt{3}\sin(\Phi_2)}{2\pi}, \tag{6.106a}$$

$$I^2_{2,avg} = \hat{I}_2^2 \cdot \frac{\pi - \frac{3}{4}\sqrt{3}\cos(2\Phi_2)}{6\pi}. \tag{6.106b}$$

6.3.2.2 Gemitteltes Maximum der Schaltverluste im Arbeitspunkt 1

Analog zu (6.53) lauten die *schaltverlustbezogenen* Stromwertmaxima für den *CMC* ebenso

$$\widehat{i} = \hat{I}_2 \cos(\pi/6), \tag{6.107a}$$

$$\widehat{i}^2 = \hat{I}_2^2 \cos^2(\pi/6). \tag{6.107b}$$

Auch die *Schaltverlustbeziehung* ist mit

$$\begin{aligned}\widehat{\overline{p}}_{Sw,\,S/D} = \; & f_P \cdot \Big(K_1 \cdot U_{avg}\,\widehat{i} + K_2 \cdot U_{avg}\,\widehat{i}^2 + K_3 \cdot U^2_{avg} \\ & + K_4 \cdot U^2_{avg}\,\widehat{i} + K_5 \cdot U^2_{avg}\,\widehat{i}^2\Big)\end{aligned} \tag{6.108}$$

zu (6.54) identisch und weist infolge der ausgebliebenen Mittelung über die Lastperiode keinen Zusatzfaktor im dritten Polynomterm auf.

Die über die Netzperiode $\boldsymbol{\Delta\varphi_1{=}2\pi \mathrel{\hat{=}} \tau_{th}{\geq}20ms}\big|_{f_1=50Hz}$ gemittelten Spannungswerte betragen

$$U_{avg} = \hat{U}_1 \cdot \frac{2\sqrt{3}+3}{2\pi}, \tag{6.109a}$$

$$U^2{}_{avg} = \hat{U}_1^2 \cdot \frac{10\pi + 3\sqrt{3}}{8\pi}. \tag{6.109b}$$

Sie sind nur unwesentlich grösser (etwa 5%) als die global gemittelten Werte nach (6.102c), (6.102d).

Für die $\boldsymbol{LOV}$-Modulation gelten stattdessen die Spannungswerte

$$U_{avg} = \hat{U}_1 \cdot \frac{3\sqrt{3}}{2\pi}, \tag{6.110a}$$

$$U^2{}_{avg} = \hat{U}_1^2 \cdot \frac{3\left(4\pi - 3\sqrt{3}\right)}{8\pi}. \tag{6.110b}$$

Diese geringeren Werte (6.110) können für die Halbleiterauslegung dann herangezogen werden, wenn im Arbeitspunkt 1 konsequent das LOV-Verfahren angewendet wird.

Solange die thermische Halbleiterzeitkonstante τ_{th} eindeutig höher ist als die Netzperiodendauer T_1, sind die obigen Resultate (6.109), (6.110) für die Halbleiterdimensionierung aussagekräftig.

Die *lokal* über $\boldsymbol{\Delta\varphi_1{=}2\pi/3 \mathrel{\hat{=}} \tau_{th}{=}6.67ms}\big|_{f_1=50Hz}$ gemittelten Spannungswertmaxima lauten

$$U_{avg} = \hat{U}_1 \cdot \frac{3\left(\sqrt{3}+3\right)}{2\pi}, \tag{6.111a}$$

$$U^2{}_{avg} = \hat{U}_1^2 \cdot \frac{9\left(\pi + \sqrt{3}\right)}{4\pi}. \tag{6.111b}$$

Für die *LOV*-Modulation gilt hingegen

$$U_{avg} = \hat{U}_1 \cdot \frac{9\sqrt{3}}{4\pi}, \tag{6.112a}$$

$$U^2{}_{avg} = \hat{U}_1^2 \cdot \frac{9\left(4\pi - 3\sqrt{3}\right)}{16\pi}. \tag{6.112b}$$

Auch hier können die *LOV*-Werte (6.112) zur Dimensionierung herangezogen werden, solange im Arbeitspunkt 1 ausschliesslich das *LOV*-Verfahren angewendet wird.

Obige Ergebnisse(6.111), (6.112) sind nach (6.6) bestimmt und gegenüber den Werten (6.109), (6.110) um ca. den Faktor 2.3 erhöht.
Ihre Relevanz ist jedoch auf den Fall einer geringen Halbleiterzeitkonstanten $\tau_{th} < T_1$ eingeschränkt.

6.3.3 Gesamtverluste des *CMC*

6.3.3.1 Globale Gesamtverluste

Die globalen, d.h. stationären, Gesamtverluste sind für die Kühlkörperauslegung des Leistungsteils und darüberhinaus auch für die Wirkungsgradprognose des Konverters entscheidend.
Aber auch zur konventionellen Dimensionierung *aller* Halbleiterelemente sind beim *CMC* dieselben globalen Formelbeziehungen mit identischer „Worst-Case“-Betriebsbedingung ($M = 1$, $\Phi_2 = 0$, vgl. untere Zeile in Tab. 6.8) anwendbar.

Mit den zuvor im Abschnitt 6.3.1.1 und 6.3.2.1 angeführten Beziehungen erfolgt die Berechnung der globalen *Gesamtverluste*

$$P_{S/D} = P_{C,\,S/D} + P_{Sw,\,S/D} \tag{6.113}$$

eines *CMC*-Halbleiters aus der Addition der betreffenden Leit- ($P_{C,\,S/D}$) und Schaltverluste ($P_{Sw,\,S/D}$).
Der Zusammenhang der einzelnen Rechenbeziehungen ist in

CMC-Halbleiter – beliebige Betriebspunkte			
Verlusttyp		Leitverluste	Schaltverluste
Allgemeine globale Verlustbeziehung		$P_{C,\,S/D} =$ (6.95)	$P_{Sw,\,S/D} =$ (6.101)
Spannungs-mittelwerte	***KONV***	–	(6.102)
	LOV	–	(6.103)
Strom-mittelwerte	$\mathbf{0 \leq \Phi_2 \leq \pi/6}$	(6.96),(6.97)	(6.104),(6.105)
	$\pi/6 < \Phi_2 \leq \pi/2$	(6.96),(6.97)	(6.104),(6.106)
Halbleiter-Parameter	Transistoren	$U_F = U_{F,\,S}$ $r = r_S$	$K_i = K_{i,Son} + K_{i,Soff}$
	Dioden	$U_F = U_{F,\,D}$ $r = r_D$	$K_i = K_{i,Doff}$
Max. Verluste f. *CMC*		$M_{crit} = 1, \quad \Phi_{2,crit} = 0$	

Tabelle 6.8: *CMC*-Halbleiter:
Übersicht der Beziehungen zur Bestimmung der *globalen Verluste* $P_{S/D} = P_{C,\,S/D} + P_{Sw,\,S/D}$.

Tab. 6.8 nocheinmal in bekannter Übersichtsform veranschaulicht.

Während für den Fall der *LOV*-Modulation explizite Spannungswerte (6.103) zur Schaltverlustberechnung angegeben sind, ist für die Leitverlustberechnung lediglich ein gemäss (6.43) adaptierter Aussteuergrad M einzusetzen.
Anzumerken ist jedoch, dass für die Kühlkörperdimensionierung allgemein die verlustreichere *KONV*-Modulation ausschlaggebend sein sollte.

Konverterverluste des *CMC*
Die globalen Halbleiterverluste P_{CMC} des *Gesamtkonverters* folgen unmittelbar mit

$$\begin{aligned} P_{CMC} &= 18 \cdot P_S \;+\; 18 \cdot P_D \\ &= 18 \cdot (P_{C,\,S} + P_{Sw,\,S} \;+\; P_{C,\,D} + P_{Sw,\,D}). \end{aligned} \tag{6.114}$$

Weil bei $\boldsymbol{M = 1,\ \Phi_2 = 0}$ maximale Verluste des Gesamtkonverters resultieren, sind zur Kühlkörperdimensionierung allgemein *diese* Betriebsparameter in den Formelbeziehungen einzusetzen.
Wird ausschliesslich eine *Asynchronmaschine* mit dem *CMC* betrieben, so können zur Kühlkörperauslegung ggf. auch deren stationäre Nennbedingungen $\boldsymbol{M = 1,\ \Phi_2 = \pi/6}$ herangezogen werden.

Die globalen *CMC*-Konverterverluste (6.114) wurden vorausgehend in der Abbildung 4.54 in Abhängigkeit von Φ_2 und M (bzw. MU) aufgetragen.

6.3.3.2 Gemitteltes Maximum der Gesamtverluste im Arbeitspunkt 1

Sollen die *CMC*-Halbleiter für den kritischen Arbeitspunkt 1 dimensioniert werden, so sind praktisch sinnvoll die beiden Fälle

- $\tau_{th} \geq T_1$ – bzw. $\Delta\varphi_1 = 2\pi$ und
- $\tau_{th} < T_1$ – bzw. $\Delta\varphi_1 = 2\pi/3$

zu unterscheiden.

Fallunabhängig ergibt sich die jeweils maximale Verlustleistungssumme pro Halbleiterelement zu

$$\widehat{\overline{p}}_{S/D} = \widehat{\overline{p}}_{C,\,S/D} + \widehat{\overline{p}}_{Sw,\,S/D}. \tag{6.115}$$

Dieser Verlustleistungswert (6.115) sollte von jedem *CMC*-Halbleiter thermisch abgeführt werden können.

Mittel über Netzperiode $\boldsymbol{\Delta\varphi_1 = 2\pi \ \hat{=}\ \tau_{th} \geq 20ms\big|_{f_1 = 50Hz}}$

Die in den Abschnitten 6.3.1.2 und 6.3.2.2 angegebenen Rechenbeziehungen für das Mittelungsintervall $\Delta\varphi_1 = 2\pi$ sind in Tab. 6.9 nocheinmal übersichtlich zusammengefasst.

CMC-Halbleiter – Arbeitspunkt 1 ($\Delta\varphi_1{=}2\pi$)			
Verlusttyp		Leitverluste	Schaltverluste
Allgemeine Verlustbeziehung		$\hat{\hat{p}}_{C,\,S/D} =$ (6.100)	$\hat{\hat{p}}_{Sw,\,S/D} =$ (6.108)
Spannungs-mittelwerte	***KONV***	–	(6.109)
	LOV	–	(6.110)
Strommittelw.		(6.98)	(6.107)
Halbleiter-Parameter	Transistoren	$U_F = U_{F,\,S}$ $r = r_S$	$K_i =$ $K_{i,Son} + K_{i,Soff}$
	Dioden	$U_F = U_{F,\,D}$ $r = r_D$	$K_i =$ $K_{i,Doff}$

Tabelle 6.9: *CMC*-Halbleiter im Arbeitspunkt 1: Übersicht der Beziehungen zur Bestimmung des Gesamtverlustmaximums $\hat{\hat{p}}_{S/D} = \hat{\hat{p}}_{C,\,S/D} + \hat{\hat{p}}_{Sw,\,S/D}$ für $\Delta\varphi_1{=}2\pi$.

Mittel *lokal* über $\boldsymbol{\Delta\varphi_1{=}2\pi/3 \mathrel{\hat{=}} \tau_{th}{=}6.67ms\big|_{f_1=50Hz}}$

Analog sind die Dimensionierungsformeln für das Mittelungsintervall $\Delta\varphi_1{=}2\pi/3$ in der Übersicht nach Tab. 6.10 zusammengestellt.

Die damit folgenden Verlustwerte der *CMC*-Halbleiter im Arbeitspunkt 1 wurden zuvor im Kapitel 4.3 in der Abbildung 4.56 grafisch aufgetragen und den entsprechenden Maximalwerten der WR-Halbleiter eines *IMC* gegenübergestellt.

CMC-Halbleiter – Arbeitspunkt 1 ($\Delta\varphi_1$=$2\pi/3$)			
Verlusttyp		Leitverluste	Schaltverluste
Allgemeine Verlustbeziehung		$\widehat{\widehat{p}}_{C,\,S/D} =$ (6.100)	$\widehat{\widehat{p}}_{Sw,\,S/D} =$ (6.108)
Spannungs-mittelwerte	***KONV***	–	(6.111)
	LOV	–	(6.112)
Strommittelw.		(6.99)	(6.107)
Halbleiter-Parameter	Transistoren	$U_F = U_{F,\,S}$ $r = r_S$	$K_i =$ $K_{i,Son} + K_{i,Soff}$
	Dioden	$U_F = U_{F,\,D}$ $r = r_D$	$K_i =$ $K_{i,Doff}$

Tabelle 6.10: *CMC*-Halbleiter im Arbeitspunkt 1: Übersicht der Beziehungen zur Bestimmung des Gesamtverlustmaximums $\widehat{\widehat{p}}_{S/D}$=$\widehat{\widehat{p}}_{C,\,S/D}$+$\widehat{\widehat{p}}_{Sw,\,S/D}$ für $\Delta\varphi_1$=$2\pi/3$.

6.4 Dimensionierung der Eingangskondensatoren

Neben den Halbleitern sind auch die *passiven* Bauelemente des Leistungsteils entsprechend gegebener Spezifikationen zu dimensionieren.
Beim Matrix Konverter beschränken sich diese passiven Leistungselemente naturgemäss auf die Komponenten des Eingangsfilters.

Hervorzuheben sind hier insbesondere die Eingangskondensatoren unmittelbar vor der Halbleitereinheit (siehe Abbildung 6.23), deren Kapazitätswert C_F nicht nur die Dämpfungscharakteristik des Filters beeinflusst, sondern vor allem auch die schaltfrequente Schwankung der Eingangsspannung $u_{a,b,c}$ festlegt.
Bei fester Spannungsübersetzung MU würde dieser Eingangsspannungsripple $\Delta u_{a,b,c}$ aufgrund des direkten Konversionsprinzips auch unmittelbar den Schwankungsbereich des zu stellenden Ausgangsspannungssystems bestimmen (weil die Eingangsspannung im Rahmen der Modulation jedoch ohnehin zu messen ist, ist es praktisch sinnvoll, die Spannungsübersetzung MU entsprechend vorzusteuern – damit kann auch bei kleineren C_F

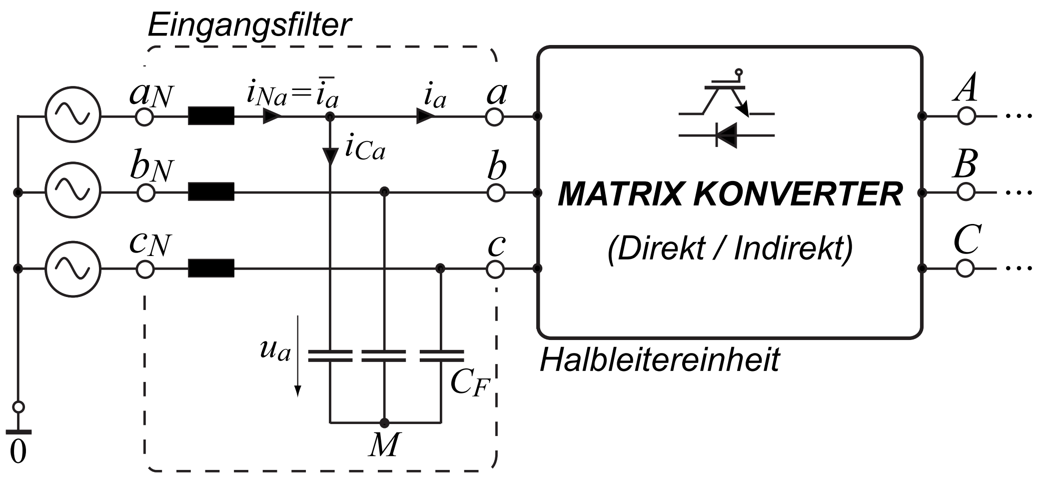


Abbildung 6.23: Die Kapazitäten C_F des Eingangsfilters bestimmen die Schwankungsbreite der Eingangsspannung $u_{a,b,c}$.

eine hohe Ausgangsspannungsgenauigkeit erzielt werden).

Da für die Auslegung der restlichen Filterkomponenten (Drosseln, ggf. Dämpfungswiderstände, etc.) allein die gewünschten Dämpfungsvorgaben ausschlaggebend sind und das Dimensionierungsprinzip *identisch* zum Stromzwischenkreis-Gleichrichter oder zur dreiphasigen „Buck-Stufe“ ist[21], wird hier nur die matrixspezifische Eingangskondensatorauslegung behandelt.

Herauszustellen ist in diesem Zusammenhang nochmals, dass sich das (Eingangs-)Klemmenverhalten des *CMC* bei äquivalenter Modulation nicht von dem eines *IMC* unterscheidet. Insofern sind alle folgenden Aussagen *topologieunabhängig*, beziehen sich schwerpunktmässig aber auf die *KONV*-Modulation des *Stromlosen Schaltens des GR*. Mit den aufgezeigten Rechenansätzen können andere Modulationsvarianten jedoch ebenso erfasst werden.
Das WR-Klemmverfahren (*OCL*, *CMCL*, etc.) hat grundsätzlich keinen Einfluss auf die Kondensatorauslegung.

Als Dimensionierungskriterium für die Eingangskondensatoren ist zum Einen der *Kapazitätsbedarf*, wie zum Anderen die entstehende *Verlustwärme* von Bedeutung.
Beide Punkte werden in den folgenden Abschnitten betrachtet.

6.4.1 Berechnung des Eingangskapazitätsbedarfs

Der Kapazitätswert C_F der Eingangskondensatoren bestimmt den schaltfrequenten Schwankungsbereich der Eingangsspannungen.
Entsprechend den in Abbildung 6.23 eingezeichneten Grössen, sollen hier exemplarisch die Verhältnisse in Eingangsphase a betrachtet werden.
Mit der Feststellung, dass der aufgenommene Netzstrom

$$i_{Na} = \bar{i}_a \tag{6.116}$$

[21] Vorgehensweise siehe auch: [52], [5]

für $T_P \ll T_1$ schaltfrequenzfrei ist und ideal daher mit dem lokalen Mittelwert des Konvertereingangsstroms $\overline{i}_a$ übereinstimmt, folgt gemäss Knotenregel, dass sich die schaltfrequente Schwankung (Ripple) der Eingangsspannung

$$\begin{aligned} \Delta u_a &= \frac{1}{C_F} \cdot \int_{\Delta t < T_P} i_{Ca} \, dt \\ &= \frac{1}{C_F} \cdot \int_{\Delta t < T_P} (\overline{i}_a - i_a) \, dt \end{aligned} \qquad (6.117)$$

aus der integrierten Differenz von lokalem Mittelwert und Momentanwert des Konvertereingangsstroms ergibt.
Zur Bestimmung des erfordelichen Kapazitätsbedarfs C_F ist nachfolgend der maximal auftretende Ripple zu quantifizieren.

Eine bei festem C_F maximale Spannungsschwankung Δu_a wird sich beispielsweise für eine Eingangsstromzeigerlage in GR-Sektorhälfte (ii.a) einstellen. Dieser Fall ist in Abbildung 6.24(a) anhand der zugehörigen Pulsperiode verdeutlicht.
Innerhalb dieses Sektorintervalls ist Eingangsphase c an die (negative) ZK-Schiene geklemmt – d.h. es gilt hier: $i_c = -i$.

Da offenkundig auch $\overline{i}_c = -\overline{i}$ folgt, ist der lokale Strommittelwertbetrag in der klemmenden Eingangsphase c relativ gross, bzw. die Differenz von Mittel- und Momentanwertpegelbetrag $(i_A, -i_C)$ vergleichsweise klein.
In Eingangsphase a hingegen wirken momentan die zwei gleichen ZK-Stromblöcke der maximalen Breiten $\delta_{(100),ac}$, $\delta_{(110),ac}$ (sowie der Pegel i_A, $-i_C$) bei jedoch *geringerem* Mittelwert $\overline{i}_a$. Als Folge ist der während $\delta_{(100),ac}$ und $\delta_{(110),ac}$ aus dem Kondensator fliessende Differenzstrom $i_{Ca} = \overline{i}_a - i_a < 0$ von grösserem Betrag und führt zu einer ebenso höheren Spannungsschwankung Δu_a.

Abbildung 6.24(b) zeigt eine zur Rippleberechnung ausreichende Hälfte der Pulsperiode, in der der Spannungsverlauf u_a im Interesse der grafischen Deutlichkeit doppelt aufskaliert ist. Dem in (6.117) enthaltenen Integral der Kondensator-Stromzeitfläche entspricht die eingezeichnete Schraffur.

So kann der Eingangsspannungsripple beispielsweise über das

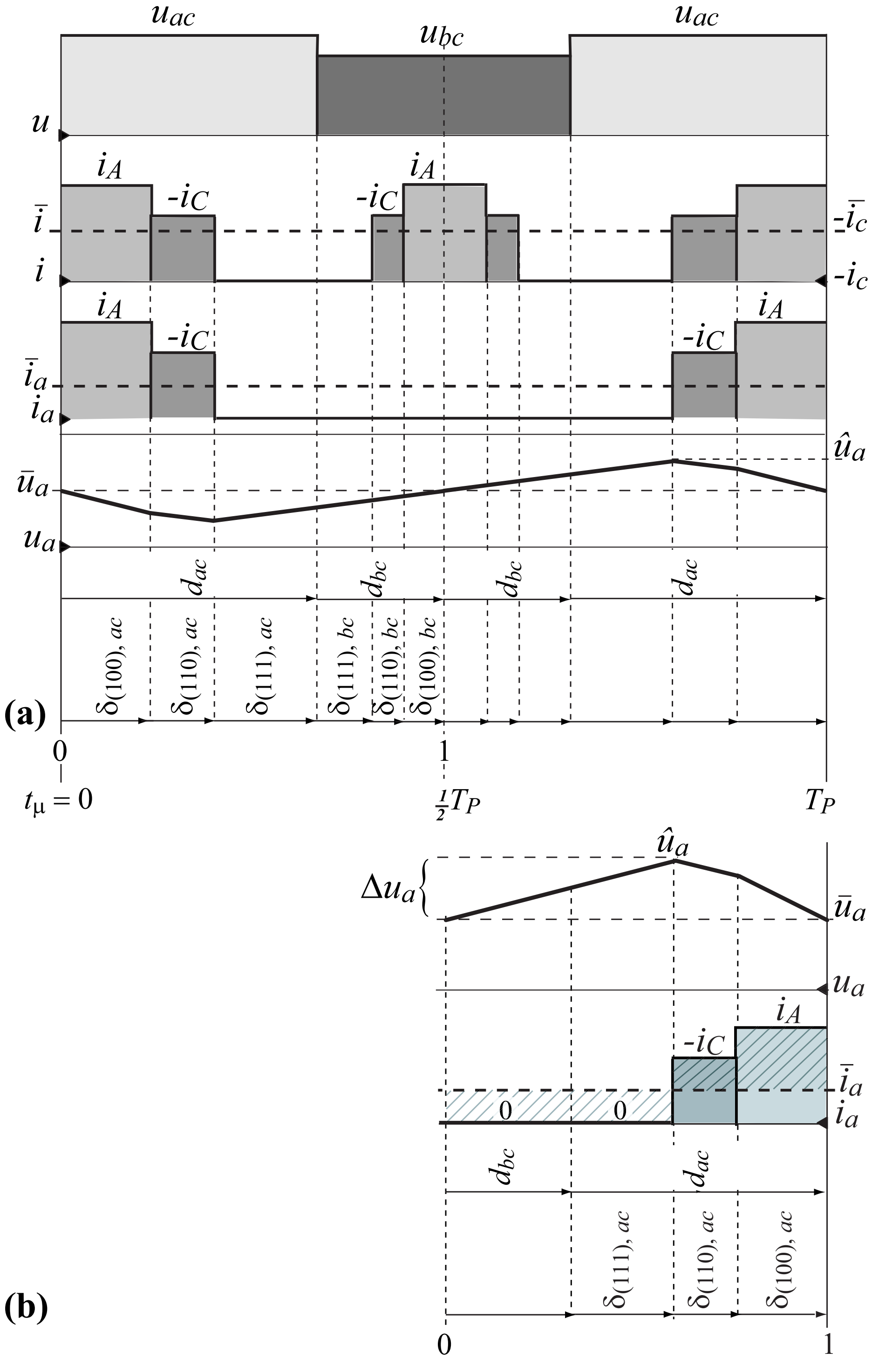


Abbildung 6.24: Pulsperiode im GR/WR-Sektor (ii)/(I). **(a)** Hier zeigt Spannung u_a die grösste Schwankungsbreite. **(b)** Δu_a kann über eine Pulshalbperiode berechnet werden. Die Schraffur entspricht der Stromzeitfläche des Kondensatorstroms i_{Ca} (vgl. Abbildung 6.23).

ansteigende Verlaufssegment gemäss (6.117) mit

$$\Delta u_a = \frac{1}{C_F} \cdot (\bar{i}_a - 0) \cdot (1 - \delta_{(100),ac} - \delta_{(110),ac}) \frac{T_P}{2} \qquad (6.118)$$
$$= f(M, \Phi_2, \varphi_1, \varphi_2)$$

angesetzt werden.
$\bar{i}_a$ ist dabei nach (3.4) definiert, sowie die Einschaltzeiten $\delta_{(100),ac}$, $\delta_{(110),ac}$ nach (3.23).

Der Eingangsspannungsripple hängt gemäss (6.118) also von vier variierenden Betriebsparametern ab. Im Sinne der Kapazitätsspezifikation ist das *globale Maximum* des Ripples Δu_a über diese vier Parameter zu bestimmen.

Mit Blick auf die Pulshalbperiode in Abbildung 6.24(b) lassen sich die Maximalparameter $\Phi_{2,max}$, $\varphi_{2,max}$ anschaulich plausibilisieren. Dazu werde wieder das Intervall des ansteigenden Spannungsverlaufs betrachtet:

- Ein erhöhtes $|\Phi_2| > 0$ würde einem reduzierten Wirkleistungstransfer und somit einem abgesenkten lokalen Mittelwert $\bar{i}_a$ des Eingangsstroms entsprechen. Die relevanten Zeitintervalle d_{bc} und $\delta_{(111),ac}$ bleiben vom variierendem Φ_2 unbeeinflusst. Ein steigender Betrag von Φ_2 führt daher zu einer verminderten Stromzeitfläche und folglich zum geringeren Ripple Δu_a.
  Es gilt also: $$\Phi_{2,max} = 0 \qquad (6.119)$$

- Variiert φ_2, so bleibt der lokale Mittelwert $\bar{i}_a$ des Eingangsstroms konstant. Jedoch ändern sich die Blockbreiten der Strompulse. Die Gesamtblockbreite $(\delta_{(100),ac} + \delta_{(110),ac})$ beider Pulse ist dann minimal (vgl. hierzu (3.39)[22]), wenn der zu bildende Ausgangsspannungszeiger an den Grenzen des WR-Sektors (I) liegt, also wenn je einer der beiden Strompulse ganz verschwindet. Damit wird der Zeitterm in (6.118) maximal.
  So folgt: $$\varphi_{2,max} = \{0, \pi/3\}. \qquad (6.120)$$

[22]es gilt: $(\delta_{(100),ac} + \delta_{(110),ac}) = \widetilde{d}_{ac}$

Werden diese Parameter in (6.118) eingesetzt, kann die zu maximalen Spannungsschwankungen führende Abhängigkeit zwischen M und φ_1 durch den mathematischen Extremalansatz

$$\frac{d}{dM}\left(\Delta u_a\right) \stackrel{!}{=} 0 \tag{6.121}$$

bestimmt werden.

Auflösen von (6.121) nach M liefert die gesuchte Beziehung

$$M_{\Delta u_{a,max}} = \frac{1}{\sqrt{3}\cdot\cos(\varphi_1)} \tag{6.122}$$

zwischen M und φ_1, die zu global maximalen Spannungsschwankungen $\Delta u_{a,max}$ führt.

Alternativ kann Beziehung (6.122), die in Abbildung 6.25 visualisiert ist, auch in Abhängigkeit des sektorrelativen Winkelparameters θ_1 angegeben werden

$$M_{\Delta u_{a,b,c,max}} = \frac{1}{\sqrt{3}\cdot\cos(\theta_1 \pm {}^{\pi}\!/_{3})}, \tag{6.123}$$

wodurch sie allgemeingültig für alle drei Eingangsphasen wird. Je nach Phase und aktuellem GR-Sektor wechselt darin das Rechenzeichen im Cosinus-Argument.

Werden die Bedingungen (6.119), (6.120) und (6.122) in (6.118) eingesetzt, so erhält man schliesslich die global auftretende, ***maximale Spannungsschwankung*** zu

$$\Delta u_{a,max} = \Delta u_{a,b,c,max} = \frac{\hat{I}_2\cdot T_P}{8}\cdot\frac{1}{C_F}. \tag{6.124}$$

Da der Wertebereich von $\theta_1 \in [-\pi/6\ldots\pi/6]$ und von $M \in [0\ldots 1]$ begrenzt ist, kann sich der Maximalripple (6.124) entsprechend Beziehung (6.123) nicht jederzeit äussern.
Dieser Sachverhalt ist im Diagramm nach Abbildung 6.25 veranschaulicht. So setzt die maximale Spannungsschwankung $\Delta u_{a,max}$ grundsätzlich *nur* im hellgrau unterlegten Aussteuerbereich

$$M \in [{}^{2}\!/_{3}\ldots 1] \tag{6.125}$$

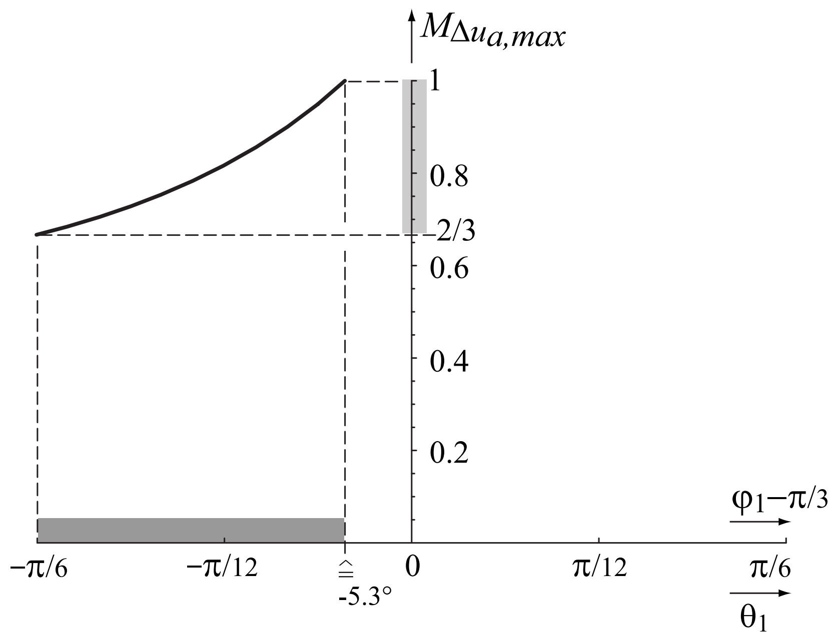


Abbildung 6.25: Innerhalb des GR-Sektors (ii) tritt der maximale Eingangsspannungsripple $\Delta u_{a,max}$ in der Sektorhälfte (ii.a) auf, solange $M \in [{}^2\!/_3 \ldots 1]$ gilt.
Für kleinere Aussteuergrade M, bzw. Spannungsübersetzungen $MU = M/\cos(\Phi_1)$ wird der Maximalripple nicht erreicht – auch nicht in den anderen Eingangsphasen.

ein, wobei für einen gegebenen Wert M genau *eine* diskrete Winkelposition φ_1 (bzw. θ_1) zum Maximalwert führt.

Für die Eingangsphase a befinden sich diese Positionen innerhalb der ersten GR-Sektorhälfte (ii.a) im dunkelgrau markierten Winkelbereich.
Allerdings wird allgemein in *jeder* GR-Sektorhälfte eine der drei Eingangsphasen a, b, c den Maximalripple aufweisen, sofern $M \geq {}^2\!/_3$ zutrifft.
Lokal ausgenommen ist davon der schmale Winkelbereich $|\theta_1| < 5.3°$ jeweils um die Mitte eines jeden GR-Sektors.

Da praktisch immer auch der obere Aussteuerbereich $M \geq {}^2\!/_3$ des Konverters genutzt wird, sollte die *Mindestkapazität* C_F der Eingangskondensatoren bei spezifizierter Maximalspannungsschwankung anhand von (6.124) bestimmt werden.

Auch für das Basis-Verfahren des ***Spannungslosen Schaltens des WR*** ergibt sich der *identische* Maximalwert

$\Delta u_{a,b,c,max}$ des Eingangsspannungsripples, sodass Gleichung (6.124) hier ebenfalls verwendet werden kann.

Im Fall der ***LOV*-Modulation** folgt für Vollaussteuerung ($M = 1$) etwa der *dreifache* Wert des in (6.124) angegebenen maximalen Spannungsripples.
Soll im Rahmen der LOV-Modulation der gegenüber (6.124) *gleiche* Maximalripple $\Delta u_{a,b,c,max}$ – bzw. der gleiche Kapazitätswert – bei identischer Laststromamplitude $\hat{I}_2$ beibehalten werden, so ist der Austeuerbereich auf $M \in [0\ldots0.325]$ einzuschränken. Dies entspricht einem Spannungsübersetzungsbereich von $MU \in [0\ldots0.19]$.
Für die WR-LOV-Modulation des *Spannungslosen Schaltens des WR* trifft dies grundsätzlich nicht zu. Hier ist der Maximalripple selbst im oberen Aussteuerbereich (6.125) geringer und nimmt nur im ungünstigsten Fall $\Phi_2 = {}^{\pi}/_{2}$ den in (6.124) gegebenen Wert an.

Global **gemittelte Werte der Spannungsschwankung als Bewertungskriterium für Modulationsverfahren**

Während also das absolute Maximum $\Delta u_{a,b,c,max}$ der schaltfrequenten Eingangsspannungsschwankung als Bestimmungskriterium für den erforderlichen Mindestkapazitätsbedarf C_F dienen kann, können *global gemittelte Werte* als *Gütekriterium* verwendet werden, die die Bewertung eines Modulationsverfahrens hinsichtlich der Eingangsspannungsqualität erlauben[23].

Globaler Mittelwert

Ausgehend von der lokal auftretenden Spannungsschwankung Δu_a, welche gemäss (6.118) angesetzt werden kann, bestimmt sich der *globale Mittelwert* ΔU_a zu

$$\begin{aligned} \Delta U_a &= \frac{1}{4\pi^2} \cdot \int_{2\pi}\int_{2\pi} \Delta u_a(\varphi_1, \varphi_2)\ d\varphi_2\, d\varphi_1 \\ &= \frac{9}{\pi^2} \cdot \int_{\frac{\pi}{6}}^{\frac{\pi}{2}}\int_{0}^{\frac{\pi}{3}} \Delta u_a(\varphi_1, \varphi_2)\ d\varphi_2\, d\varphi_1, \qquad (6.126) \end{aligned}$$

[23] Ebenso lässt sich damit auch die Netzstromqualität, bzw. der benötigte Eingangsfilteraufwand vergleichen.

wobei aufgrund der gegebenen Symmetrieverhältnisse die Mittelwertbildung über je *einen* GR- und WR-Sektor hinreichend ist.

Zu erwähnen ist in diesem Zusammenhang, dass die Ripplebeziehung (6.118) im betrachteten GR-Sektor (ii) grundsätzlich das schaltfrequent ansteigende Segment des Eingangsspannungsverlaufs beschreibt (gleichbedeutend damit ist der lokale Strommittelwert $\overline{i}_a$ stets positiv, vgl. Abbildung 6.24(b)). Daraus folgt, dass der nach (6.126) gebildete globale *Mittelwert* auch tatsächlich als Bewertungsmasstab herangezogen werden kann, da die aufintegrierten Rippleanteile *immer vorzeichengleich* sind und sich deshalb in der Integralsumme nicht gegenseitig kompensieren können.

Um das Resultat ΔU_a allgemeingültig und übersichtlich darstellen zu können, bietet es sich an, dieses auf den lokal auftretenden Maximalripple $\Delta u_{a,max}$ aus (6.124) zu beziehen.

Derart bezogen lautet der *globale Mittelwert* des Eingangsspannungsripples dann

$$\frac{\Delta U_a}{\Delta u_{a,max}} = \frac{3\sqrt{3}}{\pi} \cdot \left[M^2 \cdot \left(\frac{3\sqrt{3}}{4\pi} - 1 \right) + M \right] \cos(\Phi_2). \quad (6.127)$$

Vergleichend dazu kann die entsprechende Rechnung gemäss Ansatz (6.126) auch für das Basis-Verfahren des ***Spannungslosen Schaltens des WR*** erfolgen.
Sie liefert das Ergebnis

$$\frac{\Delta U_a}{\Delta u_{a,max}} = \frac{3\sqrt{3}}{2\pi} \cdot \left[M^2 \cdot \left(\frac{3\sqrt{3}}{4\pi} - 1 \right) \cos(\Phi_2) \right. \\ \left. + M \cdot \left(\frac{2}{\sqrt{3}} \cos(\Phi_2 + {}^{\pi}\!/_{6}) + \frac{3}{\pi} \sin(\Phi_2) \right) \right]. \quad (6.128)$$

Die Gegenüberstellung der globalen Mittelwerte ((6.127) vs. (6.128)) zeigt für $\Phi_2 = 0$ im Fall des *Spannungslosen Schaltens des WR* einen genau halbierten Werteverlauf.

Dieser deutliche Unterschied zu Gunsten des vorgenannten Verfahrens verringert sich allerdings mit steigender Lastphasenverschiebung Φ_2.

Globaler Effektivwert

Alternativ kann als Ripple-Bewertungskriterium auch der *globale Effektivwert* $\Delta U_{a,rms}$ fungieren. Mit dem quadrierten Lokalripple ist dieser analog zu (6.126) gemäss

$$\Delta U_{a,rms}^2 = \frac{9}{\pi^2} \cdot \int_{\frac{\pi}{6}}^{\frac{\pi}{2}} \int_0^{\frac{\pi}{3}} \Delta u_a^2(\varphi_1, \varphi_2)\; d\varphi_2\, d\varphi_1 \qquad (6.129)$$

anzusetzen.

Abbildung 6.26 zeigt die zugehörigen Kurvenverläufe des gegenüber Ansatz (6.129) radizierten und auf $\Delta u_{a,max}$ bezogenen Resultates für beide Basis-Modulationsverfahren unter der Lastphasenverschiebung $\Phi_2 = 0$.

Markiert ist auch die Stelle M an der beim *Stromlosen Schalten des GR* das globale Maximum – also die grösste Durchschnittsschwankung der Eingangsspannung – auftritt.

Angeführt ist der globale Effektivwertverlauf in Abbildung 6.26 auch deshalb, weil zuvor in Abbildung 4.20(a) (Kennung 'K', Kapitel 4.1.2) die gleiche Bewertungsform für das *Stromlose Schalten des GR* schon einmal herangezogen wurde.

Während der Verlauf hier jedoch analytisch geschlossen und mit vergleichsweise wenig Aufwand berechnet wurde, liegen dem dortigen Diagramm in Abbildung 4.20(a) diskrete Simulationsergebnisse zu Grunde, die je einem Simulationslauf eines *geschalteten Konvertermodells* (über eine vollständige Netz- und Lastperiode) entstammen.
Bemerkenswert ist die gute Übereinstimmung beider Kurvenverläufe, deren gegenseitige Abweichungen maximal 5% betragen.

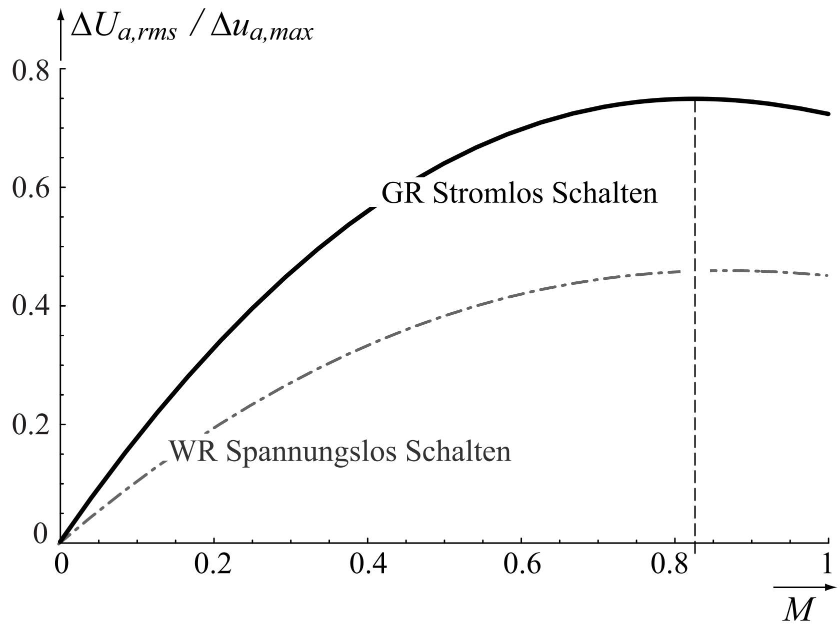


Abbildung 6.26: Globaler Effektivwert von Δu_a. Verglichen sind hier die beiden Basis-Modulationsverfahren für $\Phi_2 = 0$. Die globalen Effektivwerte sind auf die maximale Spannungsschwankung $\Delta u_{a,max}$ bezogen.
Die Kurve des *Stromlosen Schaltens des GR* entspricht jener aus Abbildung 4.20(a), die der exakten Simulation des geschalteten Konverters entstammt.

6.4.2 Berechnung der Kondensatorverluste

Die Verluste, die in einem realen Kondensator entstehen, werden dem Ersatzschaltbild in Abbildung 6.27 entsprechend vom ohmschen Ersatzreihenwiderstand R_{ESR} verursacht. Bei gegebenen geometrischen Abmessungen und Kühlverhältnissen des Bauelements muss also die Verlustwärme

$$P_{CF} = R_{ESR} \cdot I_{Ca,rms}^2 \qquad (6.130)$$

abgeführt werden können.

Weil die thermischen Bauteilzeitkonstanten (d.h. die thermischen Kapazitäten) eines Kondensators bei weitem nicht so gering sind wie die eines dünnen Halbleiterdies, ist ausschliesslich die stationär auftretende Verlustleistung P_{CF} relevant.
Dementsprechend repräsentiert $I_{Ca,rms}$ in (6.130) den *globa-*

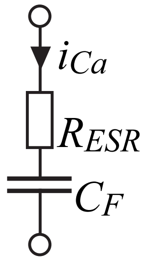


Abbildung 6.27: Realer Kondensator.
Im Ersatzreihenwiderstand R_{ESR} entstehen Verluste.

len Effektivwert des Kondensatorstroms i_{Ca}, dessen Berechnung nachfolgend kurz aufgezeigt werden soll.

Vorab ist generell zur Eingangskondensatorwahl anzumerken: Da die Kapazitäten im Eingangsfilter naturgemäss einer Wechselspannung ausgesetzt sind, werden sie konventionell als (polaritätslose) Folienkondensatoren ausgeführt. Diese weisen zumeist einen vergleichsweise geringen Wert R_{ESR} auf.
Im Interesse einer kompakteren Bauweise ist es aber auch möglich, sie aus einer Reihe von SMD-Keramikkondensatoren zu realisieren (beispielsweise Material: X7R, vgl. [53]). Letztere sind durch eine gesteigerte Kapazitätsdichte, jedoch ebenso durch einen erhöhten Ersatzreihenwiderstand R_{ESR} gekennzeichnet.

Berechnung des *lokalen* Effektivwerts des Kondensatorstroms

Zum Erhalt des schliesslich dimensionierungsrelevanten, globalen Effektivwerts ist vorbereitend zunächst der *lokale* Kondensatorstrom zu berechnen, der sich gemäss Abbildung 6.23 allgemein zu

$$i_{Ca} = \bar{i}_a - i_a \tag{6.131}$$

ergibt.

Zur später durchzuführenden globalen Mittelung muss der Kondensatorstrom i_{Ca} und damit auch der Eingangsstrom i_a über wenigstens zwei aufeinanderfolgende GR-Sektoren formuliert sein.

i_a setzt sich aber in verschiedenen GR-Sektoren aus unterschiedlichen Blöcken des ZK-Stroms zusammen:

Im GR-Sektor (i) klemmt Eingangsphase a an den ZK und folglich sind Eingangs- und ZK-Strom identisch. In diesem Fall finden sich somit alle vier ZK-Stromblöcke der Dauern ($\delta_{(100),ac}$, $\delta_{(110),ac}$, $\delta_{(110),ab}$, $\delta_{(100),ab}$) im Eingangstrom wieder.
Im GR-Sektor (ii) hingegen ist Eingangsphase a nur während der Dauer d_{ac} mit dem ZK verbunden. Dementsprechend setzt sich i_a nur aus zwei ZK-Stromblöcken der Dauern ($\delta_{(100),ac}$, $\delta_{(110),ac}$) zusammen – so, wie es in Abbildung 6.24(a) gezeigt ist.
Im GR-Sektor (iii) wiederum würden entsprechend negative Stromblöcke in Eingangsphase a geschaltet. Aus Symmetriegründen braucht dieser Fall, wie auch die Verhältnisse in den folgenden GR-Sektoren nicht weiter explizit betrachtet zu werden.

Im Interesse einer sektorunabhängigen und *kompakten mathematischen Formulierung* der betreffenden Stromblockbreiten ist es speziell zur Eingangsstromberechnung vorteilhaft eine generalisierte Pulshalbperiode nach Abbildung 6.28 mit den angepassten relativen Einschaltzeiten δ'_α, δ'_β einzuführen.

Analog zu Abbildung 6.16 bzw. Abbildung 3.16(b) stellt der Index 'α' dabei den WR-Schaltzustand dar, der mit dem in φ_2- bzw. θ_2- Richtung ersten Wirkzeiger eines WR-Sektors korrespondiert (im betrachteten WR-Sektor (I): (100)), während der Index 'β' den zweiten WR-Wirkzeiger/Schaltzustand am Ende eines Sektors (im WR-Sektor (I): (110)) kennzeichnet.

Die angepassten Einschaltzeiten lauten dann

$$\delta'_\alpha = M \cdot |\cos(\varphi_1)| \cdot \cos(\theta_2 + \pi/6) \tag{6.132a}$$

$$\delta'_\beta = M \cdot |\cos(\varphi_1)| \cdot \sin(\theta_2) \tag{6.132b}$$

und enthalten die absoluten Winkelvariablen φ_1 für die netzseitige Periode, sowie die sektorrelativen Winkelgrössen θ_2 der Lastperiode.

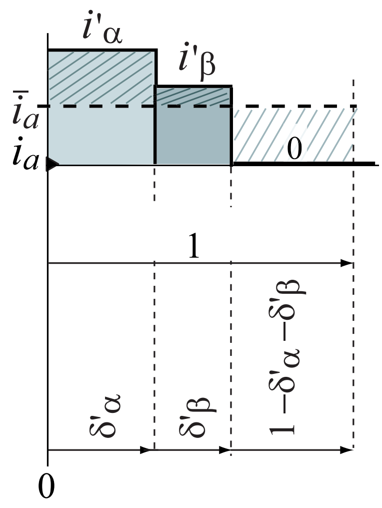


Abbildung 6.28: Generalisierte Pulshalbperiode. Speziell zur Eingangsstromberechnung angepasste Einschaltdauern (δ'_α, δ'_β) der Stromblöcke erleichtern die mathematische Beschreibung.

Ebenso sind die Strompegel sektorunabhängig formliert

$$i'_\alpha = \hat{I}_2 \cdot \cos(\theta_2 - \Phi_2) \cdot \mathrm{sign}\big(\cos(\varphi_1)\big) \tag{6.133a}$$

$$i'_\beta = \hat{I}_2 \cdot \cos(\theta_2 - {}^{\pi}/_{3} - \Phi_2) \cdot \mathrm{sign}\big(\cos(\varphi_1)\big), \tag{6.133b}$$

im WR-Sektor (I) und GR-Sektor (i),(ii),(vi) entsprechen sie i_A, bzw. $-i_C$.

Formal unterscheiden sich die Gleichungen (6.132), (6.133) im Wesentlichen nur durch die Betrags- und Signumfunktionen von den jeweils ursprünglichen Ausdrücken.

Der quadrierte *lokale Effektivwert* des Kondensatorstroms kann nun mit Blick auf Abbildung 6.28 allgemeingültig durch

$$i^2_{Ca,rms} = (\bar{i}_a - i'_\alpha)^2 \cdot \delta'_\alpha + (\bar{i}_a - i'_\beta)^2 \cdot \delta'_\beta + \bar{i}^2_a \cdot (1 - \delta'_\alpha - \delta'_\beta) \tag{6.134}$$

beschrieben werden.

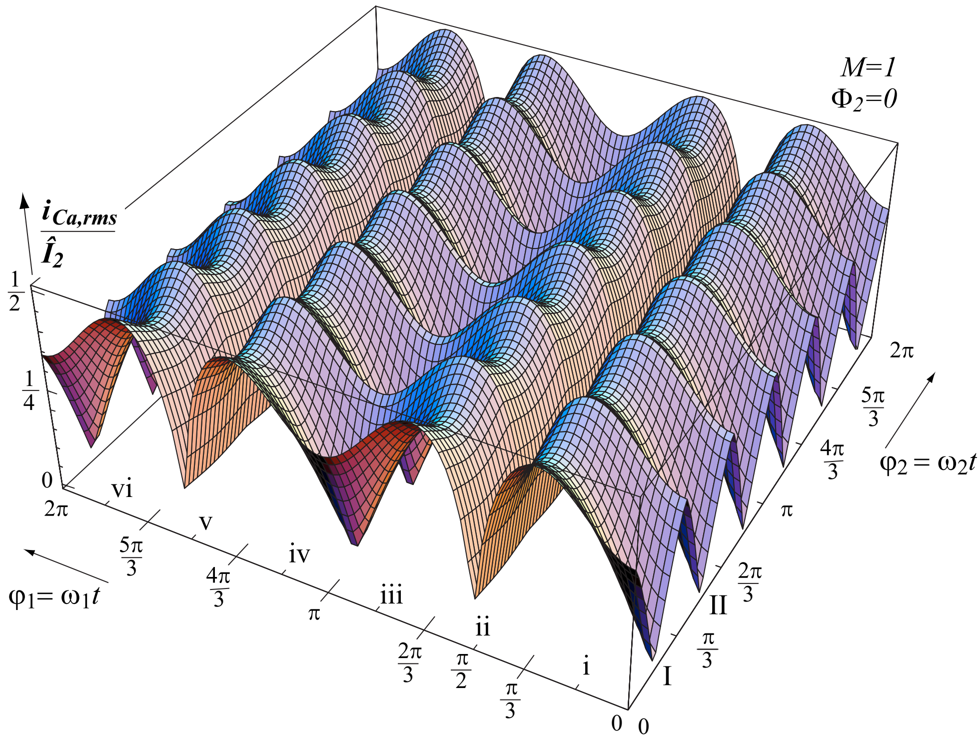


Abbildung 6.29: Lokaler Effektivwert des Kondensatorstroms $i_{Ca,rms}$. Der Verlauf ist gültig für die $KONV$-Modulation beider Basis-Verfahren unter den Maximalbedingungen ($M\!=\!1$, $\Phi_2\!=\!0$).

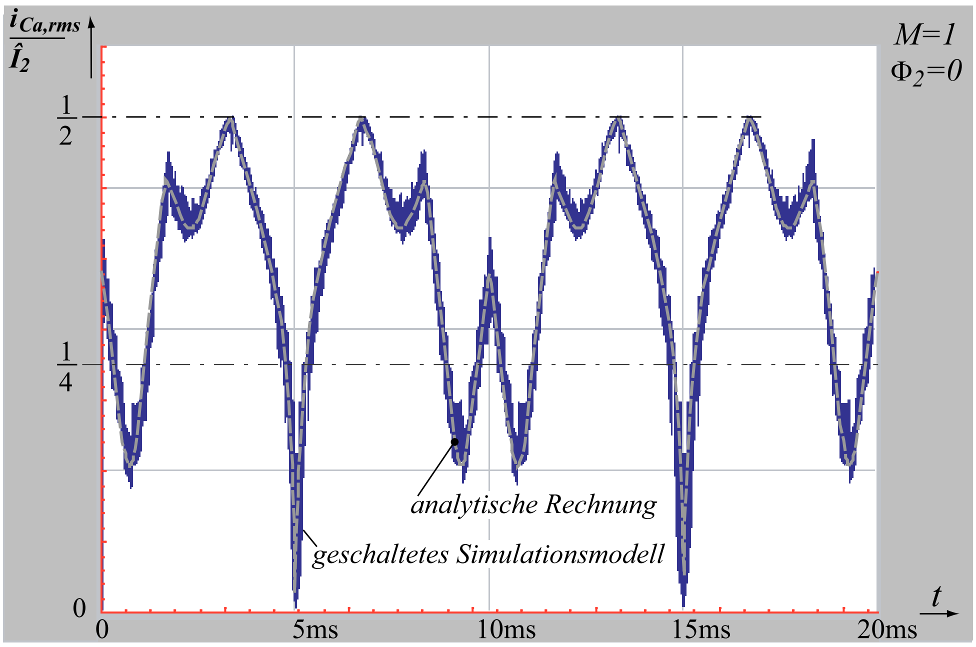


Abbildung 6.30: Verifikation des Berechnungsverfahrens. Die numerische Simulation des geschalteten Konvertermodells liefert einen deckungsgleichen Zeitverlauf ($M = 1$, $\Phi_2 = 0$, $f_1/f_2 = 50Hz/100Hz$) zu dem der analytischen Berechnung (hellgrau strichliert).

Der sich so ergebende Funktionsverlauf $i_{Ca,rms} = f(\varphi_1, \varphi_2)$ ist in Abbildung 6.29 grafisch über der (φ_1,φ_2)-Ebene aufgetragen. Die Betriebsparameter sind darin zu $M=1$, $\Phi_2=0$ gewählt, sodass sich der Maximalverlauf des lokalen Kondensatorstrom-Effektivwerts einstellt. Die lokalen Effektivwertmaxima erreichen mit $\widehat{i}_{Ca,rms} = \hat{I}_2/2$ die halbe Laststromamplitude.

Für ein gegebenes Verhältnis von Ein- und Ausgangsfrequenz $f_1/f_2=\omega_1/\omega_2$ entspricht der Zeitverlauf $i_{Ca,rms}(t)$ einer winkelfesten Trajektorie über die (φ_1,φ_2)-Ebene von Abbildung 6.29. Ein ebensolcher exemplarischer Zeitverlauf ist in Abbildung 6.30 für $f_1/f_2=50Hz/100Hz$ gezeigt.

Darüberhinaus bestätigt Abbildung 6.30 aber auch anschaulich die Gültigkeit des analytischen Rechenansatzes (6.134). Denn zusätzlich zum analytisch basierten (hellgrau strichliert gezeichneten), ist ebenfalls der numerisch ermittelte Zeitverlauf des geschalteten, dreiphasigen Simulationsmodells[24] des Gesamtkonverters über der gleichen Zeitbasis aufgetragen. Offensichtlich liegen beide Verläufe deckungsgleich übereinander.

Berechnung des *globalen* Effektivwerts des Kondensatorstroms

Zum Erhalt des *globalen Stromeffektivwerts* ist es hinreichend, den lokalen Wert über einen WR-Sektor, sowie über ein $\pi/2$-Intervall der Eingangsstromperiode zu mitteln (vgl. Abbildung 6.29).
So folgt

$$\begin{aligned} I^2_{Ca,rms} &= \frac{6}{\pi^2} \cdot \int_0^{\frac{\pi}{2}} \int_0^{\frac{\pi}{3}} i^2_{Ca,rms}(\varphi_1, \varphi_2)\; d\varphi_2\, d\varphi_1 \\ &= \frac{\hat{I}_2^2}{\pi^2} \cdot \left[M \cdot \big(3 + 2\cos(2\Phi_2)\big) - M^2 \cdot \frac{3\pi^2}{8} \cos^2(\Phi_2) \right]. \end{aligned} \tag{6.135}$$

Das *Maximum* dieses globalen Effektivwerts stellt sich bei

[24]Simulationsumgegung: *SIMPLORER*

$\Phi_2 = 0$ für $M_{max} = 20/(3\pi^2) \approx 0.675$ ein und beträgt

$$I^2_{Ca,rms,max} = \frac{50}{3\pi^4} \cdot \hat{I}^2_2 \approx 0.171 \cdot \hat{I}^2_2. \tag{6.136}$$

Damit ist obiger Wert $I^2_{Ca,rms,max}$ derjenige, welcher sinnvoll in die Kondensatorverlustbeziehung (6.130) einzusetzen ist, um die stationäre Maximalverlustwärme zu erhalten.

Grafisch repräsentiert sind die Ergebnisse (6.135) und (6.136) in Abbildung 6.31.

Festzuhalten ist weiterhin, dass alle vorausgegangenen Aussagen zur Effektivwertberechnung des Kondensatorstroms prinzipiell auch für das Basis-Modulationsverfahren des ***Spannungslosen Schaltens des WR*** gelten.
Dieses ändert zwar die Platzierung der Stromlücken zwischen den Eingangsstromblöcken und somit den auftretenden Spannungsripple, nicht aber die in den Eingangsphasen wirksame Stromzeitgesamtfläche, was schliesslich zum *identischen* Effektivwert (lokal (6.134), wie global (6.135)) des Kondensatorstroms führt.

Die Berechnung des globalen Kondensatorstroms für das ***LOV*-Verfahren** (des *Stromlosen Schaltens des GR*) kann – ebenfalls beginnend mit dem lokalen Verlauf – in analoger Weise durchgeführt werden.

Schliesslich erhält man so für den *globalen Stromeffektivwert* das Resultat

$$\begin{aligned} I^2_{Ca,rms} &= \frac{6}{\pi^2} \cdot \int_0^{\frac{\pi}{2}} \int_0^{\frac{\pi}{3}} i^2_{Ca,rms}(\varphi_1, \varphi_2)\; d\varphi_2\, d\varphi_1 \\ &= \frac{\hat{I}^2_2}{\pi^2} \cdot \left[M \cdot \big(3 + 2\cos(2\Phi_2)\big) - M^2 \cdot \frac{\pi^2}{8} \cos^2(\Phi_2) \right]. \end{aligned} \tag{6.137}$$

Das *Maximum* tritt hier ebenso bei $\Phi_2 = 0$, aber unter Vollaussteuerung $M_{max} = 1$ mit

$$I^2_{Ca,rms,max} = \frac{40 - \pi^2}{8\pi^2} \cdot \hat{I}^2_2 \approx 0.382 \cdot \hat{I}^2_2 \tag{6.138}$$

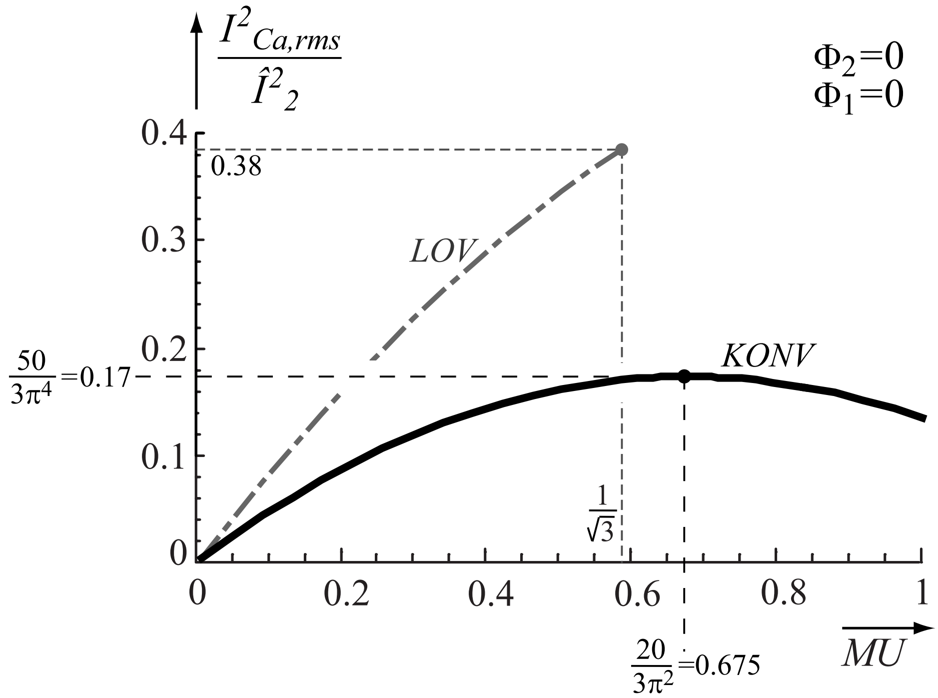


Abbildung 6.31: Quadrierter globaler Effektivwert des Kondensatorstroms $I^2_{Ca,rms}$ in Abhängigkeit der Spannungsübersetzung (normiert auf Laststromamplitude).
Im Vergleich (für $\Phi_1 = 0$, $\Phi_2 = 0$) dargestellt ist auch der Verlauf des LOV-Verfahrens. Die jeweiligen dimensionierungsrelevanten Maximalwerte sind markiert.

auf.

Resultat (6.137) weist gegenüber dem globalen Effektivwert des $KONV$-Verfahrens (6.135) einen gedrittelten Quadratterm von M auf. Aufgrund des negativen Vorzeichens dieses Terms ist bei einem gegebenen Aussteuergrad M die Kondensatorstrombelastung für die LOV-Modulation deutlich höher.

Dieser Sachverhalt wird auch durch das Diagramm der Abbildung 6.31 verdeutlicht, wo die globalen Stromeffektivwerte für beide Verfahren ($KONV$ vs. LOV) in Abhängigkeit der Spannungsübersetzung MU gegenübergestellt sind.

6.5 Berechnung der schaltfrequenten Laststromschwankung

Die Berechnung der schaltfrequenten Schwankung des *Lastphasenstroms* $i_{A,B,C}$ kann weitgehend analog zum in Abschnitt 6.4.1 geschilderten Vorgehen zur Bestimmung des Eingangsspannungsripples erfolgen.
Aufgrund dieser grundsätzlichen Analogie sollen im Rahmen des Dimensionierungskapitels die Verhältnisse auf der Ausgangsseite des Matrix Konverters (vgl. Abbildung 6.32) abschliessend noch kurz betrachtet werden. Wenngleich anzumerken ist, dass sich der nachfolgend berechnete Laststromripple $\Delta i_{A,B,C}$ in der Regel nur durch den – mehr oder minder freien – Parameter der Schaltfrequenz $f_P = 1/T_P$ beeinflussen lässt, da die Statorinduktivitäten L_S mit dem gegebenen Lastmotor zumeist festgelegt sind.
Kann über den Konverter hinaus auch der zugehörige Antriebsmotor spezifisch ausgelegt werden, so ergibt sich ein weiterer, bedingt einstellbarer, Hardware-Parameter L_S – systemisch korrespondiert dieser mit der Kapazität C_F auf der Eingangsseite

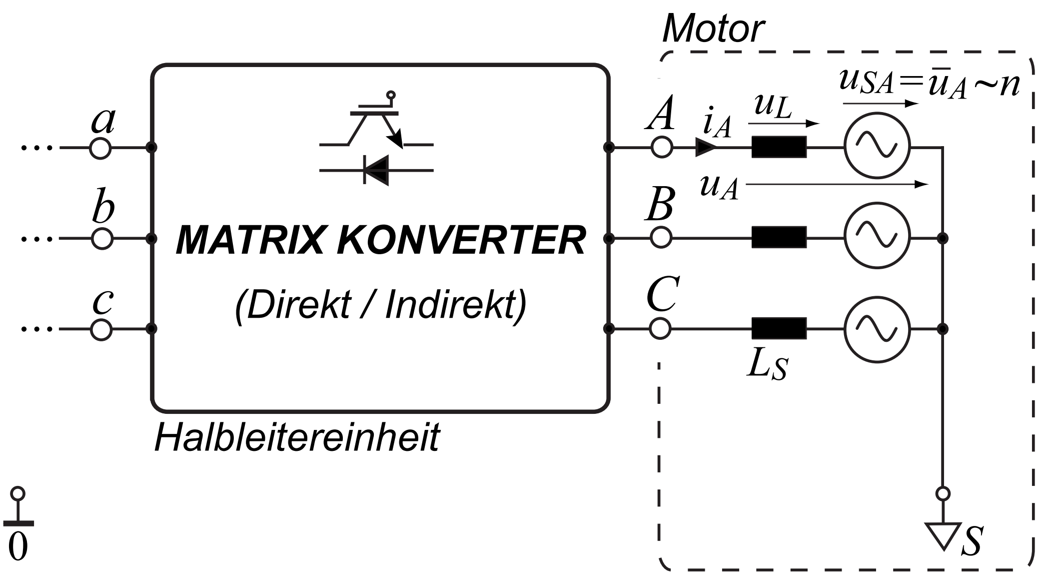


Abbildung 6.32: Auf der Lastseite liegen weitgehend analoge Verhältnisse zur Eingangsseite des Konverters vor (vgl. Abbildung 6.23).

(vgl. mit Abbildung 6.23)[25].

Auch hier werde exemplarisch die Ausgangsphase A betrachtet.
Ist auf der Eingangsseite der netzfrequente Strom i_{Na} in den Filterinduktivitäten eingeprägt, so ist auf der Ausgangsseite eine lastfrequente Spannungseinprägung $u_{SA} \sim n$ zu finden, welche von der induzierten Gegenspannung des Motors rührt. Diese ist proportional zur jeweiligen Drehzahl n und im *stationären* Fall (keine Beschleunigung bzw. Verzögerung des Motors) muss sie mit dem lokalen Mittelwert der Konverterausgangsspannung übereinstimmen, d.h.

$$u_{SA} = \bar{u}_A. \tag{6.139}$$

Die Spannung über der Statorinduktivität L_S ergibt sich damit gemäss Maschengleichung als Differenz von Momentan- und lokalem Mittelwert der Ausgangsspannung, womit für den Laststromripple

$$\Delta i_A = \frac{1}{L_S} \cdot \int_{\Delta t < T_P} (u_A - \bar{u}_A)\, dt \tag{6.140}$$

folgt.

Nachdem in bisher gezeigten Pulsperioden (z.B. nach Abbildung 3.1) die Ausgangsspannungen stets verkettet betrachtet wurden, sind hier nun die Phasengrössen relevant.
Abbildung 6.33 verdeutlicht, dass sich die Momentanwerte der Phasenspannung durch Projektion der (acht) diskreten Ausgangsspannungszeiger $\underline{u}_2$ auf die betreffende Phasenachse ergeben. Da die Länge der diskreten Wirkzeiger 2/3 der ZK-Spannung u beträgt, folgt schliesslich $u_{A,B,C} \in [\pm {}^1\!/_3\, u, \pm {}^2\!/_3\, u, 0]$.

Grundsätzlich sind dabei zwei unterschiedliche Fälle zu unterscheiden. Diese lauten am Beispiel für Phase A:

[25] Falls erforderlich, kann für einen gegebenen Motor, die Induktivität L_S auch durch Vorschalten entsprechender Zusatzdrosseln in gewünschtem Mass erhöht werden.

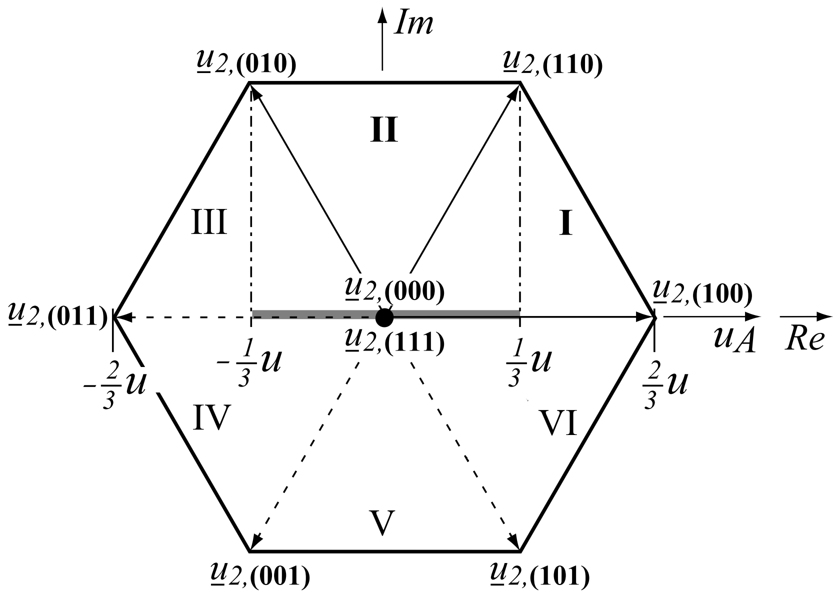


Abbildung 6.33: WR-Raumzeigerdiagramm.
Die Lastphasenspannung $u_A = \Re(\underline{u}_2)$ setzt sich allgemein aus den Momentanpegeln $\pm{}^1\!/_3\,u$, $\pm{}^2\!/_3\,u$ und 0 zusammen. Im WR-Sektor (I) treten mit $u_A \in [{}^1\!/_3\,u, {}^2\!/_3\,u, 0]$ nur unipolare Spannungspegel auf, während im Sektor (II) $u_A \in [-{}^1\!/_3\,u, {}^1\!/_3\,u, 0]$ gilt.

- Der zu bildende Ausgangsspannungszeiger liegt im WR-Sektor (I), (III), (IV), (VI).

  Für u_A ergeben sich dann nur *unipolare* Spannungspegel. Exemplarisch im WR-Sektor (I) sind dies (vgl. Abbildung 6.34(a)): $u_{A,B,C} \in [{}^1\!/_3\,u, {}^2\!/_3\,u, 0]$

- Der zu bildende Ausgangsspannungszeiger liegt im WR-Sektor (II), (V).

  Für u_A ergeben sich dann *bipolare* Spannungspegel. Exemplarisch im WR-Sektor (II) sind dies (vgl. Abbildung 6.34(b)): $u_{A,B,C} \in [-{}^1\!/_3\,u, {}^1\!/_3\,u, 0]$

Beide Fälle sind in den Pulsperioden der Abbildung 6.34 dargestellt. Wie dort ersichtlich ist, entstehen im Fall der unipolaren Spannungspegel (Bildteil (a)) *in der Regel* höhere Laststromschwankungen Δi_A als sie von den bipolaren Spannungspulsen (im Bildteil (b)) hervorgerufen werden.

Wie eine genauere Untersuchnung zeigt, ändern sich die geschilderten Verhältnisse lediglich für sehr grosse Aussteuergrade $M > 0.95$. Dann ist die stromrippletreibende Spannungsdifferenz $(u_A - \bar{u}_A)$ im unipolaren Fall (a) äusserst gering, während sie im bipolaren Fall (b) nahezu unverändert ist.
In der Konsequenz wird die dominante Stromschwankung Δi_A sodann von den bipolaren Spannungsblöcken in den WR-

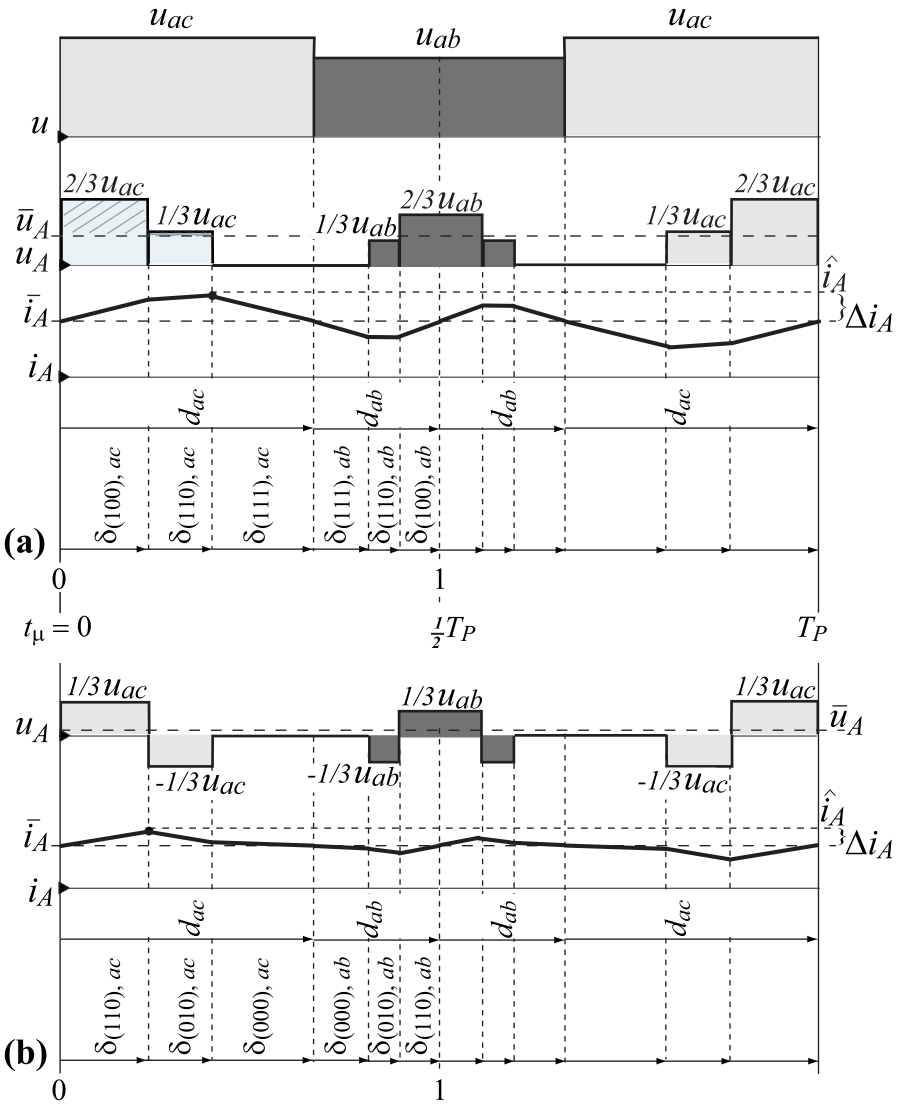


Abbildung 6.34: Pulsperiode im GR-Sektor (i).
(a) Im WR-Sektor (I) zeigt Laststrom i_A ein gewisse Schwankungsbreite.
(b) Im WR-Sektor (II) führen die bipolaren Spannungsblöcke in Phase A in der Regel zu geringeren Stromschwankungen Δi_A.

Sektoren (II) bzw. (V) verursacht (vgl. dick-strichlierter Verlauf in Abbildung 6.35).

Der im folgenden skizzierte Berechnungsvorgang der schaltfrequenten Laststromschwankung konzentriert sich auf den Fall der unipolaren Spannungspulse gemäss Abbildung 6.34(a) und beschreibt die beiden ersten ansteigende Stromverlaufssegmente basierend auf (6.140) mit

$$\Delta i_A = \frac{1}{L_S} \cdot \Big((\frac{2}{3} u_{ac} - \bar{u}_A) \cdot \delta_{(100),ac} + (\frac{1}{3} u_{ac} - \bar{u}_A) \cdot \delta_{(110),ac} \Big) \frac{T_P}{2} \qquad (6.141)$$

$$= f(M, \varphi_1, \varphi_2).$$

$\bar{u}_A$ ist darin mit (3.3) und (3.14) definiert, u_{ac} durch (3.10), sowie die Einschaltzeiten $\delta_{(100),ac}$, $\delta_{(110),ac}$ in (3.23) gegeben sind.

Hinzuweisen ist an dieser Stelle darauf, dass im Fall einer *passiven Last*[26], bzw. auch im *transienten „Worst-Case“* der Motorbeschleunigung aus dem Stillstand ($n\!=\!0$) stattdessen in (6.141) anzusetzen ist: $\bar{u}_A = u_{SA} = 0$

Gemäss (6.141) hängt der Laststromripple von nur *drei* dynamisch variierenden Betriebsparametern ab. Die Maximumbestimmung von Δi_A über diesen Parameterraum gestaltet sich einfach.

Für die Winkelparameter φ_1, φ_2 zeigt sich schnell, dass die stromrippletreibende Spannungszeitgesamtfläche (Klammerausdruck in (6.141), bzw. Schraffur in Abbildung 6.34(a)) bei jeweils festen Einzelwerten, namentlich bei Mittelwertzeigerlagen auf den betreffenden Sektorrändern maximal wird.

- Aus den bereits in Abschnitt 6.4.1 genannten Gründen folgt also für φ_2:

$$\varphi_{2,max} = \{0, \pi/3\} \qquad (6.142)$$

[26] dominant induktiv

- Der lokale Mittelwert $\bar{u}_A$ variiert nur mit φ_2, nicht aber mit φ_1. Die äusseren Spannungsblöcke der Pulsperiode wachsen jedoch in Höhe und Breite, wenn sich der zu bildende Eingangsstromzeiger auf die *ac*-Achse zu bewegt. Folglich ergibt sich die maximale Spannungszeitfläche für

$$\varphi_{1,max} = \{\pi/6\} \tag{6.143}$$

Abweichend von den Gegebenheiten in Abschnitt 6.4.1 bestehen hier also keine maximumbezogenen Abhängigkeiten zwischen den drei Parametern (φ_1, φ_2, M).

Einsetzen obiger Maximalparamter in (6.141) und formale Extremumbestimmung über M gemäss

$$\frac{d}{dM}\,(\Delta i_A) \stackrel{!}{=} 0 \tag{6.144}$$

liefert schliesslich für den kritischen Aussteuergrad global maximaler Laststromschwankungen $\Delta i_{A,max}$

$$M_{\Delta i_{A,max}} = \frac{2}{3}. \tag{6.145}$$

Werden die drei Bedingungen (6.142), (6.143) und (6.145) in (6.141) eingesetzt, dann folgt die global auftretende, ***maximale Laststromschwankung*** zu

$$\Delta i_{A,max} = \Delta i_{A,B,C,max} = \frac{1}{4\sqrt{3}} \cdot \frac{\hat{U}_1 \cdot T_P}{L_S}. \tag{6.146}$$

Beim Betrieb einer *passiven Last* oder im oben angesprochenen *transienten „Worst-Case“* des Motorbetriebs ergibt sich stattdessen für den Vollaussteuerfall $M_{\Delta i_{A,max,WCtr}} = 1$ die maximale Laststromschwankung

$$\Delta i_{A,max,WCtr} = \frac{\sqrt{3}}{4} \cdot \frac{\hat{U}_1 \cdot T_P}{L_S}. \tag{6.147}$$

dreifach höher gegenüber (6.146).

Das Basis-Verfahren des ***Spannungslosen Schaltens des WR*** führt zu den *identischen* Maximalwerten (6.146), bzw. (6.147) des Laststromsripples.

Im Fall der ***LOV*-Modulation** stellen sich beide maximalen Laststromsripple unter Vollaussteuerung $M = 1$ (bzw. $MU = 1/\sqrt{3}$) ein:

$$\Delta i_{A,max,Lov} = \frac{1}{8} \cdot \frac{\hat{U}_1 \cdot T_P}{L_S} \tag{6.148}$$

$$\Delta i_{A,max,WCtr,Lov} = \frac{1}{4} \cdot \frac{\hat{U}_1 \cdot T_P}{L_S}. \tag{6.149}$$

Während der Wert $\Delta i_{A,max,Lov}$ des Motorstationärbetriebs gegenüber (6.146) um $(1-\sqrt{3}/2) \hat{=} 13\%$ verringert ist, ist der transient mögliche Maximalwert $\Delta i_{A,max,WCtr,Lov}$ im Vergleich zu (6.147) um $(1-1/\sqrt{3}) \hat{=} 42\%$ reduziert.

Abbildung 6.35 veranschaulicht den für den stationären Motorbetrieb vollständigen Verlauf $\Delta i_A = f(MU)|_{\varphi_{1,max},\varphi_{2,max}}$ der lokal auftretenden Stromripplemaxima über der Spannungsübersetzung.
Der Berechnung entsprechend ist das globale Maximum für $MU = 2/3$ gegeben. Gezeigt ist darüberhinaus, dass der Einfluss der bipolaren Spannungspulse, welche in den WR-Sektoren (II),(V) auftreten, im obersten Aussteuerbereich (dick-strichlierter Verlauf) zwar die dominante Laststromschwankung hervorruft, diese aber unterhalb des globalen Absolutmaximums $\Delta i_{A,max}$ liegt.
Insofern ist es allgemein sinnvoll, Beziehung (6.146) – soweit möglich – als Auslegungskriterium für T_P bzw. L_S heranzuziehen.

Global gemittelte Werte als Gütekriterium

Weiterhin können – völlig analog zur in Abschnitt 6.4.1 dokumentierten Vorgehensweise – *global gemittelte Werte* der lokal auftretenden Stromschwankung Δi_A als *Gütekriterium* zur Beurteilung der Laststrom- bzw. Drehmomentqualität verwendet werden.
Mathematisch wäre hierzu (6.141) über je ein Sektorintervall der Netz- und Lastperiode zu integrieren.

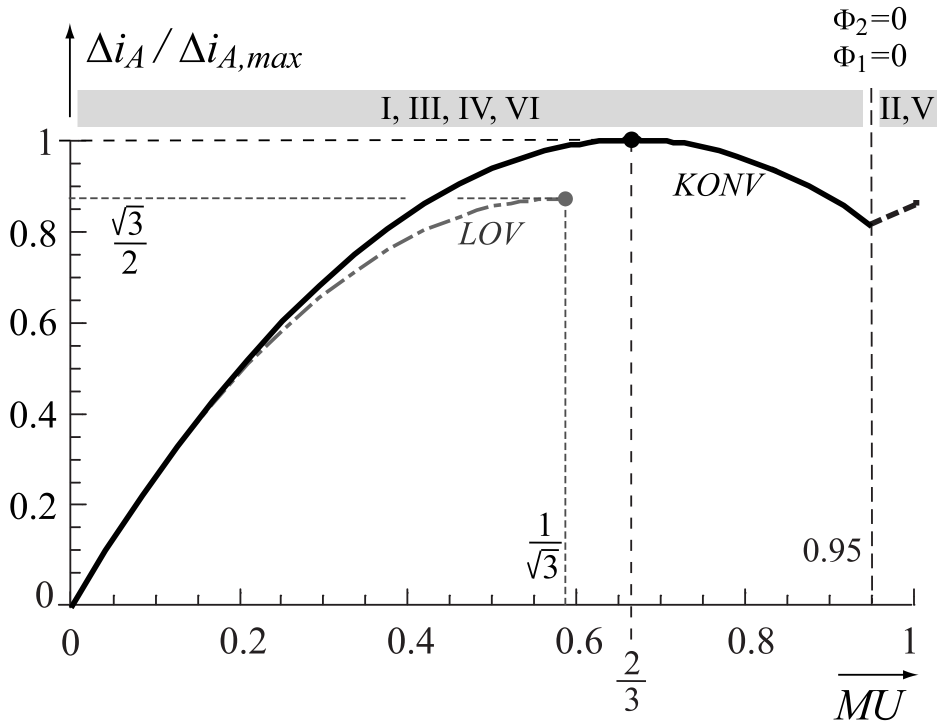


Abbildung 6.35: Lokale Maximalschwankung $\Delta i_A(MU)$. Das absolute Maximum $\Delta i_{A,max}$ (siehe (6.146)) wird bei einer Spannungsübersetzunng $MU = 2/3$ ($KONV$-Modulation) erreicht. Beim LOV-Verfahren ist der betreffende Maximalwert um etwa 13% geringer.
Nur für $MU > 0.95$ führen die bipolaren Spannungsblöcke der WR-Sektoren (II) bzw. (V) zur dominanten Stromschwankung.

Kapitel 7

Konverterrealisierung, praktische Aspekte und Messergebnisse

Im Zuge der Arbeit entstanden verschiedene Matrix Konverter Prototypen.
Dieses Kapitel soll, bezugnehmend auf die zweite Version eines *VSMC*-Prototyps, das Vorgehen zur Konverterrealisierung, sowie unterschiedliche praktisch relevante Aspekte behandeln und schliesslich weitere Messergebnisse präsentieren.

Nachdem sich Abschnitt 7.1 auf eben den vorgenannten *VSMC*-Prototypen bezieht, wird in Abschnitt 7.2 ein Realisierungsvergleich mit einem herkömmlichen *BBC*, der unter äquivalenten Spezifikationen ebenfalls aufgebaut wurde, angestellt.
Abschnitt 7.3 geht explizit auf das Schutzkonzept des *VSMC*-Prototypen ein, dessen aufwandsarmes Prinzip auf jeden zweistufigen *IMC* übertragbar ist.
Das verwendete Konzept zur Maschinenregelung (Drehzahlregelung einer PSM) ist in Abschnitt 7.5 kurz angesprochen. Da der Matrix Konverter lastseitig allgemein wie ein gewöhnli-

cher Spannungszwischenkreis-Wechselrichter wirkt, ist die Maschinenregelung keineswegs spezifisch, sondern kann weitgehend nach bekannten Standardverfahren erfolgen. Darüberhinaus ist jedoch noch eine Regelkonzepterweiterung zum jederzeit[1] rückspeisefreien Konverterbetrieb im Fall einer 1-Quadranten Lastcharakteristik gegeben. Dieses erweiterte Konzept bietet sich damit beispielsweise für den unidirektionalen *USMC* an, der so nahezu ohne Bremswiderstand auskäme.
Abschliessend sind im Abschnitt 7.6 noch einige Messaufnahmen aus dem geregelten Motorbetrieb zusammengestellt.

7.1 Konverterspezifikation und Realisierung (*VSMC*)

Einzelheiten zur Spezifikation des *VSMC*-Prototypen und dessen praktischer Umsetzung sind über diesen vorliegenden Kapitelabschnitt hinaus auch [17] zu entnehmen.

7.1.1 Spezifikation des *VSMC*-Prototyps

Der Konverter soll am europäischen Dreiphasen-Netz (50Hz, 400V) arbeiten. Der nominelle Eingangsspannungswert soll um +10%, −15% varieren können, d.h. der betreffende Minimalwert (verkettet, effektiv) betrage $U_{1,min} = 0.85 \cdot 400\text{V}$.
Die Schaltfrequenz befinde sich oberhalb der menschlichen Hörschwelle bei $f_P = 20\text{kHz}$ (GR-seitig).
Lastseitig soll eine permanenterregte Synchronmaschine (PSM) gespiesen werden, deren Phasenverschiebungswinkel generell dicht bei Null liegt ($\Phi_2 \approx 0$). Die maximale Ausgangsleistung des Konverters betrage $P_{2,N} = 6.8\text{kVA}$ bei einer Umgebungstemperatur von $T_{Amb} = 45°\text{C}$.
Darüberhinaus sei eine minimale Aussteuerreserve von $\Delta M_{min} \mathrel{\hat{=}} 5\%$ einzuhalten.

[1] unter bestimmten Voraussetzungen

Diese Aussteuerreserve ist auch bei $U_{1,min}$ aufrechtzuerhalten, sodass damit der Ausgangsspannungsnennwert gemäss

$$U_{2,N} = \frac{\sqrt{3}}{2} \cdot (1 - \Delta M_{min}) \cdot U_{1,min} = 280\text{V} \tag{7.1}$$

(verkettet, effektiv) festliegt.

Der zugehörige (maximale) Laststromeffektivwert ist dann über

$$I_{2,N} = \frac{P_{2,N}}{\sqrt{3}\,U_{2,N}} = 14\text{A} \tag{7.2}$$

gegeben.

Im Idealfall ist ein spezifischer Motor (PSM) so auszulegen, dass er seinen leistungsmaximalen Arbeitspunkt für $U_{2,N}$ und $I_{2,N}$ erreicht.
Insbesondere sollte die Motornennspannung den Wert $U_{2,N}$ nicht überschreiten. Andernfalls müsste zum Erzielen der Nenndrehzahl mit entsprechender Feldschwächung gearbeitet werden ($\rightarrow$ etwas höhere Verluste).

7.1.2 Auslegung des *VSMC*-Prototyps

Im Sinne einer robusten und kompakten Realisierung des *VSMC*-Leistungsteils ist der Einsatz von kommerziell verfügbaren Leistungsmodulen vorteilhaft, da hierdurch einerseits die Zahl der benötigten Leiterplattenverbindungen reduziert wird und andererseits auch auf eine aufwändige, wie anfällige Isolierung der zahlreichen Einzelelemente gegenüber dem Kühlkörper verzichtet werden kann.

Für die gegebene Konverterspezifikation bieten sich die in Abbildung 7.1 angeführten Leistungsmodule des Herstellers *IXYS* an, die je ein bidirektionales Schaltelement der GR-Stufe (FIO 50-12BD), bzw. einen vollständigen WR-Brückenzweig (FII 50-12E) in einem *ISOPLUS*-Gehäuse[2] vereinen.

Damit lässt sich der gesamte *VSMC*-Leistungsteil mit *neun* Modulen aufbauen, die gemäss Abbildung 7.2 (bzw. Abbildung

[2] ca. $(20 \times 20)\text{mm}^2$

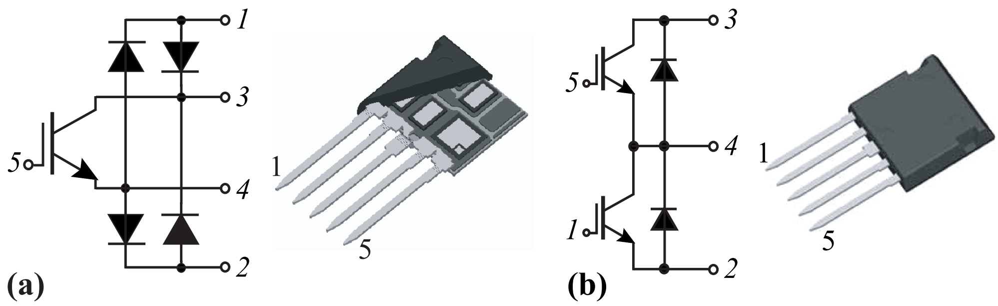


Abbildung 7.1: Verwendete Leistungsmodule.
(a) *IXYS* FIO 50-12BD, $6\times$ für GR-Stufe.
(b) *IXYS* FII 50-12E, $3\times$ für WR-Stufe.

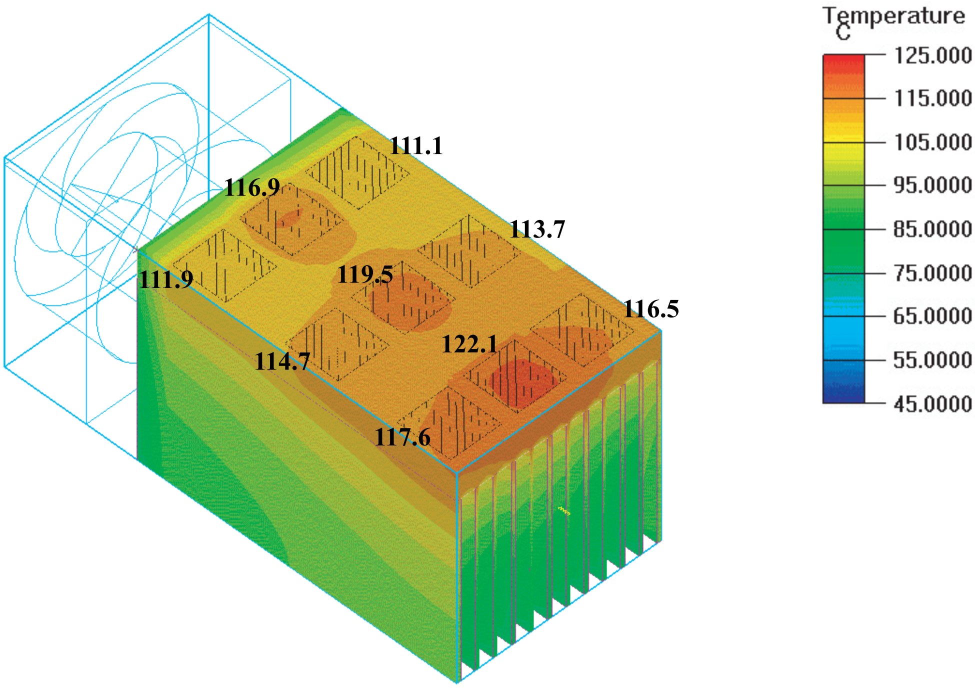


Abbildung 7.2: Temperaturverteilung auf der Kühlkörperoberfläche bei $T_{Amb} = 45°\text{C}$, $U_1 = U_{1,min}$, $I_2 = I_{2,N}$.
Die FEM-Analyse beruht auf den in Kapitel 6 berechneten *globalen Verlustmittelwerten*, die sich aus der Spezifikation (gemäss Abschnitt 7.1.1) ergeben.
Die verlustärmeren sechs GR-Module sind lateral, die drei WR-Module zentral auf dem Kühlkörper platziert.
Kühlkörper: *FISCHER* LA V 9 ($(82 \times 80 \times 125)\text{mm}^3$, $R_{th,HS} \approx 0.18\text{K/W}$).
Lüfter: *PAPST* ($(80{\times}80{\times}32)\text{mm}^3$, $U_{DC} = 24\text{V}$, $\dot{V} = 80\text{m}^3/\text{h}$).

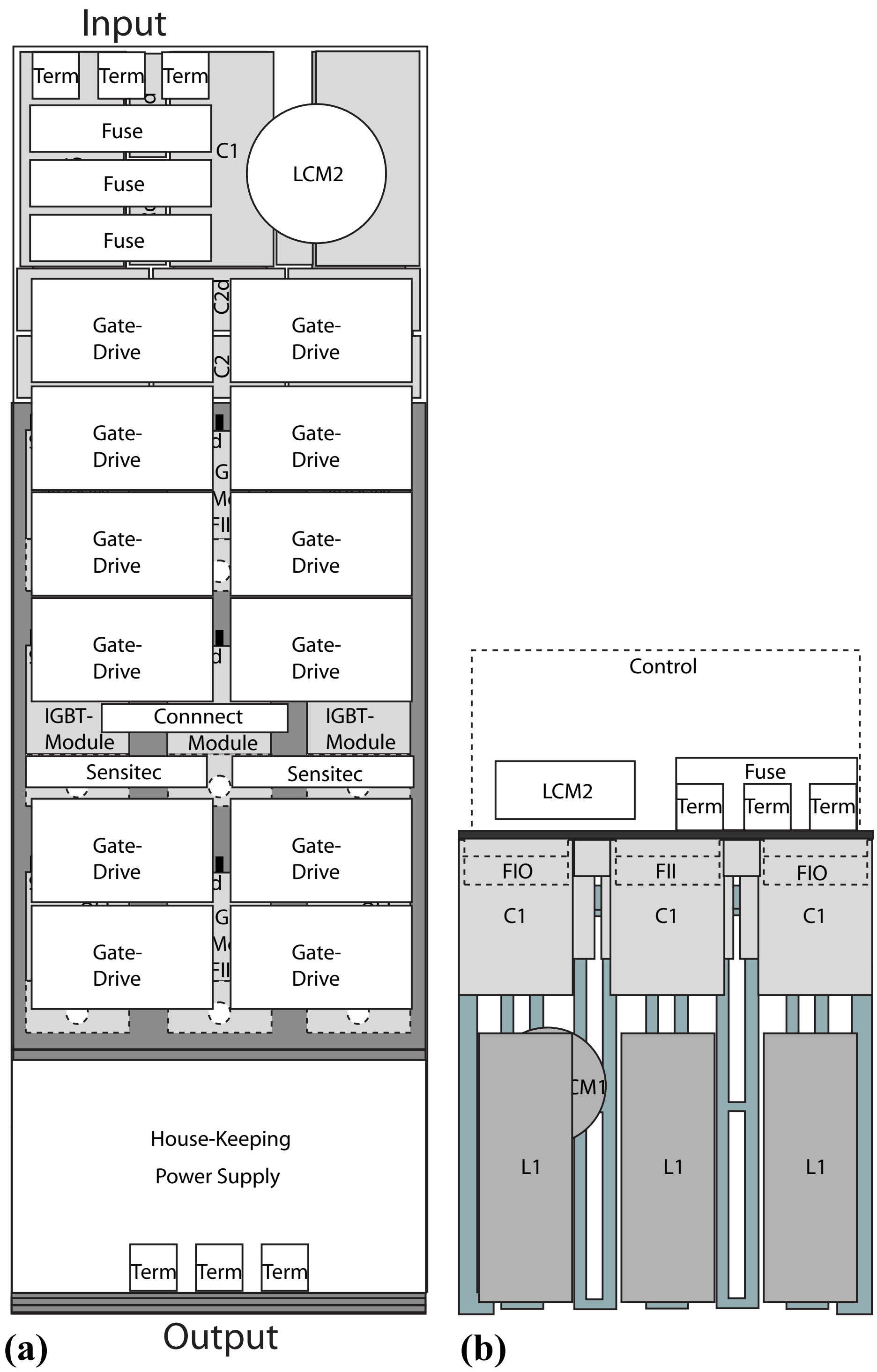
7.3) in einer 3×3-Anordnung auf dem Kühlkörper platziert werden können.
Da der *VSMC* zunächst nach dem Basis-Modulationsverfahren des *stromlosen Schaltens des GR* betrieben werden soll, entstehen in den Modulen der GR-Stufe (IXYS FIO 50-12BD) nur vernachlässigbare Schalt- und damit deutlich geringere Gesamtverluste als in den WR-Modulen. Deshalb ist es zweckmässig, die sechs GR-Module entlang der Kühlkörperränder anzuordnen, wo der Wärmeabfluss etwas beeinträchtigt ist. Die den stärkeren Verlusten ausgesetzten WR-Module (IXYS FII 50-12E) werden folglich zentral auf dem Kühlkörper untergebracht, wo Wärmefluss und Luftstrom homogenen Bedingungen unterliegen.
Zudem bietet diese Aufteilungssymmetrie auch günstige Verhältnisse zur Leiterbahnführung.

Zur exakten *Längenbestimmung* des Kühlkörpers[3], bzw. zur genauen Modulausrichtung wurden die *globalen Verlustmittelwerte*, die sich bei obiger Spezifikation entsprechend Kapitel 6 für die Einzelmodule ergeben, als Eingangsparameter für die FEM-Simulation verwendet, dessen Endresultat in Abbildung 7.2 dargestellt ist.
Der Kühlkörper wurde iterativ soweit abgelängt (und die Module solange leicht verschoben), bis in einem der Halbleiterelemente die vom Hersteller spezifizierte *Sperrschichtmaximaltemperatur* von $T_{J,max} \approx 150°\text{C}$ erreicht war.
Der heisseste Punkt auf der Kühlkörperoberfläche beträgt offensichtlich 122°C – der zusätzliche Temperaturanstieg bishin zur Sperrschicht des dortigen WR-Transistors beläuft sich folglich auf weitere 28°C.

Festzuhalten ist, dass die Temperaturverteilung auf der Kühlkörperoberfläche vergleichsweise homogen ist. Mittels der erweiterten Modulationsverfahren aus Kapitel 4 lässt sie sich darüberhinaus noch weiter nivellieren.

Abbildung 7.3 zeigt neben den Leistungsmodulen auch die Anordnung der restlichen Systemkomponenten und beschreibt damit schliesslich den Gesamtaufbau des Konverters, der dem zugehörigen Foto des *VSMC*-Prototypen in Abbildung 7.5 ge-

[3] spezifische Angaben in Bildunterschrift der Abbildung 7.2



(a) **(b)**

Abbildung 7.3: Konverteraufbau und Anordnung der Systemkomponenten (vgl. mit Abbildung 7.5).
(a) Grundriss. **(b)** Aufriss vor Eingangsseite.
Weisse Komponenten befinden sich oberhalb, graue hingegen unterhalb der Hauptleiterplatte.

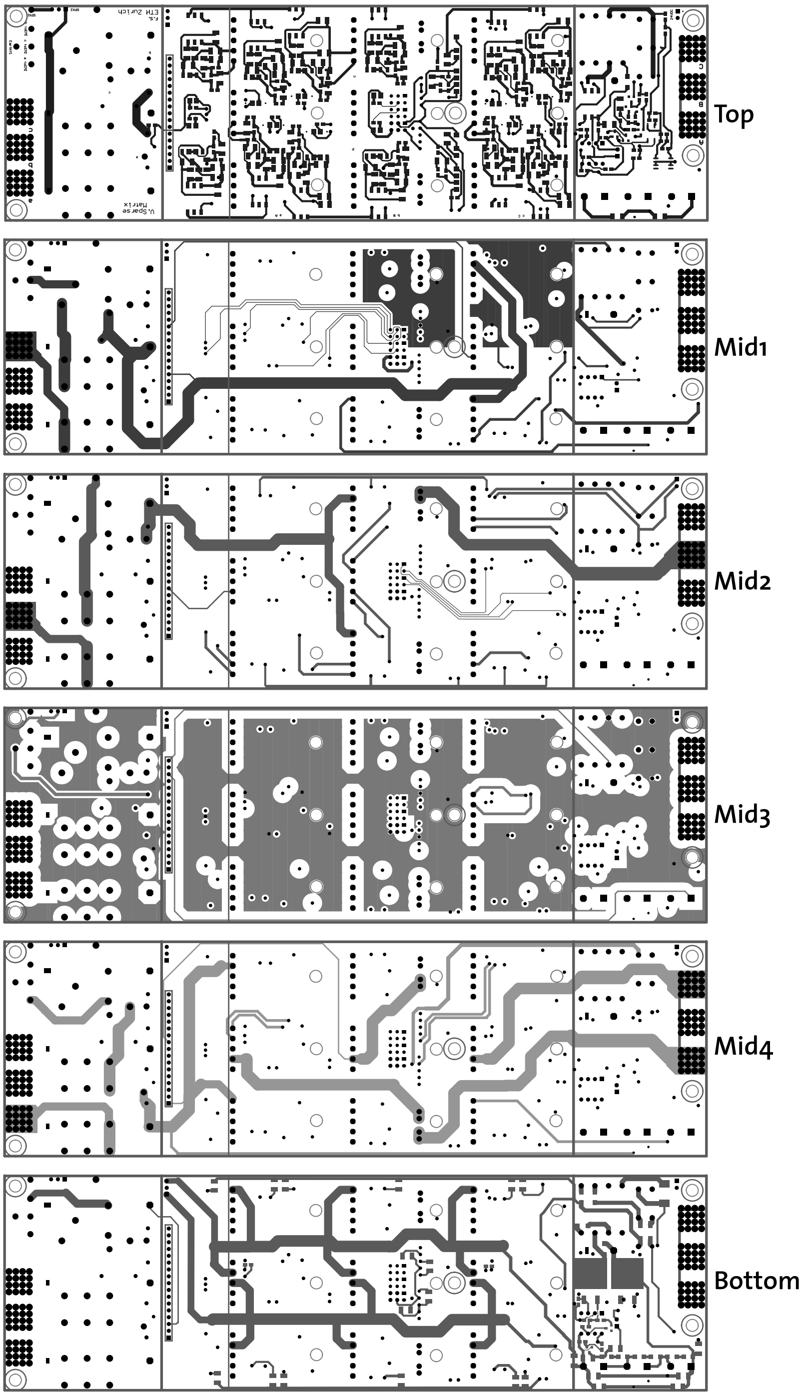


Abbildung 7.4: Hauptleiterplatte.
Ein sechslagiges Layout erweist sich als sinnvoll. Durchkontaktierungen („Vias“) und bedrahtete Durchsteckelemente sind minimiert – vor allem zu Gunsten der Leistungsleiterbahnen.

genüberzustellen ist.

Weiterhin ist in Abbildung 7.4 die *Hauptleiterplatte* des *VSMC* in allen sechs Lagen dargestellt. Aufgrund der sehr beschränkten Konverter-, bzw. Platinenbreite von 80mm ist ein sechslagiges Layout erforderlich.
Der Lagenanordnung der Leiterplatte liegen dabei folgende Erwägungen zu Grunde:

- Die ZK-Schienen (p, n) sind aus mess- und experimentiertechnischen Gründen frei zugänglich auf Platinenunterseite (Bottom Layer) angeordnet.
- Die zwölf diskreten Treiberstufen[4] und vor allem deren – im Rahmen der Schaltvorgangsoptimierung zu adaptierenden – Gate-Widerstände sind gut zugänglich auf der Platinenoberseite (Top Layer) platziert.
- Oberhalb der springenden Potentiale der ZK-Schienen (p, n) und der Ausgangsklemmen (A, B, C) empfiehlt es sich, eine schirmende *Masse-Lage* (Potential N des kapazitiven Eingangsfiltersternpunkts, vgl. Abbildung 7.7) in die Leiterplatte zu integrieren, bevor oberhalb dieser Masse-Lage (hier in Mid3 Layer) die einkoppel-empfindlichen Signalleitungen (in Mid2...Top Layer) unterzubringen sind.

Der vollständig aufgebaute *VSMC*-Prototyp ist in Abbildung 7.5 gezeigt und entspricht der Konstruktionszeichnung aus Abbildung 7.3.
Die folgenden ***Funktionsgruppen*** seien näher erläutert:

Eigenversorgung: Die Eigenversorgung („House-Keeper“) ist ein autonom arbeitendes Schaltnetzteil und stellt die von den Mess-, Steuer- und Treiberschaltungen benötigten Versorgungsspannungen bereit.

Konkrete Realisierung: isolierter 2-Schalter-Sperrwandler, Ausgangsleistung: $\leq$ 30W, Eingangsspannungsbereich:

[4]Aufgrund der springenden ZK-Potentiale sind auch für die WR-Stufe keine *Bootstrap*- oder sonstigen integrierten Brückenzweigtreiber einsetzbar.

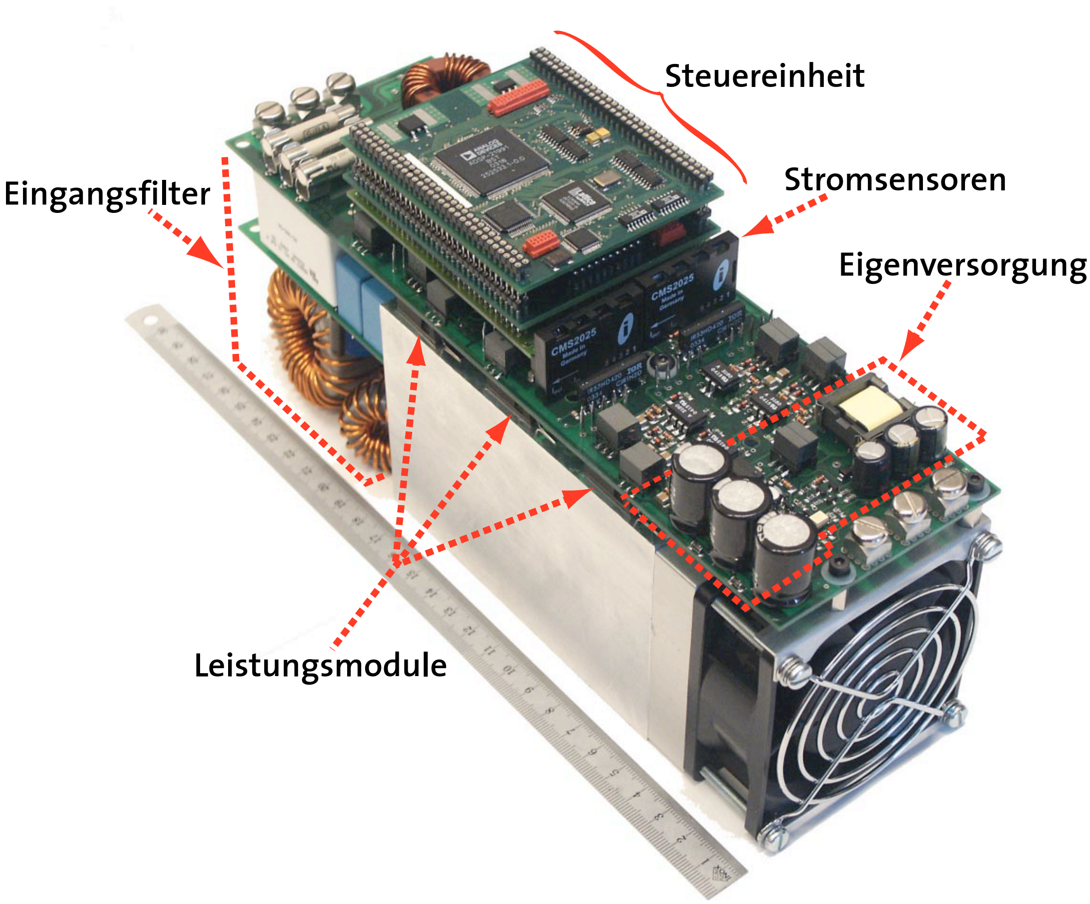


Abbildung 7.5: Foto des aufgebauten *VSMC*-Prototyps. Auf einer Gesamtlänge von 26cm sind die verschiedenen Funktionsgruppen vereint.

ca. 200...900VDC, Ausgangsspannung: +12V, −12V, +5V, Steuerung: analog über integrierten Baustein (UCC 3804[5]).

Stromsensoren: Zwei nach magnetoresistivem Prinzip wirkende Stromsensoren (*SENSITEC* CMS2025). Neben der flachen Bauweise und hoher Bandbreite bieten sie vorteilhaft eine geringe du/dt-Störempfindlichkeit (vgl. [75]).

Steuereinheit: Die gesamte Steuereinheit besteht aus *drei* zusammengesteckten Einzelkarten. Von oben beginnend seien diese kurz erläutert (vgl. Abbildung 7.6):

[5] *UNITRODE*, bzw. *TI*

DSP-Karte (*RMX*): [6] ADSP 2199x[7]-basiert (16bit Fixed Point, Mixed Signal DSP mit acht integrierten 14bit A/D-Umsetzern, 160MHz Kerntakt [73])

PC-Kommunikation mittels UART-Baustein über RS-232 Schnittstelle.

Prozessorunabhängige Analog-Überwachung der Spannungs- und Strommesswerte.

Integriertes Inkrementalencoder-Interface (32bit).

Ausgehend von den digital umgesetzten Messwerten berechnet der DSP diskretisierte Regelalgorithmen, sowie die Modulationsformeln. Als Ausgabegrössen liefert er schliesslich die relativen Einschaltzeiten (12bit) und die anzuwendenden Wirkzeiger für GR-, wie WR-Stufe.

CPLD-Karte (*MCM*): Enthält zwei mit 100MHz getaktete ISPMach4-512V[8] CPLDs.

Diese arbeiten in VHDL programmierte Zustandsautomaten (FSM) ab und generieren so in einer 10ns-Zeitauflösung die verschiedenen Pulsmuster der Leistungstransistor-Schaltsignale.
Ebenfalls dort – und damit prozessorunabhängig – implementiert ist eine *Not-Abschalt-Sequenz*.

Die beiden CPLDs können ebenso durch einen FPGA ersetzt werden.

Mess-Karte (*LSI*): Operationsverstärkerbasierte (AD8602[9]) Spannungsmessung und Pegelanpassung der Strom-, sowie Spannungsmesssignale.

Eingangsfilter: Die Gesamttopologie des Eingangsfilters ist in Abbildung 7.7 dargestellt.
Im Zuge der Filterdimensionierung wurde in einem ersten Schritt die benötigte Hauptkapazität C_F mit der Dimensionierungsbeziehung (6.124) aus Kapitel 6.4 bestimmt.

[6] Details zum DSP-System, welches am Institut entwickelt wurde, sind in der Dissertation [54] von G. Laimer dokumentiert, sowie in [74].

[7] *ANALOG DEVICES*

[8] *LATTICE*

[9] *ANALOG DEVICES*

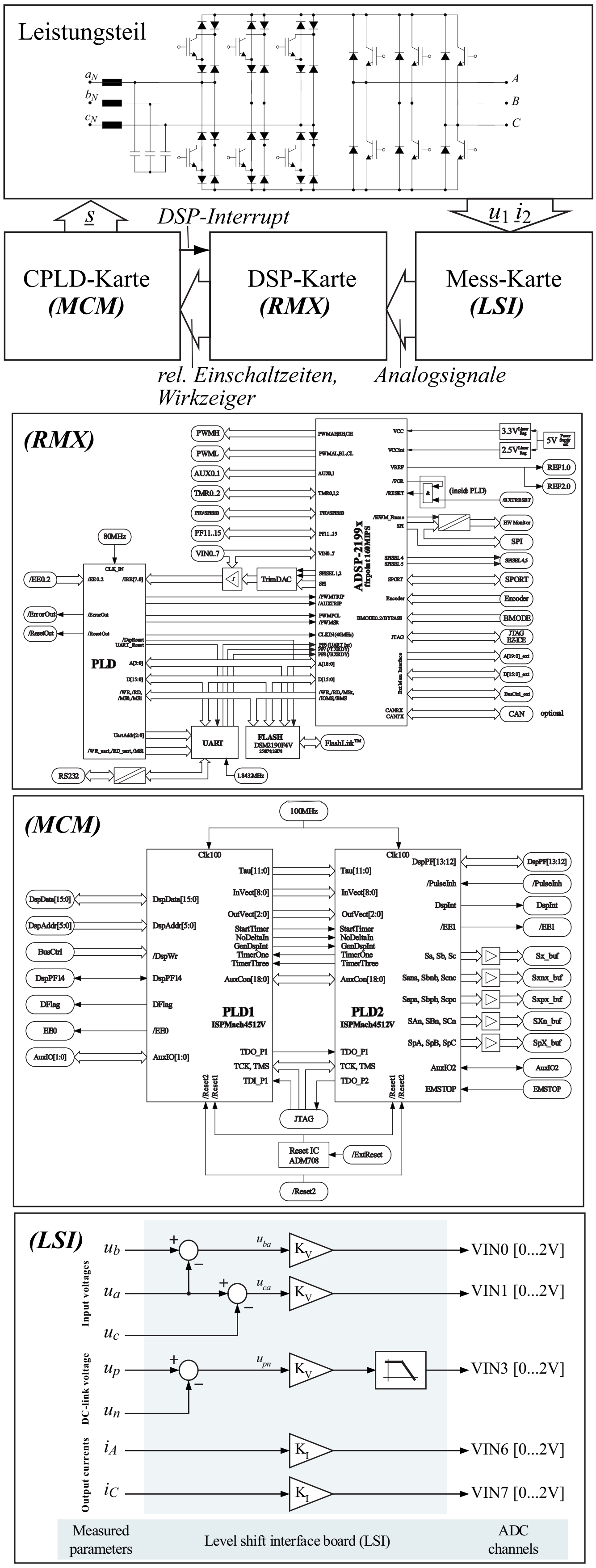


Abbildung 7.6: Subsysteme der Steuereinheit.

Hierzu wurde eine über den gesamten Eingangsspannungsbereich maximal auftretende Schwankung von $\frac{\Delta u_{a,b,c,max}}{\hat{U}_{1,N}} \hat{=} 5\%$ spezifiziert (ungünstigster Betriebsfall liegt vor für $U_1 = U_{1,min}$, $I_2 = I_{2,N}$).

Die Auslegung der restlichen Filterelemente kann anschliessend völlig analog zum Vorgehen beim Stromzwischenkreis-Gleichrichter (oder bei der dreiphasigen „Buck-Stufe“) rein unter Dämpfungsaspekten erfolgen.
Aufgrund der prinzipiellen Äquivalenz zur dreiphasigen „Buck-Stufe“, wurden im vorliegenden Fall die Gegentakt-Filterstufen gemäss dem in [52] vorgestellten, numerisch basierten Entwurfsverfahren bestimmt. Dieses versucht unter mathematischer Einbeziehung der EMV-konformen Netznachbildung, sowie des Test-Empfängerverhaltens, durch iterative Variation der Elementparameter aus verschiedenen Filtertopologieanordnungen die volumenminimale Gegentaktstufe zu finden. Als Eingangsgrössen dieser Rechenprozedur werden der Zeitverlauf der ungefilterten Eingangsströme ($i_{a,b,c}$) und die Angabe der angestrebten EMV-Norm (im gegebenen Fall: CISPR 11/1997, Class B, [55]) benötigt.
Alternativ ist auch in [5] ein Ansatz zur Eingangsfilterauslegung angegeben.

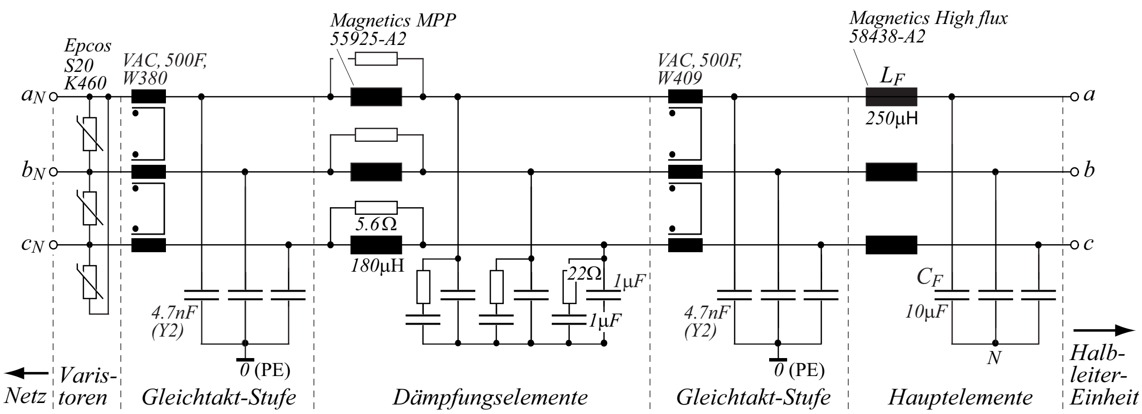


Abbildung 7.7: Topologie des Eingangsfilters.
Das vollständige Eingangsfilter besteht neben den Hauptfilterelementen $L_F = 250\mu$H und $C_F = 10\mu$F aus Dämpfungselementen, Gleichtaktstufen und netzseitigen Varistoren.

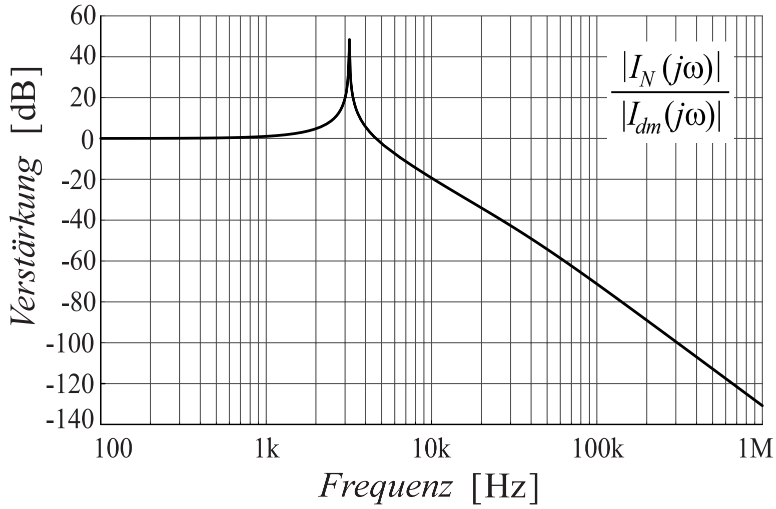


Abbildung 7.8: Gegentaktamplitudengang des Eingangsfilters. Die Filterresonanz $f_{res} \approx 3.2$kHz liegt weit unterhalb der Schaltfrequenz (20kHz) und etwa 10-fach über der 7. Netzharmonischen.

Der resultierende Amplitudengang der Gegentaktverstärkung des Eingangsfilters aus Abbildung 7.7 ist in Abbildung 7.8 aufgetragen.
Allgemein sollte die Filterresonanz ausreichend über der Netz- und möglichst weit unterhalb der Schaltfrequenz liegen, was hier hinreichend zutrifft. So beträgt die Abschwächung bei der Nominal-Schaltfrequenz von 20kHz etwa 35dB.

Dennoch verdeutlicht die betreffende Messung aus dem EMV-Labor in Abbildung 7.9, dass die angestrebte Norm[10] im oberen Frequenzbereich mit dem Filter nach Abbildung 7.7 nicht erfüllt werden kann.
Eine nähere Analyse zeigt, dass vor allem die Gleichtaktkomponenten massgeblich zur Limitüberschreitung im oberen Frequenzbereich beitragen. Darüberhinaus empfiehlt es sich weiterhin, das Schaltnetzteil der Eigenversorgung mit einem separaten EMV-Filter zu versehen.

[10] CISPR 11 entspricht der europäischen Norm EN 55011

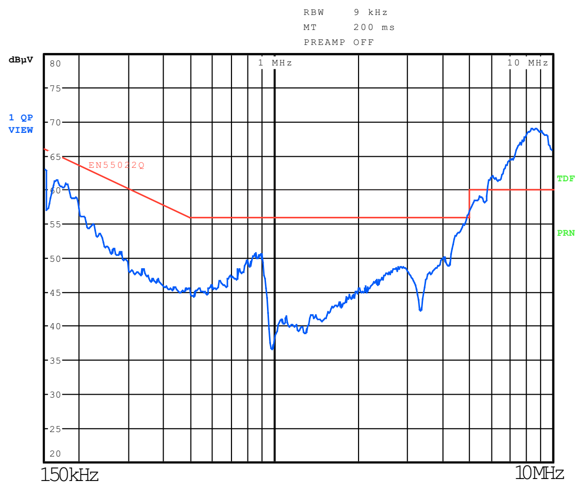


Abbildung 7.9: Gemessene, leitungsgebundene Gegentaktübertragung des Eingangsfilters. Bis in den oberen Frequenzbereich kann die Norm (CISPR 11/1997, Class B) erfüllt werden.

7.2 Realisierungsvergleich: *VSMC* vs. *BBC*

Nachdem der Realisierungsaufwand des *VSMC*-Prototyps im vorherigen Abschnitt 7.1 dokumentiert wurde, soll in diesem Abschnitt vergleichend der praktische Aufbau einer *konventionellen* rückspeisefähigen Umrichterschaltung diskutiert werden. Wie eingangs in Kapitel 1.1 dargelegt, stellt der bidirektionale Spannungszwichenkreis-Umrichter (*BBC*) die industrielle Standardlösung für Anwendungen dar, die Rückspeisefähigkeit und netzfreundliches Eingangsklemmenverhalten verlangen.

Da ein Matrix Konverter allgemein die gleichen Eigenschaften aufweist und der *VSMC* darüberhinaus auch über die gleiche Anzahl (12) von Leistungstransistoren, wie folglich ebenso von Gate-Treiberschaltungen verfügt, bietet sich der Vergleich des Realisierungsaufwands beider Konvertertypen an.
Dabei sei die Leistungsspezifikation für beide Systeme identisch gewählt. Um jedoch auch den *BBC* optimal ausnutzen zu können, werde für ihn ebenfalls von einer spezifischen Motorauslegung (PSM) ausgegangen.
Desweiteren seien für ihn die gleichen Leistungshalbleitermodu-

le, sowie die äquivalenten schaltungstechnischen und konstruktiven Konzepte genutzt.
Im Interesse eines fairen Volumenvergleichs werde eine *BBC*-Realisierung mit minimaler ZK-Kapazität (vgl. Kapitel 1.3.2) angestrebt. Zudem wird dadurch der Einsatz von Folienkondensatoren im ZK ermöglicht, sodass der *BBC* dann ebenso im fliegenden Gerät des Luftfahrtsektors verwendet werden darf.

Auch der Inhalt dieses Kapitelabschnitts ist in etwas ausführlicherer Form in der Veröffentlichung [17] abgehandelt.

7.2.1 Spezifikation des *BBC*-Prototyps

Es gelten für den *BBC* allgemein die gleichen Spezifikationen, wie in Abschnitt 7.1.1 für den *VSMC* angegeben.
Die Schaltfrequenz von 20kHz auf der GR-Seite des *VSMC* korrespondiert beim *BBC* mit $f_{P,BBC} = 40$kHz in beiden Konverterstufen. Während für die schaltfrequente Laststromschwankung beider Konverter dann unmittelbar gleiche Verhältnisse gelten, sind sie für das Eingangsstromspektrum zumindest ähnlich. Zudem profitiert der *BBC* (mehr als der *VSMC*) von der relativ hohen GR-Schaltfrequenz insofern, als dass seine reaktiven Eingangsfilterkomponenten bei unveränderter Netzstromqualität kleiner ausgeführt werden können.

In dem Zusammenhang wird deutlich, dass im Rahmen des Vergleichs beide Konverter neben der identischen Ausgangsleistung auf die Bereitstellung der gleichen Netzstromqualität, d.h. auf die gleiche EMV-Spezifikation (CISPR 11/1997, Class B), auszulegen sind.

Für den *BBC* gilt es zusätzlich noch, die ZK-Spannung U festzulegen. Unter Berücksichtigung der minimalen Aussteuerreserve $\Delta M_{min} \mathrel{\hat{=}} 5\%$ für die GR-Stufe muss die ZK-Spannung dann (mindestens)

$$U = (1 + \Delta M_{min}) \cdot \sqrt{2}\, U_{1,max} \approx 655\text{V} \tag{7.3}$$

betragen, wobei $U_{1,max} = 1.10 \cdot 400$V gilt.

Die Ausgangsnennspannung (verkettet, effektiv) ergibt sich dann hinblickend auf die WR-Spannungsübersetzung zu

$$U_{2,N} = (1 - \Delta M_{min}) \cdot \frac{1}{\sqrt{2}} U \approx U_{1,max} = 440\text{V}. \tag{7.4}$$

Bei spezifizierter Ausgangsleistung $P_{2,N} = 6.8$kVA folgt damit für den maximalen Laststromeffektivwert

$$I_{2,N} = 8.9\text{A}. \tag{7.5}$$

Auf diese Nominalwerte $U_{2,N}$, $I_{2,N}$ ist also der optimale *BBC*-Motor auszulegen.

Beim Vergleich dieser Arbeitspunkte maximaler Ausgangsleistung (7.4),(7.5) für den *BBC* gegenüber (7.1),(7.2) für den *VSMC* zeigt sich, dass der *VSMC* einen um etwa den Faktor 1.6 erhöhten Laststrom führen muss, weil der *BBC* eine entsprechend gesteigerte Ausgangsspannung bieten kann.

7.2.2 Realisierung des *BBC*-Prototyps und Gegenüberstellung mit dem *VSMC*

Der *BBC*-Prototyp wurde nach genau gleichen Ansätzen, wie der *VSMC*-Aufbau erstellt.

	BBC	***VSMC***
Halbleiter		
GR-Stufe	3× IXYS FII 50-12E	6× IXYS FIO 50-12BD
WR-Stufe	3× IXYS FII 50-12E	3× IXYS FII 50-12E
Speicher-Drossel	3 × 1mH (Toroid)	–
ZK-Kondensator	4 × 8μF, 400V_{AC}	–
Stromsensoren	4× Sensitec CMS2025	2× Sensitec CMS2025

Tabelle 7.1: Elemente des *BBC* und *VSMC* Leistungsteils (ohne Eingangsfilter).

Wie Tab. 7.1 zu entnehmen ist, wurden im Leistungsteil konsequenterweise auch identische Halbleitermodule (IXYS FII 50-12E) verwendet.

Deren globale Verluste wurden ebenso mit den in Kapitel 6.2.2 für eine *BBC*-Stufe angegebenen Formelbeziehungen berechnet und mit Hilfe einer 3D-FEM-Simulation die resultierende Temperaturverteilung auf dem Kühlkörper ermittelt. Anders als beim *VSMC* ergeben sich dort sechs deutlicher ausgeprägte „Hot-Spots", weshalb schliesslich ein voluminöserer Kühlkörper mit der doppelten Profilbreite von 160mm zu wählen war, damit die maximale Sperrschichttemperatur[11] (in diesem Fall an einer GR-Diode auftretend) nicht überschritten wird.
Der sich so ergebende Grundriss des *BBC*-Aufbaus geht aus der Konstruktionszeichnung in Abbildung 7.10(b) hervor. Der *BBC*-Kühlkörper entstammt dabei der gleichen Serie des selben Herstellers wie jener des *VSMC* und weist so äquivalente Eigenschaften auf.

Neben den zwei zusätzlichen Stromsensoren, die der *BBC* in der GR-Stufe benötigt, kommen ferner vor allem die reaktiven Speicherelemente des Leistungsteils hinzu (vgl. Übersicht in Tab. 7.1).
Die Zwischenkreiskapazität wurde entsprechend dem Dimensionierungsansatz aus [16] (vgl. anschauliche Erläuterung in Kapitel 1.3.2) mit $C_{DC} = 32\mu$F, unter Einhaltung einer gewissen Sicherheitsreserve, recht nahe an der praktisch möglichen Un-

[11] $T_{J,max} \approx 150°$C

	BBC	***VSMC***
Gesamte Gegentakt(DM)-Kapazität	15.54μF	36.0μF
Gesamte Gegentakt(DM)-Induktivität	1.20mH	1.29mH
Gesamte Gleichtakt(CM)-Kapazität	28.2nF	28.2nF
Gesamte Gleichtakt(CM)-Induktivität	36.0mH	36.0mH
Gesamtvolumen der Filterelemente	325 cm^3	360 cm^3

Tabelle 7.2: Elemente des *BBC* und *VSMC* Eingangsfilters. Das Eingangsfiltervolumen des *VSMC* ist um etwa 10% erhöht gegenüber dem des *BBC*.

tergrenze gewählt. C_{DC} kann so mit *vier Folienkondensatoren* (8μF) realisiert werden, die in Abbildung 7.10(b) links, bzw. auf dem Foto der Abbildung 7.11(b) auf der rechten Konverterseite zu finden sind.
Die drei Speicherdrosseln der GR-Stufe haben je eine Induktivität von 1mH und wurden aus zwei übereinanderliegenden Toroidkernen (*MICROMETALS*, Durchmesser: 44.5mm) aufgebaut. Im Interesse einer kompakten Konvertergeometrie sind diese drei Speicherdrosseln *innerhalb* der in Abbildung 7.10(b) rechten Kühlkörperhälfte untergebracht. Diese ist thermisch weniger stark beansprucht, weshalb die Kühlrippen an der betreffenden Stelle entsprechend ausgefräst werden konnten. In Abbildung 7.10(b), bzw. Abbildung 7.11(b) sind die Speicherdrosseln somit nicht erkennbar.

Das *BBC*-Eingangsfilter wurde, ebenso wie jenes des *VSMC*, nach der in Abschnitt 7.1.2 geschilderten numerisch-basierten Methode aus [52] entworfen.
Der so resultierende Filterelementaufwand ist in Tab. 7.2 dem des *VSMC* gegenübergestellt.

Da die in den GR-Speicherdrosseln des *BBC* eingeprägten Eingangsströme naturgemäss abschnittweise linear, d.h. kontinuierlich, verlaufen, ist der *nachfolgende* Filteraufwand etwas geringer als beim *VSMC*, der pulsierende Eingangsstromblöcke glätten muss.
Diese Tatsache schlägt sich gemäss Tab. 7.2 beim Matrix Konverter in einem um etwa 10% erhöhten Gesamtvolumen des Eingangsfilters nieder.
Anzumerken bleibt in diesem Zusammenhang jedoch, dass die GR-Speicherdrosseln – ihrem funktionalen Zweck entsprechend – *nicht* zu den Eingangsfilterelementen hinzugeschlagen wurden.

So ist das Eingangsfilter beim *VSMC* zwar etwas (10%) voluminöser, dem steht beim *BBC* aber das Zusatzvolumen von *drei* GR-Speicherdrosseln und *vier* ZK-Kondensatoren gegenüber.
Damit ist also in erster Linie nur der Vergleich der Konvertergesamtvolumina, wie sie aus Abbildung 7.10 und Abbildung 7.11 hervorgehen, wirklich aussagekräftig.

(a) **(b)**

Abbildung 7.10: Aufbau von *VSMC* **(a)** und *BBC* Prototyp **(b)**. Beide Systeme beruhen auf äquivalenten schaltungstechnischen und mechanischen Konzepten.
Die Speicherdrosseln der GR-Stufe des *BBC* befinden sich *in* der rechten Kühlkörperhälfte (Rippen entsprechend ausgefräst) und sind deshalb im Bildteil **(b)** nicht sichtbar.

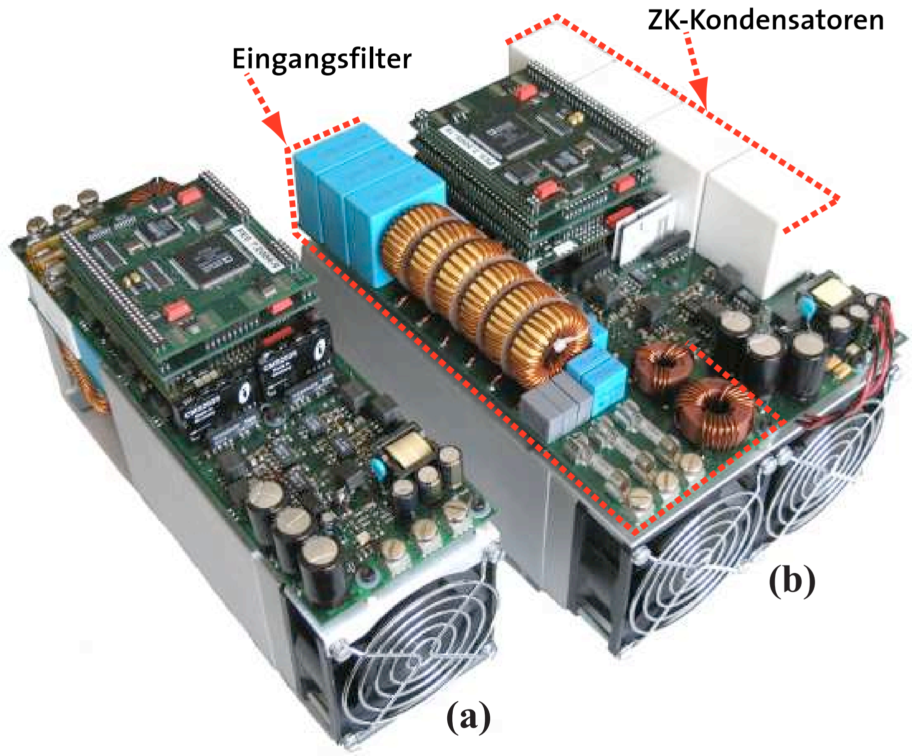


Abbildung 7.11: Vergleich beider Konverteraufbauten. Die Abmessungen des *VSMC* **(a)** betragen 26.0cm × 8.0cm × 12.0cm ($V \approx 2.5$ Liter) und die des *BBC* **(b)** 22.7cm × 16.0cm × 13.4cm ($V \approx 4.6$ Liter).

7.2.3 Systemvergleich von *VSMC* und *BBC*

Verlustaufteilung

Die im Volllastpunkt ($P_2 = 6.8$kVA, $\Phi_2 = 0$) entstehenden Verlustleistungsanteile sind in Abbildung 7.12 für beide Konverter dargestellt. Die Werte der Halbleiterverluste beziehen sich dabei je auf ein Schaltelement (WR-Stufe des *VSMC* und *BBC* generell: auf einen Transistor, bzw. eine Diode; GR-Stufe des *VSMC*: auf einen Transistor, bzw. *beide* in Flussrichtung gepolte Dioden), während die Verlustangaben der passiven Elemente jeweils für den vollständigen Konverter gelten.
Die angegebenen Verlustwerte basieren auf den Messwerten und Berechnungsmethoden des Kapitels 6.

Bei den passiven Elementen sind die GR-Speicherdrosseln des

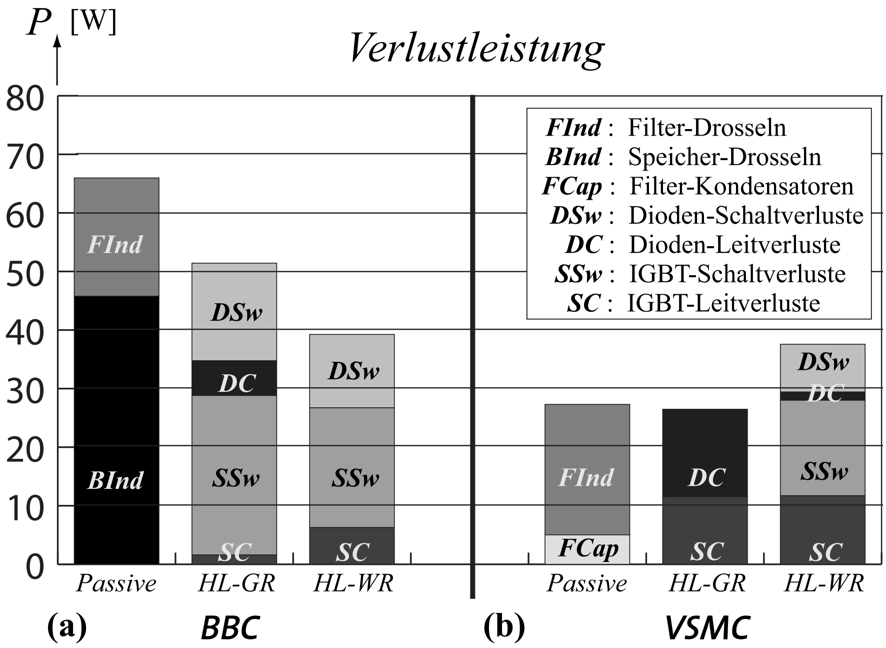


Abbildung 7.12: Verlustleistungsanteile im Volllastpunkt. Beim *BBC* **(a)** sind die Leistungshalbleiter der GR-Stufe stärker belastet, während es sich beim *VSMC* **(b)** umgekehrt verhält. Darüberhinaus kommen beim *BBC* noch deutliche Verluste (*BInd*) in den Speicherdrosseln der GR-Stufe hinzu. *Anmerkung:* Halbleiterverluste pro Schaltelement angegeben (gesamt: jeweils $\times 6$); Verluste passiver Elemente gesamthaft angegeben.

BBC hervorzuheben, die deutlich mehr Verluste (*BInd*) verursachen, als die Filterelemente des *VSMC*. Hier sind im Sinne eines korrekten Vergleichs die geringfügigen Kondensatorverluste (*FCap*) der mit gepulsten Eingangsströmen beanspruchten Hauptfilterkapazitäten C_F den Speicherdrosselverlusten *BInd* des *BBC* gegenüberzustellen.
Da also die Eingangsfilterverluste beider Konverter recht ähnlich sind (*VSMC*: 6.6% der Gesamtverluste), kommen die Speicherdrosselverluste in der Bilanz beim *BBC* additiv hinzu.

Darüberhinaus ist offensichtlich, dass der *BBC* nahezu verdoppelte Halbleiterverluste in der GR-Stufe aufweist. Dies ist plausibel, da die GR-Stufe des *VSMC* praktisch keine Schaltverluste hervorruft.
Anzumerken ist weiterhin, dass die thermisch begrenzenden

Halbleiterelemente des *BBC* die *Dioden der GR-Stufe* sind. Zwar ist ihre Verlustsumme geringer als die der Transistoren in GR- oder WR-Stufe, aber in den eingesetzten Modulen[12] ist ihr thermischer Widerstand knapp verdoppelt (weil ca. halbe Siliziumgrundfläche) gegenüber jenem der Transistoren. So resultiert über den GR-Dioden schliesslich der maximale Temperaturhub.
Beim *VSMC* sind die Diodenverluste in beiden Stufen etwas geringer, sodass dort die *Transistoren der WR-Stufe* diejenigen Elemente sind, die die höchste Sperrschichttemperatur erhalten (nach Spezifikation: 150°C bei 6.8kW).

Das bedeutet andererseits auch, dass der Kühlkörper des *BBC* dann etwas kleiner ausfallen könnte, wenn zum Einsatz in der GR-Stufe für den Hochsetzbetrieb optimierte Leistungsmodule (d.h.: bei gleicher Siliziumgesamtfläche grossflächigere Dioden bei reduzierter Transistorgrundfläche) gefunden werden könnten.

Wirkungsgrad

Werden die disher betrachteten Einzelverlustanteile aufsummiert, so kann der Wirkungsgradverlauf beider Konverter miteinander verglichen werden.
Hierzu sei der Wirkungsgrad wie folgt definiert

$$\eta(M, I_2) = 1 - \frac{P_{Converter}(M, I_2)}{S_2(M, I_2)}. \tag{7.6}$$

Darin beinhaltet $P_{Converter}$ (nur) die *Halbleiterverluste* eines gesamten Konverters und als Bezugsgrösse ist die lastseitige Scheinleistung

$$S_2(M, I_2) = \frac{3}{2} U_1 \cdot I_2 \cdot M \tag{7.7}$$

angesetzt, wobei $U_1 = 400\text{V}$ die verkettete Netzspannung beschreibt und ebenso wie I_2 als Effektivwert angegeben ist.

Im Vollaussteuerfall ($M = 1$) liefern beide Konverter ihre maximale Ausgangsspannung (auf je unterschiedlichem Niveau)

[12]IXYS FII 50-12E

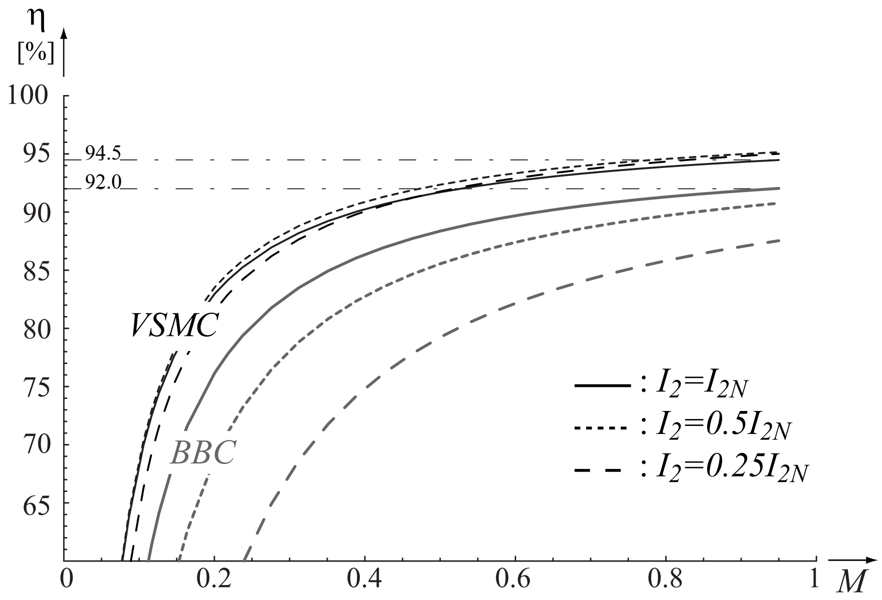


Abbildung 7.13: Wirkungsgradvergleich für $\Phi_2 = 0$. Allgemein hängt der Wirkungsgrad vom Aussteuergrad M ab. Für den *VSMC* ist er jedoch weitgehend unabhängig vom Laststrom $\hat{I}_2$.

und befinden sich dann – bei entsprechendem Laststrompegel I_{2N} – im Volllastpunkt der gleichen maximalen Ausgangsleistung (6.8kVA).

Dementsprechend ist in Abbildung 7.13 der Wirkungsgrad über der Aussteuerung für verschiedene Laststrompegel aufgetragen. Offensichtlich weist der *VSMC* im gesamten Bereich einen höheren Wirkungsgrad auf als der *BBC*. Unter Volllast erreichen beide Konverter ihren Maximalwirkungsgrad, der beim *VSMC* 94.5% beträgt und einem Wert von 92.0% beim *BBC* gegenübersteht.
Angemerkt sei nochmals, dass hier die Wirkungsgradverlustbeiträge der passiven Elemente *nicht* berücksichtigt sind. Mit Blick auf Abbildung 7.12 zeigt sich, dass das Wirkungsgradverhältnis von *VSMC* zu *BBC* im Volllastpunkt ansonsten 94.1% zu 91.0% betragen und damit noch eindeutiger zu Gunsten des *VSMC* ausfallen würde.

Neben den höheren Absolutwerten ist beim *VSMC* desweiteren der Umstand vorteilhaft, dass der Wirkungsgrad im be-

trachteten Bereich $I_2 \in [1/4 \dots 1]\, I_{2N}$ praktisch kaum vom Laststrompegel abhängt.
Bei einer Antriebsanwendung bedeutet das, dass sowohl beim Hochbeschleunigen unter vollem Lastmoment[13], wo dem Konverter der Maximalausgangsstrom $I_2 = I_{2N}$ abverlangt wird, als auch in der nachfolgenden Betriebsphase mit konstanter Nenndrehzahl, die bei gleichem Stationärlastmoment einen deutlich geringeren Laststrom $I_2 < I_{2N}$ erfordert und in der Regel länger andauert, stets der gleiche Wirkungsgrad aufrechterhalten werden kann.
Beim *BBC* hingegen nimmt der Wirkungsgrad mit sinkendem Laststrom merklich ab.

Andererseits bietet sich beim *BBC* die Möglichkeit, die WR-Schaltfrequenz zu verringern, aber die GR-Schaltfrequenz im Interesse unverändert kleiner Speicherdrosseln beizubehalten. Die schaltfrequente Momentschwankung im Motor würde sich dadurch zwar erhöhen, aber dafür ebenso auch der Wirkungsgrad. So verspricht das Halbieren der WR-Schaltfrequenz auf 20kHz beim *BBC* einen Wirkungsgradgewinn von 1.5%. Damit einhergehen würde zudem jedoch eine gesteigerte Strom- und Spannungsschwankung im ZK-Kondensator, die sich aufgrund der ungleichen Pulsperiodendauern einstellt.
Im Sinne des hier vorgenommenen Vergleichs lässt sich diese einseitige Schaltfrequenzabsenkung beim *BBC* damit nicht angemessen bewerten und wird deshalb nicht weiter betrachtet.

Verlustunterschied bei variierender Schaltfrequenz

Stattdessen ist es aber sinnvoll, zu hinterfragen, wie sich die Verlustverhältnisse ändern, wenn die Schaltfrequenz allgemein – d.h. in beiden Stufen beider Konverter gleichermassen – reduziert wird.
Mit einer sinkenden Schaltfrequenz wachsen zwar die Volumina der Eingangsfilterelemente und vor allem der GR-Speicherdrosseln beim *BBC*, andererseits verringern sich aber die Schaltverluste. Da der *VSMC* GR-seitig zum Einen mehr Halbleiter im Strompfad hat und zum Anderen gemäss Spe-

[13] z.B. bei einem Aufzug

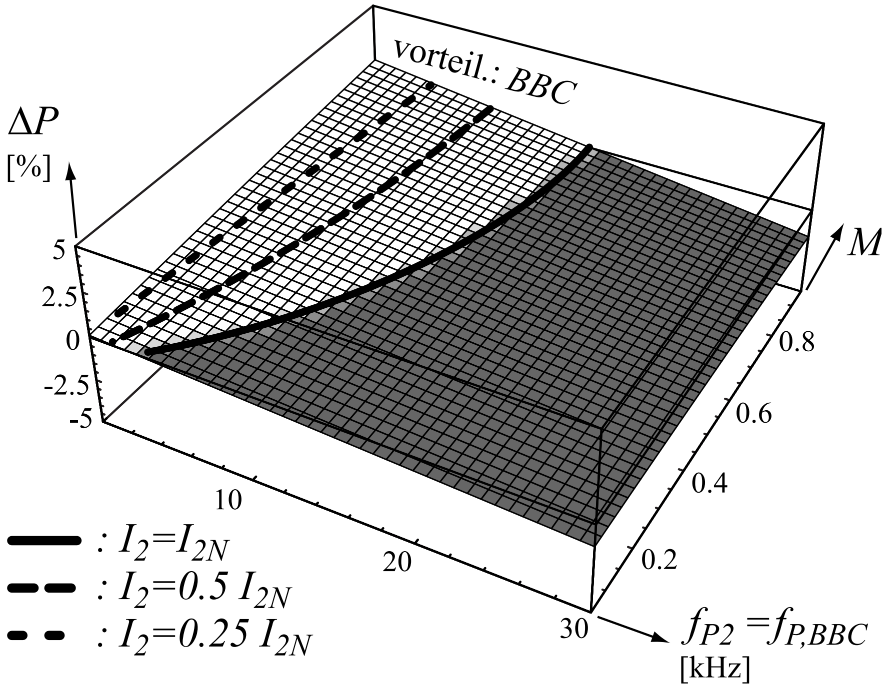


Abbildung 7.14: Relative Differenz der Halbleiterverluste $\Delta P = (P_{VSMC} - P_{BBC})/P_{2N}$ in Abhängigkeit von *WR-seitiger* Schaltfrequenz, Aussteuergrad (bzw. Drehzahlstationärwert) und Laststrom. Eine positive Differenz (heller Flächenbereich) weist den *BBC* als vorteilhaft aus.

zifikationsvergleich in Abschnitt 7.2.1 generell höhere Ströme führen muss[14], sind seine Leitverluste gegenüber dem *BBC* erhöht (vgl. auch Leitverlustanteile in Abbildung 7.12).
Da der *BBC* also prinzipiell höhere Schalt- bei geringeren Leitverlusten aufweist, nähern sich die Gesamtverluste beider Konverter (sowie deren Wirkungsgradwerte) bei sinkenden Schaltfrequenzen einander an.

So visualisiert Abbildung 7.14 die relative Differenz der Halbleiterverluste $\Delta P = (P_{VSMC} - P_{BBC})/P_{2N}$ zwischen *VSMC* und *BBC* für variierende Schaltfrequenzen $f_{P2} = f_{P,BBC}$ und Aussteuergrade M.
Der helle Flächenbereich liegt oberhalb der Nullmarke der ΔP-Achse und weist als positive Differenz den für den *BBC* vorteilhaften, d.h. verlustärmeren, Betriebsbereich aus.
Für den parabelförmigen Übergang von heller zu dunkler Flä-

[14]aufgrund der geringeren Spannungsübersetzung

che gilt $\Delta P = 0$ und somit sind die Halbleiterverluste beider Konverter dort identisch.

Dementsprechend sind im Volllastfall ($M=1$, $I_2=I_{2N}$) beide Konverter dann *verlustgleich* (die beim *BBC* erhöhten Verluste der passiven Elemente seien vernachlässigt), wenn *BBC* und WR-Stufe des *VSMC* mit etwa 14kHz schalten. Oberhalb dieser Schaltfrequenz ist der *VSMC* generell verlustärmer.
Im Teillastbetrieb mit reduzierten Lastströmen ($I_2 < I_{2N}$), wie er zumeist selbst unter Nenndrehzahl und (stationärem) Nennlastmoment vorliegt solange im Konstantdrehzahlbetrieb kein Beschleunigungsmoment hinzukommt, nimmt die Schaltfrequenz gleicher Halbleiterverluste entsprechend den strichlierten Verläufen aus Abbildung 7.14 weiter ab.

Eine zu Abbildung 7.14 ähnliche Darstellungsform der Halbleiterverlustdifferenz ΔP ist in [56] für den Vergleich von *BBC* mit einstufigem *CMC* präsentiert. Aufgrund der aussteuer*un*abhängigen (auch lastleistungsfaktorunabhängigen) Leitverluste beim *CMC*, die sich gemäss Abbildung 4.54 auf vergleichsweise hohem Niveau befinden, verläuft die Verlustdifferenzfläche in [56] qualitativ anders als für den *VSMC* in Abbildung 7.14. So erweist sich der *CMC* bishin zu höheren Schaltfrequenzen *nur* für eine hohe Aussteuerung (bzw. Drehzahl) bei gleichzeitig hohem Lastleistungsfaktor (bzw. $\Phi_2 \approx 0$) als vorteilhaft gegenüber dem *BBC*.
Da die Abhängigkeit der Leitverluste vom Aussteuergrad M (und von Φ_2) für die zweischienigen Topologien *VSMC* und *BBC* jedoch prinzipiell sehr *ähnlich* ist, zeigt die Verlustdifferenzfläche hier (in Abbildung 7.14) einen recht flachen Verlauf über der M-Achse. Dadurch ist die Schaltfrequenzgrenze oberhalb welcher der Matrix Konveter im *gesamten* Aussteuer- bzw. Drehzahlbereich effizienter ist als der *BBC*, beim *VSMC* (mit hier 14kHz) herabgesetzt gegenüber der des *CMC*.

Verhältnisse im Arbeitspunkt 1

Schliesslich sind noch in Abbildung 7.15 die im kritischen Arbeitspunkt 1 nahe dem Motorstillstand ($f_2 \approx 0$) auftretenden Verluste für beide Konvertertypen ausgewertet.

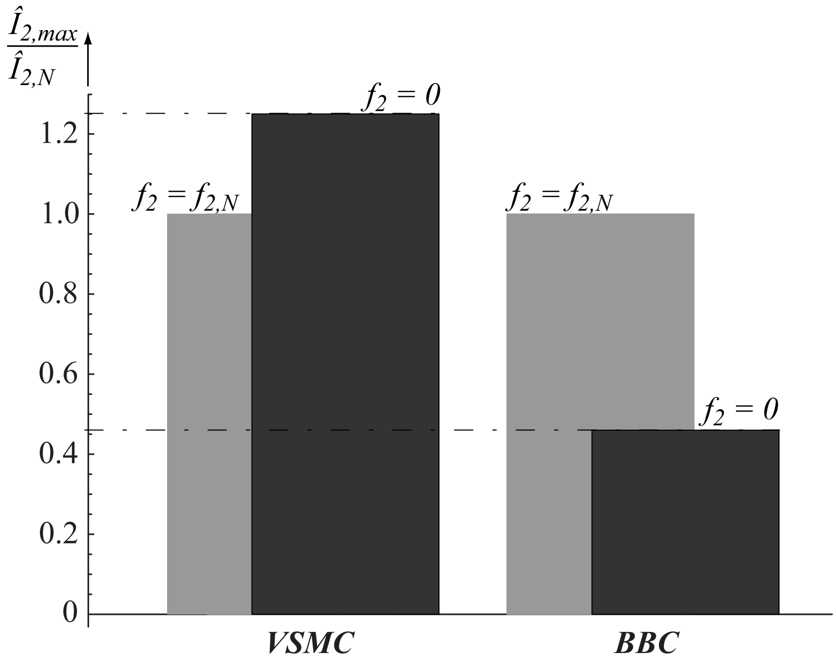


Abbildung 7.15: Maximale Laststromamplitude im Arbeitspunkt 1 für *VSMC* und *BBC*.
In der Umgebung des Motorstillstands ($f_2 \approx 0$) kann der *VSMC* die *LOV*-Modulation und die Schaltverlustverschiebung (alternativ: *CMCL*) nutzen, wodurch sich $\hat{I}_{2,max}$ gegenüber dem nominalen Volllastpunkt ($\hat{I}_{2,N}$, $f_{2,N}$) gar erhöhen lässt. Für den *BBC* hingegen halbiert sich $\hat{I}_{2,max}$ etwa.
Anmerkung: Werte sind entsprechend Kapitel 6.2.2 berechnet.

Beim *BBC* weist das *lokale Verlustmaximum* (vgl. Kapitel 6.2.1) eines WR-Transistors den knapp dreifachen[15] Wert gegenüber dem *global gemittelten* Verlustdurchschnittswert auf. Da im lastseitigen Stillstandsfall einer der WR-Transistoren über viele Netzperioden hinweg *stets* annähernd den Amplitudenwert des Laststroms schalten muss, wird dieser Halbleiter währenddessen mit eben dem Verlustleistungsmaximum und damit fast dreifach gegenüber dem allgemeinen Betriebsfall belastet. Um den Transistor thermisch nicht zu zerstören, muss die Laststromamplitude (d.h. letztlich das Lastmoment) massgeblich abgesenkt werden – und zwar soweit, bis die Sperrschichttemperatur den Grenzwert von 150°C unterschreitet.

[15]exakter theoretischer Faktor ist $(\widehat{p}_S/P_S)_{BBC} = \frac{\sqrt{3}\,\pi}{2} = 2.72$

Da im nominalen Volllastpunkt, d.h. bei $\hat{I}_{2,N}$, $f_{2,N}$ die Dioden der GR-Stufe die thermisch limitierenden Halbleiterelemente sind und die WR-Transistoren dann nur bei einer Sperrschichttemperatur von etwa 135°C liegen, muss aufgrund dieser thermischen Reserve die Laststromamplitude nicht ganz um den Faktor 2.7 vermindert werden. Wie die Auswertung zeigt, führt eine Stromabsenkung um den Faktor 2.2, d.h. auf 46% des Nominalwerts $\hat{I}_{2,N}$ an die Temperaturgrenze von 150°C.
Das erzielbare Stillstandsmoment des *BBC*-Antriebs ist damit gegenüber dem allgemeinen Betriebsfall mehr als halbiert.

Der *VSMC* hingegen kann zur Absenkung des lokalen Verlustmaximums die *LOV*-Modulation in Kombination mit der Schaltverlustverschiebung oder der *CMCL*-Klemmung der WR-Stufe heranziehen. Somit lassen sich die entstehenden Verluste rein durch steuerungstechnische Massnahmen einerseits herabsetzen und andererseits auf mehrere Halbleiter aufteilen. Wie die entsprechende Berechnung zeigt, muss der Laststrom dann nichteinmal vermindert werden – er liesse sich gar um ca. 20% erhöhen, bevor die kritische Sperrschichttemperatur am (klemmenden) WR-Transistor erreicht wird.
Praktisch kann der *VSMC*-Antrieb das im allgemeinen Betriebsfall erzielbare Motormoment damit auch im Stillstand aufrechterhalten.

7.2.4 Fazit des Vergleichs *VSMC* vs. *BBC*

Die Grundfunktionalität und Komplexität – hinsichtlich Transistoranzahl und allgemeinen Steueraufwand – ist für beide Konverter sehr ähnlich.

Bei gleicher spezifizierter Ausgangsleistung muss der *VSMC* aufgrund seiner geringeren Spannungsübersetzung entsprechend höherere Stöme führen.
Da er in der GR-Stufe aber praktisch keine Schaltverluste verursacht und zudem die entstehenden Halbleiterverluste auf mehrere Einzelelemente verteilt werden (wenn auch durch Basis-Modulation nur beschränkt gleichmässig), kann der *VSMC* bei der gegebenen Schaltfrequenz (GR: 20kHz / WR: 40kHz) mit

einem deutlich kleinerem Kühlkörper auskommen als der *BBC*.

Da beim *VSMC* weiterhin keine reaktiven Speicherelemente abseits des Eingangsfilters benötigt werden (beim *BBC*: ZK-Kondensatoren und GR-Speicherdrosseln) und das Eingangsfilter lediglich ein um 10% erhöhtes Volumen gegenüber dem des *BBC* aufweist, ist das Konvertergesamtvolumen des *VSMC* deutlich geringer (*VSMC*: 2.5Liter, *BBC*: 4.6Liter).

Einhergehend mit den reduzierten Verlusten von Halbleitern und passiven Elementen, kann beim *VSMC* ein um $2.5\ldots3\%$ erhöhter Gesamtwirkungsgrad erreicht werden. Der *VSMC*-Wirkungsgrad ist dabei nahezu unabhängig vom Laststrompegel, bzw. Motormoment.

Für geringere Schaltfrequenzen $< 8\ldots10kHz$ (*VSMC*: WR-seitig) beginnen sich die Verlust- und Wirkungsgradverhältnisse aber zu Gunsten des *BBC* umzudrehen.
Allgemein könnte der Kühlkörperbedarf des *BBC* etwas (ca. 10%) reduziert werden, wenn ein für die GR-Stufe optimiertes Leistungshalbleitermodul zu Verfügung stünde.
Desweiteren ist der ZK-Energiespeicher des *BBC* dann grundsätzlich vorteilhaft, wenn schwache Netze eine stark schwankende Spannungsamplitude oder eine ausgeprägte Unsymmetrie aufweisen. Der *BBC* könnte dann, im Gegensatz zum *VSMC* (vgl. Abschnitt 7.4), uneingeschränkt die volle Ausgangsspannung liefern.
Auch wenn höchste Anforderungen an die Sinusform des bezogenen Netzstroms gestellt werden, bietet der *BBC* Vorteile: Einerseits *regelt* er die die Netzströme zur Sinusform, während der *VSMC* sie nur steuert (und seinerseits so auf zwei Stromsensoren verzichten kann). Weil der *VSMC* andererseits aber keine Energie zwischenspeichern kann, ist seine gestellte Netzstromamplitude nur solange konstant, wie dies die lastseitig bezogene (Wirk-)Leistung auch ist. Wenn sich bei einer Antriebsanwendung bei hohen Lastfrequenzen, d.h. im Bereich der Netzfrequenz oder darüber, Momentvariationen innerhalb einer Motorumdrehung ergeben können, dann wird der bezogene Netzstrom nichtmehr ideal sinusförmig sein können, sondern mit einem Gegensystem beaufschlagt sein.
Erfahrungsgemäss ist der THD-Wert des Netzstroms beim

(VS)MC nicht kleiner als 5%.

Eine vorteilhafte Eigenschaft des *VSMC* ist die Bereitstellung des vollen Nennmoments auch im Motorstillstand. Beim *BBC* ist das Stillstandsmoment demgegenüber mehr als halbiert.
Insbesondere für höherere Schaltfrequenzen bietet der *VSMC* damit *einige Vorteile*, die für verschiedene Anwendungen praktisch interessant erscheinen.

Die meisten der obigen Aussagen sind nicht auf die *VSMC* Topologie beschränkt, sondern können auch auf *RB/C-IMC* und *SMC* übertragen werden – lediglich die Anzahl der Leistungstransistoren und Treiberstufen ist dann erhöht.

7.3 Schutzkonzept

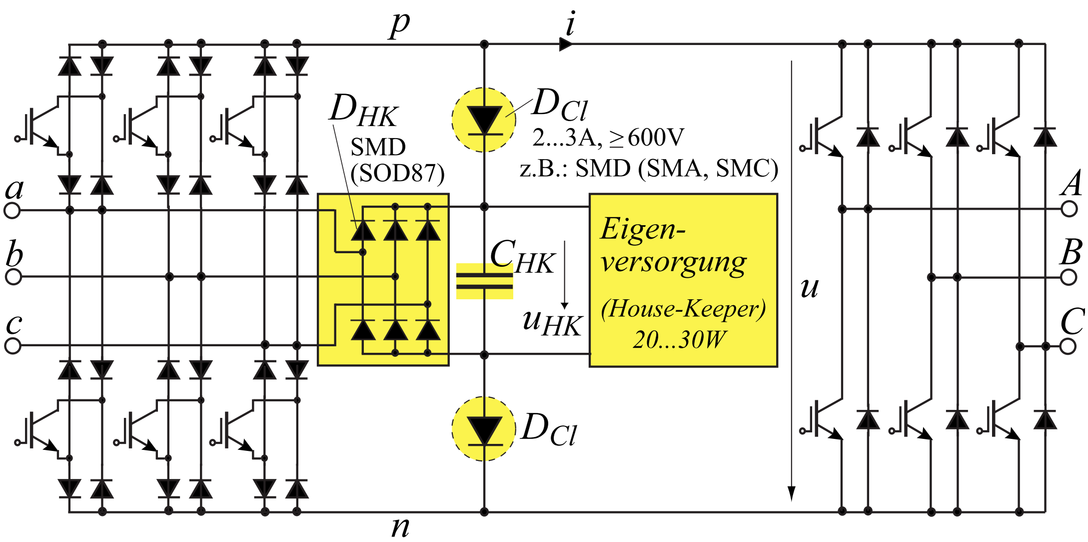


Abbildung 7.16: Konzept der Schutzbeschaltung.
Da die Eigenversorgung (20 . . . 30W) ohnehin zur Spannungsbereitstellung für Mess-, Steuer- und Treiberschaltungen benötigt wird, sind *zusätzlich* lediglich die Dioden D_{Cl} einzusetzen.

Für den realen Einsatz ist auch das Schutzkonzept eines Matrix Konverters von entscheidender Bedeutung.

Da eben kein Energiespeicher im eigentlichen Leistungsteil vorhanden ist, ist – anders als beim Spannungszwischenkreis-Umrichter (bzw. *BBC*) – explizit dafür Sorge zu tragen, dass:

1. stets ein Strompfad für die lastseitig eingeprägten Ströme gefunden werden kann,

   Anmerkung: Auch während nur kurzzeitig nicht-ideal verlaufender Schalttransitionen muss ein Strompfad gegeben sein, ebenso wie im Zuge einer unvorhersehbaren Not-Abschaltung („*Pulssperre*“ beim Zwischenkreis-Umrichter), oder im Fall eines Treiberausfalls.

2. Schaltüberspannungen aufgenommen werden können.

Die Energie, die dabei jeweils freigesetzt wird, ist darüberhinaus entsprechend abzuführen.

Zunächst sind nachfolgend die beiden verwendeten Grundkonzepte erläutert, die einerseits – als schaltungstechnische Massnahme – die Überspannungsbegrenzung (bzw. Kurzzeitpfadbereitstellung), und andererseits – als Steuersequenz – die Not-Abschaltung bewerkstelligen.
Beide Grundkonzepte lassen sich, wie auch die Konzepterweiterungen der Abschnitte 7.3.2 und 7.3.3 auf alle *Indirekten* Matrix Koverter Topologien (*IMC*) anwenden.

Aufwandsarme Überspannungsbegrenzung

Beim gewöhnlichen Umrichter kann die prinzipiell vorhandene ZK-Kapazität die beispielsweise von Umschaltvorgängen hervorgerufenen Überspannungen unmittelbar aufnehmen. Zudem stellen dort die WR-Dioden inhärent einen passiven Freilauf-Pfad über die ZK-Kapazität bereit, sofern sich beide Leistungstransistoren eines WR-Brückenzweigs (oder mehrerer Brückenzweige) – beabsichtigt, oder unbeabsichtigt – im Sperrzustand befinden. Somit ist auch die Kontinuität der Lastströme jederzeit gewährt.

Beim *IMC* kann eben dieses Verhalten, bzw. der passive Freilauf-Pfad über die WR-Dioden aufgrund der physikalisch vorhandenen ZK-Schienen auf recht einfache Weise *auch* realisiert werden.
Abbildung 7.16 zeigt im mittleren Teil das gesamte Konzept der Schutzbeschaltung, welches in die ohnehin benötigte Schaltung zur Konverter-Eigenversorgung integriert ist. So erfordert auch das Schaltnetzteil der Eigenversorgung eingangsseitig eine Kapazität C_{HK}, die über eine kleine B6-Diodenbrücke ($6 \times D_{HK}$) an das versorgende Netz angeschlossen ist.

Diese Kapazität C_{HK} kann nun, ebenso wie ein ZK-Kondensator beim herkömmlichen Umrichter, sowohl zur Aufnahme von Überspannungen wie auch zur Gewähr des passiven Freilauf-Pfads genutzt werden.
Hierzu sind lediglich die ZK-Schienen des Leistungsteils über

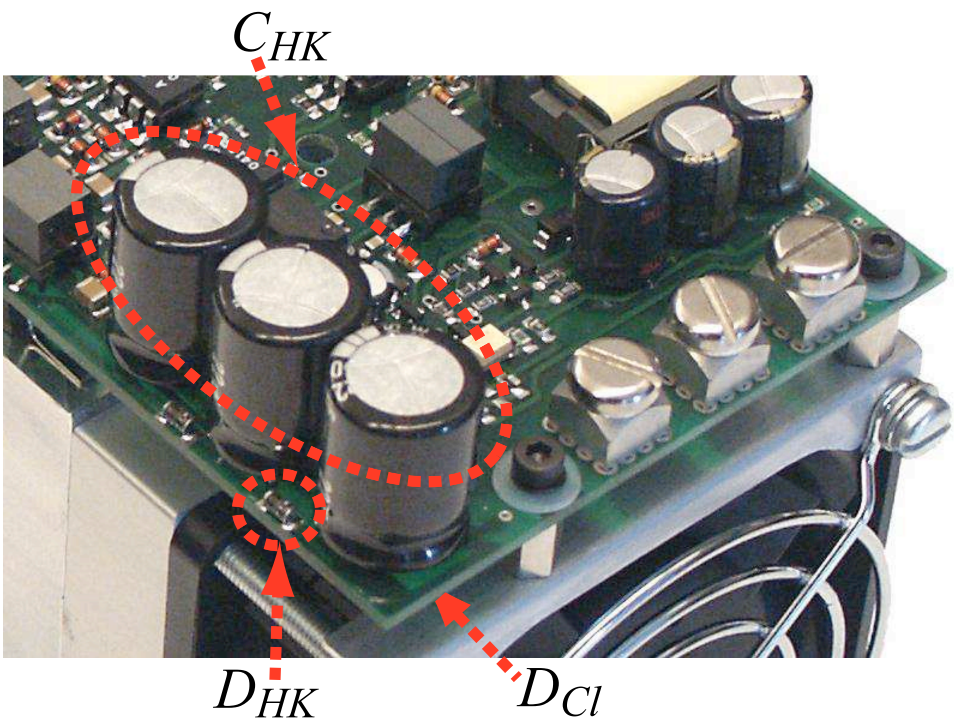


Abbildung 7.17: Elemente der Eigenversorgung, bzw. Schutzbeschaltung.
Die Schutzdioden D_{Cl}, die den Leistungszwischenkreis und die Eingangskapazität C_{HK} der Eigenversorgung miteinander verbinden, sind als SMD-Variante (hier unsichtbar) auf der Leiterplattenunterseite platziert.

entsprechende Dioden D_{Cl} mit der Eingangskapazität C_{HK} der Eigenversorgung zu verbinden. Somit stellen diese beiden Dioden, die in Abbildung 7.16 strichliert umrandet sind, die *einzigen Zusatzelemente* der Schutzbeschaltung dar.

Wird die Kapazität C_{HK} über den Leistungsteil zu Folge einer Überspannung bzw. einer Pfadunterbrechung in GR- oder WR-Stufe aufgeladen, so steigt deren Spannung $u_{HK} > \hat{U}_1$ über den Wert der Netzamplitude, sodass C_{HK} in diesem Fall durch die B6-Brücke D_{HK} vom Netz entkoppelt wird. Ein netzseitiges Nachladen von C_{HK} erfolgt so lange nicht, bis die Eigenvesorgung mit ihrem kontinuierlichen Leistungsbedarf von etwa 30W die Kapazität C_{HK} wieder bis auf Netzspannungsamplitudenniveau entladen hat.
Damit kann dieses Schutzkonzept dauerhaft bis zu 30W aus dem Leistungsteil abführen.

Abbildung 7.17 zeigt einige der real verwendeten Elemente der Eigenversorgung, bzw. Schutzbeschaltung.
Da über die B6-Diodenbrücke nur die geringe Leistung ($\leq 30W$) der Eigenvesorgung fliesst, können die Netzdioden D_{HK} als kleine SMD-Variante (Gehäuse: SOD87) ausgeführt sein.
Die Stromtragfähigkeit der schnellen Dioden D_{Cl} sollte insbesondere für den im Abschnitt 7.3.2 vorgestellten Netzausfall-Überbrückungsbetrieb mit $2 \ldots 3$A (Dauerstrom) etwas höher sein, aber auch sie lassen sich damit noch in kompakten Baugrössen (z.B. SMD-Gehäuse der Bauform: SMA, SMC) realisieren.
Die Eingangskapazität C_{HK} der Eigenversorgung beträgt hier insgesamt $3 \times 22\mu$F in Serie.

Allgemeine Not-Abschaltung

Im Falle einer unverzüglichen Not-Abschaltung, die sowohl von einer selbstdetektierten Fehlerbedingung (z.B. Überstrom, Überspannung), als auch von der übergeordneten Leitebene (bzw. Bediener) ausgelöst werden kann, kann dennoch *nicht*, wie beim gewöhnlichen Spannungszwischenkreis-Umrichter, mit einer einfachen *Pulssperre* aller Gate-Signale reagiert werden.

Da die Eingangskapazität C_{HK} der Eigenversorgung im Vergleich zur der eines gewöhnlichen ZK-Kondensators ausgesprochen gering ist, kann sie die Lastströme nicht während der gesamten Abkommutierdauer aufnehmen – die Spannung u_{HK} würde sehr schnell auf unzulässig hohe Werte ansteigen.

Stattdessen ist zur Bewältigung dieses *langen* Zeitintervalls eine *steuerungstechnische* Lösung zu finden.
Wird WR-seitig dauerhaft in einen *Null-Zustand* ((111), (000)) geschaltet, so steht der inneren Motorspannung ($\underline{u}_P$, vgl. Abbildung 7.21) die Klemmenspannung $\underline{0}$ gegenüber und die Lastströme bauen sich demzufolge zunächst im Betrag ab, bevor sie wenden um so ein kurzzeitig grosses Bremsmoment aufzubauen. Die rotativ im Läufer enthaltene mechanische Energie wird damit also über die ohmschen Wicklungswiderstände des Motors verheizt.

Die hierzu verwendete ***allgemeine Abschaltsequenz*** kann folgendermassen zusammengefasst werden:

Schritt 1: WR-Stufe in Null-Zustand (111) schalten.

$\rightarrow \underline{u}_2 = \underline{0}$

Sicherheitszeit. . . [16]

Schritt 2: GR-Stufe vollständig ausschalten (Zustand (xx)).

$\rightarrow$ Trennung der ZK-Schienen und Lastphasen vom Netz.

Diese *Abschaltsequenz* ist dabei prozessorunabhängig in schneller Gatter-Logik zu implementieren (hier: im ISPMach der **CPLD-Karte**, vgl. Abschnitt 7.1.2).

Ein Fehlerfall wird durch die obige *allgemeine Abschaltsequenz* allerdings nicht abgedeckt:
Wenn eine der drei Treiberstufen der mit der p-Schiene verbundenen WR-Transistoren (S_{pA}, S_{pB} S_{pC}) defekt ist *und* der Strom in der betreffenden Lastphase aktuell in positiver (d.h. Fluss-)Richtung fliesst, dann wird es *nicht* zum gewünschten Null-Zustand kommen.

[16] z.B.: $1\mu s$

In diesem Fall wird – spätestens nach Ausschalten der GR-Stufe im Schritt 2 – ein negativer ZK-Strom $i < 0$ die Kapazität C_{HK} weiter aufladen (ähnlich Situation in Abbildung 7.19(a)). Deren Spannung u_{HK} ist aus Sicherheitsgründen ohnehin zu überwachen. Wird also nach Schritt 2 eine Überspannung $u_{HK} > u_{HK,max}$ detektiert, so ist davon auszugehen, dass der angestrebte Null-Zustand (111) nicht realisiert werden konnte. Stattdessen kann nun kurzerhand der zweite, *redundante Null-Zustand* (000) aktiviert werden.

Dieses Vorgehen sei in einer ***erweiterten Abschaltsequenz*** entsprechend zusammengefasst:

Schritt 1: WR-Stufe in Null-Zustand (111) schalten.

Sicherheitszeit. . .

Schritt 2: GR-Stufe vollständig ausschalten (Zustand (xx)).

Schritt 3: sofern $\boldsymbol{u_{HK} > u_{HK,max}}$:
$\longrightarrow$ WR-Stufe in Null-Zustand (000) schalten.

Das Zeitintervall zwischen Schritt 2 und einem möglichen Überspannungssignal von u_{HK} hängt vom ursprünglichen Laststrompegel ab. Es ist, bei einem sinnvollen Schwellenwert $u_{HK,max}$, minimal etwa 50μs lang, kann aber auch bis zu einigen hundert μs betragen.
Dieser Umstand schränkt Funktionalität und Zuverlässigkeit der Methode jedoch keineswegs ein.

Auch wenn der Zusatzschritt (3) nicht allzu zeitkritisch ist, sollte er aus Konsistenz- und Zuverlässigkeitsgründen, wie die Schritte 1 und 2, ebenfalls in schneller Gatter-Logik (PLD oder FPGA) abgearbeitet werden.

Eine weitere, noch komfortablere Lösung stellt die Verwendung von Gate-Treiberstufen mit u_{CE}-Überwachung (bzw. Entsättigungsüberwachung) in der WR-Stufe dar. Wird dort eine nicht erfolgte Transistorumschaltung signalisiert, so kann sicherheitshalber *direkt* der redundante Null-Zustand (000) aktiviert werden (auch wenn der betreffende Lastphasenstrom in negativer Richtung fliesst).

7.3.1 Erweiterung um einen Bremswiderstand beim *USMC*

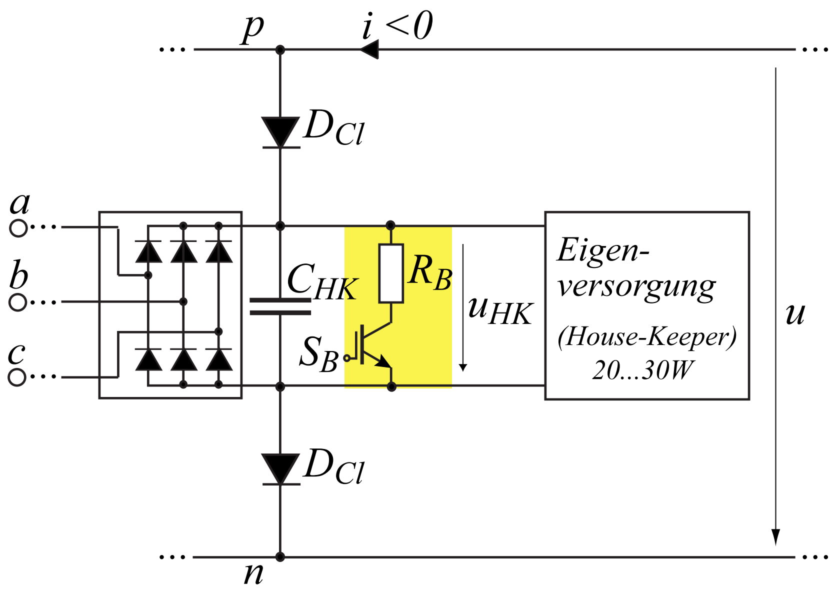


Abbildung 7.18: *USMC*: Im unvermeidbaren Bremsbetrieb $i < 0$ stellen allein die Dioden D_{Cl} einen Rückstrompfad bereit. Zur Begrenzung der Spannung u_{HK} am Eingang der Eigenversorgung ist – wie auch beim herkömmlichen unidirektionalen Umrichter – ein Bremswiderstand R_B über einen Steuertransistor S_B parallel zur Kapazität C_{HK} zu schalten.

Die *USMC* Topologie bietet prinzipiell keinen Rückstrompfad ins speisende Netz und lässt somit nur einen unidirektionalen Leistungsfluss zu.
Da ein reversierender ZK-Strom $i<0$ aber unvermeidbar ist, insbesondere wenn der gespiesene Motor – wie bei Antriebsanwendungen allgemein üblich – aktiv gebremst werden soll, werden die Zusatzdioden D_{Cl} beim *USMC* nicht nur zum Konverterschutz, sondern vor allem auch im regulären Betrieb zwingend benötigt.
Somit wird ihre Strombelastung massgeblich von der jeweiligen Lastcharakteristik bestimmt, sodass eine applikationsabhängige Auslegung der Dioden D_{Cl} in diesem Fall unumgänglich ist.

Desweiteren muss im dynamischen Bremsbetrieb $i < 0$ aber auch rotatorische Energie des Motors in kürzesten Zeitinterval-

len abgegeben werden, was die Eigenversorgung mit ihrer geringen Leistungsaufnahme (30W) allein bei Weitem nicht bewerkstelligen kann.
Als einfache Lösung ist deshalb gemäss Abbildung 7.18 zusätzlich ein Bremswiderstand R_B über einen Steuertransistor S_B parallel zur Eingangskapazität C_{HK} der Eigenversorgung zu schalten. Damit liegen strukturell quasi analoge Verhältnisse zum herkömmlichen Spannungszwischenkreis-Wechselrichter vor.

Über der hier aber wesentlich kleineren Kapazität C_{HK} steigen die Spannungen u_{HK} jedoch deutlich schneller an. Bei den bereits vorab ewähnten Zeitkonstanten[17] von $> 50 \ldots 100\mu$s bis zum Erreichen des oberen Schwellenwerts $u_{HK,max}$ ist dies praktisch aber gut mit einer im PLD oder FPGA implementierten Zweipunkt-Hystereseregelung zur Ansteuerung des Bremstransistors S_B handhabbar (vgl. [53]).

Jedoch wird plausibel, dass der Betrieb einer Asynchronmaschine mit dem *USMC* eher *nachteilhaft* gegenüber der Speisung mit herkömmlichem Spannungszwischenkreis-Wechselrichter sein kann.
Denn da für die ASM auch im Stationärbetrieb $\Phi_2 \geq \pi/6$ gilt, speist sie kurzzeitig aber regelmässig innerhalb einer jeden Lastperiode negative Stromblöcke in den ZK zurück.
Während die grosse ZK-Kapazität eines herkömmlichen Wechselrichters diese temporären Ladeströme problemlos über ein $\pi/3$-Intervall der Lastperiode *puffern* kann, kann hingegen bei der kleinen Kapazität C_{HK} des *USMC* lokal schnell die Überspannungsgrenze erreicht werden. Folglich müsste der Bremswiderstand so selbst im motorischen Betrieb der ASM zeitweilig eingesetzt werden, wodurch Zusatzverluste entstünden.

Damit bleibt abschliessend festzuhalten, dass der *USMC* vorzugsweise in Kombination mit einer *permanenterregten Synchronmaschine*[18] (PSM) einzusetzen ist.

---

[17] bei $\hat{I}_2 \approx 20$A, $C_{HK} \approx 10\mu$F
[18] im Stationärbetrieb: $\Phi_2 \approx 0$

7.3.2 Überbrückungsstrategie bei Kurzzeit-Netzausfall (*Ride-Through*)

Angesichts der vergleichsweise nur sehr kleinen Kapazität C_{HK}, die der Eigenversorgung des Matrix Konverters zur Verfügung steht, könnte man annehmen, dass ein plötzlicher Netzausfall für ihn kritischer sei, als für einen herkömmlichen Spannungszwischenkreis-Umrichter, dessen Versorgungseinheit über die erheblich grössere Kapazität des ZK-Kondensators gepuffert ist.
Obwohl ein Matrix Konverter prinzipiell auch Schaltelemente zwischen den Netzphasen aufweist, geht aber nach den Erfahrungen des Autors beim Netzausfall keine besondere Gefahr davon aus, da die Eigenversorgung auch bei kleinen Kapazitätswerten der Grössenordnung $C_{HK} \approx 10\mu\text{F}$ noch über ein Zeitintervall von mindestens einer Netzperiodendauer (nach Wegfall der Netzspannung) die Steuer- und Treiberschaltungen funktionsfähig halten kann. Dabei werden auch die Eingangsfilterkondensatoren des Leistungsteils (C_F) – selbst bei unbelasteten Motor – über die B6-Brücke nahezu vollständig von der Eigenversorgung entladen, sodass beim schliesslichen Zusammenbruch der sekundären Versorgungsspannungen eingangsseitig keine nennenswerten Potentialdifferenzen mehr existieren.
Darüberhinaus lässt sich im Rahmen der Spannungsüberwachung bereits im Vorfeld das Auslösen der sicheren *Not-Abschaltsequenz* bei einer detektierten Unterspannung von u_{HK} bewerkstelligen, womit auch lastseitig der definierte Motostillstand herbeigeführt wird.

Obgleich also ein Netzausfall für den Matrix Konverter *nicht sicherheitskritisch* im Sinne von unkontrolliert ist, so kann die grosse ZK-Kapazität eines herkömmlichen Spannungszwischenkreis-Umrichters das Antriebssystem nach dem Netzspannungswegfall jedoch noch einen Moment länger in Bewegung und vor allem „bei Bewusstsein halten". D.h., wenn die Netzspannung kurzfristig wiederkehrt, kann das System seinen regulären Betrieb selbsttätig wiederaufnehmen, ohne dass ein von Aussen zu initiierender Neustart erforderlich wäre.

Zur *Erhöhung der Überbrückungsdauer* bei kurzzeitiger Netzunterbrechung kann für den Matrix Konverter[19] ein in [57] vorgestelltes Verfahren angewendet werden, welches die Bewegungsenergie des Motors der Eigenversorgung des Konverters zur Verfügung stellt. Prinzipbedingt hängt die erzielbare Überbrückungsdauer damit von aktueller Drehzahl, anliegendem Lastmoment und Massenträgheitsmoment des Rotors (einschliesslich angekuppelter Last) ab.
Dieses *„Ride-Through"*-Verfahren, das in [57] an einem *CMC* mit angeschlossener Asynchronmaschine untersucht wurde, ist im Rahmen der Arbeit auf den *IMC*-Antrieb mit permanenterregter Synchronmaschine (PSM) übertragen worden.

Abbildung 7.19 veranschaulicht (am Beispiel der *VSMC* Topologie) die prinzipielle ***Wirkungsweise*** dieses Überbrückungs-Verfahrens.
Betrag und Richtung der Motor- und ZK-Ströme sind dabei durch die eingezeichneten Pfeile repräsentiert. Die Länge des Zählpfeils u_{HK} kennzeichne exemplarisch den jeweiligen Spannungspegel am Eingang der Eigenversorgung.

(a) Wird der Netzausfall detektiert ($\hat{U}_1$ und u_{HK} sinken unter Mindestlimit), so werden alle Schaltsignale (GR- und WR-Stufe) gesperrt. Durch die Pulssperre der WR-Stufe wird das (erstmalige) Abkommutieren der Motorströme unter Aufladung von C_{HK} bewirkt.
Die *Spannung* u_{HK} steigt.
Motor: Das treibende Moment des Motors nimmt mit den Motorströmen ab.

(b) Die Motorströme sind abkommutiert und *lücken*, da u_{HK} grösser ist (prinzipbedingt sein muss), als die Amplitude der drehzahlproportionalen inneren Maschinenspannung $u_{HK} > \hat{U}_P = |\underline{u}_P| \sim n$.
Die *Spannung* u_{HK} ist zu Beginn des Intervalls (b) maximal und sinkt dann – aufgrund der kontinuierlichen Entladung von C_{HK} durch die Eigenversorgung (30W) – allmählig ab.
Motor: Der Motor läuft frei.

[19] auch ebenso für den Spannungszwischenkreis-Umrichter

(c) Wenn u_{HK} unter einen Schwellenwert (hier 200V, vgl. Abbildung 7.20) abgesunken ist, wird der Null-Zustand (111) zum erneuten Stromaufbau aktiviert. Allein von $\underline{u}_P$ getrieben, fliessen die Motorströme nun in Gegenrichtung.
Die *Spannung* u_{HK} $(> \hat{U}_P)$ ist in diesem (kurzen) Zeitintervall (c) minimal.
Motor: Der Motor bremst.

(d) Das Wiederausschalten aller WR-Transistoren führt erneut zur Aufladung von C_{HK}.
Die *Spannung* u_{HK} $(> \hat{U}_P)$ steigt. Das Intervall (d) dauert an, bis die Ströme vollständig abkommutiert sind und abermals lücken.
Motor: Der Motor bremst.

Die Intervalle **(b)**...**(d)**, die in ihrer Wirkungsweise dem Betrieb eines Hochsetzstellers im diskontinuierlichen Lückbetrieb entsprechen, werden anschliessend so lange *zyklisch durchlaufen*, bis:

- *entweder* die Netzspannung wiederkehrt.

  Die Motorregelung nimmt dann (nach Rücksetzen aller aufgelaufenen Fehlerintegralsummen) den regulären Betrieb wieder auf und regelt die Drehzahl erneut auf den Sollwert ein.

- *oder* die Drehzahl $n \approx 0$ nahe Null ist und dem Motor somit keine weitere kinetische Energie mehr entzogen werden kann.

  Durch Initiieren der sicheren *Not-Abschaltsequenz* wird schliesslich der definierte Motorstillstand herbeigeführt und die Schalthandlungen des Leistungsteils sind beendet. Das Antriebssystem muss später neugestartet werden.

Diese Netzausfall-Überbrückungsstrategie kann in Form eines Zustandsautomaten (FSM) implementiert werden. Die erforderliche Zeitauflösung wird dabei hauptsächlich von der Eingangskapazität C_{HK} der Eigenversorgung bestimmt.

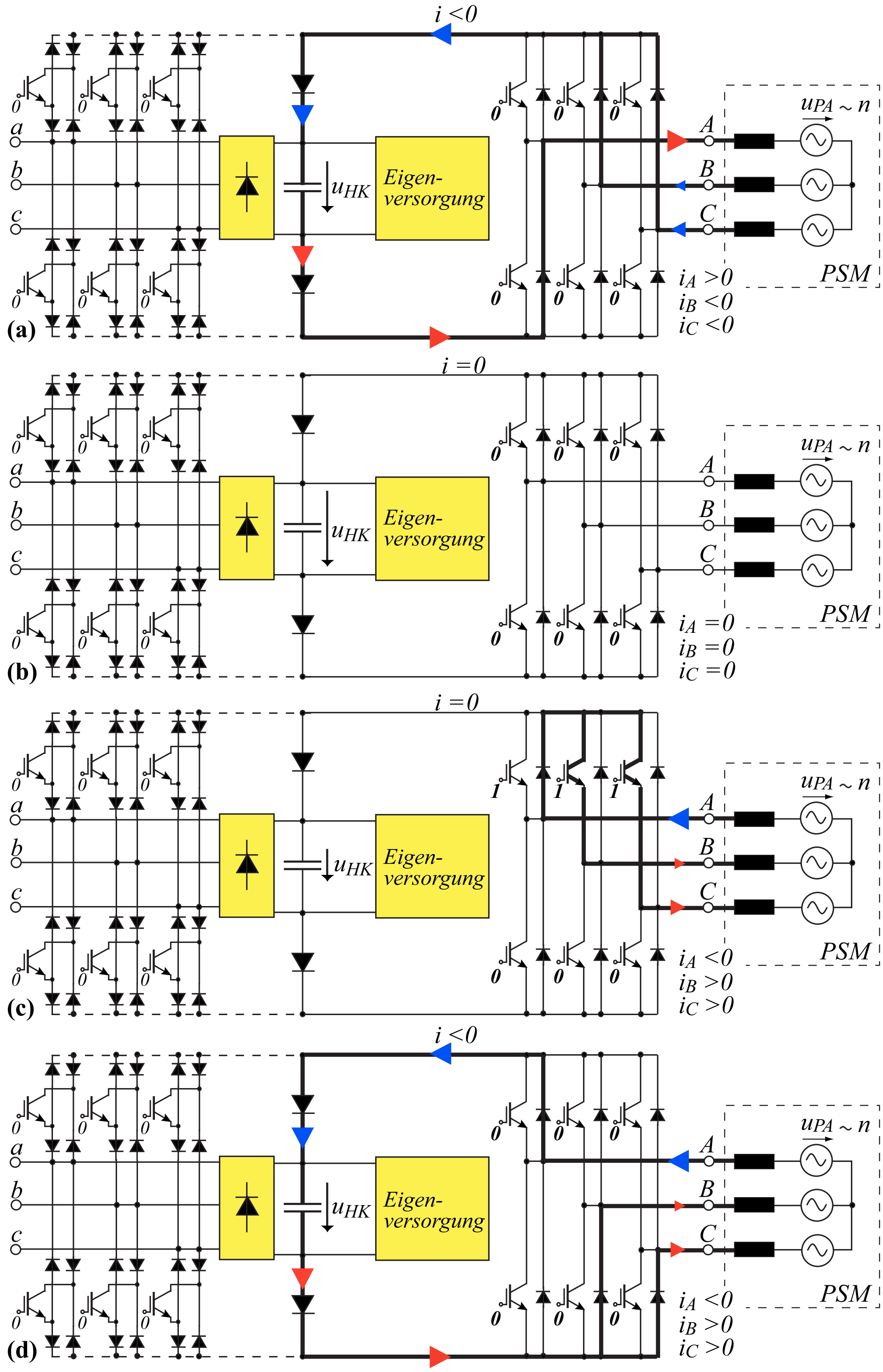


Abbildung 7.19: Überbrückungs-Zyklus (zyklisch: **(b)**...**(d)**).
(a) Erstm. Abkommut. der Motorströme; Aufladen von C_{HK}.
(b) Motorströme sind abkommutiert und lücken.
(c) Zum Stromaufbau wird Freilauf-Zust. (111) geschaltet.
(d) Wiederausschalten aller Transistoren lädt C_{HK} erneut.

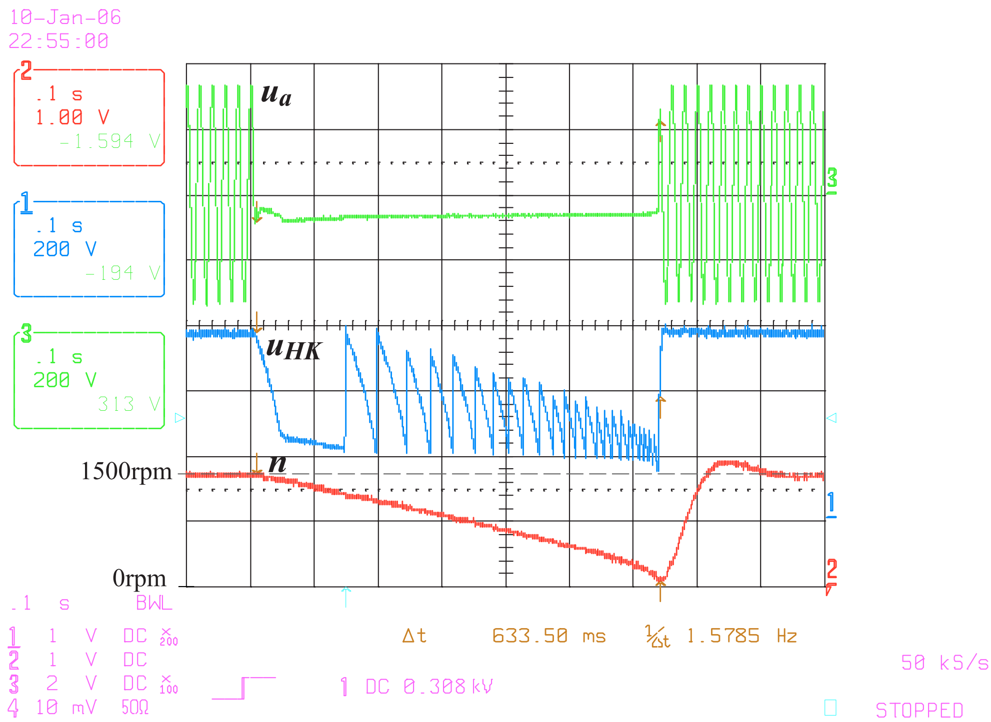


Abbildung 7.20: Experimentelle Verifikation. Überbrückung einer gut 600ms andauernden Netzunterbrechung. Dargestellt sind Netzphasenspannung u_a, Spannung u_{HK} am Eingang der Eigenversorgung und Drehzahl-Istwert n. Nach Netzwiederkehr wird erneut auf den vormaligen Drehzahlwert $n = 1500\text{U/min}$ eingeregelt (Lastmoment: $\approx 0.5\text{Nm}$).

Im Fall des gegebenen *VSMC* Prototypen konnte die Überbrückungsstrategie innerhalb des DSP-Zyklus abgearbeitet werden, eine VHDL-Implementierung im PLD/FPGA-System ist aber allgemein ratsam.

Abbildung 7.20 zeigt ein Messergebnis zur implementierten Strategie. Die Netzunterbrechung (vgl. Netzpspannung u_a) erfolgt bei einer Motordrehzahl von $n = 1500\text{U/min}$ und geringem Lastmoment. Unter diesen Bedingungen kann eine Unterbrechungsdauer von etwa 630ms überbrückt werden. Kurz vorm Motorstillstand ($n \approx 0$) kehrt im abgebildeten Fall die Netzspannung zurück.
Die Wiedereinregelung auf den Drehzahlsollwert erfolgt problemlos. Die Lade- und Entladezyklen der Kapazität C_{HK} sind anhand des Spannungsverlaufs u_{HK} deutlich zu erkennen. Die Schaltschwelle zum Einleiten der Ladehandlung liegt bei 200V.

7.3.3 Schutzstrategie für ausgeprägten Feldschwächbetrieb

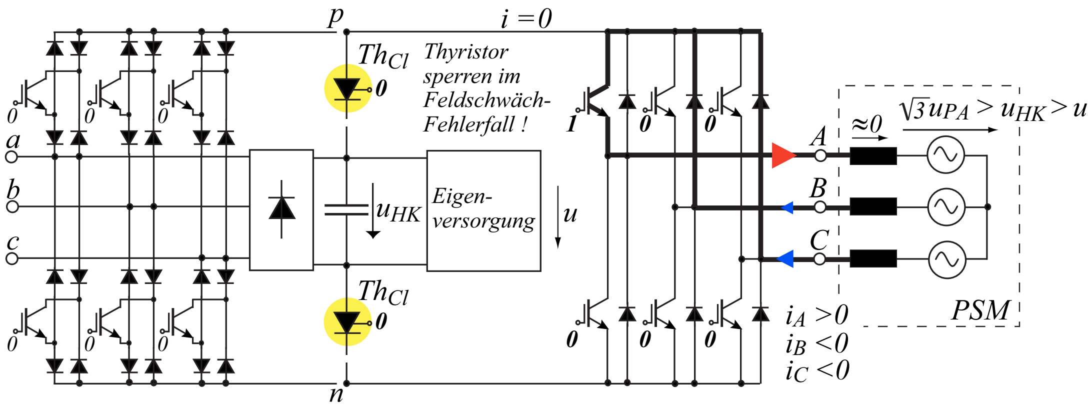


Abbildung 7.21: Ausgeprägter Feldschwächbetrieb. Werden die Schutzdioden durch Thyristoren Th_{Cl} ersetzt, so ergibt sich ein Überstromschutz im Fehlerfall des *ausgeprägten* Feldschwächbetriebs.

Der Feldschwächbetrieb kann bei permanenterregten Synchronmaschinen (PSM) eine interessante Betriebsvariante darstellen. Während er bei herkömmlichen, spannungszwischenkreis-basierten, Antrieben gemäss [58] zum Ausgleich von Netzspannungsschwankungen und Temperaturgängen der Permanentmagnete auch industriell eingesetzt wird, bietet er beim Matrix Konverter die Möglichkeit, die fehlende Spannungsaussteuerung beim Anschluss von Standardmotoren zu kompensieren.

Allgemeine Grenze des Feldschwächbetriebs

Der Feldschwächbetrieb ist dadurch gekennzeichnet, dass die feldschwächende Laststromkomponente ($i_{2d} < 0$, vgl. Abbildung 7.23), in Entgegenwirkung zum erregenden Konstantfeld (Ψ_P, vgl. auch Abbildung 7.25) der Polradmagnete, die an den Motorklemmen A, B, C erforderliche Spannung $\hat{U}_2 = |\bar{\underline{u}}_2| < |\underline{u}_P| = \hat{U}_P \sim n$ gegenüber dem Normalbetrieb bei gleicher Drehzahl n herabsetzt (dort: $\hat{U}_2 \approx \hat{U}_P$).
Tritt jedoch ein *Fehler* auf, sodass die feldschwächende Stromkomponente nichtmehr korrekt gebildet, d.h. geregelt wird

(oder geht der herkömmliche Umrichter unvermittelt in die *Pulssperre*), so liegt eine kritische Situation vor, die anhand der Spannungszählpfeillängen auch in Abbildung 7.21 dargestellt ist: Bei unverändert hoher Drehzahl befindet sich ohne Feldschwächung nun eine grössere (verkettete) Spannungsamplitude $\hat{U}_{P,ll} = \sqrt{3}\,\hat{U}_P > u_{HK}, U$ an den Motorklemmen, als ihr im ZK gegenübersteht (u_{HK} beim *IMC*, bzw. U beim herkömmlichen Umrichter/*BBC* (Abbildung 1.2(a))).
Demzufolge wird über die WR-Dioden ein Strom getrieben, der den Zwischenkreis (C_{HK} beim *IMC*, bzw. C_{DC} beim *BBC*) auflädt und damit zur Überlastung der WR-Dioden, wie zur Überschreitung der zulässigen ZK-Spannung führen kann.
Dieser Ladestrom über die WR-Dioden steigt folglich mit zunehmender Drehzahl deutlich an und wird nur von den geringen Statorinduktivitäten begrenzt. Neben der Spannungsgrenze im ZK limitieren beim herkömmlichen Umrichter also vor allem die *WR-Dioden* den Feldschwächbereich.

Schutzstrategie für *IMC* bei Not-Abschaltung im ausgeprägten Feldschwächbetrieb

Für den *IMC* wird nachfolgend eine Schutzstrategie vorgestellt, mit dem sich diese kritischen Ladeströme und damit die besondere Belastung der WR-Dioden im motorischen Betrieb *verhindern* lassen.

Zunächst sind, wie in Abbildung 7.21 angedeutet, in der eigentlichen Schaltung die Schutzdioden D_{Cl} nun durch Thyristoren Th_{Cl} (alternativ auch rückwärtssperrende RB-IGBT) zu ersetzen.
Herauszustellen ist, dass sie nur *gering belastet* werden ($2 \ldots 3$A Dauerstrom, max. Belastung im *Ride-Through*-Betrieb) und deshalb in kleinen Baugrössen ausgeführt werden können.

Damit bietet der *IMC* – bei quasi unverändertem Leistungsteil – die Möglichkeit, den Feldschwächbereich im motorischen Betrieb weiter ausgedehnt zu nutzen. Insofern werde hier vom *ausgeprägten* Feldschwächbetrieb gesprochen.

Die ***Steuerstrategie*** bei Not-Abschaltung im ausgeprägten Feldschwächbetrieb ist dann wie folgt zu wählen:

Schritt 1 Detektion des Fehlerfalls

Schritt 2a Wenn zwei der Motorströme negativ sind:
→ WR-Stufe in Null-Zustand (111) schalten.
→ Alle WR-Transistoren der Brückenzweige negativer Motorströme sperren.

Schritt 2b Wenn zwei der Motorströme positiv sind:
→ WR-Stufe in Null-Zustand (000) schalten.
→ Alle WR-Transistoren der Brückenzweige positiver Motorströme sperren.

Schritt 3 Thyristoren Th_{Cl} sperren.
Damit wird der Ladestrompfad unterbrochen sein.

Schritt 4 GR-Stufe noch einige Pulsperioden schalten lassen.
Dadurch werden die ZK-Schienen p, n auf niedrigere Netzpotentialbeträge gebracht ($u \leq u_{HK}$), damit die Thyristoren Th_{Cl} tatsächlich sperrfähig werden.

Schritt 5 GR-Stufe vollständig ausschalten (Zustand (xx)).
Damit ist auch der Rückstrompfad ins Netz unterbrochen.

Schritt 6 Motorströme laufen seit Schritt 2 einem höheren Potential entgegen ($\underline{0} \rightarrow \underline{u}_P$) und bauen sich im Betrag ab. Sie werden aber nicht reversieren können und schliesslich *lücken*. Folge: *kein* inneres Motormoment

Schritt 7 Drehzahl des dann freilaufenden Motors sinkt wegen Reib- und ggf. Lastmoment langsam ab.

Schritt 8 Wenn Drehzahl soweit abgesunken, dass $\hat{U}_P < \sqrt{3}\,\hat{U}_1$:
→ Thyristoren Th_{Cl} können wieder angesteuert werden.

Schritt 9a Wenn Rückkehr zum Regulärbetrieb:
→ GR-Stufe wieder aktivieren.

Schritt 9b Ansonsten:
→ Überbrückungs-Verfahren (*Ride-Through*) anwenden.

Beim herkömmlichen Spannungszwischenkreis-Umrichter (bzw. *BBC*) würden bei äquivalentem Vorgehen im **Schritt 6** die Lastströme über die WR-Dioden reversieren und dann von der Spannungsdifferenz $\hat{U}_P - \underbrace{\sqrt{3}\,\hat{U}_1}_{U}$ in den ZK getrieben werden.

Der Vorteil der Schutzanordnung beim *IMC* gemäss Abbildung 7.21 ist, dass die steuerbaren Thyristorventile Th_{Cl} nicht im Leistungspfad liegen und deshalb neben dem Vorzug der geringen Baugrösse auch weder Leit- noch Schaltverhalten der Leistungsventile negativ beeinflussen. Zudem ist der zusätzliche Ansteueraufwand auf nur *zwei* gleichgetaktete Elemente beschränkt.

Allerdings hängt die Steuerstrategie von Stromvorzeichen ab, die vorteilhaft von Analogkomparatoren zur Verfügung zu stellen sind.
Zu erwähnen ist in diesem Zusammenhang, dass ein möglicherweise unsicheres Vorzeichen des betragsminimalen Lastphasenstroms nahe Null *nicht* kritisch einzustufen ist. Im Fall eines unsicheren Stromvorzeichens sind beide WR-Transistoren des betreffenden Brückenzweigs auszuschalten.

Das Verfahren behandelt die Abkommutiervorgänge der Lastströme und sollte deshalb vorzugsweise in schneller und sicherer Gatter-Logik (PLD, FPGA) implementiert werden.

7.4 Netzunsymmetrie und Phasenausfall

Ein weiterer praktisch relevanter Punkt beim realen Konvertereinsatz ist das Verhalten unter nicht-idealen Netzbedingungen. Hier seien zunächst die Verhältnisse bei *unsymmetrischem Netz* kurz diskutiert.

Der Zeitverlauf eines unsymmetrischen Dreiphasensystems ist in Abbildung 7.22(a) gezeigt – offensichtlich ist die Spannungsamplitude der Eingangsphase *a* gegenüber den anderen herabge-

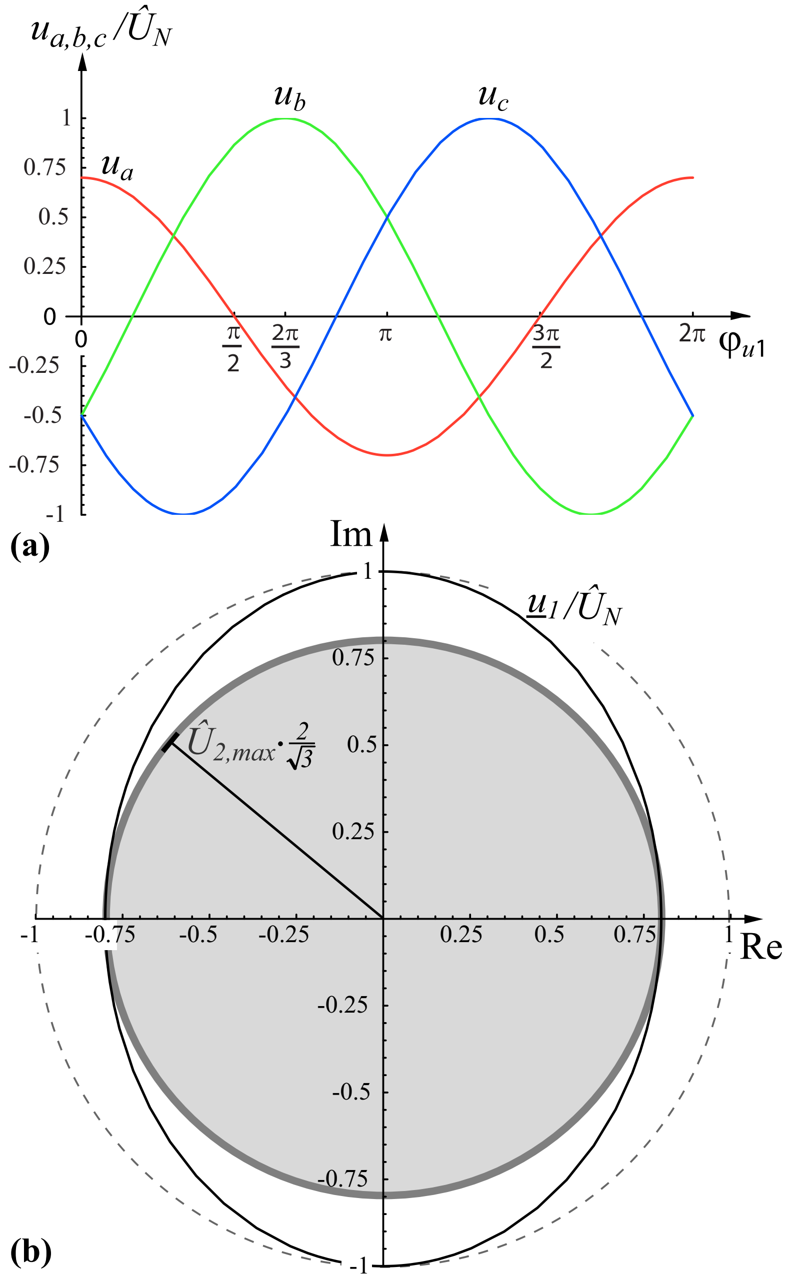


Abbildung 7.22: Verhältnisse bei unsymmetrischem Netz.
(a) Die Amplitude der Eingangsphasenspannung u_a ist gegenüber dem Nominalwert $\hat{U}_N$ um 30% abgesenkt.
(b) Zugehörige (elliptische) Trajektorie des Eingangsspannungszeigers $\underline{u}_1$. Die stationär maximal erreichbare Ausgangsspannungsamplitude $\hat{U}_{2,max}$ entspricht dem Radius des eingeschriebenen Ellipsenkreises (skaliert um $\sqrt{3}/2$). Strichlierter Trajektorienverlauf: idealsymmetrisches Netz.

setzt. Wird dieses nicht-ideale Spannungssystem entsprechend Abbildung 7.22(b) in der Raumzeigerebene dargestellt, so resultiert der elliptische (massiv schwarz gezeichnete) Verlauf des Eingangsspannungszeigers $\underline{u}_1$.
Der Radius – bzw. gleichbedeutend, die Amplitude $\hat{U}_1(\varphi_{u1})$ – des komplexen Zeigers $\underline{u}_1$ ist damit orts- und über $\varphi_{u1} = \omega_1 \cdot t$ auch zeitabhängig.

Im Rahmen des Modulationsalgorithmus werden in jedem Rechenzyklus des DSP die verketteten Eingangsspannungen u_{ab} und u_{ac} gemessen und daraus die aktuell vorliegende Amplitude $\hat{U}_1(t)$ berechnet.
Da also $\hat{U}_1$ stets als aktueller Messwert vorliegt, kann bei (von der Stromregelung) vorgegebener Soll-Ausgangsspannungsamplitude $\hat{U}_2^*$ die in die Modulationsformeln eingehende Spannungsübersetzung MU gemäss (3.14)

$$MU = \frac{2}{\sqrt{3}} \cdot \frac{\hat{U}_2^*}{\hat{U}_1}$$

in jedem Rechenzyklus vorgesteuert werden, wie es auch im oberen rechten Teil der Abbildung 7.23 veranschaulicht ist.

Damit resultiert, bei einer elliptischen oder verzerrten Ortskurve der Eingangsspannung, stets ein – im Rahmen der realisierbaren Mess-, Rechen- und Stellgenauigkeit – idealkreisförmiger Trajektorienverlauf des komplexen Ausgangsspannungszeigers $\underline{\bar{u}}_2$ (vgl. dunkelgrauer Verlauf in Abbildung 7.22(b)).
Insofern beeinflussen nicht-ideale Netzspannungsverhältnisse, wie Unsymmetrien, Verzerrungen, etc. die Qualität des Ausgangsspannungssystems *nicht*.

Allerdings – und dies *ist* ein prinzipieller Nachteil des energiespeicherlosen Matrix Konverters – wird die maximal erzielbare Spannungsübersetzung MU_{max} durch nicht-sinusförmige Eingangsspannungsverläufe herabgesetzt.
Visualisiert ist dieser Sachverhalt ebenfalls in Abbildung 7.22(b). Die stationär maximal erreichbare Ausgangsspannungsamplitude $\hat{U}_{2,max}$ entspricht dem um den Faktor $\sqrt{3}/2$ skalierten Radius des in die Eingangsspannungsellipse $\underline{u}_1$ eingeschriebenen Kreises. Sind auch nicht-sinusförmige Ausgangsspannun-

gen hinnehmbar, so kann auf das gesamte Innere des skalierten Ellipsenverlaufs zurückgegriffen werden. Andernfalls steht nur die hellgraue Kreisfläche für die Ausgangsspannungssollwertwahl $\underline{u}_2^*$ zur Verfügung.

Das Eingangsstromsystem wird bei nicht-sinusförmigen Netzspannungen und konstanter Wirk-, sowie Eingangsblindleistung (z.B. $Q_1 = 0$) verzerrt sein. Diese Verzerrungen sind aber recht *gering* und im praktischen Betrieb in der Regel hinnehmbar – so schlägt sich der in Abbildung 7.22 gegebene Beispielfall in einer dritten Harmonischen mit lediglich 5.4%-Anteil nieder. Zudem lassen sich diese Netzstromverzerrungen modulationstechnisch durch dynamisch angepasste Eingangsblindstrombildung ($Q_1 = f(\omega_1\, t)$) weitestgehend kompensieren (vgl. [60],[61],[62]).

Ein extremer Sonderfall der Netzunsymmetrie ist der vollständige *Phasenausfall*.
Mit ihm verliert die Eingangsspannungsellipse die Ausdehnung auf ihrer kleinen Halbachse ganz und degeneriert somit zur zweidimensionalen Geraden. In diesem Fall weist auch der eingeschriebene Kreis einen Radius von *Null* auf. Unter einem netzseitigen Phasenausfall lässt sich also *keinerlei* sinusförmiges Ausgangsspannungssystem realisieren, da an einem festen Ort φ_{u1} innerhalb der Netzperiode die ZK-Spannung stets verschwindet. Dieser Ort entspricht dem Winkel φ_{u1}, an dem die beiden verbliebenen Netzphasen gleiche Potentiale annehmen.

Aufgrund seiner gegebenen Massenträgheit wird ein Motor aber selbst im Phasenausfallszenario dennoch rotieren. Drehmoment und -geschwindigkeit variieren über eine Netzperiodendauer dann jedoch in kaum hinnehmbarer Weise.

Den einzigen Ausweg, einer ZK-energiespeicherlosen Matrix Topologie eine gewisse Restausgangsspannung beim netzseitigen Phasenausfall abzugewinnen, stellt die Hinzunahme eines vierten WR-Brückenzweigs zu einer *IMC*-Schaltung dar. Dieser Zusatzbrückenzweig kann das (Quasi-) Nullpotential des Filtersternpunkts (N in Abbildung 7.7) an eine beliebige ZK-Schiene legen und dadurch beim Phasenausfall eine sinusförmige Ausgangsspannung der Maximalamplitude von $\hat{U}_{2,max} \approx 0.29 \cdot \hat{U}_1$ gewährleisten (siehe Erläuterung in Kapitel 4.1.2.6, bzw. [41]).

7.5 Regelungskonzept

Zwei Konzepte zur Strom- und Drehzahlregelung einer permanenterregten Synchronmaschine (PSM) sind nachfolgend angesprochen.
Diese beziehen sich zum Einen auf den allgemeinen Vier-Quadrantenbetrieb (Abschnitt 7.5.1) und zum Anderen speziell auf den Ein-Quadrantenbetrieb der PSM (Abschnitt 7.5.2). Letztgenanntes Verfahren erscheint bei gegebener Lastapplikation insbesondere für einen *USMC*-gespiesenen Antrieb interessant.

7.5.1 Standardkonzept: Polradorientierte Regelung einer PSM

Ein Matrix Konverter wirkt auf der Lastseite allgemein wie ein gewöhnlicher Spannungszwischenkreis-Wechselrichter – insofern ist die vorzusehende Maschinenregelung keineswegs spezifisch, sondern kann nach den von dort bekannten Verfahren erfolgen

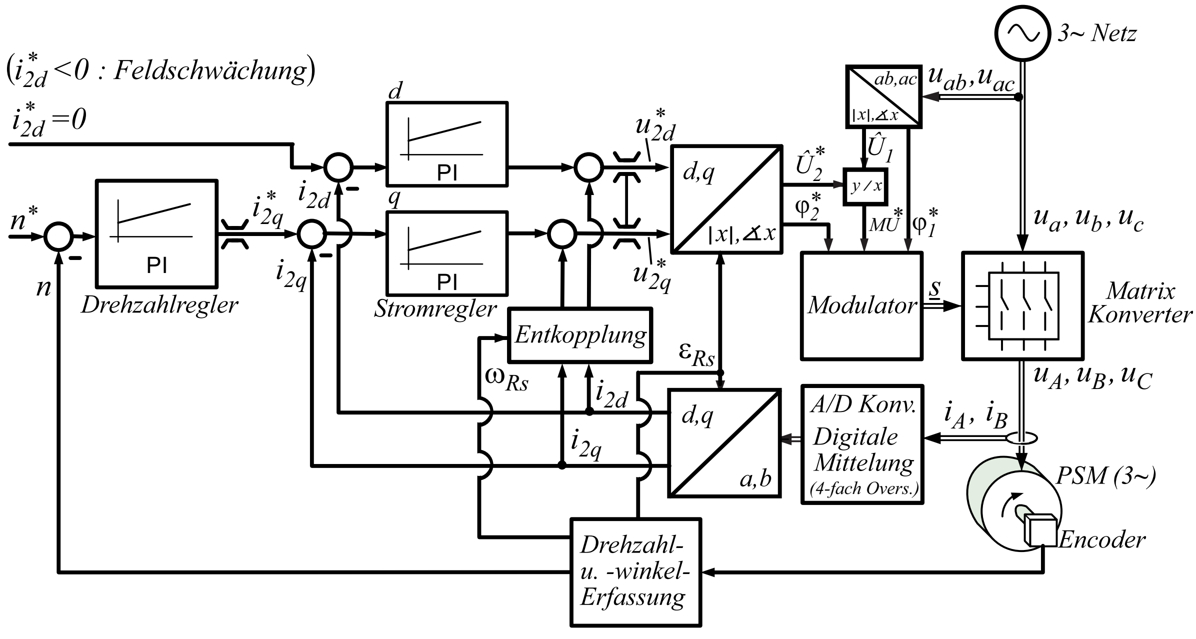


Abbildung 7.23: Struktur der polradorientierten PSM-Regelung (Stromregelung in polradfesten Koordinaten d, q).

(gilt sowohl für PSM, als auch für ASM).
So wurde im Rahmen dieser Arbeit die polradorientierte Regelung als „Standardkonzept" des dynamischen (servotauglichen) PSM-Betriebs eingesetzt, dessen Struktur in Abbildung 7.23 wiedergegeben ist.

Der Laststrom wird dabei unabhängig in beiden polradfesten Koordinaten d und q geregelt, weshalb im Strukturbild zwei getrennte Stränge erkennbar sind. Während die feldbeeinflussende d-Komponente im verlustoptimalen Betrieb zu Null ($i^*_{2d} = 0$) geregelt wird, sind im Strang der momentbildenden q-Komponente Strom- und Drehzahlregler kaskadiert.
Transformationsrechnungen, geeignete Stellgrössenbegrenzungen und ein Entkopplungsblock, der die motorinhärente Verkopplung beider Stränge[20] d,q durch inverse Vorsteuerung kompensiert, vervollständigen das regelungstechnische Gesamtkonzept. Weitere Einzelheiten hierzu können beispielsweise [33] entnommen werden. Anschauliche Simulationsverläufe (schaltendes, dreiph. Modell) des erzielbaren Drehzahlverhaltens, sowie der resultierenden Netz-, und Lastströme des Matrix Konverters sind in [63] zusammengestellt und erläutert.

Wird ein *Feldschwächbetrieb* zur Senkung des Ausgangsspannungsbedarfs angestrebt (vgl. Abschnitt 7.3.3), so ist der feldbeeinflussende d-Stromsollwert $i^*_{2d} < 0$ negativ zu wählen.
Diese dann zusätzlich vorhandene Laststromkomponente ruft zwar entsprechend erhöhte Motor- und Konverterverluste hervor, ermöglicht dem spannungsaussteuerreduzierten Matrix Konverter jedoch den Betrieb von Standard-Motoren bei Nenndrehzahl.

Reglerauslegung und Implementierung

Da Struktur (Abbildung 7.23) und Auslegungsvorgehen für die polradorientierter PSM-Regelung im Allgemeinen wohlbekannt und in der Fachliteratur auch gut dokumentiert sind, soll sich dieser Abschnitt auf nur einige Anmerkungen dazu beschränken.

[20] bei permanent*magnet* erreggten SM übrigens nur vernachlässigbar vorhanden

Stromregelkreise: Die beiden Stromregelkreise (jeweils *PI*-Regler) wurden nach dem analytischen Bestimmungsverfahren der *Betragsanschmiegung* parametriert.

Dabei werden die Reglerparameter so festgelegt, dass der Frequenzgang des geschlossenen Regelkreises bishin zu möglichst hohen Frequenzen einen möglichst konstanten Betrag aufweist (vgl. [33]).

Drehzahlregelkreis: Die Parameter des Drehzahlregelkreises (*PI*-Regler) wurden nach gleichem Verfahren ausgelegt. Aufgrund der hier leicht ordnungsreduzierten Regelstrecke (angenommenen: P-T_1-I) vereinfacht sich das Bestimmungsverfahren und die resultierende Reglereinstellung entspricht den Verhältnissen des *symmerischen Optimums.*

Vor den *PI*-Regler wird noch ein P-T_1-Führungsfilter zur Sollwertglättung gesetzt. Dieses kompensiert den sonst vorhandenen *PD*-Anteil in der Übertragungsfunktion des geschlossenen Drehzahlkreises und vermindert damit das Drehzahlüberschwingen auf $< 10\%$ (vgl. Messresultat in Abbildung 7.31).

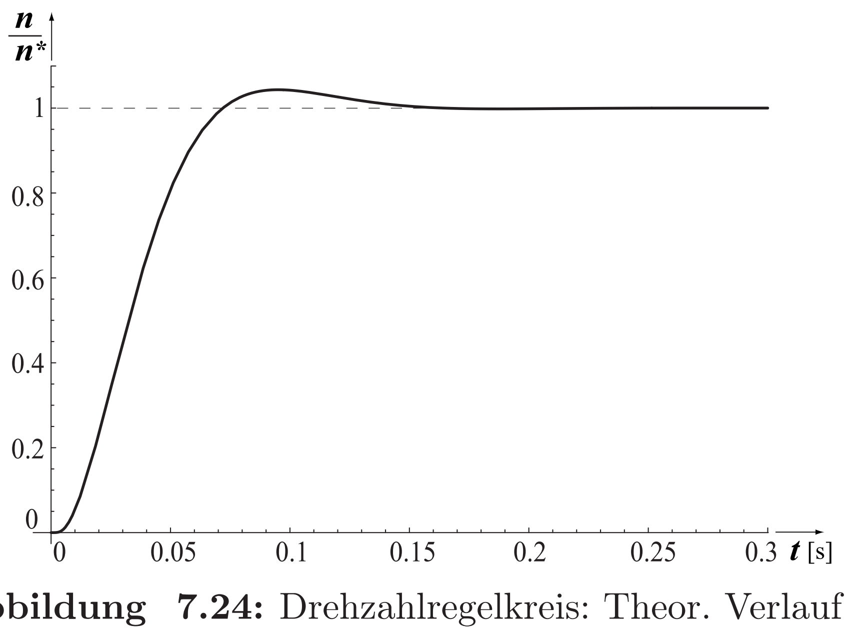


Abbildung 7.24: Drehzahlregelkreis: Theor. Verlauf der Sprungantwort von Führungs-Übertragungsfunktion.

Abbildung 7.24 zeigt die auf diese Weise unter zeitkontinuierlichen Verhältnissen erhaltene, theoretische Sprungantwort des geschlossenen Drehzahlregelkreises für eine exemplarische Dynamikspezifikation (vgl. Messung in Abbildung 7.31).

Die resultierenden, zeitkontinuierlichen Regelfunktionen wurden *bilinear transformiert* und so unter Berücksichtigung des zeitdiskreten Verhaltens des digitalen Regelsystems in implementierbare Differenzengleichungen überführt (Details hierzu z.B in [66]).

Im Zusammenhang der realen ***Regler-Implementierung*** auf dem 16bit-Fixed Point Prozessor (Analog Devices ADSP 2199x, [54]) ist weiterhin noch die vorgenommene *optimale Bereichsanpassung* der Regelparameter erwähnenswert.
Da sich die Regelparameter nicht auf einen normierten Wertebereich $[0\ldots 1]$ (wie sonst alle im Rahmen der Modulation verwendeten Grössen) skalieren lassen, sondern um mehrere Zehnerpotenzen voneinander abweichen und gerade mit steigenden Dynamikvorgaben weiter divergieren, wurde eine stellenoptimale Einzelskalierung der Parameter durchgeführt. Vor dem Hintergrund des ansonsten mitunter erheblichen Verlustes an Rechengenauigkeit, ist dies eine praktisch empfehlenswerte Massnahme.

Im Anhang B sind einige Auszüge aus dem C-Code gegeben, in dem auch die betreffenden Regler-Routinen enthalten sind. In einer dem Regelbetrieb vorausgehenden, einmaligen Initialisierungsfunktion werden zunächst alle Regelparameter individuell auf den Zielbereich $[0\ldots 1] \mathrel{\hat{=}} [0\ldots 32767]$ abgebildet, d.h. kleine Parameterwerte werden durch Multiplikation hochskaliert, während zu grosse Werte nicht auf die übliche Basis ($2^{15} = 32768$), sondern auf eine entsprechend kleinere Zweierpotenz normiert werden.
Diese Manipulationen sind innerhalb der zyklisch abgearbeiteten Regleralgorithmen zu berücksichtigen und entsprechend rückzurechnen. Konkret erfolgt dies durch adäquat angepasste Divisionen, die mittels rechenzeitminimaler Shift-Operationen umgesetzt sind (siehe auch Kommentare im Anhang B).
Als Resultat kann bei allen Rechenoperationen der Regelung die maximale Stellenauflösung erreicht werden, wodurch sich die realisierbare Regelgüte merklich erhöht.

7.5.2 *USMC*: Polradorientiert geregelter Ein-Quadrantenbetrieb der PSM

Eine *Erweiterung* des bekannten Standardkonzepts der polradorientierten PSM-Regelung (Abbildung 7.23) soll in diesem Abschnitt behandelt werden.
Abbildung 7.25 zeigt den Antrieb einer typisch unidirektionalen Last. Da das Lastmoment stets der Drehrichtung der Motorwelle entgegenwirkt, bewegt sich das Antriebssystem bei festem Drehsinn stationär in nur *einem* Quadranten. Darüberhinaus wächst das Lastmoment M_L mit steigender Drehzahl n (quadratisch oder kubisch) an.

Eine solche Ein-Quadranten Lastcharakteristik ist zum Beispiel kennzeichnend für strömungserzeugende Arbeitsprozesse, wie Lüfter-, Verdichter- oder Pumpenanwendungen. Soll die Welle abgebremst werden, so muss im Prinzip *kein* generatorisches Gegenmoment erzeugt werden, da das Lastmoment selbst ja grundsätzlich bremsend wirkt. Da das Lastmoment, im Ge-

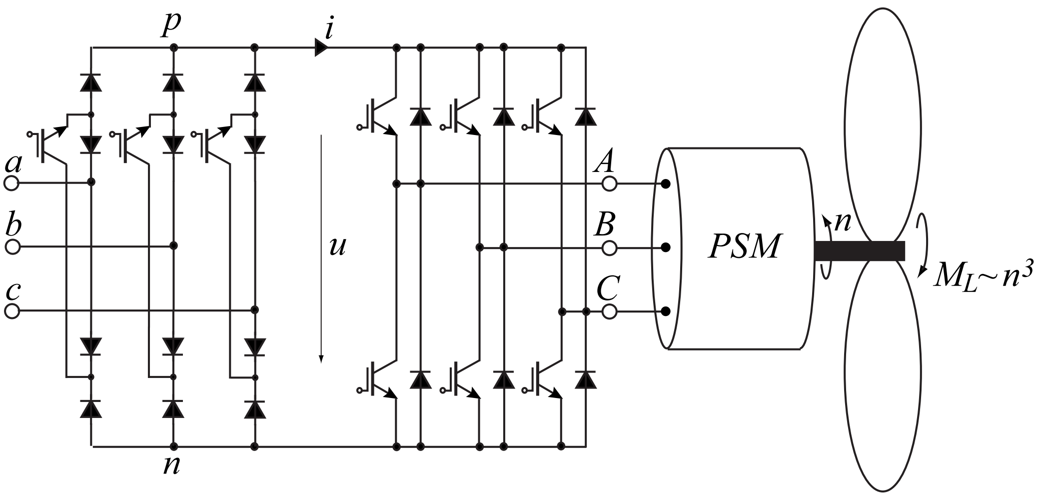


Abbildung 7.25: *USMC* mit permanenterregter Synchronmaschine und typisch unidirektionaler Last (Lüfter, Verdichter, Pumpe, etc.).
Da das Lastmoment M_L stets der Drehrichtung entgegenwirkt, kann idealerweise prinzipiell $i \geq 0\,\forall\, t$ gelten, da – unter Inkaufnahme einer reduzierten Dynamik – kein elektromechanisches Bremsmoment aufgebracht werden muss.

gensatz zum frei steuerbaren generatorischen Bremsmoment, drehzahlabhängig ist, wird der Abbremsvorgang ohne jeden aktiven Bremseingriff jedoch deutlich länger andauern.
Ebenso wie sich die mechanische Lastcharakteristik in nur einem Quadranten bewegt, kann auch der unidirektionale *USMC* Stromrichter elektrisch in nur einem Quadranten[21] operieren, was z.B. mit Betrachtung der ZK-Restriktionen ($u \geq 0$, $i \geq 0$) deutlich wird.

Insofern stellt sich also die Frage, ob – bzw. unter welchen Bedingungen – ein *USMC* auf einen zusätzlichen Bremswiderstand im ZK verzichten könnte. Wenn für eine Ein-Quadranten-Lastanwendung die reduzierte, einzig duch M_L bewirkte Abbremsdynamik hinnehmbar wäre, dann ist die Vermeidung jeglicher Rückspeisung in den ZK ($i \not< 0$) beim Betrieb einer PSM „nur" ein regelungstechnisches Problem. Eine PSM im stationären Betrieb bezieht fast ausschliesslich Wirkleistung ($\Phi_2 \approx 0$), während konverterseitig der ZK-Strom i erst für $|\Phi_2| > \pi/6$ reversiert. Eine geringe Steuerungsreserve wäre damit gegeben.

Die im Stationärbetrieb typischerweise vorliegende Zeigersituation einer PSM ist in Abbildung 7.26(a) veranschaulicht. Während der Polradfluss Ψ_P die d-Achse definiert, liegt der Motorstrom $\underline{i}_2$ (solange kein Feldschwächbetrieb gegeben ist) ideal auf der q-Achse. Die Klemmenspannung $\underline{u}_2^* = \underline{\bar{u}}_2$ eilt um den geringen Winkelwert Φ_2 vor. Φ_2 hängt dabei vor allem vom aktuellen Motorstrom, sowie von der Statorinduktivität der Maschine ab. Die heute zumeist verwendeten PSM mit permanentmagnetbesetzten Polrad weisen dabei eine sehr geringe Statorinduktivität (beispielsweise $<$ 5mH bei PSM in Abbildung 7.30) auf. So ist der über den gesamten Betriebsbereich maximale Winkelwert Φ_2 mit $< 10°$ angebbar.
Bei einer gegebenen Zeigerlage des eingeprägten Motorstroms $\underline{i}_2$ ist die *USMC*-Betriebsrestriktion $|\Phi_2| < \pi/6$ der Rückspeisefreiheit in Abbildung 7.26 durch die graue Dreiecksfläche repräsentiert, innerhalb welcher dann der Klemmenspannungszeiger $\underline{u}_2^*$ liegen muss.

Da mit Blick auf die polradorientierte Regelstruktur in

[21] vom Einsatz des zusätzlichen Bremswiderstandes im ZK abgesehen

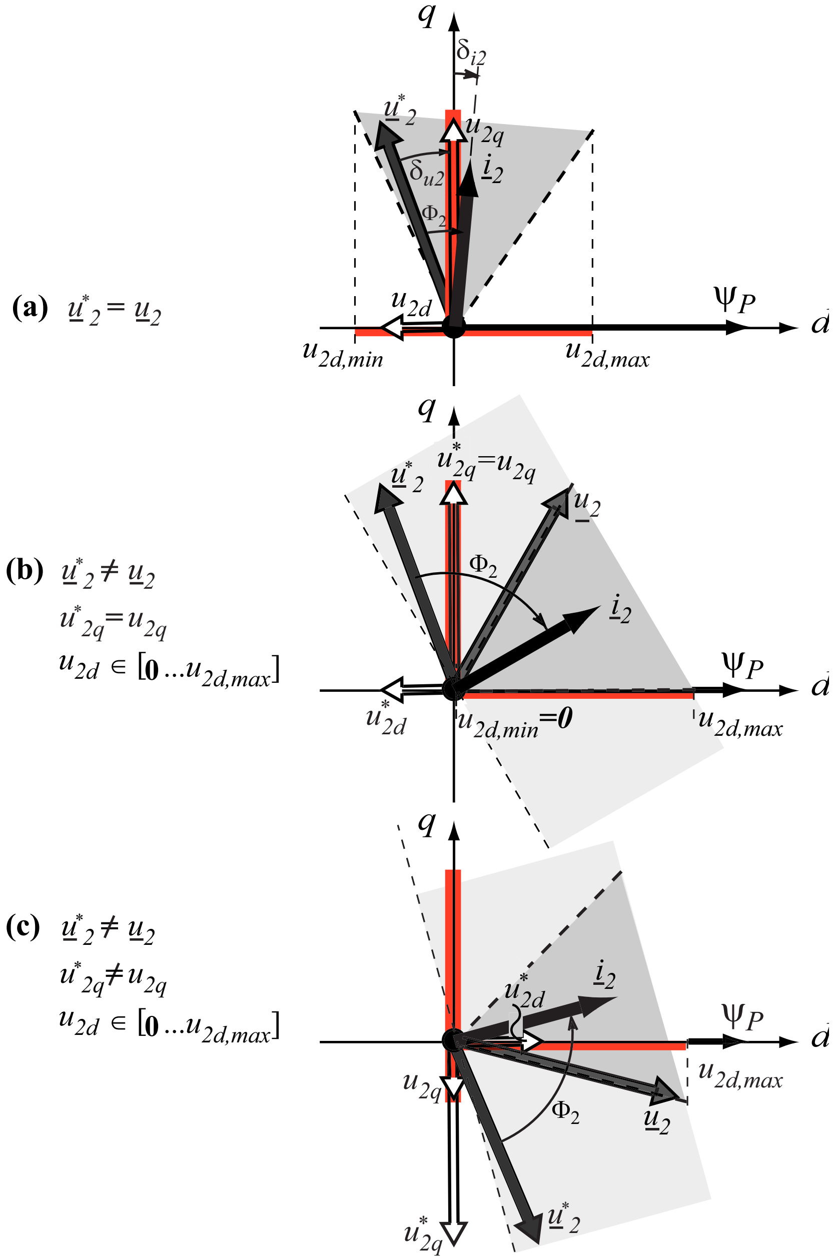


Abbildung 7.26: Lastseitige Raumzeigersituation. Die dunkelgrau unterlegte Dreicksfläche kennzeichnet den Bereich, in dem ein Ausgangsspannungzeiger bei gegebenem Laststrom $\underline{i}_2$ die Bedingung $|\Phi_2| \leq \pi/6$ einhält. Solange $|\delta_i| \leq \pi/6$ vorliegt, sind d-Spannungskomponenten beider Polaritäten ($u_{2d} \in [u_{2d,min} \ldots u_{2d,max}]$) realisierbar und somit ist ein stabiler Betrieb möglich **(a)**. Andernfalls (**(b)** oder **(c)**) ist unter Aufrechterhaltung von $|\Phi_2| \leq \pi/6$ nur *eine* Polarität von u_{2d} verfügbar, womit der d-Stromregelkreis zwangsläufig instabil wird.

Abbildung 7.23 ohnehin die Laststromkomponenten i_{2d}, i_{2q} als transformierte Messwerte vorliegen und die zugehörigen Spannungskomponenten u^*_{2d}, u^*_{2q} als Stellgrössen vom Regelalgorithmus selbst bestimmt werden, ist demzufolge die *d-Spannungskomponente* u^*_{2d} lediglich derart zu *begrenzen*, dass der resultierende Gesamtspannungszeiger $\underline{u}^*_2$ innerhalb der rückspeisefreien Dreiecksfläche platziert ist.
Es ist naheliegend, dass die Begrenzung von u^*_{2d} das Regelverhalten, d.h. zunächst die Dynamik, des d-Stromregelkreises beeinträchtigen wird. Regelfehler und -dynamik der nur feldbeeinflussenden Stromkomponente i_{2d} sind aber günstigerweise nur von sekundärer Bedeutung, solange die Momentbildung über die Regelung von i_{2q} in möglichst uneingeschränkter Qualität erhalten bleiben kann. Der d-Strom wird ja ohnehin lediglich im Interesse (geringfügig) reduzierter Verluste konstant bei Null gehalten – eine möglicherweise etwas herabgesetzte Regeldynamik bei immer noch vernachlässigen Absolutwerten nahe Null ist also in jedem Fall hinnehmbar. Die Stabilität, auch der d-Stromregelung, muss jedoch zwingend gewährleistet sein.

Einführung einer Winkelbegrenzung von Φ_2

Die Beziehungen zur Begrenzung des d-Spannungssollwerts u^*_{2d}, sodass der resultierende Zeiger der Klemmenspannung $\underline{\bar{u}}_2$ in der rückspeisefreien Dreiecksfläche $\Phi_2 \in [-\pi/6 \ldots \pi/6]$ zu liegen kommt, sollen nun ermittelt werden.
Mit Betrachten des Zeigerdiagramms in Abbildung 7.26(a) kann die Verdrehung des Spannungszeigers gegen die q-Achse ausgedrückt werden als

$$\delta_{u2} = \arctan\left(\frac{-u^*_{2d}}{u^*_{2q}}\right). \tag{7.8}$$

Analog folgt für die Winkelverschiebung des Laststromzeigers gegen die q-Achse

$$\delta_{i2} = \arctan\left(\frac{i_{2d}}{i_{2q}}\right). \tag{7.9}$$

Damit ergibt sich die lastseitige Phasenverschiebung zwischen Spannungs- und Stromzeiger unmittelbar zu

$$\Phi_2 = \delta_{u2} + \delta_{i2}, \tag{7.10}$$

wobei die zulässigen Maximalwerte von Φ_2 (zunächst) der Null-Rückspeiserestriktion gemäss

$$\Phi_{2,Lim} = \pm\frac{\pi}{6} \tag{7.11}$$

genügen müssen.

Auflösen von (7.8) nach u^*_{2d} und Einsetzen des umgestellten Ausdrucks (7.10) liefert schliesslich für die Grenzwerte der d-Spannungskomponente

$$u^*_{2d,Lim} = \tan(\delta_{i2} - \Phi_{2,Lim}) \cdot u^*_{2q}. \tag{7.12}$$

Werden die Beziehung (7.9) und die Winkelgrenzwerte (7.11) in obigen Ausdruck (7.12) eingesetzt, so erhält man den in Abbildung 7.27 dargestellten Wirkungsplan des *Winkelbegrenzers*, der innerhalb der Gesamtregelstruktur zwischen Entkopplungs-

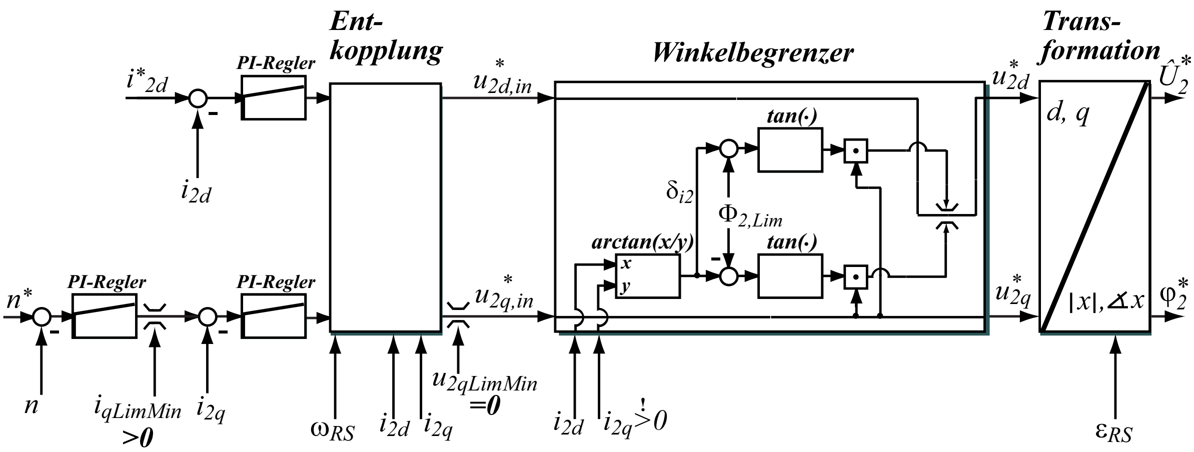


Abbildung 7.27: Wirkungsplan der Regelstrategie.
Im *Winkelbegrenzer* wird die sonst transient unbeschränkt auftretende d-Komponente der Ausgangssollspannung derart begrenzt, dass möglichst $\Phi_2 \in [-\pi/6 \ldots \pi/6]$ und damit schliesslich $i \geq 0$ gilt.

und Transformationsblock zu setzen ist.
Weiterhin sind die im Rahmen der q-Regelung vorab berechneten Sollwerte i_{2q}^* und u_{2q}^* auf den *positiven* Wertebereich zu begrenzen, sodass sowohl Strom- als auch Spannungszeiger ausschliesslich in der *gleichen Halbebene* liegen und damit der Ein-Quadrantenbetrieb tatsächlich sichergestellt ist. Darüberhinaus ist i_{2q}^* gar auf einen von Null verschiedenen Mindestwert $i_{qLimMin} > 0$ zu setzen, damit – wie nachfolgend erörtert – der Stromzeigerwinkel δ_{i2} nach (7.9) stets (auf $\pm\pi/6$) begrenzt bleibt.

Überlegungen zur Stabilität → dynamisches Umschalten von $\Phi_{2,Lim}$ zur bedingten Minimalrückspeisung

Es werde nochmals die gesamte Abbildung 7.26 betrachtet und hinsichtlich des realisierbaren d-Spannungswertebereichs (rote Achsenmarkierung) untersucht.

Im Fall **(a)** liegt regulärer Betrieb vor, d.h. die d-Spannungskomponente kann positive, wie negative Werte annehmen:
$u_{2d} \in [u_{2d,min} \dots u_{2d,max}]$, mit $u_{2d,min} < 0$ und $u_{2d,max} > 0$.

Entfernt sich aber der Stromzeiger um mehr als $\pi/6$ von der q-Achse (wie beispielsweise im Fall **(b)** mit einer Winkeldifferenz von $\delta_{i2} = \pi/3$ gegeben), so können unter Ausschluss jeglicher Rückspeisung in den ZK nur noch d-Spannungen *einer Polarität* gebildet werden. Im Beispiel **(b)** sind also nur noch positive d-Spannungswerte möglich:
$u_{2d} \in [0 \dots u_{2d,max}]$, mit $u_{2d,max} > 0$.

Folglich ist mit der Zwangsbedingung der Rückspeisefreiheit die geregelte Führung der d-Stromkomponente nun nicht mehr zu bewerkstelligen, da sie sich so betragsmässig nur noch vergrössern lässt. Damit wäre das System *instabil.* Daraus resultierend lassen sich zwei ***Bedingungen*** formulieren, die für den völlig *rückspeisefreien Betrieb* zwingend einzuhalten sind:

$$\Phi_2 \in [-\pi/6 \dots \pi/6], \tag{7.13a}$$

$$\delta_{i2} = \arctan\left(\frac{i_{2d}}{i_{2q}}\right) \in [-\pi/6 \dots \pi/6]. \tag{7.13b}$$

Mittels der Regelung soll – und kann auch durchaus – eine Situation gemäß Fall (b) bereits im Vorfeld verhindert werden, sofern eine PSM nicht im untersten Momentbereich betrieben wird.
Soll der Antrieb aber abgebremst werden, wird das Motormoment und somit der q-Strom bis auf den Minimalwert $i_{qLimMin}$ heruntergefahren. Wenn die q-Komponente des Stroms dann sehr gering ist, die d-Komponente sich aber mit unveränderter (kleiner) Schwankung um Null bewegt, können Winkellagen δ_{i2} des Stromzeigers ähnlich dem Fall (b) vorkommen.
Geschieht dies, dann bleiben zwei Alternativen:

1. *Not-Abschaltsequenz.*

   WR-seitiger Freilauf bis alle Energiespeicher des Systems (Massenträgheit, Ankerinduktivität) energielos sind.

2. Weitgehendes *Zulassen* der von der Regelung vorgegebenen Spannungssollzeiger und bewusste Inkaufnahme eines minimalen Rückspeisens in den ZK bei kurzfristiger Gewährung bipolarer d-Spannungswerte zum Erhalt der Systemstabilität .

   Massnahme:
   Temporäre Aufweitung des zulässigen Winkelbereichs auf die *gesamte Halbebene des Stromzeigers*: $\Phi_{2,Lim} = \pm\pi/2$

   Für die Extremfälle **(b)** oder **(c)** von $\Phi_2 \approx \pm\pi/2$ liegt der rückzuspeisende ZK-Strom im Mittel bei $I_n = \frac{3(3\sqrt{3}-\pi)}{4\pi^2} MU \cdot \hat{I}_2 \approx 0.156\, MU \cdot \hat{I}_2$.
   Das ist bereits ein sehr geringer Wert – im Bereich $|\Phi_2| \in [\pi/6 \ldots 5\pi/12]$ ist er aber noch deutlich geringer. Desweiteren kommt begünstigend der Umstand hinzu, dass diese Rückspeisefälle, wie geschildert, prinzipiell nur bei sehr *kleinen Strombeträgen* $\hat{I}_2$ und dadurch bedingt bei ebenfalls kleinen Drehzahlen – d.h. bei geringen Spannungsübersetzungen MU – vorkommen.
   In Bezug auf diese realen Betriebsfälle sind die Zeiger in Bild (b) und (c) also überdimensional lang gezeichnet. So würde der rückzuspeisende ZK-Strom I_n während solcher transienter Betriebssituationen im Allgemeinen im *mA-Bereich* liegen und dieser wäre sogar von der Eigenversorgung (30W) *problemlos* aufzunehmen, sodass ein zu-

sätzlicher Bremswiderstand (R_B in Abbildung 7.18) *nicht* notwendigerweise eingesetzt werden müsste.

Simulative Verifikation

In Abbildung 7.28 sind entsprechend simulierte Zeitverläufe von Drehzahl und ZK-Strom während einer Beschleunigungs- und darauffolgender Abbremsphase gezeigt.
Offenbar nimmt der ZK-Strom (nahezu) zu keiner Zeit negative Werte an. Auch während des Bremsvorgangs gilt (fast)

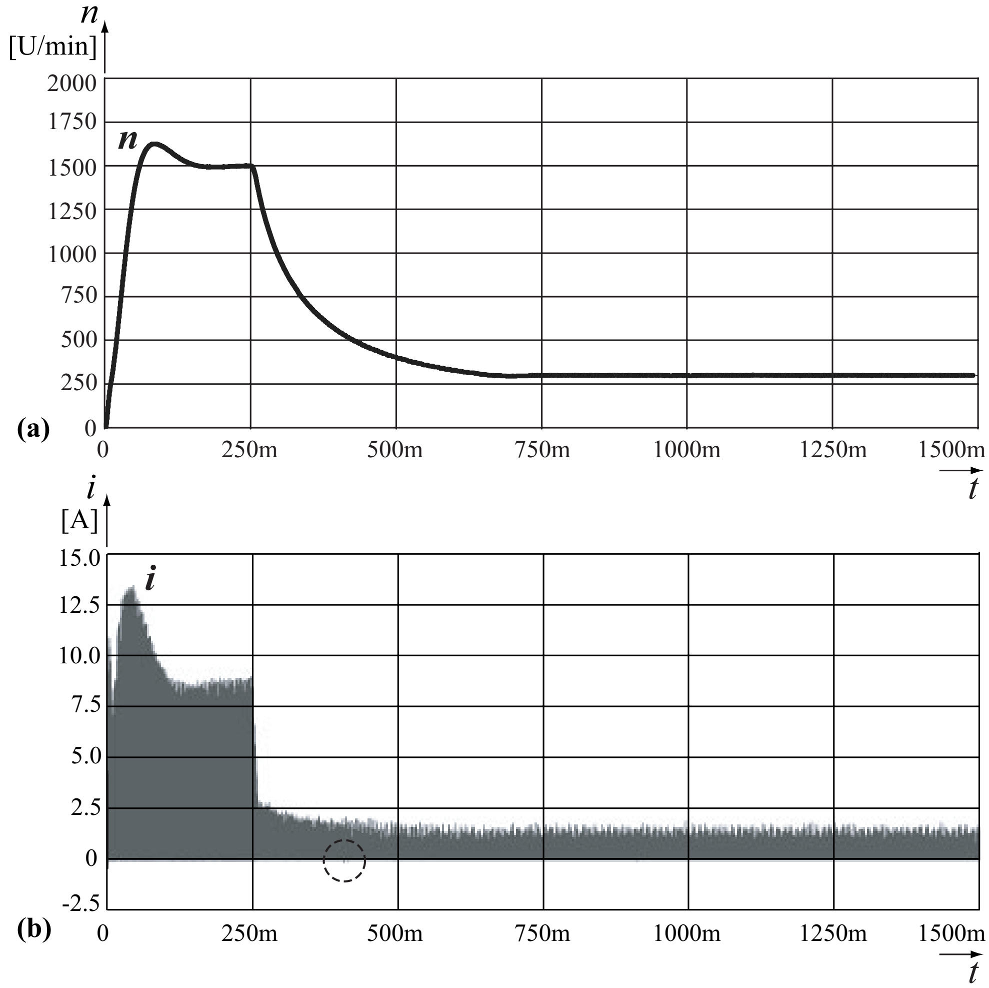


Abbildung 7.28: Simulierte Zeitverläufe von Drehzahl **(a)** und ZK-Strom **(b)** während eines Beschleunigungs- und nachfolgenden Abbremsvorgangs ($n = 0 \to 1500 \to 300\,\mathrm{U/min}$).
Der ZK-Strom nimmt zu keiner Zeit negative Werte an – insbesondere auch während des Bremsens gilt $i \geq 0$.

ausnahmslos $i \geq 0$. Die verzögerte Bremsdynamik wird anhand der Drehzahlkurve deutlich.
Einzig an der kreisförmig markierten Stelle findet die Winkelbereichsumschaltung auf $\Phi_{2,Lim} = \pm\pi/2$ (hellgraue Halbebene) statt, wodurch eine minimale Rückspeisung ($i \approx -100$mA) eingeleitet wird. Diese marginale Rückspeiseenergie wird von der Eigenversorgung abgeführt. Als Umschaltkriterium dient die erfasste Winkelverschiebung δ_{i2} des Motorstromzeigers gegen die q-Achse – liegt sie sehr dicht an den Grenzwerten $\pm\pi/6$, oder gar jenseits, so ist auf $\Phi_{2,Lim} = \pm\pi/2$ auszuweichen.
Es wird auch klar, dass bei der rückspeisefreien Betriebsweise auf eine feldschwächende Stromkomponente $i_{2d} < 0$ verzichtet werden sollte, da diese die graue Dreiecksfläche in Abbildung 7.26(a) stationär aus ihrer Symmetrielage ($\delta_{i2} = 0$) nach links neigen würde. Der positive Stellbereich von u_{2d} wäre damit dauerhaft herabgesetzt – und folglich ebenso die Systemstabilität.
Würde hingegen von vorneherein nicht nur der graue Dreiecksbereich, sondern die gesamte Halbebene des Zeigers $\underline{i}_2$ zur Spannungsbildung freigeben, so würde auch in Betriebspunkten zurückgespiesen werden, wo das völlig vermeidbar wäre. Einhergehend damit müssten dann – bei ausgeprägter Motorstromamplitude $\hat{I}_2$ und gleichzeitig hoher Spannungsübersetzung MU – grosse Ströme über den Bremswiderstand in Wärme umgewandelt werden.
Für eine exemplarische Lastcharakteristik lassen sich die Bedingungen (7.13a) und (7.13b) bis hinunter zu einem q-Strom von etwa $i_{2q} = i_{qLimMin} \approx 1.5$A dauerhaft erfüllen und somit ein reversierender ZK-Strom $i < 0$ vermeiden. Diesem erforderlichen Mindest-q-Strom entspricht ein Mindestmoment und über die Lastcharakteristik damit schliesslich eine Mindestdrehzahl ($n_{min} \approx 300$U/min), unterhalb die – ohne generatorisches Gegenmoment – nicht abgebremst werden kann. Dennoch steht oberhalb davon ein weiter ansteuerbarer Drehzahlbereich zur Verfügung. Das finale Stillsetzen des Antriebs würde über die sichere *Abschaltsequenz* erfolgen.
Der minimale q-Strom konnte durch einen reduzierten P-Anteil im d-Stromregler noch etwas weiter abgesenkt werden. Die Maximalbeträge von i_{2d} verringern sich dadurch leicht und in gleichem Masse lässt sich dann auch $i_{qLimMin}$ herabsetzen.

7.6 Messergebnisse vom Antriebsstand

Abschliessend sollen noch einige beispielhafte Messaufnahmen, die mit dem in Abschnitt 7.1 vorgestellten *VSMC* Prototypen im geregelten Motorbetrieb gemacht wurden, präsentiert werden.

7.6.1 Antriebsstand

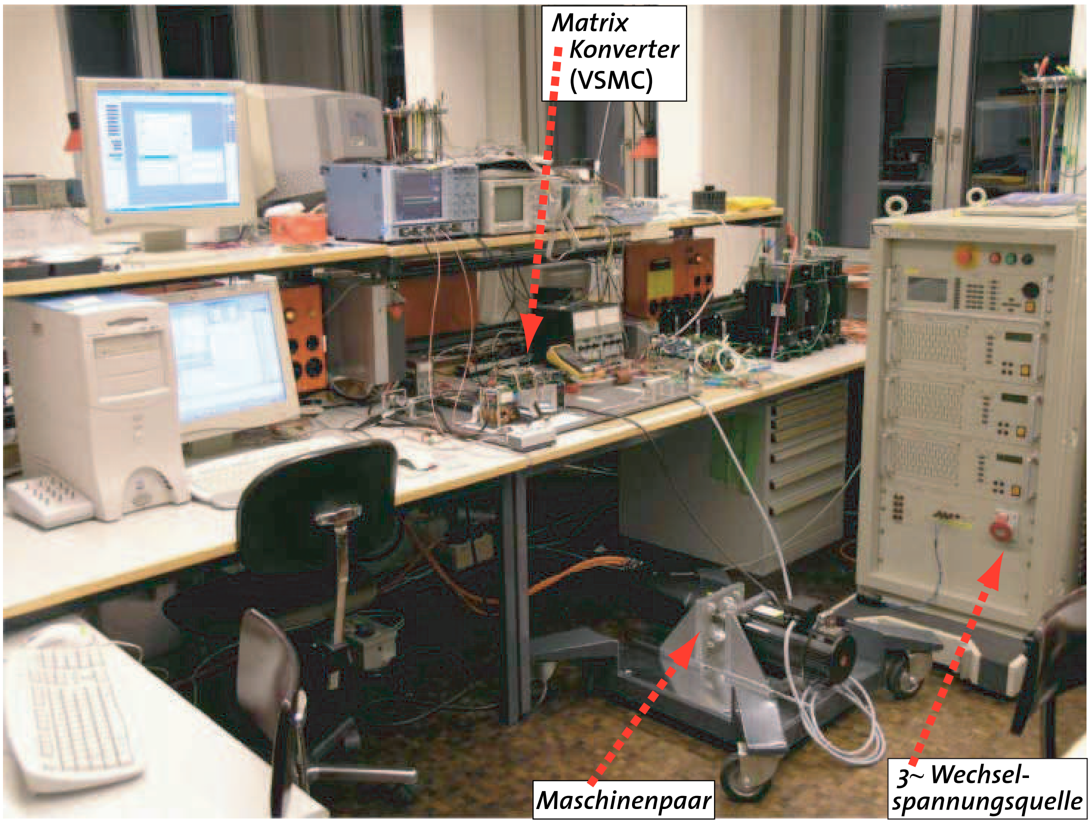


Abbildung 7.29: Antriebsstand mit gesamter Laborumgebung.

Nach ausführlichem Konvertertestbetrieb an passiver Last, sowie an mechanisch unbelasteter permanenerregter Synchronmaschine (PSM), wurde am Institut ein neuer Antriebsstand aufgebaut, der in seiner gesamten Laborumgebung in Abbildung 7.29 dargestellt ist.

Die wesentlichen Komponenten des Antriebstands sind:

- *Antriebsmaschine* (PSM)
  $n_N = 3000\text{U/min}$, $M_N = 11\text{Nm}$, $p = 3$,
  $L_S = 4.3\text{mH}$, $R_S = 1.3\Omega$, $\Psi_P = 0.307\text{Vs}$[22], $J = 19.5\text{kg cm}^2$,
  LUST, DSM4-14-2
  vom *VSMC* Prototypen gespiesen

- *Belastungsmaschine* (PSM)
  $n_N = 3000\text{U/min}$, $M_N = 20\text{Nm}$, $p = 5$,
  LUST, LSH127
  vom kommerziellen Spg.-ZK-WR gespiesen
  (s. nachfolgend)

- *Spannungszwischenkreis-Wechselrichter* (Spg.-ZK-WR)
  $S = 11.8\text{kVA}$, mit Bremswiderstand,
  LUST, CDD34.017 W2.0

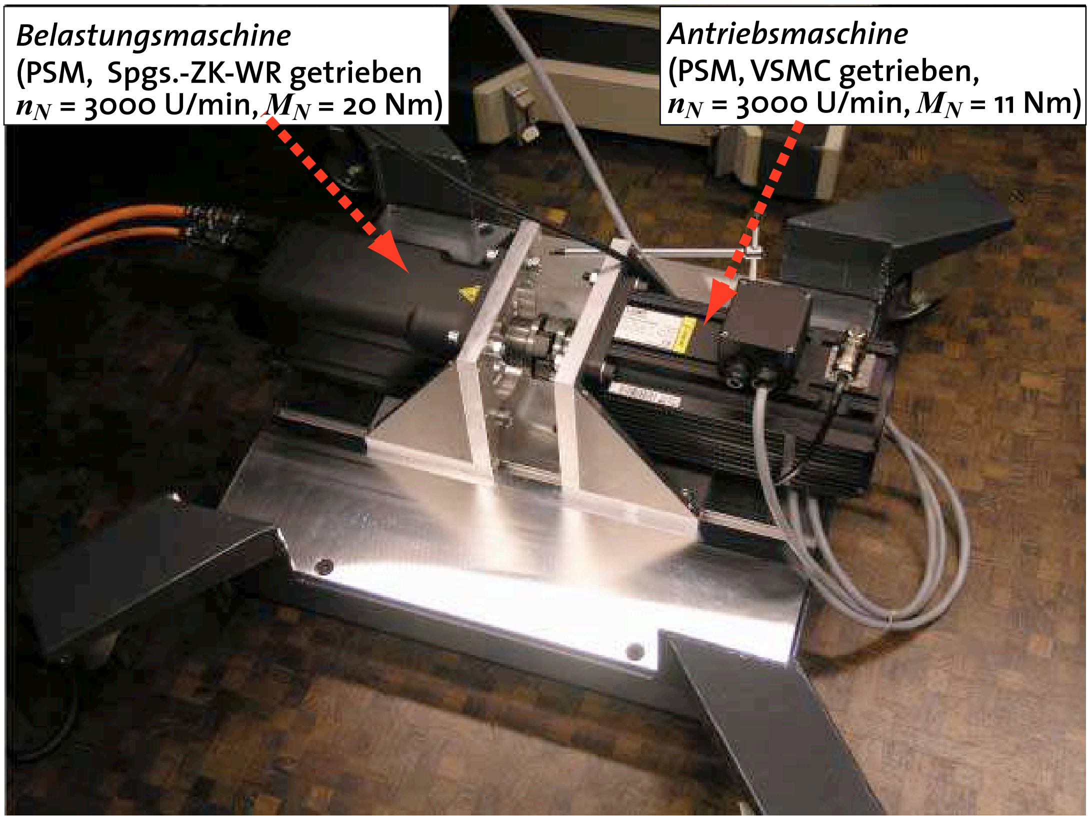
Der kommerzielle Spannungszwischenkreis-Wechselrichter stellt über seine Kommunikationsschnittstellen die Messdaten (Drehzahl, Drehmoment) einer PC-seitigen Visualisierungs- und Auswertungssoftwareumgebung zur Verfügung.

Zur Aufnahme der elektrischen Konvertergrössen wird verwendet:

- *Digitalspeicher-Oszilloskop* (DSO)
  1GHz Bandbreite, 4GS/s,
  LE CROY WaveRunner LT584L
  - Differential Tastkopf *LE CROY DA 1855A*
  - Stromzange 100MHz *Tektronix A6312*
  - Messverstärker *Tektronix TM502A*

Optik und Anordnung dieser Komponenten ist Abbildung 7.30 zu entnehmen.

[22] effektiv, verkettet



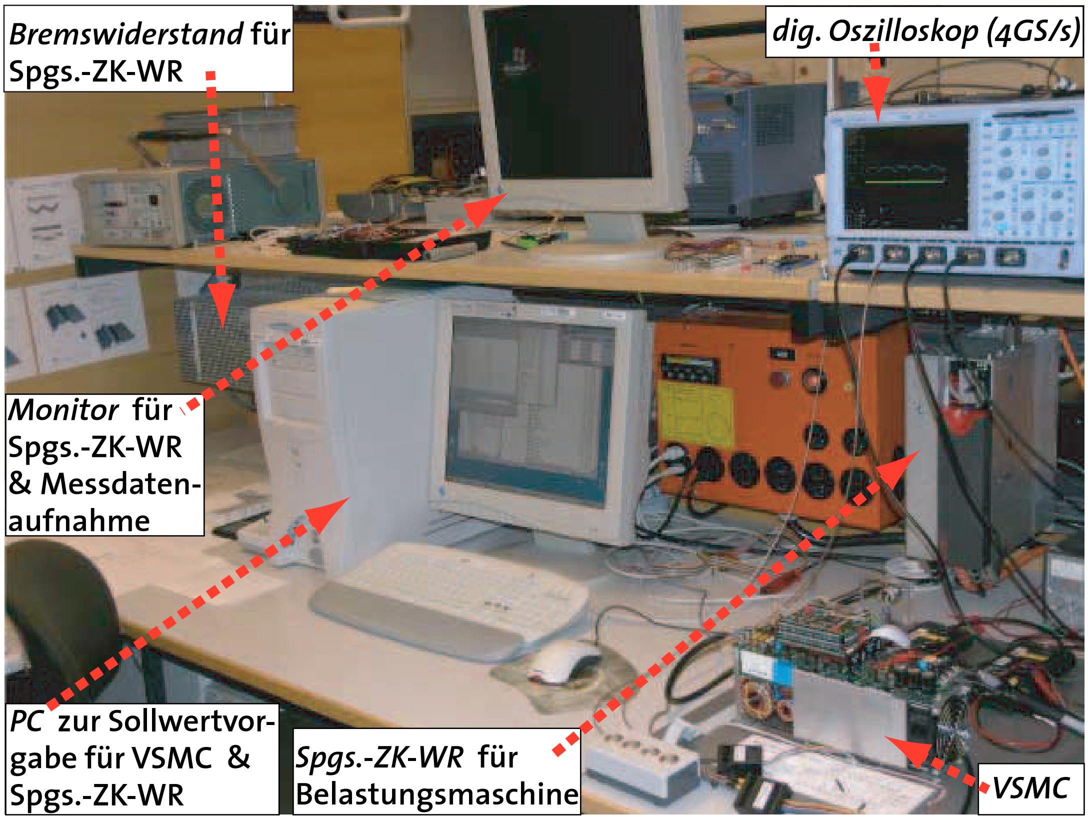


Abbildung 7.30: Maschinenpaar (oben) und übrige Komponenten des Antriebsstands (unten).

7.6.2 Messung des dynamischen Maschinenverhaltens

Die nachfolgend präsentierten Messergebnisse sind im Sinne der grundsätzlichen Verifikation der Maschinenregelung zu verstehen.
So ist die Regelung bei der gegebenen Rechen-Zykluszeit (und Pulsperiodendauer T_P) von 66μs dynamisch bei Weitem noch nicht ausgereizt. Die Dynamik der Strom- und Drehzahlregelkreise liesse sich bei entsprechender Parameterwahl nochmals bis um etwa den Faktor 10 steigern.

Verhalten bei Drehzahlsprung

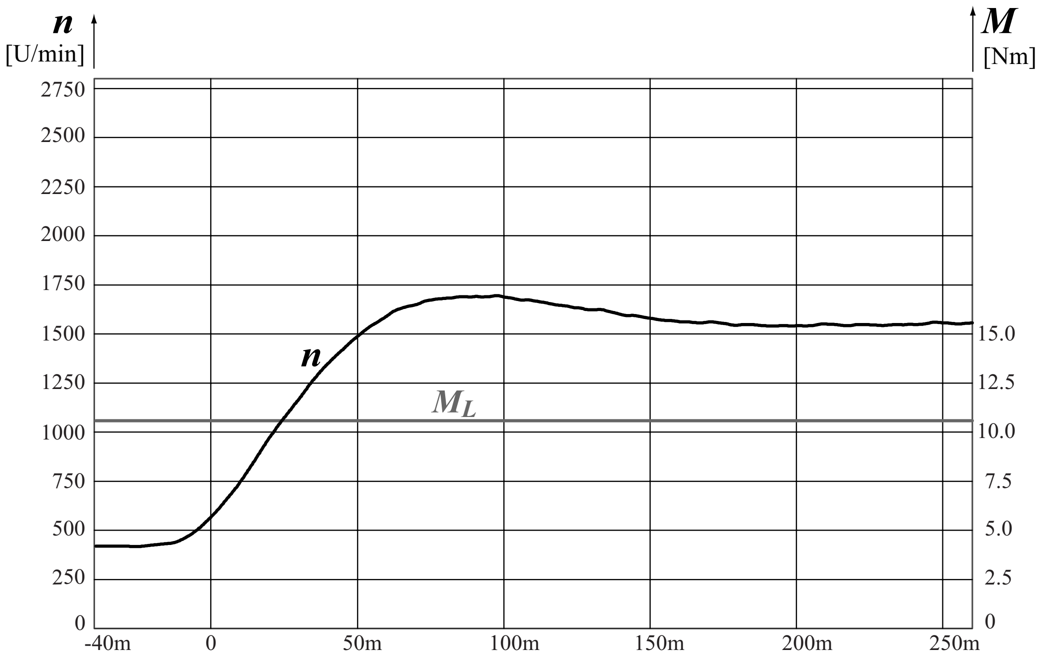


Abbildung 7.31: Drehzahlsprung.
$n = 450 \rightarrow 1570\,\mathrm{U/min}$, bei $M_L = 10$Nm.

Der Vergleich der analytisch berechneten, kontinuierlichen Sprungantwort in Abbildung 7.24 mit der realen Messaufnahme Abbildung 7.31 des getakteten Systems zeigt zwar gewisse Abweichungen, aber insgesamt eine durchaus zufriedenstellende Übereinstimmung.
Verglichen mit dem Ergebnis einer numerisch exakten Simual-

tion der Abtastregelung in Kombination mit dem dreiphasigen, geschalteten Konvertermodell sind gegenüber Abbildung 7.31 kaum Unterschiede festzustellen.

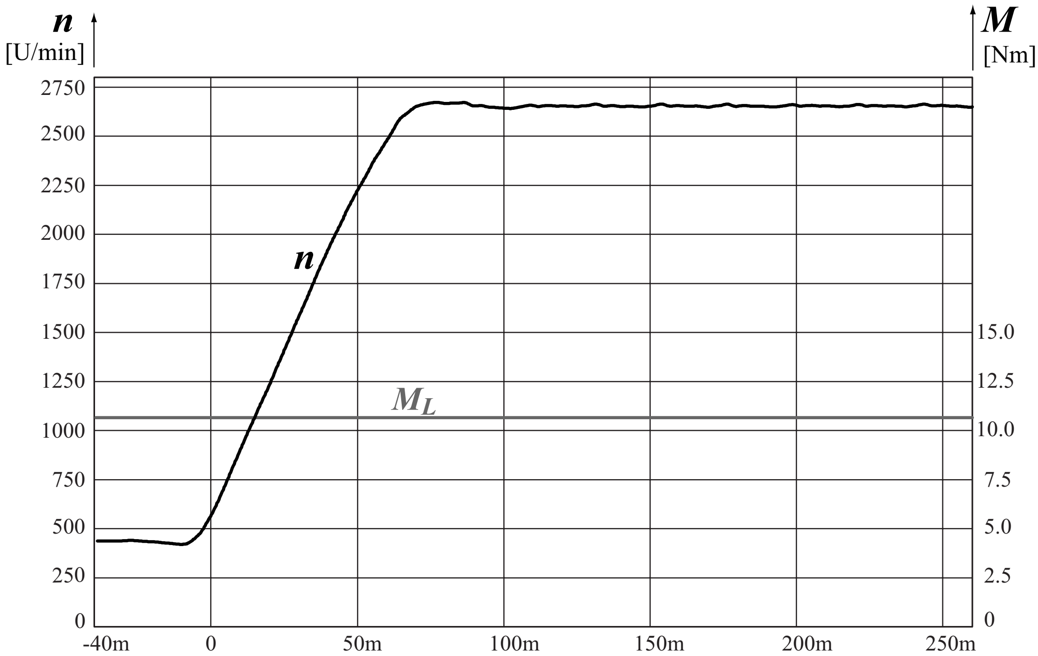


Abbildung 7.32: Drehzahlsprung.
$n = 450 \rightarrow 2730\,\mathrm{U/min}$, bei $M_L = 10\mathrm{Nm}$.

Die Drehzahlsprungantwort in Abbildung 7.32 zeigt ein Überschwingen von $< 5\%$ bei einer Ausregelzeit von < 100ms.

Diese im Vergleich zu Abbildung 7.31 verbesserten Dynamikeigenschaften rühren aus der Tatsache, dass die Zieldrehzahl beim gegebenen Motor schon im Bereich der Spannungsvollaussteuerung ($MU \approx 1$) liegt. Deshalb kann kaum ein Überschwingen erfolgen.

Verhalten bei Lastmomentsprung

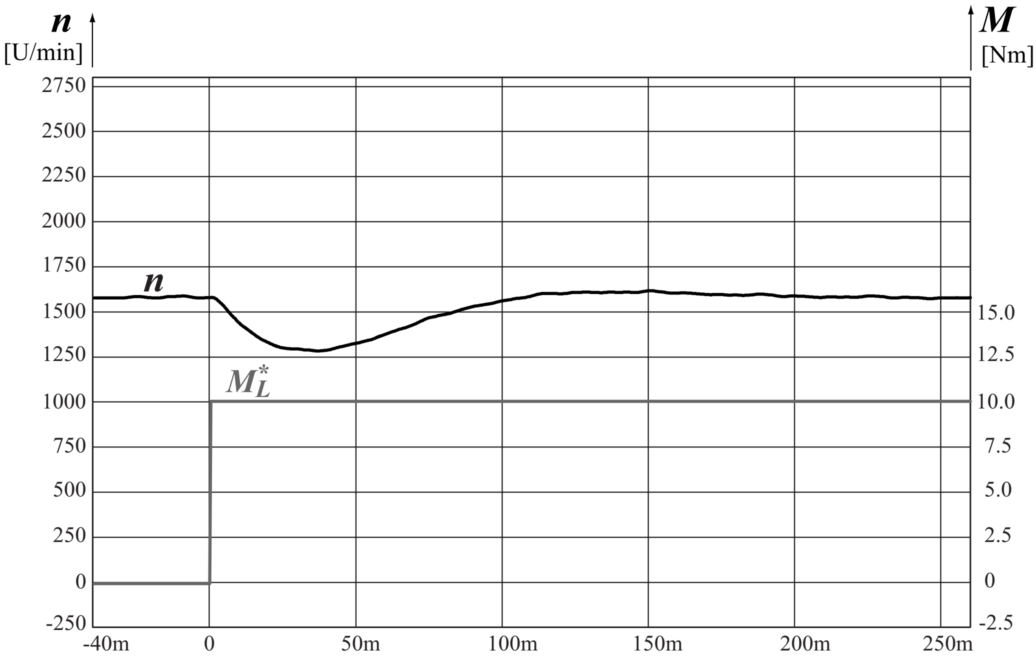


Abbildung 7.33: Lastmomentsprung.
$M_L = 0 \rightarrow 10\,\mathrm{Nm}$, bei $n = 1570\,\mathrm{U/min}$.
Drehzahlabfall: $<20\%$, Ausregelzeit: $\approx 120\mathrm{ms}$.

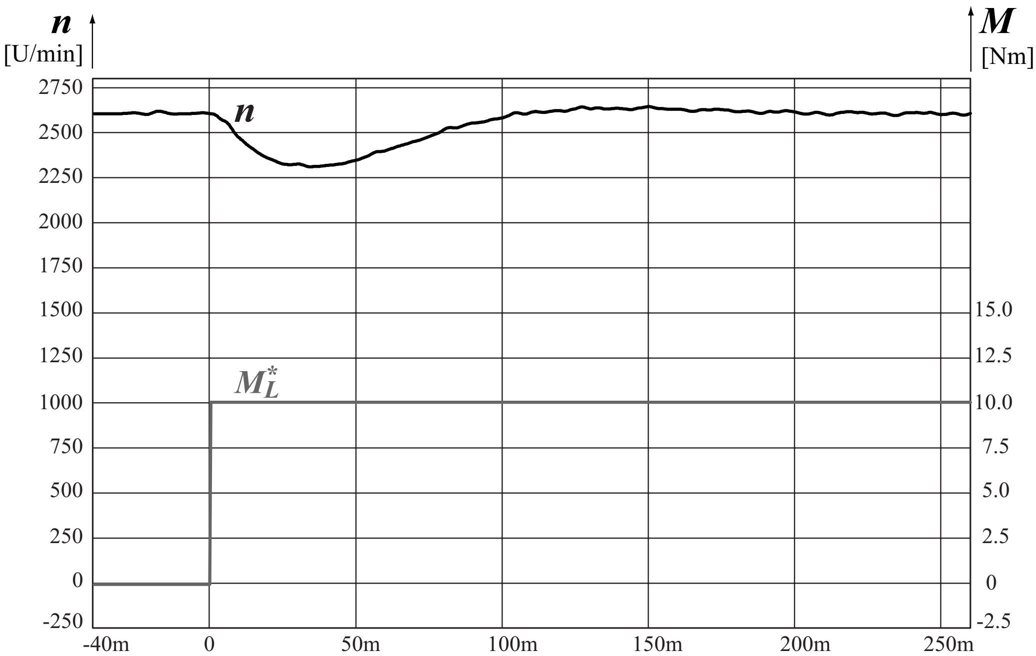


Abbildung 7.34: Lastmomentsprung.
$M_L = 0 \rightarrow 10\,\mathrm{Nm}$, bei $n = 2580\,\mathrm{U/min}$.
Drehzahlabfall: $\approx 10\%$, Ausregelzeit: $\approx 120\mathrm{ms}$.

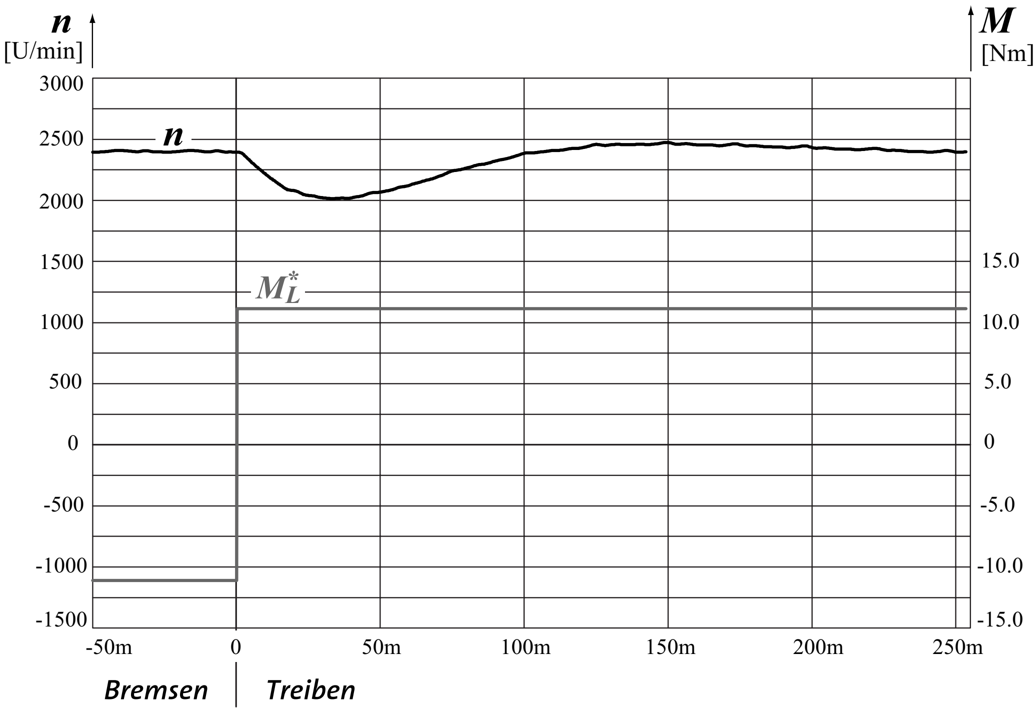


Abbildung 7.35: Lastmomentumkehr.
$M_L = -11 \rightarrow 11\,\mathrm{Nm}$, bei $n = 2400\,\mathrm{U/min}$.
Die *VSMC*-getriebene Maschine geht vom ausgeprägten Rückspeisebetrieb in den motorischen Betrieb.

In Abbildung 7.35 ist die Maschine stets in der Nähe ihrer Nennpunkte. Sie wechselt vom ausgeprägten Brems- in den ausgeprägten Treibbetrieb.

Der so resultierende Drehzahlabfall beläuft sich auf $\approx$ 15% bei einer Ausregelzeit von $\approx$ 150ms.

7.6.3 Messung der Konvertergrössen

ZK-Spannung und Netzstrom bei Nennmoment

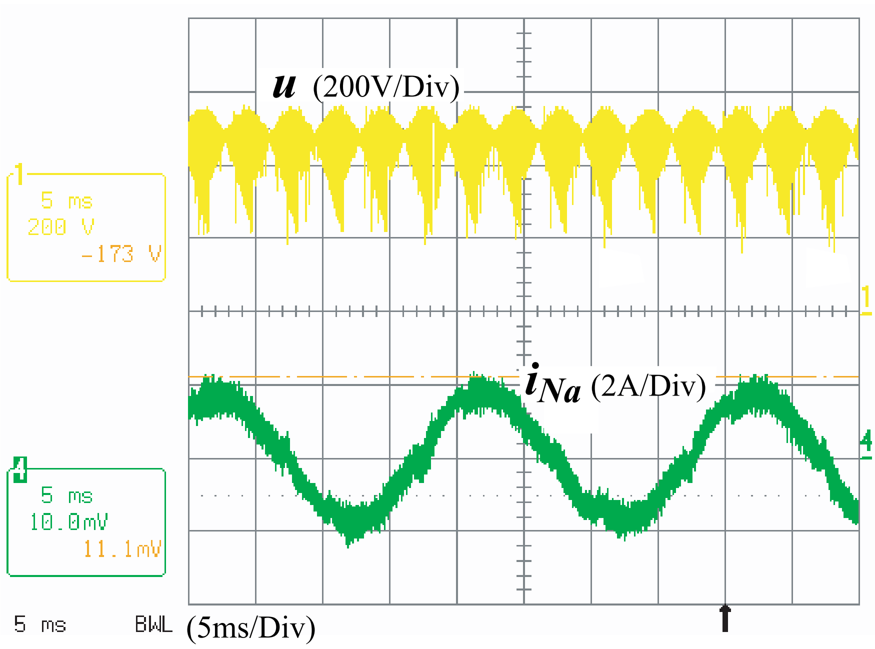


Abbildung 7.36: Bremsbetrieb.
Arbeitspunkt: $n = 700\,\mathrm{U/min}$, bei $M_L = -11\mathrm{Nm}$.

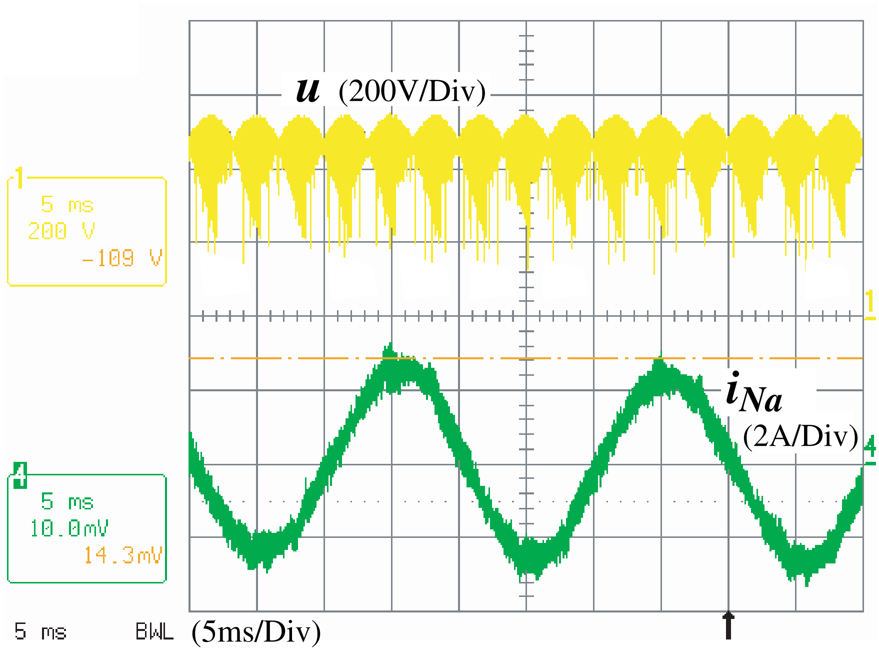


Abbildung 7.37: Treibbetrieb.
Arbeitspunkt: $n = 700\,\mathrm{U/min}$, bei $M_L = 11\mathrm{Nm}$.

Laststrom bei Nennmoment

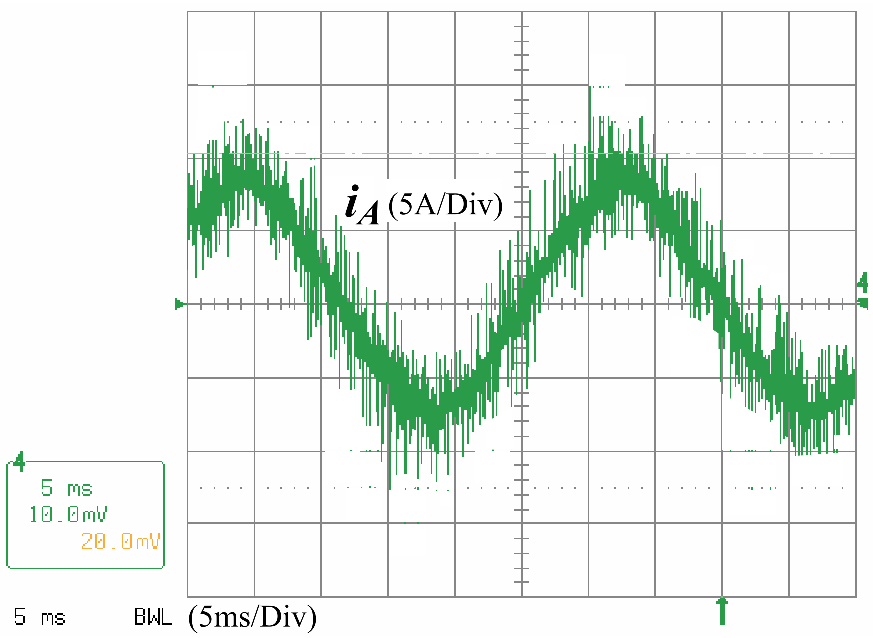


Abbildung 7.38: Bremsbetrieb.
Arbeitspunkt: $n = 700\,\mathrm{U/min}$, bei $M_L = -11\mathrm{Nm}$.

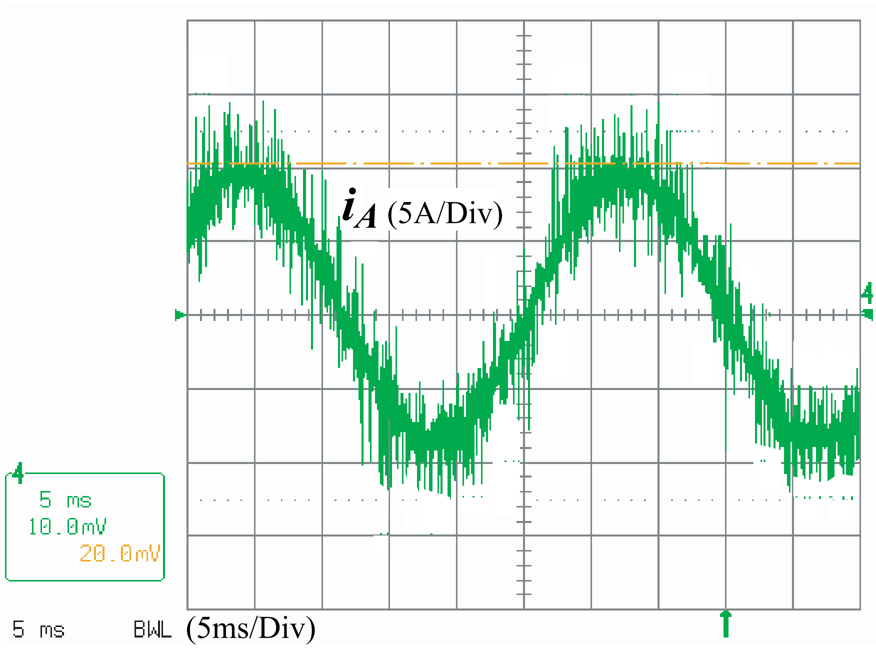


Abbildung 7.39: Treibbetrieb.
Arbeitspunkt: $n = 700\,\mathrm{U/min}$, bei $M_L = 11\mathrm{Nm}$.

Anmerkung: Die Spitzen auf den Motorströmen rühren aus parasitären Wicklungskapazitäten. Der kap. Strompfad schliesst sich hier über den Schutzleiter PE des Belastungsmotors.

Netz- und Laststrom bei erhöhtem Moment

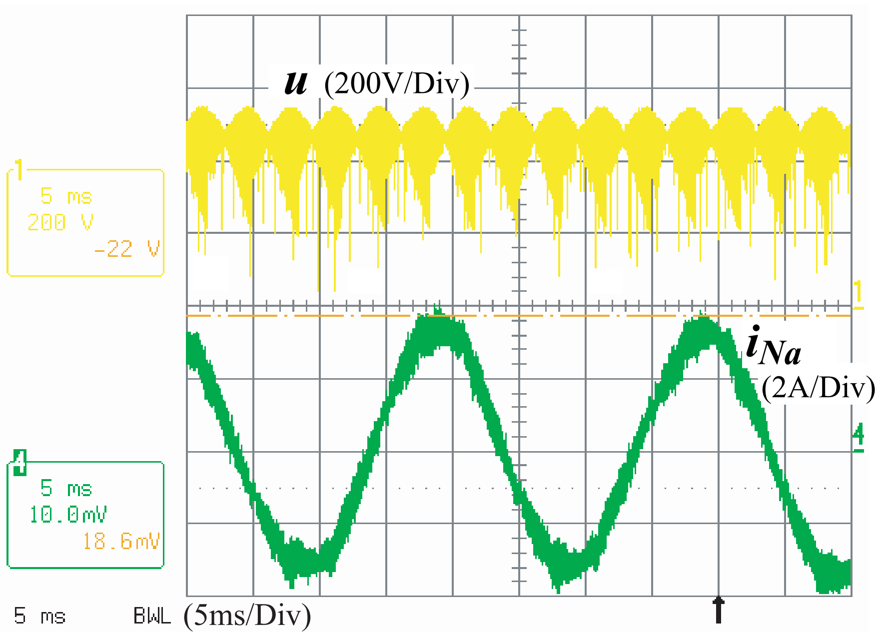


Abbildung 7.40: Treibbetrieb. ZK-Spg. und Netzstrom. Arbeitspunkt: $n = 700\,\mathrm{U/min}$, bei $M_L = 15\mathrm{Nm}$.

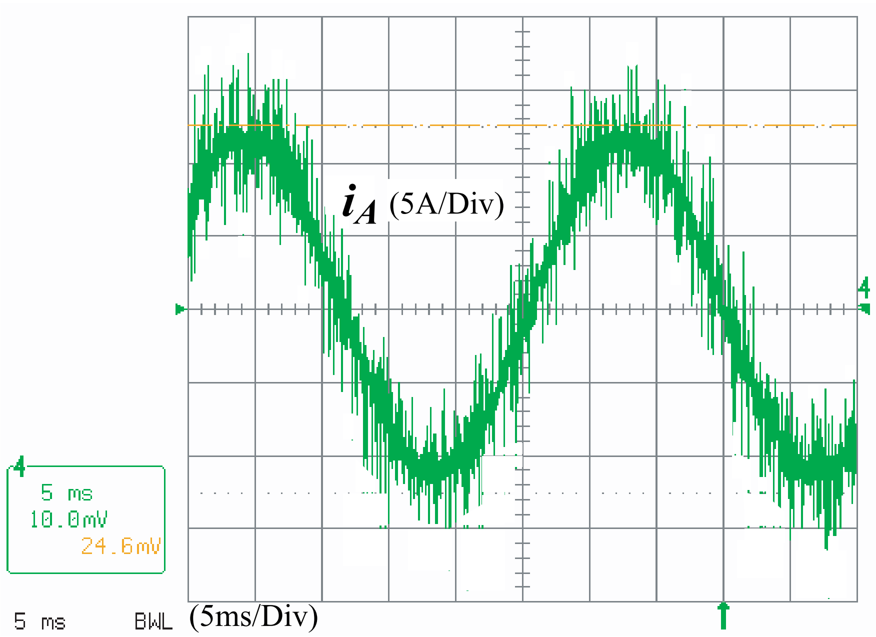


Abbildung 7.41: Treibbetrieb. Laststrom. Arbeitspunkt: $n = 700\,\mathrm{U/min}$, bei $M_L = 15\mathrm{Nm}$.

Anmerkung: Die Abweichung des Netzstroms i_{Na} von der Ideal-Sinusform variiert allgemein geringfügig mit Lastverhalten und Betriebspunkt (vgl. Abbildung 7.40). Für den Verzerrungswert gilt deshalb etwa: $THD(i_{Na}) = [5 \ldots 10]\%$.

Netzspannung und -strom

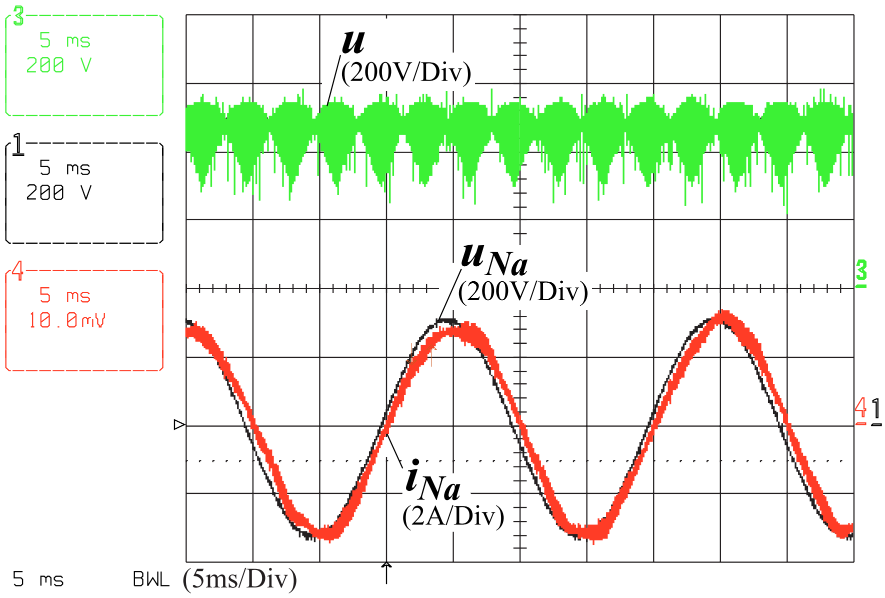


Abbildung 7.42: Treibbetrieb.
Arbeitspunkt: $n = 1130\,\mathrm{U/min}$, bei $M_L = 10\mathrm{Nm}$.

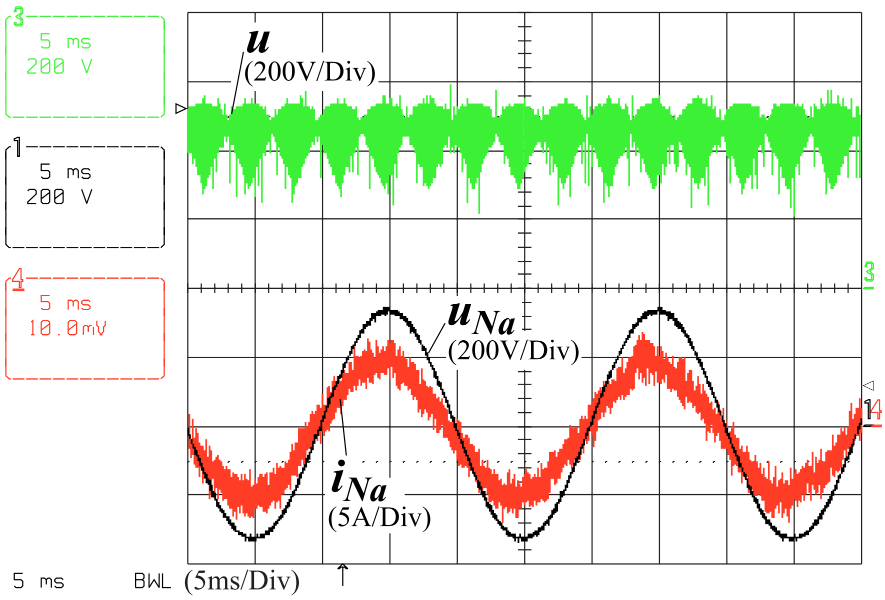


Abbildung 7.43: Treibbetrieb.
Arbeitspunkt: $n = 2170\,\mathrm{U/min}$, bei $M_L = 10\mathrm{Nm}$.

Die leichte Phasenverschiebung zwischen Netzspannung und -strom in Abbildung 7.42 ist vom Eingangsfilter verursacht und kann – wie in Kapitel 5.1 erläutert – problemlos mit Hilfe der $Q_{1\,bas}$-Modulation korrigiert werden (vgl. Abbildung 5.4).
Im hier gezeigten Betrieb wird konverterseitig konventionell $\Phi_1 = 0$ gesteuert.

Laststrom bei passiv belasteter Antriebsmaschine

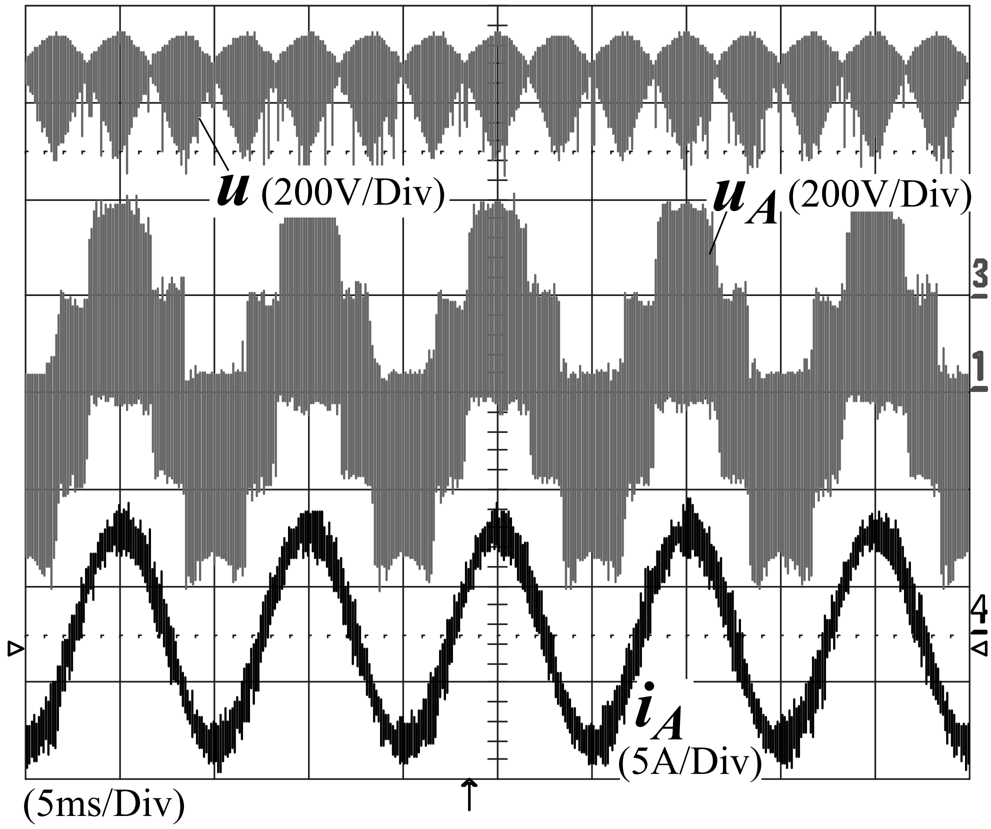


Abbildung 7.44: Treibbetrieb. ZK-Spannung, Ausgangsspannung und Laststrom.
Die Belastungsmaschine ist über einen Lastwiderstand kurzgeschlossen. Arbeitspunkt: $n = 2000\,\mathrm{U/min}$, bei $M_L \approx$ 6Nm.

Nachdem zuvor die Belastungsmaschine stets aktiv vom Spannungszwischenkreis-Wechselrichter gesteuert wurde, soll schliesslich mit Abbildung 7.44 noch eine Aufnahme vom Betrieb bei passiver Maschinenbelastung gezeigt werden.

Die auf den Laststernpunkt bezogene Ausgangsspannung u_A zeigt den bekannten Verlauf der Einhüllenden.
Damit in Phase liegend verläuft der betreffende Laststrom i_A.

Da der Gleichtaktpfad über den Schutzleiter PE des Spannungszwischenkreis-Wechselrichters nun aufgetrennt ist, können sich die parasitären Wicklungskapazitäten der Statorstränge nicht mehr stark in Form von grundschwingungsüberlagernden Stromspitzen auswirken.

Kapitel 8

Zusammenfassung

Trotz der vorteilhaften Grundeigenschaften wie Rückspeisefähigkeit, netzfreundliches Eingangsklemmenverhalten und – bei hinfälligem ZK-Kondensator – geringem Bauvolumen, stellt die *direkte* Ausführungsform des Matrix Konverters *CMC* ein vergleichsweise aufwändiges Umrichterkonzept in Bezug auf Leistungshalbleiteranzahl und -steuerung dar.
Für den praktischen Industrieeinsatz empfiehlt sich alternativ die Klasse der *indirekt* ausgeführten Matrix Konverter *IMC*, die bis heute insgesamt weniger Aufmerksamkeit fand und somit im Fokus dieser Arbeit steht. Die Eingangsstufe (GR) der herkömmlichen indirekten Schaltungsstruktur *C-IMC* lässt sich topologisch vereinfachen, sodass der resultierende Gesamtkonverter mit weniger Leistungstransistoren als *CMC* und *C-IMC* besetzt und – anlehnend an die Begrifflichkeit der numerischen Mathematik – als *Sparse Matrix Konverter* bezeichnet werden kann. Dessen Untervarianten *SMC*, *VSMC*, bzw. *USMC* weisen alle eine gewöhnliche WR-Ausgangsstufe auf und sind einleitend zusammen mit dem ebenfalls vereinfachten Kommutierungskonzept, welches in Aufwand und Verlässlichkeit weitgehend dem eines herkömmlichen Spannungszwischenkreis-Umrichters entspricht, vorgestellt worden.

Die Zweistufigkeit der Schaltungsanordnung legt es bei

konventioneller WR-Ausgangsstufe nahe, auch die Modulationsaufgabe in einen WR-seitigen, sowie einen GR-seitigen Teil aufzuspalten und anhand der bekannten Raumzeigerdiagramme von Spannungszwischenkreis-Wechselrichter und Stromzwischenkreis-Gleichrichter zu berechnen. Die Transistor-Einschaltzeiten ergeben sich nach dieser *indirekten Modulation* jeweils als Produkt beider Teilrechnungen und somit ist der gesamte Berechnungsaufwand quasi-äquivalent mit dem eines herkömmlichen zweistufigen Umrichtersystems. Die indirekte Modulation ist auch ebenso auf einen *CMC* übertragbar und im Grundprinzip bereits seit Jahren bekannt. Jedoch weniger vertraut waren die sich damit beim *IMC* bietenden Möglichkeiten, entweder die GR-Stufe stromlos, oder alternativ die WR-Stufe spannungslos umzuschalten. Insbesondere die letztgenannte Steueroption wurde in der Literatur (nach Wissen des Autors) noch nicht behandelt.
Herleitung, konkrete Raumzeigerrepräsentation mit zeitveränderlichem Hexagondurchmesser und Interpretation der nach indirektem Ansatz erhaltenen Modulationsgesetze wurden zum Einen mit Betrachtung der Spannungskonversion (Spannungszwischenkreis-Wechselrichter-konform, nach Sichtweise 1) und zum Anderen mit der – bisher noch nicht geläufigen – Betrachtung der Stromkonversion (Stromzwischenkreis-Gleichrichter-konform, Sichtweise 2) veranschaulicht. Beim *spannungslosen Schalten des WR*, welches bestimmte vorteilhafte Eigenschaften aufweist, invertieren sich die Verhältnisse, sodass Sichtweise 1 unter Betrachtung der physikalisch korrekten Freilauf-Pfade (in GR-Stufe) die Stromkonversion, und Sichtweise 2 – die Freilauf-Zustände virtuell der WR-Stufe zuschlagend – die Spannungskonversion beschreibt. Aufgrund beider parallel gültiger Sicht- und Rechenweisen können neue Modulationserweiterungen (z.B. *LOV*) mit minimalem mathematischen Aufwand erfasst und umgesetzt werden.
Den vorteilhaften Eigenschaften (kleinerer Netzstromripple, geringere Schaltverluste insbesondere für $\Phi_2 > \pi/6$) des *spannungslosen Schaltens des WR* steht ein GR-seitiges Kommutieren unter Strom gegenüber, was beim *VSMC* nicht möglich ist und bei *RB/C-IMC* bzw. *SMC* die Kenntnis des ZK-Stromvorzeichens oder andere Vorkehrungen verlangt. Hierzu zählt beispielsweise die sichere *Sequenzfeste-Vier-Schritt Kom-*

mutierung, die für *IMC* grundsätzlich praktikabel ist, aber bisher keine Beachtung fand. Durch sie erhöhen sich jedoch die GR-Schaltverluste – dem wiederum könnte einfach mit Einsetzen *einer*[1] zusätzlichen SiC-Freilaufdiode in den ZK begegnet werden. Beim *USMC* ist das *spannungslose Schalten des WR* gänzlich unkritisch – weil topologiebedingt keine Netzkurzschlusspfade entstehen können, verspricht das Verfahren hier eindeutige Vorteile. So könnten weiterhin durch Ausführen der (nur drei) GR-Transistoren in neuartiger SiC-JFET Technologie die Schaltverluste noch einmal signifikant reduziert werden. Mit Einsatz von insgesamt nur vier SiC-Elementen würde dann jeder Kommutierungspfad über diese schaltverlustarmen Halbleiter laufen und auch deren sonst nachteilhafte „normally-on“ Charakteristik würde in der GR-Stufe des *USMC* keinerlei Auswirkungen haben.

Beide Basis-Modulationsverfahren wurden – hauptsächlich im Interesse der Schaltverlustherabsetzung – entsprechend erweitert. Die betreffenden Massnahmen, die jeweils auch anhand einer dreidimensionalen Verlustcharakteristik visualisiert sind, zielen einerseits auf die Verlustreduzierung und andererseits auf die verbesserte Verlustaufteilung zwischen den Leistungshalbleitern. Durch letztere kann das Stillstandsmoment des Motors gesteigert werden.
Das LOV-Verfahren reduziert die ZK-Spannung und damit die Schaltspannung der WR-Halbleiter. Für kleine Spannungsübersetzungen ($MU \leq 0.2$) ist diese Massnahme uneingeschränkt empfehlenswert, weil sich schaltfrequente Eingangsspannungs- und -stromschwankung gegenüber dem Normalbetrieb ($KONV$) nicht erhöhen.
Die Schaltverlustverschiebung (SLS) führt in Kombination mit LOV dazu, dass das Nennmoment auch in der Stillstandsumgebung zumindest aufrechterhalten werden kann, während es sich für herkömmlichen Zwischenkreisumrichter nahezu auf ein Drittel reduzieren würde. Allerdings ist die SLS-Kommutierung auf den motorischen Betrieb ($i \geq 0$) eingeschränkt.
Desweiteren wird im Rahmen der Basisverfahren-Erweiterung auch ein Ansatz ($CMCL$) zur Minimierung der Gleichtakteffekte (Ableitströme über Motorlager) aufgezeigt, der die Schalt-

[1] bzw. zwei paralleler

verluste nur unwesentlich erhöht, aber gerade im *LOV*-Betrieb besonders wirksam ist und die Gleichtakteffekte um gut 20% herabsetzt. Für den *IMC* bietet die *CMCL*-Strategie den weiteren Vorteil der verbesserten Verlustaufteilung (d.h. Stillstandsmomenterhöhung) unabhängig von der ZK-Stromrichtung, also auch im generatorischen Betrieb. Für den *CMC* stellt die Strategie gleichzeitig jene der sichersten Kommutierung dar.
Eine gewisse Verminderung der Gleichtakteffekte wird auch mit dem zweiten Basis-Verfahren, dem *spannungslosen Schalten des WR*, erzielt. Bei zusätzlicher Anwendung des *WR-LOV* erhöht sich die Verminderung auf gut 30%. Zudem beeinflusst das *WR-LOV*-Verfahren die Eingangsspannungsschwankung nicht, sodass es für $MU < 1/\sqrt{3}$ auch ohne besondere Berücksichtigung in der Filterdimensionierung direkt einsetzbar ist. Zur weitergehenden 30%-Verminderung der Gleichtakteffekte auch im oberen Ausgangsspannungsbereich, d.h. für $1/\sqrt{3} < MU < 1$, kann dort zum eingangsstrombezogenen *Dreilevel*-Verfahren übergegangen werden.
Der Gesamtverlustvergleich von *IMC* und *CMC* bei gewöhnlicher indirekter *KONV*-Modulation (wie auch *CMCL*) zeigt keine nennenswerten Unterschiede.

Die eingangsseitig erzielbare Blindleistung wird durch gesonderte Erweiterungsmassnahmen der Basis-Modulation erhöht. Der vom Eingangsfilter kapazitiv bezogene Netzstrom, der sich gerade im Teillastbetrieb stärker auswirken kann, lässt sich damit wirkungsvoller kompensieren und so wird die Leistungsfaktorkorrekturfähigkeit des Konverters gesteigert. Zwei Modulationsansätze werden in diesem Zusammenhang vorgestellt. Während das Q_{1bas}-Verfahren durch eine beidseitige Schaltzustandsinversion dem *IMC* den gleichen Steuerbereich bereitstellt, wie er für den *indirekt* modulierten *CMC* inhärent gegeben ist, bedient sich die *hybride* Modulation eines grundsätzlich neuen Ansatzes und erweitert damit den Steuerbereich beider Topologien. Basierend auf der indirekten Modulation wird mit einem recht überschaubaren Mehraufwand im abzuarbeitenden Modulationsalgorithmus ein Steuerbereich erzielt, der nur wenig unterhalb dem erst jüngst in [44] vorgestellten Maximalbereich liegt. Letztgenannter beruht dabei im Wesentlichen auf *direkter* Modulation, ist aber wohl auch nahezu unvermindert auf *IMC*

Topologien realisierbar. Übereinstimmend kann damit auch festgehalten werden dass, die rotierenden Schaltzustände des *CMC* (fast[2]) keine nutzbaren Vorzüge bieten.
Beim Betrieb einer PSM kann im mechanischen Schwachlastfall eine feldschwächende Komponente im Motorstrom aufgebaut werden, die, auf die Eingangsseite transferiert, dort die angestrebte Leistungsfaktorkorrektur bewirken kann.

Die ausführlich hergeleiteten Dimensionierungsbeziehungen für Halbleiterelemente, Eingangskondensatoren und Kühlkörper des Leistungsteils können zur Auslegung sowohl von *IMC*, wie auch *CMC* und *BBC* Prototypen herangezogen werden. Der ausgeprägte Betrieb im kritischen Stillstandspunkt ist ebenfalls berücksichtigt.
Ein diesen Dimensionierungskriterien zu Grunde liegender *VSMC*-Prototyp (6.8kVA) ist in einer kompakten Realisierungsform (2.5 Liter) aufgebaut und intensiv betrieben worden. Die Funktionalität der vorgestellten Modulationsverfahren auf Basis des *stromlosen Schaltens des GR* ist damit experimentell nachgewiesen worden.
Ein spezifikationsäquivalenter *BBC*-Prototyp ist für die gegebene, hohe Schaltfrequenz (40kHz WR-seitig) im Vergleich bezüglich Bauvolumen und Wirkungsgrad deutlich unterlegen. Für Schaltfrequenzen unterhalb von 8...10kHz hingegen sind vom *BBC* geringere Verluste zu erwarten als vom *VSMC* – sein gesamtes Bauvolumen bleibt aber auch dann höher als das des *VSMC*.
Das grundlegende Schutzkonzept des *IMC* lässt sich aufwandsarm mit zwei schnellen Dioden geringer Stromtragfähigkeit bewerkstelligen, die Leistungszwischenkreis und Eingangskapazität der Eigenversorgung verbinden. Für den nicht rückspeisefähigen *USMC* kann diese Anordnung noch um einen angesteuerten Bremswiderstand erweitert werden. Im Fall einer Ein-Quadrantenlast kann die hier neu vorgeschlagene Regelstrategie angewendet werden, die auf polradfesten Koordinaten beruhend, den Einsatz des Bremswiderstands scheinbar weitgehend verhindern kann und so eine deutlich kleinere Dimensionierung desselben erlaubt. Kurzzeitige Netzunterbrechungen können, je nach kinetischem Energiezustand des Motors, verschiedenlang

[2]mögliche Ausnahme: LOPP-Verfahren, [14]

überbrückt werden. Durch gezielt gesteuerte Bremshandlungen wird die Eingangskapazität der Eigenversorgung über die Verbindungsdioden aufgeladen.
Das Ausgangsverhalten des Konverters und die Prinzipien der Motorregelung unterscheiden sich nicht von denen der Spannungszwischenkreis-Umrichter. So ist praktisch eine identische Dynamik der Drehzahlregelung zu erzielen – auch ist der sicherheitszeitbedingte Ausgangsspannungsfehler beim *IMC* nicht grösser als beim herkömmlichen Umrichter, da keine Vier-Schritt-Kommutierung erforderlich ist. Obige Aussagen werden grundsätzlich durch die präsentierten Messergebnisse vom Antriebsstand belegt. Allgemein konnte stets eine gute Übereinstimmung der theoretisch berechneten (bzw. spezifizierten) Dynamikverhältnisse mit den tatsächlich gemessenen Werten festgestellt werden. Die Verzerrungen des resultierenden Netzstroms sind relativ gering, in der Regel aber nicht kleiner als 5%.
Beim Einsatz von Standardmotoren äussert sich die geringere Spannungsübersetzung $\leq$ 86.6% des Matrix Konverters dergestalt, dass die Nenndrehzahl eben nicht ganz erreicht wird. Ein Ausweichen auf den Feldschwächbetrieb scheint in diesem Fall die einzige Lösung.

Schliesslich sei noch das ***prädestinierte Anwendungsgebiet*** der verschiedenen (*Sparse*-)Konvertertopologien umrissen:

- *BBC*: Antriebe, die an sehr schwachen, bzw. unsymmetrischen Netzen operieren, oder Netzströme minimalster Verzerrungswerte liefern müssen.

  Der ZK-Kondensator wird in diesem Fall prinzipiell zur kurzzeitigen Energiepufferung benötigt und die GR-Stufe bietet zudem die Möglichkeit zum Hochsetzbetrieb.

- *VSMC*: Antriebe (PSM/ASM) mit Netzrückspeisung.

  Der Betrieb einer PSM ist leicht vorteilhaft, weil das WR-seitige Klemmverfahren für $\Phi_2 = \pi/6$ (Arbeitspunkt ASM) sich bereits an der Grenze des verlustoptimalen Betriebsbereichs befindet.

- *SMC*: Antriebe (PSM/ASM) mit ausgeprägter Netzrückspeisung und/oder grosser stationärer Lastphasenverschiebung $\Phi_2 > \pi/4$.

Im ausgeprägten Rückspeisebetrieb (wie beispielsweise bei Aufzugsanwendungen) vorteilhaft, da beim Rückspeisevorgang selbst etwas geringere Leitverluste auftreten als beim *VSMC*.
Bei stationär grossen Verschiebungswinkeln Φ_2 besteht beim *SMC* darüberhinaus die Möglichkeit, das *spannungslose Schalten des WR* einzusetzen und damit die Schaltverluste zu reduzieren.

- *USMC*: Antriebe mit PSM und ohne Netzrückspeisung.

  Für eine typische Ein-Quadrantenlast könnte darüberhinaus das vorgestellte, nahezu rückspeisefreie Regelverfahren implementiert werden.

  Anzumerken ist in dem Zusammenhang, dass dieses Verfahren noch nicht experimentell verifiziert ist.

  Ausblickend ergibt sich damit für den *USMC* der noch weiteste Raum für ***weiterführende Untersuchungen:*** Neben dem geschilderten Regelverfahren verspricht auch die Betriebsweise des *spannungslosen Schaltens des WR* hier einige risikolose Vorteile, wie u.U. merklich verbessertes Gleichtaktstörverhalten, generell etwas geringere Schaltverluste, Option zur effizienten SiC-Bestückung, möglicherweise kleineres Eingangsfiltervolumen.

  Auch aus wirtschaftlicher Sicht könnte der *USMC* ein gewisses Potential bieten, da die meisten Antriebe eben doch einen unidirektionalen Energiefluss aufweisen. Darüberhinaus ist es auch möglich, ihn vollständig modular neben einem herkömmlichen Spannungszwischenkreis-Umrichter zu bauen. Lediglich die veränderte Eingangsstufe mit nur drei zusätzlich zu steuernden Transistoren würde die PFC-Funktionalität, bzw. den Bezug rein sinusförmiger Netzströme gewährleisten.

Anhang A

Mathematischer Anhang

A.1 Zusammenhang der Übertragungsmatrizen für Spannung und Strom

Die eingeprägte Eingangsspannung sei als dreiphasiger Vektor $\underline{u}_{abc}$ gemäss

$$\underline{u}_{abc} = \begin{pmatrix} u_a \\ u_b \\ u_c \end{pmatrix} \tag{A.1}$$

definiert und sei damit die dreiphasige Darstellung des entsprechenden Eingangsspannungsraumzeigers $\underline{u}_1$, der als komplexe Grösse jedoch aus den zwei orthogonalen Komponenten u_α, u_β besteht.

Ebenso sei das System $\underline{i}_{ABC}$ der eingeprägten Ausgangsströme definiert als

$$\underline{i}_{ABC} = \begin{pmatrix} i_A \\ i_B \\ i_C \end{pmatrix}, \tag{A.2}$$

wobei (A.2) die dreiphasige Entsprechung des komplexen Ausgangsstromzeigers $\underline{i}_2$ darstellt.

In gleicher Weise sei auch das Ausgangsspannungs-

$$\underline{u}_{ABC} = \begin{pmatrix} u_{A_0} \\ u_{B_0} \\ u_{C_0} \end{pmatrix}, \tag{A.3}$$

sowie das Eingangsstromsystem

$$\underline{i}_{abc} = \begin{pmatrix} i_a \\ i_b \\ i_c \end{pmatrix} \tag{A.4}$$

je als dreiphasiger Vektorausdruck der komplexen Raumzeigergrössen $\underline{u}_{2_0}$ und $\underline{i}_1$ definiert.

Es stelle $\underline{S}_{CMC,U} \in \mathbb{Z}^{(3,3)}$ die dreidimensionale quadratische Spannungs-Übertragungsmatrix, sowie $\underline{S}_{CMC,I} \in \mathbb{Z}^{(3,3)}$ die entsprechende Strom-Übertragungsmatrix des *CMC* dar, wobei die Elemente der Matrizen jeweils nur aus diskreten Schaltzuständen $s_{i,j} \in \{0,\ 1\}$ mit $i, j \in \{1, 2, 3\}$ bestehen.

Für den Momentanwert der Ausgangsspannung gilt dann

$$\underline{u}_{ABC} = \underline{S}_{CMC,U} \cdot \underline{u}_{abc}. \tag{A.5}$$

Analog folgt für den Eingangsstrom der Momentanwert

$$\underline{i}_{abc} = \underline{S}_{CMC,I} \cdot \underline{i}_{ABC}. \tag{A.6}$$

Die beim energiespeicherlosen Matrix Konverter inherent gültige *Wirkleistungsbedingung*

$$p_1 \equiv p_2 \tag{A.7}$$

fordert die Gleichheit von ein- wie ausgangsseitigen Leistungsmomentanwerten und kann bei der verwendeten dreiphasigen Vektornotation direkt über das *Skalarprodukt* der Ein- und Ausgangsgrössen formuliert werden.

So ausgedrückt lautet (A.7)

$$\begin{aligned} p_1 &= \langle \underline{u}_{abc},\, \underline{i}_{abc} \rangle &&= \langle \underline{u}_{abc},\, (\underline{S}_{CMC,I} \cdot \underline{i}_{ABC}) \rangle \\ \equiv\ p_2 &= \langle \underline{u}_{ABC},\, \underline{i}_{ABC} \rangle &&= \langle (\underline{S}_{CMC,U} \cdot \underline{u}_{abc}),\, \underline{i}_{ABC} \rangle. \end{aligned} \tag{A.8}$$

Da für beliebige quadratische Matrizen $\underline{A} \in \mathbb{R}^{(n,n)}$ allgemein gilt[1]

$$\langle \underline{x},\, (\underline{A} \cdot \underline{y}) \rangle = \langle (\underline{A}^T \cdot \underline{x}),\, \underline{y} \rangle, \quad \text{für alle Vektoren } \underline{x},\, \underline{y} \in \mathbb{R}^n, \tag{A.9}$$

kann unter Anwendung dieser Beziehung (A.9) (mit $n = 3$) auf den rechten Ausdruck der linken Gleichungsseite von (A.8) die obige Wirkleistungsbedingung auch folgendermassen beschrieben werden

$$\langle (\underline{S}^T_{CMC,I} \cdot \underline{u}_{abc}),\, \underline{i}_{ABC} \rangle = \langle (\underline{S}_{CMC,U} \cdot \underline{u}_{abc}),\, \underline{i}_{ABC} \rangle. \tag{A.10}$$

Im allgemeinen Fall beliebiger Vektoren $\underline{u}_{abc}$, $\underline{i}_{ABC}$ folgt aufgrund $\underline{S}_{CMC,I} = (\underline{S}^T_{CMC,I})^T$ damit schliesslich für die Strom-Übertragungsmatrix $\underline{S}_{CMC,I}$

$$\underline{S}_{CMC,I} = \underline{S}^T_{CMC,U}. \tag{A.11}$$

[1] Denn es ist:
$$\langle \underline{x},\, (\underline{A} \cdot \underline{y}) \rangle = \underline{x}^T \underline{A}\, \underline{y} = (\underbrace{\underline{x}^T \underline{A}\, \underline{y}}_{\text{Skalar}})^T = \underline{y}^T \underline{A}^T \underline{x} = \langle \underline{y},\, (\underline{A}^T \cdot \underline{x}) \rangle = \langle (\underline{A}^T \cdot \underline{x}),\, \underline{y} \rangle$$

Wird die Spannungs-Übertragungsmatrix $\underline{S}_{CMC,\,U}$ als Komposition zweier Teilmatrizen

$$\underline{S}_{CMC,\,U} = \underline{S}_{WR,\,U} \cdot \underline{S}_{GR,\,U} \tag{A.12}$$

angesehen (wie etwa beim Indirekten Matrix Konverter), so folgt mit (A.11) aus (A.12) für die Strom-Übertragungsmatrix

$$\underline{S}_{CMC,\,I} = (\underline{S}_{WR,\,U} \cdot \underline{S}_{GR,\,U})^T = \underline{S}^T_{GR,\,U} \cdot \underline{S}^T_{WR,\,U} \cdot \tag{A.13}$$

Bei entsprechender zweistufiger Auffassung der Stromkonversion von ausgangsseitiger WR- zur eingangsseitigen GR-Stufe (vgl. Abbildung 1.9(b))

$$\underline{S}_{CMC,\,I} = \underline{S}_{GR,\,I} \cdot \underline{S}_{WR,\,I} \tag{A.14}$$

ergeben sich durch Vergleich von (A.14) mit (A.13) auch die Einzelmatrizen der Stromübertragung

$$\underline{S}_{GR,\,I} = \underline{S}^T_{GR,\,U} \tag{A.15a}$$

$$\underline{S}_{WR,\,I} = \underline{S}^T_{WR,\,U} \tag{A.15b}$$

jeweils als *Transponierte* der zugehörigen Spannungs-Übertragungsmatrix.

Durch Mittelung der Gleichungen (A.5),(A.6) über eine Pulsperiodendauer T_P erhält man die zu (A.11),(A.15) korrespondierenden Transponiertenbeziehungen ebenso für die entsprechenden – mit kontinuierlichen Elementen ($\bar{s}_{i,\,j} \in [0 \ldots 1]$ mit $i, j \in \{1, 2, 3\}$) besetzten – Übertragungsmatrizen der lokalen Mittelwerte.

Anhang B

Softwaretechnischer Anhang

B.1 Optimale Bereichsanpassung der Regelparameter im 16bit Fixed Point Prozessor

Auf den nächsten drei Seiten befinden sich einige Auszüge aus dem C-Code der Implementierung der polradorientierten PSM-Regelung.

Teil 1 zeigt einen gegebenen Parametersatz der Regelung, deren Einzelwerte um mehrere Zehnerpotenzen voneinander abweichen.

Teil 2 listet die relevanten Code-Auszüge auf.
Zunächst ist die Initialisierungsfunktion angegeben, die alle Regelparameter individuell auf den Zielbereich $[0 \ldots 1] \mathrel{\hat{=}} [0 \ldots 32767]$ abgebildet, d.h. kleine Parameterwerte werden durch Multiplikation hochskaliert, während zu grosse Werte nicht auf die übliche Basis ($2^{15} = 32768$), sondern auf eine entsprechend kleinere Zweierpotenz normiert werden.

Diese Manipulationen sind innerhalb der (im Ausdruck folgenden) zyklisch abgearbeiteten Regleralgorithmen zu berücksichtigen und entsprechend rückzurechnen. Konkret erfolgt dies durch adäquat angepasste Divisionen, die mittels rechenzeitminimaler Shift-Operationen umgesetzt sind.

Als Resultat kann bei allen Rechenoperationen der Regelung die maximale Stellenauflösung erreicht werden, wodurch sich die realisierbare Regelgüte merklich erhöht.

1. Parameter-Werte:

Drehzahlregler
bPIf = 5.93289
dPIf = 0.024669
Drehzahl-Sollwert-Glättung
Tnf = 0.024 **Hinweis**: Einheit: Sekunden [s]

Stromregler
bPIif = 0.00258139
dPIif = 0.00006074

Vorsteuerungs-Parameter
Lsf = 0.00015
Psi_pf = 0.0283

2. C-Code-Zeilen:

Initialisierung der Parameter (optimale Bereichsanpassung)

```
void Init_Controllers (void) {

    Tn_ref = (int)(1/((float)SWITCH_HZ) * 1/Tnf      * (float)32768);    // Tn_ref = Tpulse / Tnf

    bPIn = (int)(bPIf                                 * (float)4096);     // base 2^12 !
    dPIn = (int)(dPIf *(float)32                      * (float)32768);    // *2^5

    bPIi = (int)(bPIif *(float)256                    * (float)32768);    // *2^8
    dPIi = (int)(dPIif *(float)8192                   * (float)32768);    // *2^13


    Ki = (int)(twoPi/60.0*(float)p*Lsf*KLsf*(float)262144     * (float)32768);    // * 2^18
    Kn = (int)(twoPi*(float)p*Psi_pf*KPsif                    * (float)32768);
...
```

Regler-Routinen (Berücksichtigung der opimalen Bereichsanpassung)

Drehzahlregler

```
// PI n
          uPIn = (n_reffilt >> 1) - (n_act << 2);
          vPIn = round((long)xPIn + ((long)(bPIn * uPIn) << 4));// <<4 division by 2^12
          IFaktn = 1;
          if ((vPIn>ULPIn) || ((vPIn<0) && (uPIn>=0) && (xPIn>=0)))
                    {
              IFaktn       = 0;
                    IDiffn = vPIn - ULPIn;
              vPIn        = ULPIn;
                    }
          if ((vPIn<LLPIn) || ((vPIn>0) && (uPIn<=0) && (xPIn<=0)))
                    {
              IFaktn       = 0;
                    IDiffn = vPIn - LLPIn;
              vPIn        = LLPIn;
                    }
          xPIn = RegCtrlrOp * (xPIn + ((long)(dPIn * (long)(uPIn*IFaktn)) >> 4) - ((long)((1-IFaktn)*IDiffn) << 16)); //>>4 div.by 2^5
       n_Sp    dCtrl_out = vPIn;
```

Drehzahl-Sollwert-Glättung

```
// PT1 n (reference filtering)
          uPT1 = (((RegCtrlrOp * n_ref) + ((1-RegCtrlrOp) * n_act)) << 3);
          vPT1_l += (long)((long)((long)uPT1 - (long)vPT1) * Tn_ref);          // with (Tnf = 0.024s, Tpulse = 80us):
          if (vPT1_l > ((long)ULPT1 << 15)) {vPT1_l = ((long)ULPT1 << 15);}        Tn_ref = Tpulse/Tnf * 32768 = 109
          if (vPT1_l < ((long)LLPT1 << 15)) {vPT1_l = ((long)LLPT1 << 15);}
          vPT1 = (int)(vPT1_l >> 15);
```

Stromregler

```
// PI iq   (// PI id)
        if (iSq_act> 8191) {iSq_act =  8191;}
        if (iSq_act<-8191) {iSq_act = -8191;}
        uPIq = RegCtrlrOp * ((iSq_ref) - (iSq_act << 2));
        vPIq = round((long)xPIq + ((long)(bPIi * uPIq) >> 7));  //>>7 div.by 2^8
        ULPIiqDyn = ULPIi - uSq_feedfwd;                        // new: Dynamic Upper limit
        LLPIiqDyn = LLPIi - uSq_feedfwd;                        // new: Dynamic Lower limit
        IFaktq = 1;
        if ((vPIq>ULPIiqDyn) || ((vPIq<0) && (uPIq>=0) && (xPIq>=0)))
                {
                IFaktq = 0;
                IDiffq = vPIq - ULPIiqDyn;
                vPIq = ULPIiqDyn;
                }
        if ((vPIq<LLPIiqDyn) || ((vPIq>0) && (uPIq<=0) && (xPIq<=0)))
                {
                IFaktq = 0;
                IDiffq = vPIq - LLPIiqDyn;
                vPIq = LLPIiqDyn;
                }
        xPIq = RegCtrlrOp * (xPIq + ((long)(dPIi * (long)(uPIq*IFaktq)) >> 12) - ((long)((1-IFaktq)*IDiffq) << 16)); //>>12 div.by 2^13
        q_CurrCtrl_out = vPIq;
```

Entkopplung & Vorsteuerung

```
// Decoupling/FeedForward
        iSd_dec = (iSd_act << 2);
        iSq_dec = (iSq_act << 2);
        uSd_feedfwd = -  round((long)(n_dec * ((long)(iSq_dec * Ki) >> 15)) >> 2);      // >>15 shift to lw (norm. to 2^15)
        uSq_feedfwd =    round(((long)(n_dec * ((long)(iSd_dec * Ki) >> 15)) >> 2)      // >>2 division by 2^18
                                          +  ((long)(n_dec * Kn) << 1));                // <<1 division by 2^15
        uSd_ref = d_CurrCtrl_out  +  uSd_feedfwd;
        uSq_ref = q_CurrCtrl_out  +  uSq_feedfwd;
        if (uSd_ref>ULDec) {uSd_ref = ULDec;}
        if (uSd_ref<LLDec) {uSd_ref = LLDec;}
        if (uSq_ref>ULDec) {uSq_ref = ULDec;}
        if (uSq_ref<LLDec) {uSq_ref = LLDec;}
```

Lebenslauf

Persönliche Daten	
Vor- und Zuname	Frank Schafmeister
Wohnort	Binzwiesenstrasse 19, 8057 Zürich
Geburtstag	14.05.1974
Geburtsort	Niedermarsberg, Deutschland
Schulausbildung	
1980 – 1984	kath. Grundschule Scherfede-Rimbeck
1984 – 1993	Hüffertgymnasium in Warburg
1993	Abitur
Wehrdienst	
1993 – 1994	Grundwehrdienst b. ABC-Abwehr-Bataillon 7 in Höxter
Studium	
1994 – 2001	Studium der Elektrotechnik an der Universität Paderborn, Vertiefung: Automatisierungstechnik
1999	Auslandspraktikum an der Tampere University of Technology, Finnland
2001	Diplom
Wiss. Assistenz & Promotion	
2001 – 2007	Wissenschaftlicher Assistent an der Professur für Leistungselektronik der Eidgenössischen Technischen Hochschule (ETH) Zürich bei Prof. Dr. J. W. Kolar

Literaturverzeichnis

[1] **Nielsen, P.:** *The Matrix Converter for an Induction Motor Drive.* Ph.D Thesis Aalborg University (1996).

[2] **Mahlein, J., und Braun, M.:** *A Matrix Converter without Diode Clamped Over-Voltage Protection.* Proc. 3rd IEEE International Power Electronics and Motion Control Conference, Beijing, China, Vol. 2, pp. 817–822 (2000).

[3] **Klumpner, C., Nielsen, P., Boldea, I., und Blaabjerg, F.:** *A New Matrix Converter-Motor (MCM) for Industry Applications.* Proc. IEEE Industry Applications Society Annual Meeting, Vol. 3, pp. 1394–1402 (2000).

[4] **Hornkamp, M., Loddenkötter, M., Münzer, M., Simon, O., und Bruckmann, M.:** *EconoMAC the First All-in-One IGBT Module for Matrix Converters.* Proc. 43rd International Power Electronics Conference, Nürnberg, 19-21 Juni, pp. 417–421 (2001).

[5] **Mahlein, J.:** *Neue Verfahren für die Steuerung und den Schutz des Matrixumrichters.* Dissertation, Universität Karlsruhe (2002).

[6] **Itoh, J., Sato, I., Odaka, A., Ohguchi, H., Kodatchi, H., und Eguchi, N.:** *A Novel Approach to Practical Matrix Converter Motor Drive System with Reverse Blocking IGBT.* Proc. 35th IEEE Power Electronics Specialists Conference, Aachen, 20-25 Juni, pp. 2380–2385 (2004).

[7] **Holtz, J., und Boelkens, U.:** *Direct Frequency Converter with Sinusoidal Line Currents for Speed-Variable AC Motors.* IEEE Trans. on Industrial Electronics, Vol. 36, No. 4, pp. 475–478 (1989).

[8] **Minari, Y., Shinohara, K., und Ueda, R.:** *PWM-Rectifier/Voltage-Source Inverter without DC Link Components for Induction Motor Drive.* IEE Proc.-B, Vol. 140, No. 6, pp. 363–368 (1993).

[9] **Zwimpfer, P.:** *Modulationsverfahren für einen zweistufigen Matrixkonverter zur Speisung von Drehstromantrieben.* Dissertation, Eidgenössische Technische Hochschule (ETH) Zürich (2002).

[10] **Wei, L., und Lipo, T.A.:** *A Novel Matrix Converter Topology With Simple Commutation.* Proc. IEEE Industry Applications Society Annual Meeting, Chicago, IL, 30 Sept.-4 Okt., Vol. 3, pp. 1749–1754 (2001).

[11] **Kolar, J.W., Baumann, M., Schafmeister, F., und Ertl, H.:** *Novel Three-Phase AC-DC-AC Sparse Matrix Converter.* Proc. 17th IEEE Applied Power Electronics Conference, Dallas, TX, 10-14 März, Vol. 2, pp. 777–791 (2002).

[12] **Venturini, M.:** *A New Sine Wave in Sine Wave Out Conversion Technique Which Eliminates Reactive Elements.* Proc. Powercon 7, San Diego, CA, pp. E3-1–E3-15 (1980).

[13] **Huber, L., und Borojevic, D.:** *Space Vector Modulated Three-Phase to Three-Phase Matrix Converter with Input Power Factor Correction.* IEEE Trans. on Industry Applications, Vol. 31, No. 6, pp. 1234–1246 (1995).

[14] **Simon, O., Bruckmann, M., Schierling, H., und Mahlein, J.:** *Design of Pulse Patterns for Matrix Converters.* EPE Journal, Vol. 13, pp. 19–24 (2003).

[15] **Piepenbreier, B., und Sack, L.:** *Verlustarmer Umrichter ohne Zwischenkreis-Kondensator.* Elektronik, Vol.1 / Jan. (2006).

[16] **Carlsson, A.:** *The Back-to-Back Converter.* Master Thesis, Lund Institute of Technology, Lund, Sweden (1998).

[17] **Round, S., Schafmeister, F., Heldwein, M., Pereira, E., Serpa, L., und Kolar, J.W.:** *Comparison of Performance and Realization Effort of a Very Sparse Matrix Converter to a Voltage DC Link PWM Inverter with Active Front End.* IEEJ Trans. IA, Vol.126-D, No.5, pp. 578–588 (2006).

[18] **Klumpner, C., Wijekoon, T., und Wheeler, P.:** *A New Class of Hybrid AC/AC Direct Power Converters.* Proc. 40th IEEE Industry Applications Society Annual Meeting, Hong Kong, China, 2-6 Okt., Vol. 4, pp. 2374–2381 (2005).

[19] **Braun, M.:** *Ein dreiphasiger Direktumrichter mit Pulsbreitenmodulation zur getrennten Steuerung der Ausgangsspannung und der Eingangsblindleistung.* Dissertation, Universität Darmstadt (1983).

[20] **Casadei D., Serra G., Tani A., und Zarri, L.:** *Matrix Converter Modulation Strategies: A New General Approach Based on Space-Vector Representation of the Switch State.* IEEE Trans. on Industrial Electronics, Vol. 49, No. 2, pp. 370–381 (2002).

[21] **Simon O., und Braun M.:** *Theory of Vector Modulation of Matrix Converters.* Proc. 9th European Conference on Power Electronics and Applications, Graz, Austria, 27-29 Aug., CDROM, P019 (2001).

[22] **Iimori, K., Shinohara, K., Tarumi, O., Fu, Z., und Muroya, M.:** *New Current-Controlled PWM Rectifier-Voltage Source Inverter without DC Link Components.* Proc. Power Conversion Conference, Nagaoka, Japan, 3-6 Aug., Vol.II, pp. 783–786 (1997).

[23] **Zwimpfer, P., und Stemmler, H.:** *Modulation and Realization of a Novel Two-Stage Matrix Converter.* Proc. 6th Brazilian Power Electronics Conference, Florianópolis, Brazil, 11-14 Nov., Vol.2, pp. 485–490 (2001).

[24] **Friedli, T., Heldwein, M.L., Giezendanner, F., und Kolar, J. W.:** *A High Efficiency Indirect Matrix Converter Utilizing RB-IGBTs.* Proc. 37th Power Electronics Specialists Conference, Jeju, Korea, 18-22 Juni, CD ROM, ISBN: 1-4244-9717-7, (2006).

[25] **Kolar, J.W., und Zach, F.C.:** *A Novel Three-Phase Three-Switch Three-Level Unity Power Factor PWM Rectifier.* Journal on Circuits, Systems, and Computers, Vol. 5, No. 3, pp. 479 - 501 (1995).

[26] **Baumann, M., Drofenik, U., und Kolar, J.W.:** *New Wide Input Voltage Range Three-Phase Unity Power Factor Rectifier Formed by Integration of a Three-Switch Buck-Derived Front-End and a DC/DC Boost Converter Output Stage.* Proc. 22nd IEEE International Telecommunications Energy Conference, Phoenix, AZ, 14-18 Sept., pp. 461–470 (2000).

[27] **Wei, L., Lipo, T.A., und Ho, C.:** *Robust Voltage Commutation of the Conventional Matrix Converter.* Proc. 34th IEEE Power Electronics Specialists Conference, Acapulco, Mexico, 15-19 Juni, Vol. 2, pp. 717–722 (2003).

[28] **Igney, J., und Braun, M.:** *A New Matrix Converter Modulation Strategy Maximizing the Control Range.* Proc. 35th IEEE Power Electronics Specialists Conference, Aachen, 20-25 Juni, Vol. 4, pp. 2875–2880 (2004).

[29] **Klumpner, C., und Blaabjerg, F.:** *A Direct Power Electronic Conversion Topology for Multi-Drive Applications.* Proc. 10th International Power Electronic and Motion Control Conference, Cavtat & Dubrovnik, Croatia, 9-11 Sept., CDROM (2002).

[30] **Mitlehner, H., Friedrichs, P., Schörner, R., Dohnke, K.O., Elpelt, R., und Stephani, D.:** *Ultra Low Loss and Fast Switching Unipolar SiC-Devices.* Proc. 41st International Power Electronics Conference, Nürnberg, 6-8 Juni, pp.137–142 (2001).

[31] **Ziegler, M., und Hofmann, W.:** *A New Two Steps Commutation Policy for Low Cost Matrix Converters..* Proc. 41st International Power Electronics Conference, Nürnberg, 6-8 Juni, pp.445–450 (2001).

[32] **Klumpner, C., Blaabjerg, F., und Nielsen, P.:** *Speeding-up the Maturation Process of the Matrix Converter Technology.* Proc. 32nd IEEE Power Electronics Specialists Conference, Vancouver, Canada, Vol. 2, pp. 1083–1088 (2001).

[33] **Grotstollen, H.:** *Regelung elektrischer Antriebe (HSII).* Vorlesungsskript Universität Paderborn, Fachgebiet Leistungselektronik u. elektr. Antriebstechnik (1997).

[34] **Kolar, J.W., und Schafmeister, F.:** *Verfahren zur Minimierung der Schaltverluste eines quasi-direkten Dreiphasen-AC/AC-Pulsumrichters bei geringer Amplitude der Ausgangsspannungsgrundschwingung.* Schweizer Patent (2003).

[35] **Kolar, J.W., und Schafmeister, F.:** *Novel Modulation Schemes Minimizing the Switching Losses of Sparse Matrix Converters.* Proc. 29th Annual Conference of the IEEE Industry Electronics Society, Roanoke, VA, 2-6 Nov., pp. 2085–2090 (2003).

[36] **Kolar, J.W., Ertl, H., und Zach, F.C.:** *Influence of the Modulation Method on the Conduction and Switching Losses of a PWM Converter System.* IEEE Trans. on Industry Applications, Vol. 27, No. 6, pp. 1063–1075 (1991).

[37] **Schafmeister, F., Baumann, M., und Kolar, J.W.:** *Analytically Closed Calculation of the Conduction Losses of Three-Phase AC-AC Sparse Matrix Converters.* EPE Journal, Vol. 13, No. 1, pp. 5–14 (2003).

[38] **Schafmeister, F., Herold, S., und Kolar, J.W.:** *Evaluation of 1200VSi-IGBTs and 1300V-SiC-JFETs for Application in Three-Phase Very Sparse Matrix AC-AC Converter Systems.* Proc. 18th Annual IEEE Applied Power Electronics Conference and Exposition, Miami Beach, FL, 9-13 Februar, Vol. 1, pp. 241–255 (2003).

[39] **Schafmeister, F., Rytz, C., und Kolar, J.W.:** *Analytical Calculation of the Conduction and Switching Losses of the Conventional Matrix Converter and the (Very) Sparse Matrix Converter.* Proc. 20th Annual IEEE Applied Power Electronics Conference, Austin, TX, 6-10 März, Vol. 2, pp. 875–881 (2005).

[40] **Friedli, T., und Kolar, J.W.:** *Verfahren zur Dreipunktmodulation eines quasi-direkten Dreiphasen-AC/AC-Pulsumrichters.* Schweizer Patentanmeldung (2006).

[41] **Klumpner, C., Lee, M., und Wheeler, P.:** *A New Three-Level Sparse Indirect Matrix Converter.* Proc. 32nd Annual Conference of the IEEE Industry Electronics Society, Paris, France, 6-10 Nov., pp. 1902–1907 (2006).

[42] **Rytz, C.:** *Analytische Berechnung der Strombelastung sowie der Schaltverluste der Leistungshalbleiter, beim konventionellen Matrix Konverter und beim Very Sparse Matrix Konverter unter Berücksichtigung verschiedener Modulationsverfahren.* Diplomarbeit, Eidgenössische Technische Hochschule (ETH) Zürich (2003).

[43] **Casadei, D., Serra, G., Tani, A., und Zarri, L.:** *A novel Modulation Strategy for Matrix Converters with reduced Switching Frequency based on Output Current sensing.* Proc. 35th IEEE Power Electronics Specialists Conference, Aachen, 20-25 Juni, Vol. 3, pp. 2373–2379 (2004).

[44] **Igney, J.:** *Steuerverfahren für Matrixumrichter unter der besonderen Betrachtung der Eingangsblindleistung.* Dissertation, Universität Karlsruhe (2006).

[45] **Schafmeister, F., und Kolar, J.W.:** *Verfahren zur Nutzung des ausgangsseitigen Blindstromes eines indirekten dreiphasen-Matrixkonverters zur Erzeugung von Eingangsblindstrom.* Schweizer Patent (2004).

[46] **Schafmeister, F., und Kolar, J.W.:** *Novel Modulation Schemes for Conventional and Sparse Matrix Converters Facilitating Reactive Power Transfer Independent of Active Power Flow.* Proc. 35th IEEE Power Electronics Specialists Conference, Aachen, 20-25 Juni, Vol. 3, pp. 2917–2923 (2004).

[47] **Schafmeister, F., und Kolar, J.W.:** *Novel Hybrid Modulation Schemes Extending the Reactive Power Control Range of Conventional and Sparse Matrix Converters Operating at Maximum Output Voltage.* Proc. 11th International Power Electronics and Motion Control Conference, Riga, Latvia, 2-4 Sept., CDROM (2004).

[48] **Wei, L., und Lipo, T.A.:** *Investigation of the Dual Bridge Matrix Converter Operating Under Boost Mode.* Proc. 11th International Power Electronics and Motion Control Conference, Riga, Latvia, 2-4 Sept., CDROM (2004).

[49] **Laimer, G., und Kolar, J.W.:** *Wide Bandwith Low Complexity Isolated Current Sensor to be Employed in 10kW/500kHz Three-Phase Unity Power Factor PWM Rectifier System.* Proc. 33rd Power Electronics Specialists Conference, Cairns, Australia, 23-27 Juni, Vol. 3, pp. 1065–1070 (2002).

[50] **Stössel, O., und Giezendanner, F.:** *Realisation of a Matrix Converter based on RB-IGBTs.* Diplomarbeit, Eidgenössische Technische Hochschule (ETH) Zürich (2005).

[51] **Kolar, J.W., Ertl, H., und Zach, F.C.:** *Calculation of the Passive and Active Component Stresses of Three-Phase PWM Converter Systems with High Pulse Rate.* Proc. 3rd European Conference on Power Electronics and Applications, Aachen, 9-12 Okt., Vol. 3, pp. 1303–1311 (1989).

[52] **Heldwein, M., Nussbaumer, T., und Kolar, J.W.:** *Differential Mode EMC Input Filter Design for Three-Phase AC-DC-AC Sparse Matrix PWM Converters.* Proc. 35th IEEE Power Electronics Specialists Conference, Aachen, 20-25 Juni, Vol. 3, CDROM (2004).

[53] **Schönberger, J., Friedli, T., Round, S. D., und Kolar, J.W.:** *An Ultra Sparse Matrix Converter with a Novel Active Clamp Circuit.* Proc. 4th Power Conversion Conference, Nagoya, Japan, 2-5 April, CD-ROM, ISBN: 1-4244-0844-X, (2007).

[54] **Laimer, G.:** *Ultrakompaktes 10kW/500kHz Dreiphasen-Gleichrichtermodul.* Dissertation, Eidgenössische Technische Hochschule (ETH) Zürich (2005).

[55] **IEC C.I.S.P.R. I.S.M.:** *Radio-Frequency Equipment – Electromagnetic Disturbance Characteristics – Limits and Methods of Measurement.* Pub. 11, Geneve, Switzerland (1997).

[56] **Bernet, S., Ponnaluri, S., und Teichmann, R.:** *Design and Loss Comparison of Matrix Converters and Voltage-Source Converters for Modern AC Drives.* IEEE Trans. on Industrial Electronics, Vol. 49, No. 2, pp. 304–314 (2002).

[57] **Klumpner, C., und Blaabjerg, F.:** *Experimental Evaluation of Ride-Through Capabilities for a Matrix Converter Under Short Power Interruptions.* IEEE Trans. on Industrial Electronics, Vol. 49, No. 2, pp. 315–324 (2002).

[58] **Fräger, C.:** *Permanentmagnet-Synchronantriebe im Feldschwächbetrieb.* Electrosuisse Bulletin SEV/AES, No. 3 (2006).

[59] **Schuster, A.:** *A Matrix Converter without Reactive Clamp Elements for an Induction Motor Drive.* Proc. 29th IEEE Power Electronics Specialists Conference, Fukuoka, Japan, 17-22 Mai, Vol. 1, pp. 714–720 (1998).

[60] **Casadei, D., Serra, G., und Tani, A.:** *Reduction of the Input Current Harmonic Content in Matrix Converters under Input/Output Unbalance.* IEEE Trans. on Industrial Electronics, Vol. 45, No. 3, pp. 401–411 (1998).

[61] **Wei, L., Matsushita, Y., und Lipo, T.A.:** *A Compensation Method for Dual-bridge Matrix Matrix Converters Operating under Distorted Source Voltages.* Proc. 29th Annual Conference of the IEEE Industry Electronics Society, Roanoke, VA, 2-6 Nov., pp. 2078–2084 (2003).

[62] **Ohguchi, H., Itoh, J., Sato, I., Odaka, A., Kodatchi, H., und Eguchi, N.:** *An Improvement Scheme of Control Performance for Matrix Converter.* Proc. 11th International Power Electronics and Motion Control Conference, Riga, Latvia, 2-4 Sept., CDROM (2004).

[63] **Schafmeister, F., und Kolar, J.W.:** *Analyse der Regelung einer permanenterregten Synchronmaschine bei Speisung durch einen dreiphasigen Sparse-Matrix-Konverter.* Beitrag zum ANSOFT Inspiring Design Workshop, Stuttgart, 8 Okt. (2002).

[64] **Cordes, S.:** *Beanspruchungen der Halbleiterventile in einem Matrixconverter.* Dissertation, Universität Hannover (2002).

[65] **Heinke, F., und Sittig, R.:** *The Monolithic Bidirectional Switch (MBS) in a Matrix Converter Application.* Proc. 13th International Symposium on Power Semiconductor Devices and ICs, Osaka, Japan, 4-7 Juni, pp. 367–371 (2001).

[66] **Gausch, F.:** *Digitale Regelungen.* Vorlesungsskript Universität Paderborn, Fachgebiet Steuerungs- u. Regelungstechnik (1997).

[67] **Latzel, W.:** *Einführung in die digitalen Regelungen.* Springer Verlag, Berlin (2002).

[68] **Föllinger, O.:** *Regelungstechnik.* 6. Auflage, Hüthig Verlag (1990).

[69] **Tietze, U., Schenk, C.:** *Schaltungstechnik.* 9. Auflage, Springer Verlag (1990).

[70] **Grotstollen, H.:** *Leistungselektronik (HSII).* Vorlesungsskript Universität Paderborn, Fachgebiet Leistungselektronik u. elektr. Antriebstechnik (1996).

[71] **Jenni, F., und Wüest, D.:** *Steuerverfahren für selbstgeführte Stromrichter.* vdf Hochschulverlag AG ETH Zürich / B.G. Teubner Stuttgart, Zürich (1995).

[72] **ANSOFT Corporation:** *Simulation System Simplorer 6.0 – User Manual.* 4 Station Sqare, Suite200, Pittsburgh, PA 15219-1119, USA (2003).

[73] **Analog Devices, Inc.:** *ADSP-2199x Mixed Signal DSP Controller Hardware Reference.* One Technology Way, P.O.Box 9106, Norwood, MA 02062-9106, USA (2003).

[74] **Trüllinger, A., Nold, A., und Gilomen, M.:** *Entwicklung und praktische Realisierung eines High-Speed DSP-Moduls für die digitale Regelung eines Dreiphasen-Pulsgleichrichtersystems hoher Taktfrequenz.* Diplomarbeit, Eidgenössische Technische Hochschule (ETH) Zürich (2003).

[75] **Lemme, H.:** *Ein Modul für alle Strombereiche – Magnetoresistive Stromsensoren kompakt wie noch nie.* Elektronik, Vol.9 / Sept. (1999).

[76] **IXYS Corporation:** *FIO 50-12BD Bidirectional Switch with IGBT and fast Diode Bridge.* Advanced Technical Information (2001).

[77] **IXYS Corporation:** *FII 50-12E IGBT Phaseleg.* Advanced Technical Information (2000).