

Vergleich, Dimensionierung und Realisierung einphasiger Power Factor Correctors minimalen Realisierungsaufwands

U. Drogenik ÖVE, IEEE, J. W. Kolar ÖVE, IEEE¹

Zukünftig wird es zu strengeren Vorschriften bezüglich Netzzrückwirkungen von Gleichrichtern kommen. Während Diodenbrücken einfach, kompakt und billig sind, weist ihr Netzstrom niederfrequente Oberschwingungen auf. In den letzten Jahren wurden verschiedene Gleichrichter entwickelt, die durch eine aktive Stromregelung niederfrequente Stromüberschwingungen vermeiden. Der deutlich reduzierte Filteraufwand ermöglicht kleinere und kompaktere Gesamtsysteme. In dieser Arbeit werden vier solche Schaltungen vorgestellt und verglichen. Das Hauptaugenmerk liegt auf einer einfachen, kostengünstigen Realisierung, wie es seitens der Industrie gefordert wird. Bei der Dimensionierung wird besonders auf die systematische Auswahl der Leistungshalbleiter eingegangen.

Schlüsselwörter: Power Factor Corrector; Leistungshalbleiter; Schaltverluste; Stromregelung; phasenverschobene Taktung

Comparison, dimension and realization of one-phase power factor correctors with minimal demand of realization. In the future laws and restrictions will limit the amplitudes of the low frequency harmonics of mains currents of rectifier systems. While diode bridges are very simple, compact and cheap, their input current shows high low-order harmonics. In the past various rectifier systems have been developed that avoid low-order input current harmonics by means of active current control. The significantly reduced input filter results in a small and compact total rectifier system. In this paper different rectifier systems are discussed and compared. Since industry is interested in simple and cheap solutions the rectifier systems are discussed under these considerations. Besides an introduction of different power circuits and control schemes, the systematic choice of the power semiconductors is presented.

Keywords: power factor corrector; power semiconductor; switching loss; current control; interleaved boost converter

1. Einleitung

Das mit der fortschreitenden Verbreitung leistungselektronischer Systeme zunehmende Problem derartiger Netzzrückwirkungen hat zu Vorschriften geführt, die die Netzstromüberschwingungen entsprechend der dem Netz entnommenen Leistung limitieren. Um diesen Vorschriften gerecht zu werden, kann man große Filter einsetzen. Besser ist die Verwendung von Gleichrichtern, die durch eine geeignete Stromregelung

näherungsweise sinusförmige Netzströme führen. Die Stromüberschwingungen sind gering, die Baugröße des netzseitigen EMV-Filters ist daher wesentlich kleiner.

Für netzfreundliche Gleichrichtersysteme ergeben sich folgende Forderungen:

- sinusförmige Eingangsströme,
- regelbare Ausgangsspannung,
- Leistungsfaktor näherungsweise eins.

Bei Leistungen ab etwa 2 kW verwendet man zunehmend dreiphasige Gleichrichter. Diese Arbeit beschäftigt sich mit einphasigen Gleichrichtern, die im praktischen Einsatz typisch für Leistungen bis 3,0 kW eingesetzt werden.

¹ Dipl.-Ing. Dr. Uwe Drogenik, Univ.-Ass. Dipl.-Ing. Dr. Johann W. Kolar, Technische Universität Wien, Institut für Elektrische Antriebe und Maschinen, Gußhausstraße 27–29/E372, A-1040 Wien.

2. Vergleich von Schaltungen

Die weitverbreitete Diodenbrücke mit ausgangsseitigem Glättungskondensator zeichnet sich durch ihre Einfachheit aus. Die Nachteile sind eine netzabhängige unregelmäßige Ausgangsspannung und starke niederfrequente Harmonische im Netzstrom, die mit zunehmender Leistung dominieren. Zukünftig werden die niederfrequenten Harmonischen durch noch striktere Vorschriften limitiert sein, und der Diodengleichrichter wird ebenso wie die Thyristorbrücke von geregelten PFC-(Power Factor Correction-)Gleichrichtern ersetzt werden. Die folgenden Schaltungen sind so ausgelegt, dass das Gesamtbauvolumen der Induktivitäten immer gleich ist.

2.1 Einfacher Hochsetzsteller

Abb. 1 (a) zeigt die Struktur des einphasigen Hochsetzstellers. Durch eine geeignete Stromregelung (Pulsbreitenmodulation) wird der Leistungstransistor mit hoher Frequenz (Schaltfrequenz, typisch 20 kHz bis 100 kHz) derart geschaltet, dass sich eingangsseitig ein Strom mit sinusförmiger Grundschiwingung und schaltfrequentem Rippel einstellt [Abb. 1 (b)].

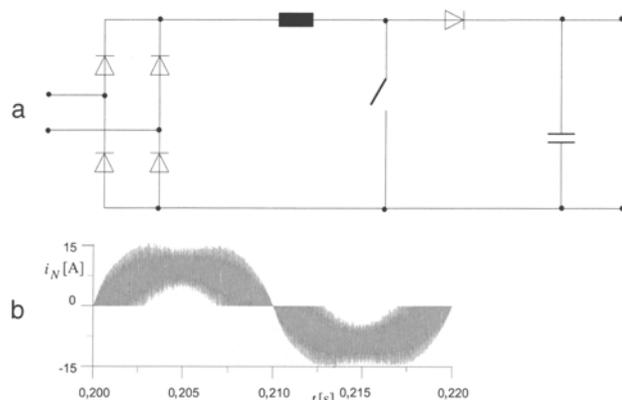


Abb. 1. (a) Leistungskreis des einfachen Hochsetzstellers (boost converter) (b) Ungefilterter Netzstrom für $U_N = 327$ V, $U_{OUT} = 400$ V, $P_{OUT} \approx 1,6$ kW, $L_1 = 300$ μ H, $f_p \approx 20$ kHz

Die Regelung kann diskret oder als Komplett-Baustein inklusive aller Schutzfunktionen (z. B. UC3854 von UnitRode) aufgebaut werden.

Vorteile des einfachen Hochsetzstellers:

- geringe Komplexität des Gesamtsystems,
- simple Regelung, auch als Baustein verfügbar,
- Strommessung mit billigem Shuntwiderstand,
- keine (aufwendige, teure) Potentialtrennung zwischen Regelung und Leistungskreis nötig.

Nachteil des einfachen Hochsetzstellers:

- hohe Bauteilbelastung bei größerer Leistung.

Zusammenfassend gilt, dass der einfache Hochsetzsteller auf Grund seiner Einfachheit bis etwa 1 kW in

die engere Wahl zu ziehen ist, bei zunehmender Leistung wegen der starken Bauteilbelastung, jedoch zunehmend unattraktiv wird.

2.2 Zwei parallele gegengleich getaktete Hochsetzsteller

Eine Parallelschaltung zweier einfacher Hochsetzsteller führt zu einer prinzipiellen Aufteilung der Strombelastung auf die beiden Teilsysteme [1], [3], [5], [6]. Wenn man durch eine geeignete Stromregelung die Teilsysteme gegengleich taktet, dann kommt es zu einer 180° -Phasenverschiebung der Stromrippel der Teilsysteme, der Netzstrom als Summe der beiden Teilströme weist einen Rippel mit doppelter Schaltfrequenz und reduzierter Amplitude auf. Analysen zeigen, dass die Gesamtbaugröße der Induktivitäten theoretisch geviertelt werden kann, verglichen mit dem einfachen Hochsetzsteller bei selber Leistung und gleichen Verlusten. Weiters sinkt die Strombelastung des ausgangsseitigen Kondensators, der daher kleiner und billiger wird.

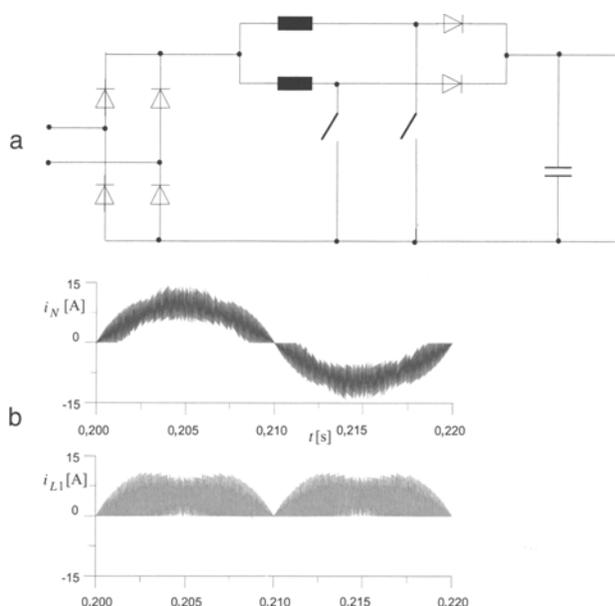


Abb. 2. (a) Leistungskreis der parallelen gegengleich getakteten Hochsetzsteller (interleaved boost converter) (b) Ungefilterter Netzstrom für $\hat{U}_N = 327$ V, $U_{OUT} = 400$ V, $P_{OUT} \approx 1,6$ kW, $L_1 = L_2 = 300$ μ H (halber Spitzenstrom wie in 2.1), $f_p = 20$ kHz (c) Strom in L_1

Abb. 2 (a) zeigt den Leistungskreis. Jedes Teilsystem wird wie der einfache Hochsetzsteller geregelt, allerdings sind die schaltfrequenten Sägezahn- bzw. Dreieckssignale um 180° phasenverschoben. Weiters muss der Strom in den beiden Teilsystemen so geregelt werden, dass er sich gleichmäßig auf die beiden Teilsysteme aufteilt. Die Regelung ist einfach und billig.

Vorteile der gegengleich getakteten Hochsetzsteller:

- geringe Bauteilbelastung jedes Teilsystems,
- Netzstromrippel hat doppelte Schaltfrequenz und deutlich reduzierte Amplitude,
- Gesamtbaugröße der Induktivitäten kann geviertelt werden, verglichen mit dem einfachen Hochsetzsteller bei selber Leistung und gleichen Verlusten,
- reduzierte Strombelastung des Ausgangskondensators (erhöhte Lebensdauer),
- simple Regelung,
- Strommessung mit billigen Shuntwiderständen,
- keine (aufwendige, teure) Potentialtrennung zwischen Regelung und Leistungskreis nötig.

Zusammenfassend gilt, dass der gegengleich getaktete parallele Hochsetzsteller gegenüber dem einfachen Hochsetzsteller vor allem bei Leistungen ab 1 kW deutliche Vorteile aufweist.

2.3 Zweischalter-Hochsetzsteller

Eine interessante, weniger bekannte Schaltung ist in Abb. 3 (a) gezeigt. Die Anzahl der Dioden ist hier reduziert, im Strompfad befindet sich immer eine Diode weniger als bei den anderen Schaltungen. Dadurch spart man Flussspannungsverluste einer Diode ein, der Wirkungsgrad steigt (Größenordnung $\approx 1\%$).

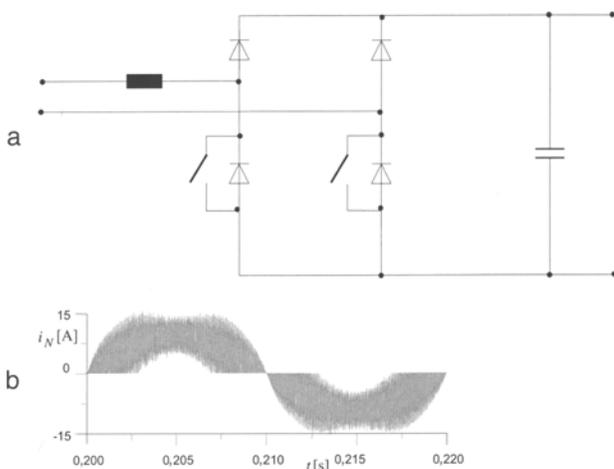


Abb. 3. (a) Leistungskreis Zweischalter-Hochsetzsteller ohne eingangsseitige Diodenbrücke (b) Ungefilterter Netzstrom für $\hat{U}_N = 327$ V, $U_{OUT} = 400$ V, $P_{OUT} \approx 1,6$ kW, $L_1 = 300$ μ H, $f_p = 20$ kHz

Ein Nachteil ist, dass die zwei Transistoren nur zu 50 % ausgelastet sind. Dadurch ergeben sich höhere Kosten für die Leistungshalbleiter. Die Regelelektronik ist simpel, der Strom wird mit Shuntwiderständen gemessen, es ist keine Potentialtrennung zwischen Leistungskreis und Regelelektronik nötig.

Diese Schaltung sollte nur dann in Erwägung gezogen werden, wenn ein besonders hoher Wirkungsgrad gefordert wird.

2.4 Dreistufiger Hochsetzsteller

Abb. 4 (a) zeigt einen dreistufigen Hochsetzsteller [2], [3]. Bei dreistufigen Gleichrichtern stehen prinzipiell drei Spannungen $+\frac{U_z}{2}$, 0 , $-\frac{U_z}{2}$ (statt $+\frac{U_z}{2}$ und $-\frac{U_z}{2}$) zur Netzstrombildung zur Verfügung, der Netzstromverlauf lässt sich daher besser dem Sollstromverlauf anpassen. Bei gleicher Schaltfrequenz kann der Netzstromrippel deutlich reduziert werden. Anders gesagt kann die Baugröße der Induktivität in Abb. 4 (a) gegenüber der Induktivität in Abb. 1 theoretisch geviertelt werden.

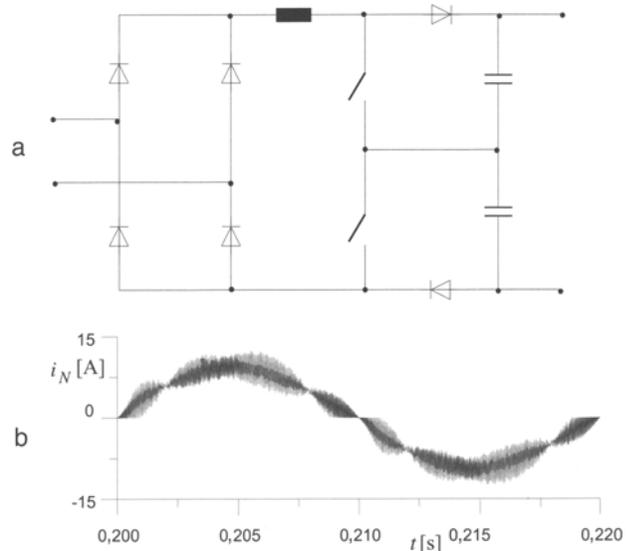


Abb. 4. (a) Leistungskreis dreistufiger Hochsetzsteller mit Mittelpunkt (b) Ungefilterter Netzstrom für $\hat{U}_N = 327$ V, $U_{OUT} = 400$ V, $P_{OUT} \approx 1,6$ kW, $L_1 = 300$ μ H, $f_p = 20$ kHz

Der große Vorteil dieser Schaltung ist ihre gute Eignung für hohe Ausgangsspannungen, Leistungstransistoren und Ausgangskapazitäten tragen nur die halbe Ausgangsspannung. Bei hohen Ausgangsspannungen ($U_z > 500$ V) wird der Wirkungsgrad zunehmend besser als beim gegengleich getakteten parallelen Hochsetzsteller [Abb. 2 (a)].

Der wesentliche Nachteil des dreistufigen Hochsetzstellers liegt in der aufwendigeren Regelelektronik. Die Struktur des Leistungskreises verlangt die potentialgetrennte Ansteuerung von mindestens einem der beiden Leistungstransistoren. Auch die Strommessung muss potentialgetrennt mit einem aktiven Stromsensor erfolgen. Der Mittelpunkt muss durch eine zusätzliche Regelschleife stabilisiert werden. Aufwand und Kosten für Potentialtrennung zwischen Leistungskreis und Regelelektronik sind beträchtlich.

Zusammenfassend ist der Dreipunkt-Hochsetzsteller bezüglich Leistungsdichte und Baugröße mit dem gegengleich getakteten parallelen Hochsetzsteller gleichzusetzen. Er hat aber die aufwendigste und kostenintensivste Regelung aller vier hier vorgestellten



Systeme. Bei hohen Ausgangsspannungen (ab etwa 500 V) stellt der dreistufige Hochsetzteller die beste Lösung dar [3].

3. Leistungshalbleiter

Bei der Dimensionierung muss man entsprechend der jeweiligen Anwendung zwischen Schaltfrequenz, Netzstromrippel, Größe der Induktivitäten und angestrebten Wirkungsgrad des Systems einen Kompromiss finden [8]. Wie man optimale Parameter systematisch bestimmen kann, soll nun gezeigt werden.

3.1 Messung der Schaltverluste

Die Schaltverluste sind proportional der Schaltfrequenz. Beim Einschalten wird der geschaltete Strom durch den Rückstrom der Diode überlagert. Schaltverluste können daher nicht als alleinige Eigenschaft des Leistungstransistors betrachtet werden, sondern sind immer eine Eigenschaft der verwendeten Kombination Leistungstransistor – Schaltdiode [9].

Für Leistungen im Bereich $P_{OUT} < 2 \text{ kW}$, $U_Z = 400 \text{ V}$ hat sich in umfangreichen Vergleichsmessungen der Warp-IGBT IRG4PC50W (TO247) von International Rectifier in Verbindung mit der Schaltdiode HFA25TB60 (TC220) Ultra-Fast (23ns) Soft Recovery von International Rectifier als besonders günstig erwiesen.

Leistungshalbleiter können bis maximal $150 \text{ }^\circ\text{C}$ arbeiten. Für eine sichere Dimensionierung wird die Betriebstemperatur mit $120 \text{ }^\circ\text{C}$ angesetzt. Bei einer vorgegebenen Umgebungstemperatur (z. B. $75 \text{ }^\circ\text{C}$ Kühlkörpertemperatur) und angestrebtem Wirkungsgrad ergibt sich der erforderliche Kühlkörper, der die Systemgröße wesentlich mitbestimmt. Die Schaltverlustmessungen müssen bei der Betriebstemperatur des Siliziums, also $120 \text{ }^\circ\text{C}$ durchgeführt werden. Außerdem muss beachtet werden, dass im kalten Zustand maximale Schaltüberspannungen auftreten, die über einen Gate-Vorwiderstand eingestellt werden.

Abb. 5 und Abb. 6 zeigen das Ein- und Ausschalten des Warp-IGBT in Kombination mit der Diode

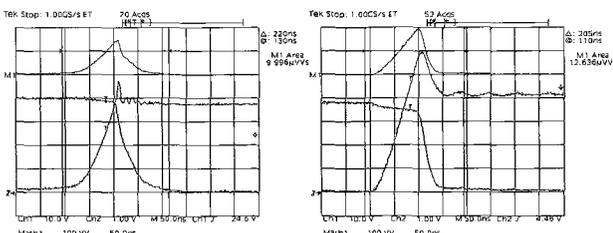


Abb. 5. Aus- und Einschalten des Warp-IGBT (in Kombination mit Diode HFA25TB60) bei $T_{St} = 27 \text{ }^\circ\text{C}$ ($U_{Sperr} = 380 \text{ V}$, $I_S = 40 \text{ A}$, Skalierung: $10 \frac{\text{A}}{\text{Div}}$, $100 \frac{\text{V}}{\text{Div}}$, $50 \frac{\text{ns}}{\text{Div}}$), Schaltverluste $E_{OFF} = 1000 \mu\text{W s}$, $E_{ON} = 1260 \mu\text{W s}$

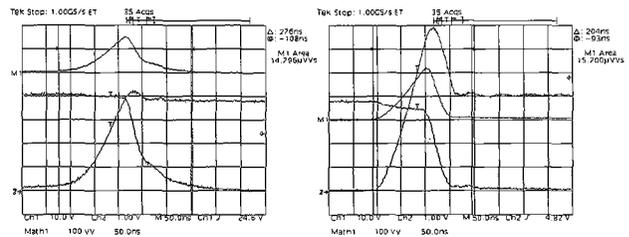


Abb. 6. Aus- und Einschalten des Warp-IGBT (in Kombination mit Diode HFA25TB60) bei $T_{St} = 120 \text{ }^\circ\text{C}$ ($U_{Sperr} = 380 \text{ V}$, $I_S = 40 \text{ A}$, Skalierung: $10 \frac{\text{A}}{\text{Div}}$, $100 \frac{\text{V}}{\text{Div}}$, $50 \frac{\text{ns}}{\text{Div}}$), Schaltverluste $E_{OFF} = 1480 \mu\text{W s}$, $E_{ON} = 1570 \mu\text{W s}$

HFA25TB60 für Raumtemperatur $27 \text{ }^\circ\text{C}$ und Betriebstemperatur $120 \text{ }^\circ\text{C}$. Man sieht den Zeitverlauf von Spannung am Transistor, Strom durch den Transistor und der Verlustleistung als Produkt von Strom- und Spannungsverlauf. Die Sperrspannung beträgt $U_Z = 380 \text{ V}$, der geschaltete Strom ist $I = 40 \text{ A}$. Die in Abb. 5 und Abb. 6 angegebene Verlustenergie ergibt sich durch Integration der Verlustleistung innerhalb der Schaltzeit (jeweils die beiden senkrechten Linien).

3.2 Auswertung und Interpretation

Die Messergebnisse des vorigen Kapitels ergeben charakteristische Verlustkennzahlen des Warp-IGBT (in Verbindung mit der Diode HFA25TB60) für eine Sperrspannung $U_Z = 380 \text{ V}$, die in erster Näherung stromunabhängig sind.

$$k_{GES}^{27^\circ\text{C}} = \frac{1}{I} (E_{ON}^{27^\circ\text{C}} + E_{OFF}^{27^\circ\text{C}}) \approx 50 \frac{\mu\text{W s}}{\text{A}}, \quad (1)$$

$$k_{GES}^{120^\circ\text{C}} = \frac{1}{I} (E_{ON}^{120^\circ\text{C}} + E_{OFF}^{120^\circ\text{C}}) \approx 70 \frac{\mu\text{W s}}{\text{A}}, \quad (2)$$

Die Gesamtverluste im Leistungstransistor bestehen aus Schaltverlusten und Leitverlusten, und es gilt allgemein für Schalttransistoren in beliebigen Topologien:

$$P_V^{LEIT}(M, I_T) = r_{ON} I_{T,rms}^2 + U_F I_{T,avg}$$

$$P_V^{SCH}(f_p, I_T) = \frac{1}{2\pi} \int_{2\pi} i_T(\varphi_N) k_{GES} f_p d\varphi_N,$$

$$P_V^{GES} = P_V^{GES}(M, f_p, I_T) = P_V^{LEIT} + P_V^{SCH}, \quad (3)$$

mit $M = \hat{U}_N / U_Z$ als Modulationsindex. Die Leitverluste lassen sich aus der Schaltungstopologie einfach berechnen. Im Folgenden wird der einfache Hochsetzteller mit sinusförmigem Netzstrom analysiert. Die Ergebnisse lassen sich direkt z. B. auf die Teilsysteme des gegengleich getakteten parallelen Hochsetztellers umlegen.

Die Verwendung des Transistors wird begrenzt durch die maximal abführbare Verlustleistung $P_{V,MAX}^{GES}$, die sich ergibt mit

$$P_{V,MAX}^{GES} = \frac{1}{R_{TH}} (T_{Si} - T_{K\u00fchlk\u00f6rper}), \quad (4)$$

wobei R_{TH} der gesamte W\u00e4rme\u00fcbergangswiderstand zwischen Silizium und K\u00fchlk\u00f6rper ist. Aus der Gl. (3) l\u00e4sst sich durch einfache Umformung der Strom I_N als Funktion in f_p (f\u00fcr konstantes M) ausdr\u00fccken, wobei die Verluste P_V^{GES} konstante Scharparameter darstellen. Die sich ergebende Kurvenschar in einem \hat{I}_N, f_p -Diagramm zeigt auf einen Blick, welche Schaltfrequenz bei einem gegebenen Netzstrom (bzw. Gleichrichterleistung) zu welchen Verlusten f\u00fchrt bzw. ob die freiwerdende Verlustw\u00e4rme \u00fcberhaupt an den K\u00fchlk\u00f6rper abgegeben werden kann.

Die zweite wichtige Gr\u00f6\u00dfe, die sich ebenfalls direkt aus G. (3) ableiten l\u00e4sst, ist der Wirkungsgradverlust $\Delta\eta$ im Leistungstransistor. In einer ersten groben Absch\u00e4tzung entspricht der Wirkungsgradverlust im Transistor dem halben Gesamtwirkungsgradverlust. Aus der Leistungsbilanz ergibt sich der Wirkungsgradverlust im Leistungstransistor mit.

$$\Delta\eta = \frac{P_V^{GES}}{P_{IN}} = \Delta\eta(M, f_p, \hat{I}_N), \quad (5)$$

so dass sich durch simple Umformung der Strom \hat{I}_N als Funktion f_p (f\u00fcr konstantes M) ausdr\u00fccklich l\u00e4sst, wobei die Wirkungsgradverluste $\Delta\eta$ konstante Scharparameter darstellen. Die sich ergebenden Kurven charakterisieren den Systemwirkungsgrad. Die grafische Auswertung der oben beschriebenen Zusammenh\u00e4nge ist f\u00fcr die Topologie des einfachen Hochsetzstellers [Abb. 1 (a)] in der Abb. 7 dargestellt. Der Modulationsindex ist mit $M = 0,33$ angenommen, das entspricht einer Eingangsspannung von $U_{N,rms} = 90\text{ V}$ bei $U_Z = 380\text{ V}$ (z. B. untere Grenze bei Weitspannungs-

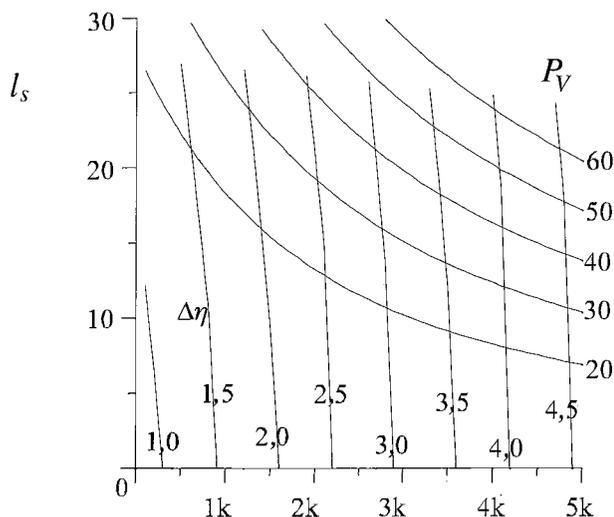


Abb. 7. Scharcurven $P_V = \text{const}$ bzw. $\Delta\eta = \text{const}$ des Warp-IGBT in Kombination mit Diode HFA25TB60 bei $T_{Si} = 120\text{ }^\circ\text{C}$, $U_{Sperr} = 380\text{ V}$ in Abh\u00e4ngigkeit der Schaltfrequenz f_p f\u00fcr einfachen Hochsetzsteller mit $M = 0,33$

eingangsbereich in USA, also ein extrem ung\u00fcnstiger Betriebsfall).

Aus der Abb. 7 kann man Folgendes sofort herauslesen: Bei $M = 0,33$ ($U_{N,rms} = 90\text{ V}$, $U_Z = 380\text{ V}$) und einer gew\u00fcnschten Gesamtleistung $P_{OUT} = 1,5\text{ kW}$ des einfachen Hochsetzstellers (das entspricht einem Strom $\hat{I}_N = 23,6\text{ A}$) ist f\u00fcr eine Schaltfrequenz $f_p = 30\text{ kHz}$ der Wirkungsgradverlust im Leistungstransistor $\Delta\eta \approx 3,3\%$, der Gesamtsystem-Wirkungsgrad ist daher in grober N\u00e4herung $\eta_{GES} \approx 1 - 2 \cdot \frac{3,3}{100} \approx 0,93$. Die absoluten W\u00e4rmeverluste im Transistor von $P_V^{GES} \approx 43\text{ W}$ werden ans K\u00fchlblach abgef\u00fchrt.

F\u00fcr andere Schaltungstopologien [z. B. Abb. 3 (a) oder Abb. 4 (a)] lassen sich basierend auf Gl. (3) Diagramme analog zu Abb. 7 erstellen.

4. Auswahl der Induktivit\u00e4ten

4.1 Grundlagen

Neben dem K\u00fchlk\u00f6rper bestimmen die Induktivit\u00e4ten die Gesamtgr\u00f6\u00dfe des PFC-Gleichrichters [7]. Gemeinsam mit der Schaltfrequenz definiert die Induktivit\u00e4t den Netzstromrippel, f\u00fcr den einfachen Hochsetzsteller gilt

$$\Delta\hat{I}_N = \frac{U_Z}{4f_p L_N}. \quad (6)$$

\u00c4blicherweise wird $\Delta\hat{I}_N < 0,2\hat{I}_N$ angestrebt, um das eingangsseitige EMV-Filter nicht zu gro\u00df werden zu lassen. Grundlegende Parameter der Induktivit\u00e4t sind der Luftspalt d_{LUFT} , die S\u00e4ttigungsinduktion $\hat{B}_{S,MAX}$ und die Wicklungszahl N , wobei gilt

$$d_{LUFT} = \mu_0 \frac{N\hat{I}_N}{\hat{B}_{S,MAX}}, \quad L_N = \mu_0 \frac{N^2 A_q}{d_{LUFT}}. \quad (7)$$

Die Gl. (7) ist eine grobe N\u00e4herung, die gemessenen Induktivit\u00e4tswerte liegen daher oft bis zu 50 % h\u00f6her.

4.2 Materialien

Anforderungen an die Kernmaterialien sind

- hohe S\u00e4ttigungsinduktion $\hat{B}_{S,MAX}$,
- geringe Wirbelstromverluste.

Standard-Kerne in der Leistungselektronik sind Ferritkerne (N27). Auf Grund ihres hohen elektrischen Widerstands haben Ferrite extrem kleine Wirbelstromverluste. Von Nachteil ist die relativ geringe S\u00e4ttigungsinduktion typisch mit $\hat{B}_{S,MAX} \approx 0,3\text{ T}$.

Um die Baugr\u00f6\u00dfe der Induktivit\u00e4ten zu reduzieren, wird die S\u00e4ttigungsinduktion erh\u00f6ht [Gl. (7)]. Ein derartige Magnetkern ist beispielsweise PERMENORM 5000H2 mit $\hat{B}_{S,MAX} \approx 1,2\text{ T}$. Der gro\u00dfe Nachteil dieser Materialien liegt in den Wirbelstromverlusten, die bereits ab $f_p \approx 10\text{ kHz}$ so gro\u00df werden, dass diese



Materialien derzeit für einen Einsatz in PFC-Gleichrichtern völlig ungeeignet sind.

Vielversprechend sind die amorphen Ringbandkerne, die ebenfalls hohe Sättigungsinduktion haben, jedoch so wie Ferrite veranschlässigbare Wirbelstromverluste aufweisen. Amorphe Ringbandkerne sind weniger flexibel als andere Kerne, weil neben der Kerngeometrie auch der Luftspalt eingebaut und somit fix vorgegeben ist. Die resultierende Induktivität ist stark stromabhängig und sinkt bei großen Strömen. Generell gilt, dass das Volumen einer Induktivität mit Ferritkern etwa doppelt so groß ist wie das Volumen einer Induktivität mit einem amorphen Ringbandkern.

5. Zusammenfassung

Auf Grund zukünftig strenger Vorschriften bezüglich Netzrückwirkungen werden im Bereich mittlerer Leistung (0,5 kW bis 3,0 kW) einfache Diodengleichrichter von PFC-Gleichrichtern mit sinusförmigen Netzströmen verdrängt werden. In dieser Arbeit werden vier für die industrielle Anwendung interessante Topologien vorgestellt, die sich durch einfachen Leistungskreis, simple Regelung und geringe Kosten auszeichnen. Es wird ein einfaches Verfahren zur systematischen Dimensionierung eines PFC-Gleichrichters erläutert, wobei das Hauptaugenmerk auf der Auswahl der Leistungshalbleiter und der Schaltfrequenz liegt. Abschließend wird die Dimensionierung der Induktivitäten diskutiert, die entscheidend Baugröße und Kosten des Gesamtsystems bestimmt.

Danksagung

Die Autoren danken dem Jubiläumsfonds der Österreichischen Nationalbank für die großzügige Unterstützung der Forschungsarbeiten am Institut für Elektrische Antriebe und Maschinen.

Schrifttum

- [1] Balogh, L., Redl, R.: Power factor correction with interleaved boost converters in continuous-inductor-current mode. Proceedings of the 8th Applied Power Electronics Conference, San Diego, USA, 7. bis 11. März (1993), S. 168–174.
- [2] Bartholomeus, P., Le Moigne, P.: A 3kW unit-power-factor multilevel rectifier double-boost converter. Proceedings of the 7th European Conference on Power Electronics and Applications, Trondheim, Norwegen, 8. bis 10. Sept. (1997), Vol. IV, S. 204–209.
- [3] Zhang, M. T., Jiang, Y., Lee, F. C., Jovanovic, M. M.: Single-phase three-level boost power factor correction converter. Proceedings of the 10th Applied Power Electronics Conference, Dallas, USA, 5. bis 9. März (1995), Vol. I, S. 434–439.
- [4] Maksimovic, D., Erickson, R.: Universal-input, high power-factor, boost double rectifiers. Proceedings of the 10th Applied Power Electronics Conference, Dallas, USA, 5. bis 9. März (1995), Vol. I, S. 459–465.
- [5] Albach, M., Dambois, D.: Optimized operation mode for 3kW off-line preconditioners circuits. Proceedings of the 4th European Conference on Power Electronics and Applications, Florenz, Italien, 3. bis 5. Sept. (1991), Vol. III, S. 134–139.
- [6] Miwa, B. A., Otten, D. M., Schlecht, M. F.: High efficiency power factor correction using interleaving techniques. Proceedings of the 7th Applied Power Electronics Conference, Boston, USA, 23. bis 27. Feb. (1992), S. 557–568.
- [7] Carsten, B.: Simplified calculation of magnetic and electrical losses in unity power factor boost preregulators. Application Notes: MICROMETALS, Inc.
- [8] Zach, F. C.: Leistungselektronik. 3. Auflage, Springer-Verlag, Wien New York (1990).
- [9] Kolar, J. W., Ertl, I., Zach, F. C.: Design and experimental investigation of a three-phase high power density high efficiency unity power factor PWM (VIENNA) rectifier employing a novel integrated power semiconductor module. Proceedings of the 11th IEEE APEC, San Jose (CA), 3. bis 7. März, Vol. 2, (1996), S. 514–523.