

SCHWEIZERISCHE EIDGENOSSENSCHAFT
EIDGENÖSSISCHES INSTITUT FÜR GEISTIGES EIGENTUM

(11) CH 708 218 B1

(51) Int. Cl.: H02M 3/335 (2006.01)

Erfindungspatent für die Schweiz und Liechtenstein

Schweizerisch-liechtensteinischer Patentschutzvertrag vom 22. Dezember 1978

(12) **PATENTSCHRIFT**

(21) Anmeldenummer: 01110/13

(22) Anmeldedatum: 12.06.2013

(43) Anmeldung veröffentlicht: 15.12.2014

(24) Patent erteilt: 31.07.2017

(45) Patentschrift veröffentlicht: 31.07.2017

(73) Inhaber:
ETH Zürich ETH Transfer, HG E 47-49 Rämistrasse 101
8092 Zürich ETH-Zentrum (CH)

(72) Erfinder:
Gabriel Ignacio Ortiz, 8046 Zürich (CH)
Johann W. Kolar, 8044 Zürich (CH)

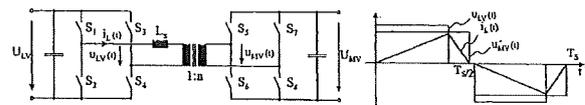
(74) Vertreter:
Frei Patentanwaltsbüro AG, Postfach 1771
8032 Zürich (CH)

(54) **Verfahren zum Betreiben einer Umrichterbrücke.**

(57) Ein nach dem erfindungsgemässen Verfahren zu betreibender Umrichter weist eine erste Umrichterbrücke (S_1, S_2, S_3, S_4), die erste DC-Anschlüsse mit einer ersten Seite eines Transformators verbindet, und eine zweite Umrichterbrücke (S_5, S_6, S_7, S_8), die zweite DC-Anschlüsse mit einer zweiten Seite des Transformators verbindet, auf. Die erste Umrichterbrücke weist einen ersten Schaltertyp und einen zweiten Schaltertyp auf, wovon der erste Schaltertyp ein besseres Schaltverhalten als der zweite Typ hat.

Das Verfahren weist die Schritte auf:

- Betreiben der zweiten Umrichterbrücke mit Nullstromschalten, indem alle Stromausschaltereignisse in der ersten Umrichterbrücke ausgeführt werden;
- Betreiben der ersten Umrichterbrücke so, dass alle Stromausschaltereignisse mit dem ersten Schaltertyp und Nullstrom-Schaltereignisse mit dem zweiten Schaltertyp durchgeführt werden.



Beschreibung

[0001] Die Erfindung betrifft das Gebiet elektronischer Leistungsumrichter und insbesondere ein Verfahren zum Betreiben eines elektrischen Leistungsumrichters.

[0002] DC/DC-Hochleistungsumrichter werden typischerweise zum Verknüpfen einer Niederspannungs-(LV)-DC-Sammelschiene mit einer Mittelspannungs-(MV)-DC-Sammelschiene mittels eines zwischengeschalteten Mittelfrequenz-(MF)-AC-Zwischenkreises genutzt. Wenn herkömmliche SI-IGBT-Halbleiter in dem Umrichter der MV-Seite verwendet werden, sind Topologien, welche Nullstromschalten (ZCS – Zero Current Switching) wenigstens auf der MV-Seite ermöglichen, sehr erwünscht und oft zwingend erforderlich, um die gewünschten Wirkungsgradziele zu erreichen.

[0003] Eine der Topologien, die den Betrieb der MV-Seite unter ZCS erlauben, ist die doppelte aktive Brücke («dual active bridge, DAB) im Dreieckstrommodus, welcher in «Symmetrical multilevel Converters with two quadrant DC-DC feeding», Ph.D. dissertation, Swiss Federal Institute of Technology Lausanne (EPFL), 2000» vorgeschlagen wurde und in Fig. 1a dargestellt ist. In dieser Topologie können durch geeignete Wahl der Arbeitszyklen und Phasenverschiebung zusammen mit einer geeigneten Auslegung des Wicklungsverhältnisses des MF Transformators alle Stromausschalttereignisse auf die LV-Seite verschoben werden, um somit einen ZCS-Betrieb auf der MV-Seite zu erreichen.

[0004] Eine detaillierte Beschreibung des Modulationsverfahrens ist in Fig. 1b für Leistungsübertragung von der LV- auf die MV-Seite dargestellt. Zum Beginn des Schaltzyklus sind S_1 , S_4 , S_5 und S_8 eingeschaltet und somit ist die an die serielle Induktivität angelegte Spannung $u_{LV}(t) - u_{MV}(t)/n$. Wenn das Transformatorwicklungsverhältnis grösser als U_{MV}/U_{LV} ist, steigt der Strom durch die Induktivität L_S linear an, bis die Einschaltdauer der LV-Seite vorüber ist. An diesem Punkt wird S_4 ausgeschaltet und der Strom fliesst auf der LV-Seite im Freilauf durch die Schalter S_1 und die Antiparalleldiode von S_3 . Die an die Induktivität L_S angelegte Spannung ist nun $-u_{MV}(t)/n$, und somit nimmt der Strom ab, bis er Null zu dem Zeitpunkt erreicht, an dem die MV-Seite mit ZCS ausgeschaltet wird. Der Betrieb während des zweiten Halbzyklus ist analog, wobei auf der LV-Seite S_2 zum Ausschalten des Stroms verwendet wird, während der Freilaufpfad durch S_3 und die antiparallele Diode von S_1 gebildet wird.

[0005] Die Ströme und Spannungen in den Schaltern der LV-Seite während einer Schaltperiode sind in Fig. 2 dargestellt. Wie man sehen kann, wird der Spitzenstrom durch S_2 und S_4 ausgeschaltet, während S_1 und S_3 mit Nullstrom ausgeschaltet werden. Zusätzlich kann beobachtet werden, dass S_1 und S_3 Strom während eines vergleichsweise längeren Teils des Schaltzyklus in Bezug auf die Schalter S_1 und S_3 leiten. Es sollte auch angemerkt werden, dass diese Modulation modifiziert werden kann, um die Ausschaltung von Strom in den Schaltern S_1 und S_3 und einen ZCS-Betrieb in den Schaltern S_2 und S_4 zu realisieren.

[0006] Es ist daher eine Aufgabe der Erfindung, ein Verfahren zum Betreiben eines Leistungsumrichters des eingangs erwähnten Typs zu schaffen, welches den Wirkungsgrad des Leistungsumrichters weiter erhöht.

[0007] Diese Ziele können mittels eines Verfahrens gemäss Anspruch 1 erreicht werden.

[0008] Das Verfahren zum Betreiben eines Leistungsumrichters nutzt einen wenigstens zwei aktive Umrichterbrücken aufweisenden Umrichter, eine erste Umrichterbrücke, die erste DC-Anschlüsse mit einer ersten Seite eines Transformators verbindet, und eine zweite Umrichterbrücke, die zweite DC-Anschlüsse mit einer zweiten Seite des Transformators verbindet,

[0009] wobei eine Spannung U_{MV} an den zweiten DC-Anschlüssen höher als eine Spannung U_{LV} an den ersten DC-Anschlüssen ist, und

[0010] die erste Umrichterbrücke einen ersten Schaltertyp und einen zweiten Schaltertyp aufweist, wovon der erste Schaltertyp ein besseres Schaltverhalten als der zweite Typ hat. Beispielsweise haben sie niedrigere Schaltverluste.

[0011] Es kann eine Induktivität in Reihe zu den Transformatorwicklungen entweder auf der ersten Seite oder der zweiten Seite oder auf beiden Seiten verteilt angeordnet sein. Die Induktivität kann als ein eigenständiges diskretes Element oder als eine Streuinduktivität des Transformators selbst realisiert sein.

[0012] Das Verfahren weist die Schritte auf:

- Betreiben der zweiten Umrichterbrücke mit Nullstromschalten und Ausführen aller Stromausschalttereignisse in der ersten Umrichterbrücke;
- Betreiben der ersten Umrichterbrücke so, dass alle Stromausschalttereignisse mit dem ersten Schaltertyp und verbleibende Nullstrom-Schalttereignisse mit dem zweiten Schaltertyp durchgeführt werden.

[0013] Typischerweise hat der zweite Schaltertyp ein besseres Leitverhalten als der erste Typ. Typischerweise weist jeder Brückenstrang einen oberen Schalter mit einer Freilaufdiode und einen unteren Schalter mit einer Freilaufdiode auf.

[0014] In einer Ausführungsform ist die erste Umrichterbrücke eine vollständige H-Brücke, die zwei Brückenstränge aufweist, wobei jeder Brückenstrang dafür eingerichtet ist, einen entsprechenden Anschluss der ersten Seite des Transformators entweder mit einem positiven oder negativen Anschluss der ersten DC-Quelle zu verbinden,

[0015] wobei jeder Brückenstrang einen oberen Zweig mit einem von dem ersten Schaltertyp und einen unteren Zweig mit einem von dem zweiten Schaltertyp oder umgekehrt aufweist, und insbesondere beide oberen Zweige den ersten Schaltertyp aufweisen oder beide unteren Zweige den ersten Schaltertyp aufweisen.

[0016] In einer Ausführungsform weist das Verfahren den Schritt der Steuerung der Schalter der ersten Umrichterbrücke auf, um wiederholt die nachstehende Ablauffolge zu implementieren:

- Leiten eines Stroms von einem oberen DC-Anschluss durch einen oberen Schalter in einem ersten Strang, den Transformator und durch einen unteren Schalter eines zweiten Strangs zu einem unteren DC-Anschluss;
- Ausschalten des durch einen ersten von den oberen und unteren Schalter fließenden Stroms, wobei der erste Schalter von dem ersten Typ ist, wobei der Strom dann zu einer Freilaufdiode eines dritten Schalters kommutiert, wobei der dritte Schalter der zu dem ersten Schalter in demselben Strang komplementäre (oder gegenüberliegende) ist und von dem zweiten Typ ist;
- wenn oder nachdem der Strom null erreicht, Ausschalten eines zweiten von dem oberen und unteren Schalter, wobei der zweite Schalter von zweiten Typ ist, und Einschalten eines vierten Schalters, wobei der vierte Schalter der zu dem zweiten Schalter in demselben Strang komplementäre und von dem ersten Typ ist; und
- Einschalten des dritten Schalters.

[0017] Somit nimmt nach dem Ausschalten des durch den ersten Schalter fließenden Stroms der Freilaufstrom ab und ein Schalten bei Nullstrom oder Schalten bei sehr niedrigem Strom kann in dem zweiten Schalter stattfinden (eine Beschränkung auf einen Strom von genau Null ist nicht immer erforderlich. In der Praxis schaltet man einen gewissen Strom, aber dieser ist wenigstens 10-mal niedriger als der maximale geschaltete Strom). Nur der erste Schalter muss in der Lage sein, einen erheblichen Nicht-Nullstrom auszuschalten, und es kann dafür gesorgt werden, dass er ein besseres Schaltverhalten hat. Der zweite Schalter benötigt kein derartiges Schaltverhalten und kann dafür optimiert sein, ein besseres Leitverhalten zu haben.

[0018] Nach dem Einschalten des vierten Schalters kommutiert der Strom von dem zweiten zu dem dritten Schalter. Nach dem Einschalten des dritten Schalters erfolgt der Stromfluss von dem oberen DC-Anschluss durch den dritten Schalter, den Transformator und den vierten Schalter zu dem unteren DC-Anschluss. Dieser ist analog zu dem Stromfluss in der Anfangssituation, wobei der erste und vierte Schalter ihre Rollen vertauschen und der zweite und dritte Schalter ihre Rollen vertauschen.

[0019] Das Ausschalten des zweiten Schalters und das Einschalten des vierten Schalters müssen nicht unbedingt genau bei einem Nulldurchgang erfolgen. Der Strom kann bei null gehalten werden, indem man die zweite Brücke im Freilauf hält, bis der (z.B. positive) Halbzyklus beendet ist, wobei sich an diesem Punkt die Prozedur für den nächsten umgekehrten (z.B. negativen) Zyklus wiederholt.

[0020] In einer Ausführungsform ist die erste Umrichterbrücke eine aktive am Neutralpunkt geklemmte (ANPC – Active Neutral Point Clamped) Brücke, die einen Brückenstrang aufweist, wobei der Brückenstrang dafür eingerichtet ist, einen ersten Anschluss der ersten Seite des Transformators entweder mit einem positiven oder negativen Anschluss der ersten DC-Quelle oder mit einem Mittelpunktspannungspunkt zwischen dem positiven und negativen Anschluss zu verbinden, während ein zweiter Anschluss der ersten Seite des Transformators mit dem Mittelpunktspannungspunkt verbunden ist,

[0021] wobei der Brückenstrang einen oberen Zweig mit einem oberen von dem ersten Schaltertyp, der zwischen dem ersten Anschluss der ersten Seite des Transformators und einem oberen Strangmittelpunkt angeordnet ist, einem ersten oberen von dem zweiten Schaltertyp, der zwischen dem oberen Strangmittelpunkt und dem positiven Anschluss der ersten DC-Quelle angeordnet ist, und einem zweiten oberen von dem zweiten Schaltertyp, der zwischen dem oberen Strangmittelpunkt und einem Mittelpunktspannungspunkt angeordnet ist, aufweist,

[0022] wobei der Brückenstrang einen unteren Zweig mit einem unteren von dem ersten Schaltertyp, der zwischen dem ersten Anschluss der ersten Seite des Transformators und einem unteren Strangmittelpunkt angeordnet ist, einem ersten unteren von dem zweiten Schaltertyp, der zwischen dem unteren Strangmittelpunkt und dem negativen Anschluss der ersten DC-Quelle angeschlossen ist, und einem zweiten unteren von dem zweiten Schaltertyp, der zwischen dem unteren Strangmittelpunkt und dem Mittelpunktspannungspunkt angeordnet ist, aufweist.

[0023] In einer Ausführungsform weist das Verfahren den Schritt der Steuerung der Schalter der ersten Umrichterbrücke auf, um wiederholt die nachstehende Ablauffolge zu implementieren:

- Leiten eines Stroms von dem positiven Anschluss der ersten DC-Quelle durch den oberen Zweig zu dem ersten Anschluss der ersten Seite des Transformators;
- Ausschalten dieses durch den oberen von dem ersten Schaltertyp fließenden Stroms und, nach einer Verriegelungsverzögerung, Einschalten des unteren von dem ersten Schaltertyp, wobei der Strom dann auf den unteren von dem ersten Schaltertyp und die Freilaufdiode des zweiten unteren von dem zweiten Schaltertyp kommutiert;
- wenn dieser Strom Null erreicht, Ausschalten des ersten oberen von dem zweiten Schaltertyp und Einschalten des ersten unteren von dem zweiten Schaltertyp;
- Wiederholen der vorstehenden Schritte mit gespiegelmtem Betrieb der oberen und unteren Zweige.

[0024] In einer Ausführungsform hat wenigstens einer von den Schaltern des ersten Typs eine Widerstandscharakteristik und einen zusätzlichen parallelgeschalteten Schalter, wobei der zusätzliche Schalter eine bipolare Charakteristik hat, wobei das Verfahren, wenn diese Parallelschaltung von Schaltern eingeschaltet wird, den Schritt zuerst des Einschaltens des zusätzlichen Schalters und dann nach einer Verzögerung des Einschaltens des Schalters des ersten Typs aufweist.

[0025] Auch hier kann das Schalten bei Nullstrom oder Schalten bei sehr niedrigem Strom in dem ersten unteren von dem zweiten Schaltertyp stattfinden. (Eine Beschränkung auf einen Strom von genau Null ist nicht immer erforderlich. In der Praxis schaltet man einen gewissen Strom, aber dieser ist wenigstens 10-mal niedriger als der in der Spitze geschaltete Strom.)

[0026] In einer Ausführungsform ist der Schalter des ersten Typs ein Feldeffekttransistor, insbesondere ein MOSFET, und der zusätzliche Schalter ist ein Schalter mit einer bipolaren Leistungsstufe. Dieses kann ein IGBT-, Thyristor, Bipolartransistor usw. sein.

[0027] Weitere Ausführungsformen sind aus den abhängigen Patentansprüchen ersichtlich.

[0028] Der Erfindungsgegenstand wird detaillierter in dem nachstehenden Text unter Bezugnahme auf exemplarische Ausführungsformen beschrieben, welche in den beigefügten Zeichnungen veranschaulicht sind und darstellen:

- Fig. 1 eine Topologie einer doppelten aktiven Brücke (1a) und eine Modulation im Dreieckstrommodus (1b).
- Fig. 2 Ströme und Spannungen in den vier Schaltern der LV-(Niederspannungs)Seite der doppelten aktiven Brücke im Dreieckstrommodus.
- Fig. 3 mögliche Anordnungen von Hybridschaltern, die im ZCS Dreieckstrommodus-Modulationsverfahren verwendet werden. In 3a und 3b sind Vollbrücken dargestellt, bei denen die MOSFETs mit den oberen und unteren DC-Schienen verbunden dargestellt sind, während 3c eine ANPC basierende Struktur für höhere Spannungen darstellt.
- Fig. 4 ANPC-Wellenformen; 4a: Ausgangsspannung und Strom; 4b: Gatesignale für alle Schalter und 4c: Strom und Spannungen in jedem von den Schaltern.
- Fig. 5 Hybridbrücken mit Leitungsverlustverringerung mittels parallelgeschalteter MOSFET- und IGBT-Schalter. In 5a und 5b sind Vollbrücken dargestellt, bei denen die MOSFETs mit den unteren und oberen DC-Schienen verbunden sind, während 5c eine NPC basierende Struktur für höhere Spannungen darstellt.
- Fig. 6 Ströme und Spannungen in den sechs Schaltern der in Fig. 5a und 5c dargestellten Brücken. Die Leitungsverluste sind erheblich durch die Unterstützung der MOSFETs mit einem parallelen IGBT reduziert, welcher einen Grossteil des Stroms während der Leitungsphase übernimmt.
- Fig. 7 eine Modifikation an der Modulation in dem Hybridschalter im Falle parasitärer Induktivitäten in den Zwischenverbindungen. In 7a sind die Ausgangskennlinien des MOSFET und IGBT dargestellt, wo die an die Induktivität angelegte Spannung gesehen werden kann. Das Schaltmuster, das dazu beiträgt, die Ströme auszugleichen, ist in 7b dargestellt.
- Fig. 8 eine Klassifizierung von hybriden NPC-Brücken, die in einem Dreieckstrommodus (ZCS/ZVS) abhängig von der Leistungsflussrichtung und der Schaltverlustverteilung arbeiten; 8a: Gleichrichter (unidirektionaler Leistungsfluss) mit ZVS in den Schaltern S_2 und S_3 (MOSFETs); 8b: bidirektionale Brücke mit Verlustreduzierung im Gleichrichtungsmodus; 8c: bidirektionale Brücke mit Verlustreduzierung im Gleichrichtungsmodus und 8d: bidirektionale aktive NPC-Brücke mit Verlustreduzierung im Gleichrichter- und Umrichtermodus (symmetrisch).

[0029] Die in den Zeichnungen verwendeten Bezugszeichensymbole und deren Bedeutungen sind in zusammengefasster Form in der Liste der Bezugszeichensymbole aufgelistet. Im Prinzip sind identische Teile mit denselben Bezugszeichensymbolen in den Figuren versehen.

[0030] Das vorstehend erwähnte Verhalten der Brücke der LV-Seite im Dreieckstrommodus ermöglicht die Verwendung von Halbleiterbauelementen mit gutem Schaltverhalten (z.B. MOSFETs) zum Ausschalten des Stroms, während Halbleiterbauteile mit gutem Leitverhalten (z.B. IGBTs) im Falle von ZCS-Elementen verwendet werden können. Drei mögliche Anordnungen der Brücke der LV-Seite sind in Fig. 3 dargestellt. Im Falle, dass eine Vollbrückenstruktur verwendet wird, können die MOSFETs mit der oberen oder der unteren DC-Schiene gemäss Darstellung in Fig. 3a bzw. 3b verbunden sein.

[0031] Wenn höhere Spannungen auf der DC-Seite erforderlich sind, kann eine im Neutralpunkt geklemmte («Neutral Point Clamped», NPC) Struktur mit Mittelabgriff verwendet werden. Jedoch kann zur Erzielung einer Verlustreduzierung für den Leistungsfluss in beiden Richtungen eine aktive NPC(ANPC)-Struktur gemäss Darstellung in Fig. 8c verwendet werden. Diese Brückenordnung weist MOSFETs als die inneren Schalter und IGBTs S_5 und S_6 parallel zu den Klemm-dioden auf.

[0032] Die Gate-Signale für alle Bauelemente zur Leistungsübertragung von der LV- auf die MV-Seite gemäss Darstellung in Fig. 4a sind in Fig. 4b dargestellt, während die Strom- und Spannungswellenformen für alle Schalter in Fig. 4c dargestellt sind. Zu Beginn werden die Schalter S_1 , S_2 und S_6 eingeschaltet und legen somit positive Spannung U_{LV} an den Ausgang der Brücke an. Der Strom nimmt zu, bis die Einschaltdauer auf der LV-Seite vorüber ist, der Zeitpunkt, wenn S_2 ausgeschaltet wird, gefolgt von der Einschaltung von S_3 nach der Verriegelungsverzögerung. Das Ausschalten von S_2 zwingt den Strom zum Freilauf durch die Schalter S_6 und S_3 , und legt somit null Spannung an den Ausgang an. Am Ende des ersten Halbzyklus wird S_1 ausgeschaltet, gefolgt von dem Einschalten von S_4 , und legt somit eine negative Spannung $-U_{LV}$ an den Ausgang der Brücke an und beginnt den negativen Halbzyklus, wenn der analoge Prozess beginnt.

[0033] Im Falle, dass eine weitere Reduzierung der Leitungsverluste in den eine Stromausschaltung durchführenden Bauelementen (MOSFETs in Fig. 3) erforderlich ist, können sie durch einen Halbleiter mit guten Leitverhalten wie beispielsweise durch IGBTs unterstützt werden. Zwei mögliche Strukturen für diesen Fall sind in Fig. 5 dargestellt. In Fig. 5a und 5b sind auf Vollbrücken basierende Strukturen mit MOSFETs dargestellt, die mit den negativen bzw. positiven Schienen verbunden sind. Unter Verwendung der Schaltung in Fig. 3c könnte eine ANPC-Struktur für höhere Spannung mit IGBTs parallel zu MOSFETs S_4 und S_2 implementiert werden, um die Leitungsverluste in der Brücke weiter zu reduzieren. Dieses Konzept ist in «K. Hoffmann, J.P. Karst, «High frequency power switch – improved Performance by MOSFETs and IGBTs connected in parallel», European Conference on Power Electronics and Applications, 2005, pp. 11 vorgestellt. Dieses Konzept führt jedoch zu den nachstehenden Problemen:

[0034] Ideale Strom- und Spannungswellenformen in den Halbleiterbauteilen in dem Falle der Struktur von Fig. 5a sind in Fig. 6 dargestellt. Zu Beginn des Schaltzyklus werden die Schalter S_1 , $S_{4,1}$ und $S_{4,2}$ gleichzeitig gemäss Darstellung in Fig. 6a und 6d eingeschaltet. Die Stromleitung wird zwischen $S_{4,1}$ und $S_{4,2}$ aufgeteilt. Da jedoch IGBTs geringere Vorwärtsspannungsabfälle zeigen, fließt der Grossteil des Stroms durch $S_{4,2}$. Bevor die Einschaltdauer vorüber ist, wird $S_{4,2}$ ausgeschaltet und somit der gesamte Strom auf $S_{4,1}$ (MOSFET) kommutiert, wo er später ausgeschaltet wird. Der Prozess ist für den zweiten Halbzyklus analog, in welchem die Schalter S_3 , $S_{2,1}$ und $S_{2,2}$ in derselben Weise genutzt werden (siehe Fig. 6c und 6b).

[0035] Parasitäre Induktivitäten in der Zwischenverbindung zwischen den MOSFET und dem IGBT können zu möglichen Problemen in der Aufteilung des Stroms zwischen den zwei Bauelementen führen. Fig. 7 kann zur Erläuterung dieses Phänomens verwendet werden. Die Ausgangskennlinien des MOSFET und IGBT zeigen, dass, solange der geleitete Strom gering ist, dieser von dem MOSFET geleitet wird, da er eine niedrigere Impedanz für den Strom bietet. Sobald der Strom ansteigt, wird der Spannungsabfall in dem MOSFET höher als in dem IGBT, und somit beginnt der Strom, auf den IGBT zu kommutieren, wie es am Beginn des ersten und zweiten Halbschaltzyklus in Fig. 6b bzw. 6d zu sehen ist. Die parasitäre Induktivität L_{int} in der Zwischenverbindung des MOSFET und IGBT verlängert jedoch die erforderliche Zeit für die Kommutierung des Stroms von dem MOSFET auf den IGBT bei der relativ kleinen daran angelegten Spannung, welche nur die Differenz zwischen den IGBT- und MOSFET-Vorwärtsspannungsabfällen ist.

[0036] Um die Stromaufteilung zwischen den zwei vorstehend erwähnten Bauelementen zu verbessern, kann eine Verzögerung $t_{on,M}$ in das Einschaltsignal des MOSFET eingefügt werden. Die sich ergebenden Stromformen sind zusammen mit den Gate-Signalen für den MOSFET und IGBT $S_{2,1}$ bzw. $S_{2,2}$ in Fig. 7b dargestellt. Diese Verzögerung verbessert die Stromaufteilung zwischen den zwei Bauelementen, wodurch die Länge der Zeiten $t_{on/M}$ und $t_{off/I}$ optimiert werden kann, um minimale Leitungs- und Schaltverluste in den Halbleiterbauelementen zu erzielen.

[0037] Wenn NPC-Brücken auf der LV-Seite wie vorstehend beschrieben betrieben werden, gibt es verschiedene Optionen zur Kombination von Schaltern mit gutem Schaltverhalten und Schaltern mit gutem Leitverhalten, nämlich MOSFETs bzw. IGBTs. Diese Optionen sind in Fig. 8 dargestellt.

[0038] Wenn nur eine Gleichrichtung erforderlich ist, d.h., ein Leistungsfluss von der AC- auf die DC-Seite, stellt die in Fig. 8a dargestellte Konfiguration eine sinnvolle Lösung dar. In dieser Schaltung werden nur die inneren Schalter S_2 und S_3 zum Schalten des Stroms verwendet, während die Gleichrichterioden dazu genutzt werden, den Strom in den DC-Zwischenkreis einzuspeisen. Wenn ein bidirektionaler Leistungsfluss erforderlich ist, können die in Fig. 8c und 8d dargestellten Umrichter verwendet werden. Wenn sie im Gleichrichtermodus betrieben wird, führt die Konfiguration in Fig. 8b alle Stromausschaltereignisse mit den MOSFETs S_2 und S_3 aus, während die IGBTs S_1 und S_2 im ZCS-Modus arbeiten. Wenn Leistung von der DC- auf die AC-Seite übertragen wird, sind die äusseren IGBTs S_1 und S_4 erforderlich, um den Spitzenstrom auszuschalten, um somit ZCS in diesen Bauelementen aufzugeben und die Schaltverluste zu erhöhen. Andererseits könnte, wenn eine Reduzierung in den Schaltverlusten für den Umrichterbetrieb (Leistung von der DC- auf die AC-Seite) erforderlich ist, die Anordnung in Fig. 8d verwendet werden. Hier werden für die äusseren Schalter MOSFETs eingesetzt, da sie erforderlich sind, den Spitzenstrom auszuschalten, während die inneren IGBTs S_2 und S_3 im ZCS-Modus betrieben werden. Im Gleichrichtungsmodus muss jedoch der Spitzenstrom durch die inneren IGBTs ausgeschaltet werden, um somit die Schaltverluste zu erhöhen. In diesen zwei letzten Anordnungen führt die asymmetrische Erzeugung von Schaltverlusten zu unterschiedlichen Nennleistungsabgaben in Abhängigkeit von der Leistungsrichtung, wenn in allen Fällen dieselbe Sperrschichttemperatur angenommen wird.

[0039] Um eine Verlustreduzierung unabhängig von der Leistungsflussrichtung zu erzielen, kann die in Fig. 8d dargestellte Brücke verwendet werden. Diese Brücke ersetzt die Klemmdioden durch aktive IGBT-Schalter und ist somit als aktive im Neutralpunkt geklemmte Brücke (ANPC) bekannt. Mit dieser Struktur kann die Stromausschaltung immer durch die

inneren Schalter S_2 und S_3 unabhängig von der Leistungsflussrichtung durchgeführt werden, und ermöglicht somit die Verwendung von MOSFETs in diesem Falle und von IGBTs für alle anderen Schalter. Das Ergebnis ist eine symmetrische Verusterzeugung durch einen durch die MOSFETs durchgeführten weichen Schaltvorgang, während ZCS in allen IGBTs erreicht wird.

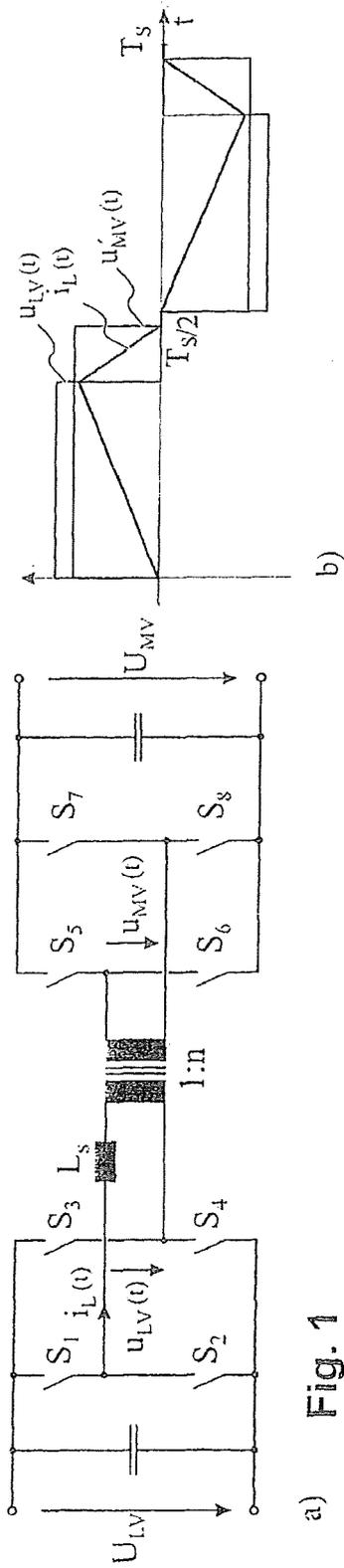
[0040] Obwohl die Erfindung in den vorliegenden Ausführungsformen beschrieben worden ist, versteht es sich ausdrücklich, dass die Erfindung nicht darauf beschränkt ist, sondern innerhalb des Schutzzumfangs der Ansprüche verschieden verwirklicht und ausgeführt werden kann.

Patentansprüche

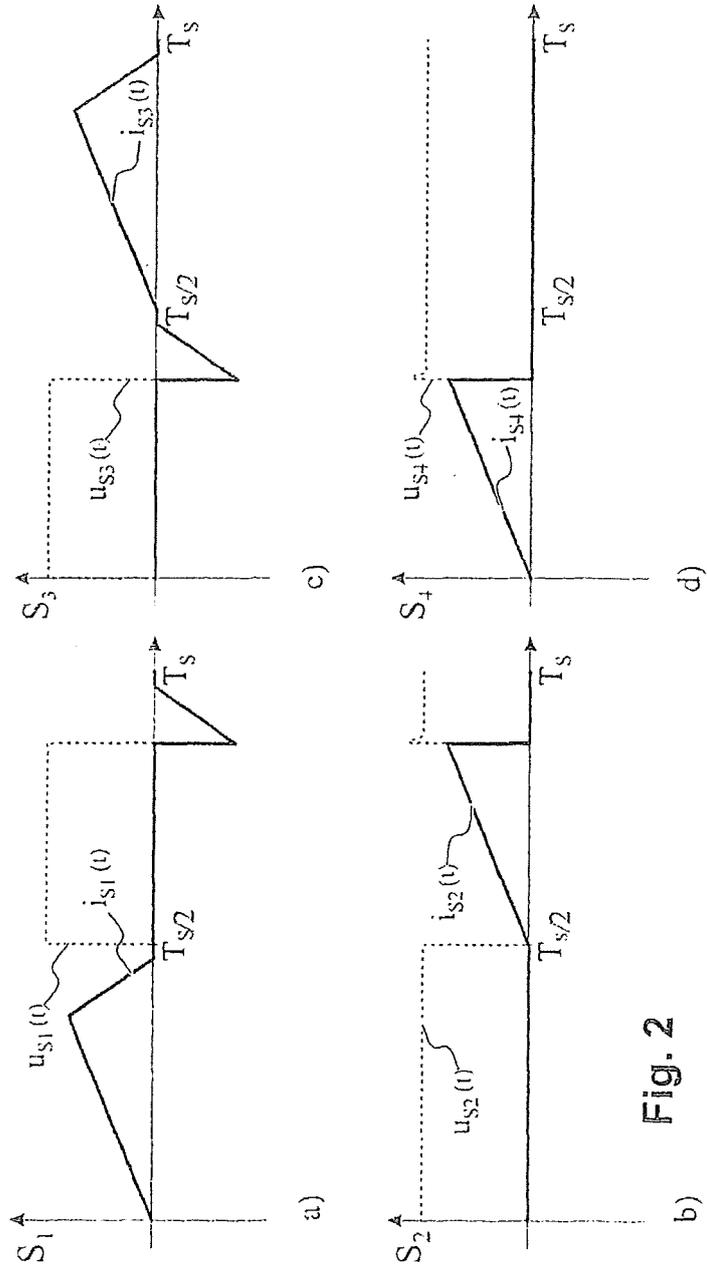
1. Verfahren zum Betreiben eines elektrischen Leistungsumrichters, wobei der Umrichter zwei aktive Umrichterbrücken, eine erste Umrichterbrücke (S_1, S_2, S_3, S_4), die erste DC-Anschlüsse mit einer ersten Seite eines Transformators verbindet, und eine zweite Umrichterbrücke (S_5, S_6, S_7, S_8), die zweite DC-Anschlüsse mit einer zweiten Seite des Transformators verbindet, aufweist, wobei eine Spannung U_{MV} an den zweiten DC-Anschlüssen höher als eine Spannung U_{LV} an den ersten DC-Anschlüssen ist, die erste Umrichterbrücke einen ersten Schaltertyp und einen zweiten Schaltertyp aufweist, wovon der erste Schaltertyp ein besseres Schaltverhalten als der zweite Typ hat, wobei das Verfahren die Schritte aufweist:
 - Betreiben der zweiten Umrichterbrücke mit Nullstromschaltern, und Ausführen aller Stromausschalt ereignisse in der ersten Umrichterbrücke;
 - Betreiben der ersten Umrichterbrücke so, dass alle Stromausschalt ereignisse mit dem ersten Schaltertyp und verbleibende Nullstrom-Schalt ereignisse mit dem zweiten Schaltertyp durchgeführt werden.
2. Verfahren nach Anspruch 1, wobei die erste Umrichterbrücke eine vollständige H-Brücke ist, die zwei Brückenstränge aufweist, wobei jeder Brückenstrang ($S_1, S_2; S_3, S_4$) dafür eingerichtet ist, einen entsprechenden Anschluss der ersten Seite des Transformators entweder mit einem positiven oder negativen Anschluss der ersten DC-Quelle zu verbinden, wobei jeder Brückenstrang einen oberen Zweig mit einem Schalter von dem ersten Schaltertyp und einen unteren Zweig mit einem Schalter von dem zweiten Schaltertyp oder umgekehrt aufweist, und insbesondere beide oberen Zweige den ersten Schaltertyp aufweisen oder beide unteren Zweige den ersten Schaltertyp aufweisen.
3. Verfahren nach Anspruch 1, das den Schritt der Steuerung der Schalter der ersten Umrichterbrücke aufweist, um wiederholt die nachstehende Ablauffolge zu implementieren:
 - Leiten eines Stroms von einem oberen DC-Anschluss durch einen oberen Schalter in einem ersten Strang, den Transformator und durch einen unteren Schalter eines zweiten Strangs zu einem unteren DC-Anschluss;
 - Ausschalten des durch einen ersten Schalter von den oberen und unteren Schalter fließenden Stroms, wobei der erste Schalter von dem ersten Typ ist, wobei der Strom dann zu einer Freilaufdiode eines dritten Schalters kommutiert, wobei der dritte Schalter der zu dem ersten Schalter in demselben Strang komplementäre ist und von dem zweiten Typ ist;
 - wenn oder nachdem der Strom Null erreicht, Ausschalten eines zweiten Schalters von dem oberen und unteren Schalter, wobei der zweite Schalter vom zweiten Typ ist, und Einschalten eines vierten Schalters, wobei der vierte Schalter der zu dem zweiten Schalter in demselben Strang komplementäre und von dem ersten Typ ist; und
 - Einschalten des dritten Schalters.
4. Verfahren nach Anspruch 1, wobei die erste Umrichterbrücke eine aktive am Neutralpunkt geklemmte (ANPC)-Brücke ist, die einen Brückenstrang aufweist, wobei der Brückenstrang dafür eingerichtet ist, einen ersten Anschluss der ersten Seite des Transformators entweder mit einem positiven oder negativen Anschluss der ersten DC-Quelle oder mit einem Mittelpunktspannungspunkt zwischen dem positiven und negativen Anschluss zu verbinden, während ein zweiter Anschluss der ersten Seite des Transformators mit dem Mittelpunktspannungspunkt verbunden ist, wobei der Brückenstrang einen oberen Zweig mit einem oberen Schalter (S_2) von dem ersten Schaltertyp, der zwischen dem ersten Anschluss der ersten Seite des Transformators und einem oberen Strangmittelpunkt angeordnet ist, einem ersten oberen Schalter (S_1) von dem zweiten Schaltertyp, der zwischen dem oberen Strangmittelpunkt und dem positiven Anschluss der ersten DC-Quelle angeordnet ist, und einem zweiten oberen Schalter (S_5) von dem zweiten Schaltertyp, der zwischen dem oberen Strangmittelpunkt und dem Mittelpunktspannungspunkt angeordnet ist, aufweist, wobei der Brückenstrang einen unteren Zweig mit einem unteren Schalter (S_3) von dem ersten Schaltertyp, der zwischen dem ersten Anschluss der ersten Seite des Transformators und einem unteren Strangmittelpunkt angeordnet ist, einem ersten unteren Schalter (S_4) von dem zweiten Schaltertyp, der zwischen dem unteren Strangmittelpunkt und dem negativen Anschluss der ersten DC-Quelle angeschlossen ist, und einem zweiten unteren Schalter (S_6) von dem zweiten Schaltertyp, der zwischen dem unteren Strangmittelpunkt und dem Mittelpunktspannungspunkt angeordnet ist, aufweist.
5. Verfahren nach Anspruch 4, das den Schritt der Steuerung der Schalter der ersten Umrichterbrücke aufweist, um wiederholt die nachstehende Ablauffolge zu implementieren:

CH 708 218 B1

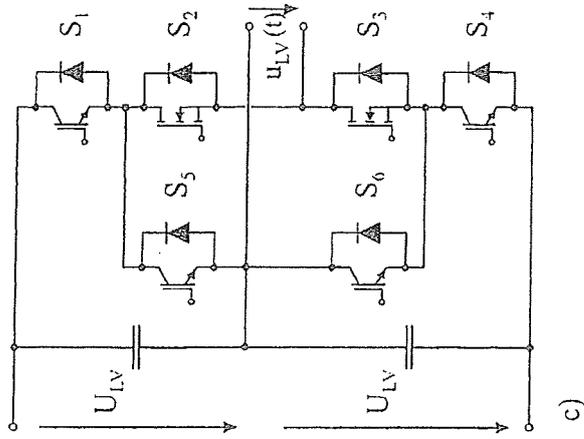
- Leiten eines Stroms von dem positiven Anschluss der ersten DC-Quelle durch den oberen Zweig zu dem ersten Anschluss der ersten Seite des Transformators;
 - Ausschalten dieses durch den oberen Schalter (S_2) von dem ersten Schaltertyp fließenden Stroms und, nach einer Verriegelungsverzögerung, einschalten des unteren Schalters (S_3) von dem ersten Schaltertyp, wobei der Strom dann auf den unteren Schalter (S_3) von dem ersten Schaltertyp und die Freilaufdiode des zweiten unteren Schalters (S_6) von dem zweiten Schaltertyp kommutiert;
 - wenn dieser Strom Null erreicht, Ausschalten des ersten oberen Schalters (S_1) von dem zweiten Schaltertyp und Einschalten des ersten unteren Schalters (S_4) von dem zweiten Schaltertyp;
 - Wiederholen der vorstehenden Schritte mit gespiegeltem Betrieb der oberen und unteren Zweige.
6. Verfahren nach einem der vorstehenden Ansprüche, wobei wenigstens einer von den Schaltern ($S_{2,1}$) des ersten Typs eine Widerstandscharakteristik und einen zusätzlichen parallelgeschalteten Schalter ($S_{2,2}$) hat, wobei der zusätzliche Schalter ($S_{2,2}$) eine bipolare Charakteristik hat, wobei das Verfahren, wenn diese Parallelschaltung von Schaltern ($S_{2,1}$; $S_{2,2}$) eingeschaltet wird, den Schritt zuerst des Einschaltens des zusätzlichen Schalters ($S_{2,2}$) und dann nach einer Verzögerung des Einschaltens des Schalters des ersten Typs ($S_{2,1}$) aufweist.
 7. Verfahren nach Anspruch 6, wobei der Schalter des ersten Typs ($S_{2,1}$) ein Feldeffekttransistor, insbesondere ein MOS-FET, und der zusätzliche Schalter ($S_{2,2}$) ein Schalter mit einer bipolaren Leistungsstufe ist.



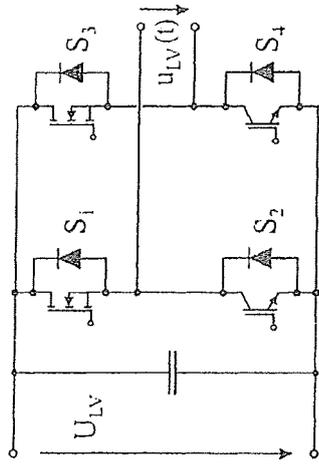
a) Fig. 1



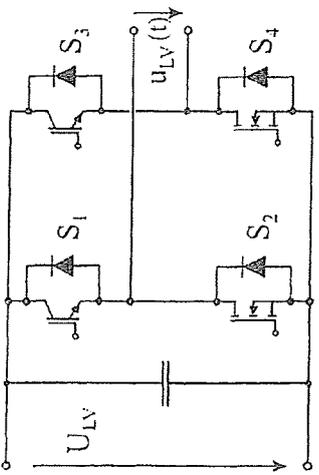
b) Fig. 2



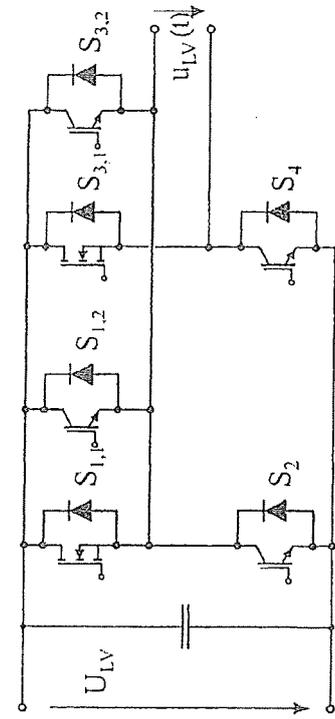
c)



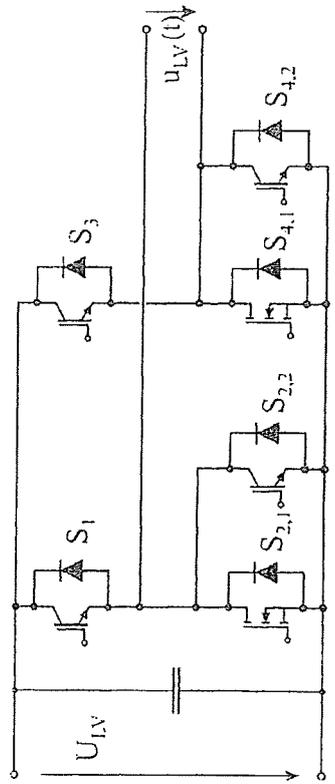
b)



a)



b)



a)

Fig. 3

Fig. 5

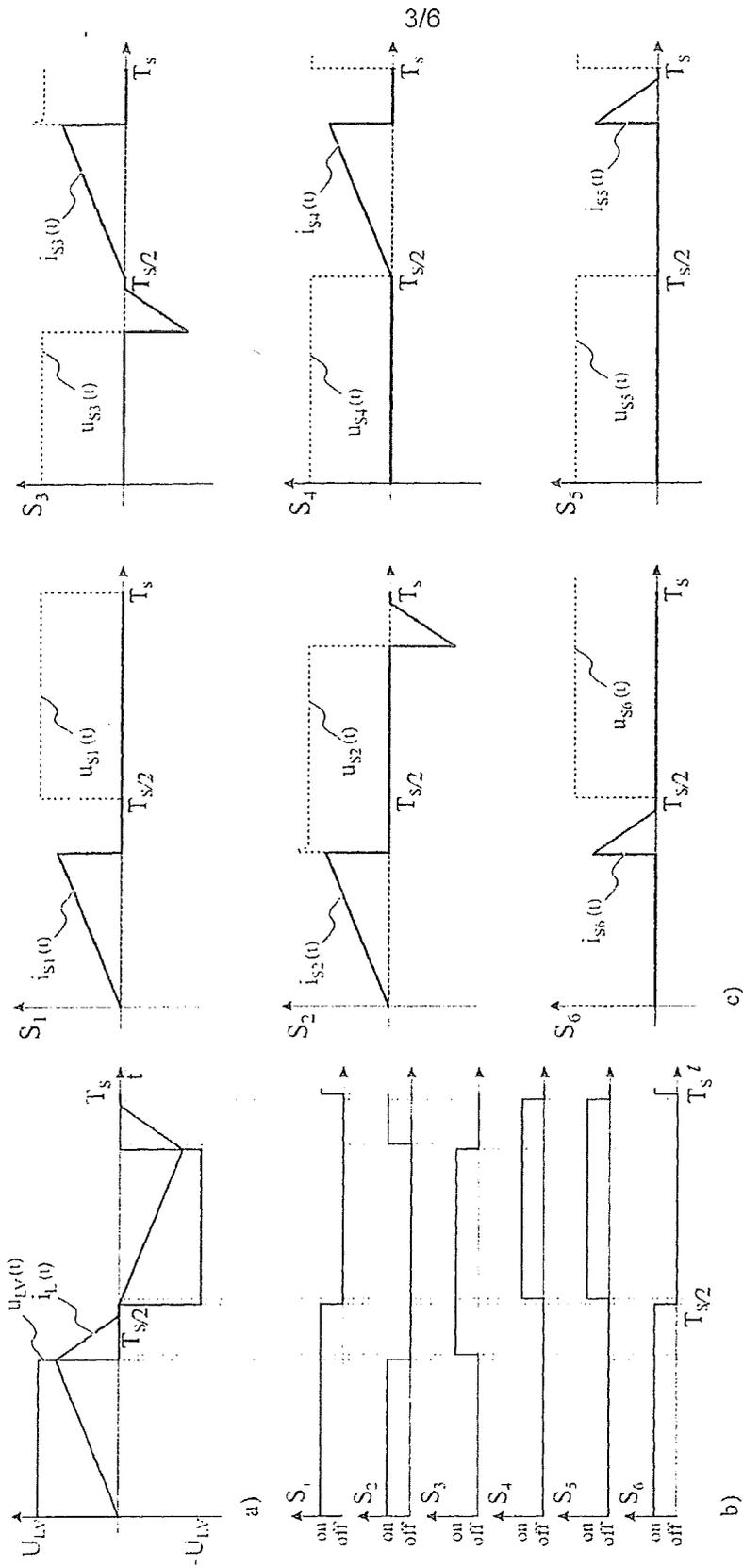


Fig. 4

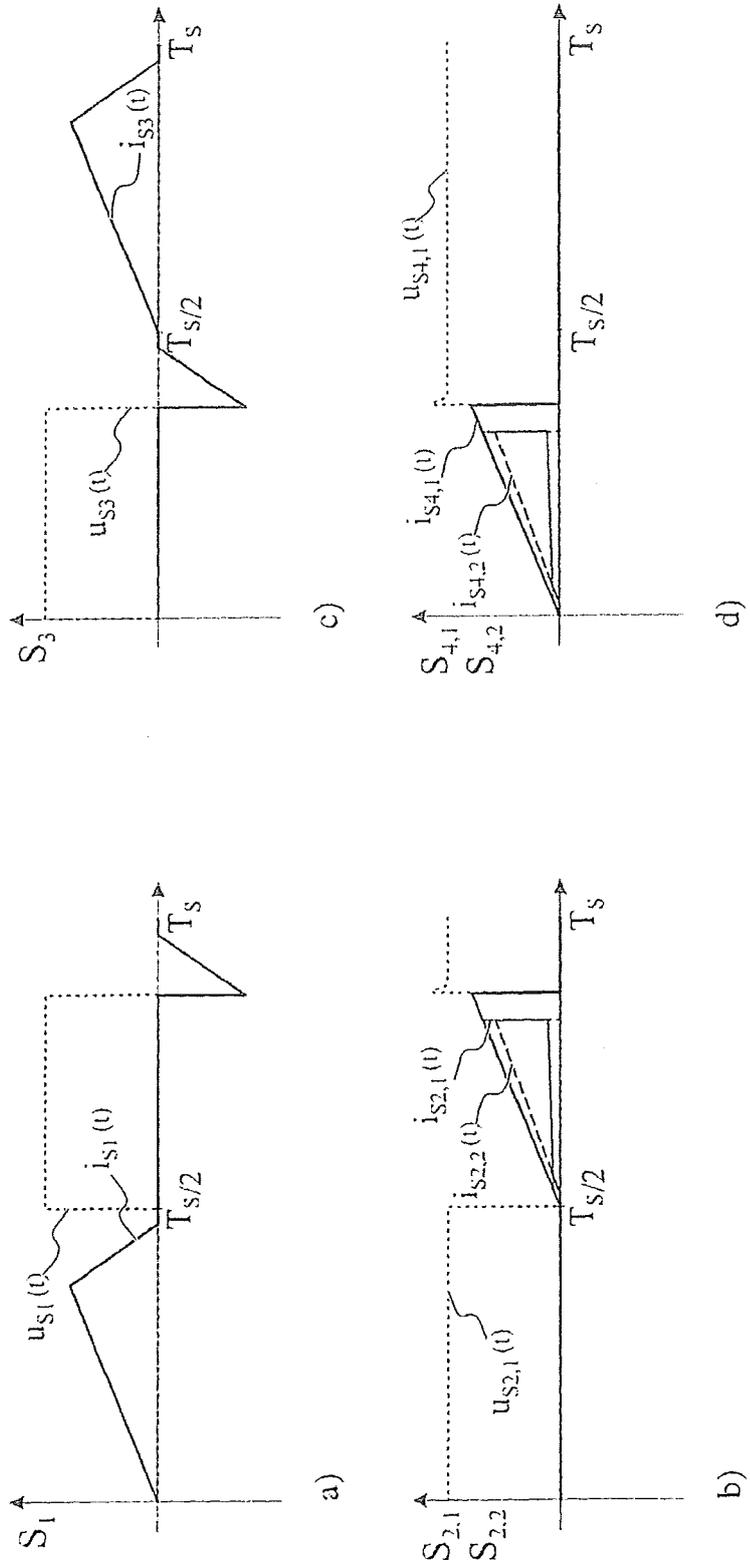


Fig. 6

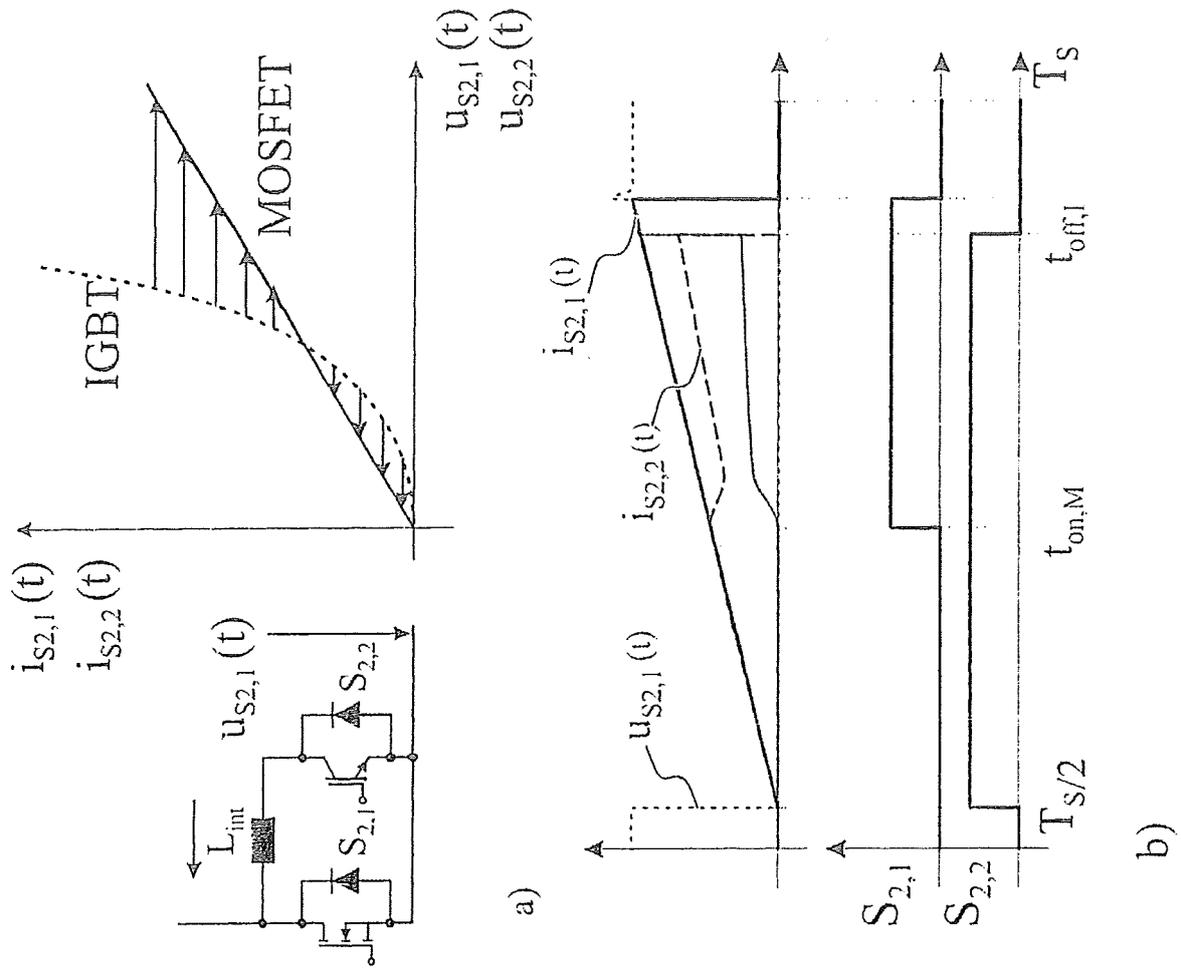


Fig. 7

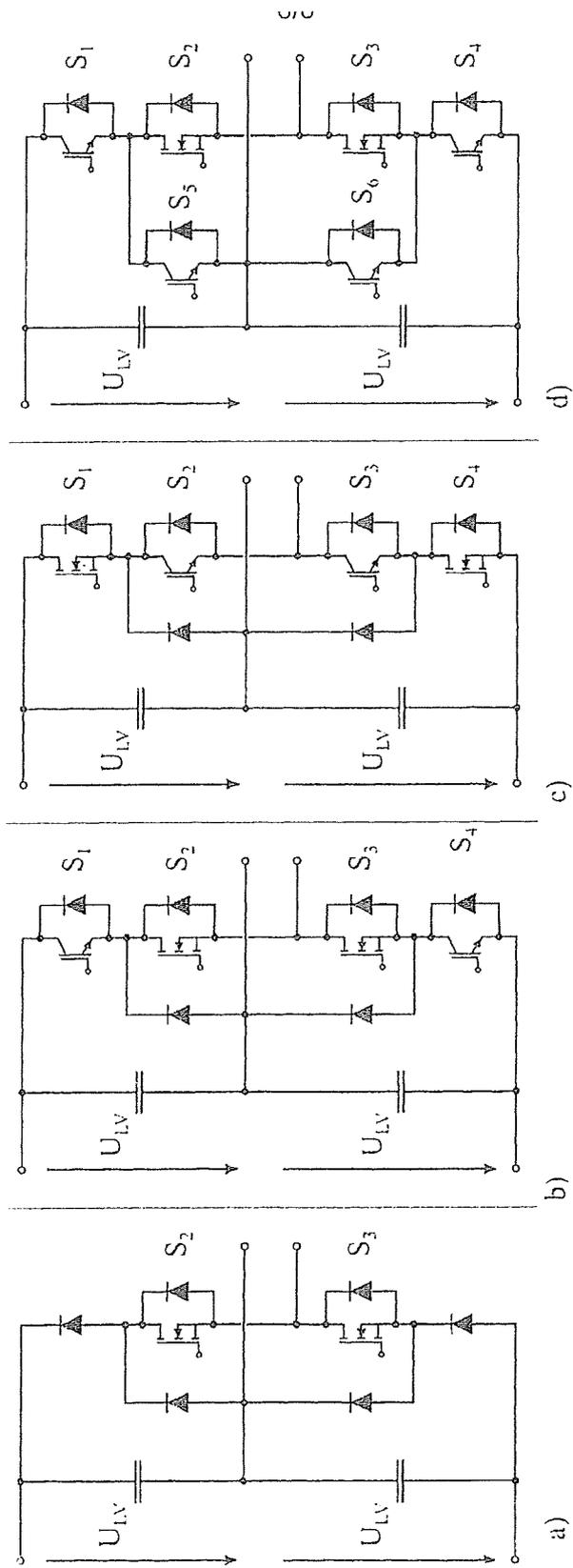


Fig. 8

