

**Erfindungspatent für die Schweiz und Liechtenstein**

Schweizerisch-lichtensteinischer Patentschutzvertrag vom 22. Dezember 1978

(12) **PATENTSCHRIFT**

(21) Anmeldenummer: 00873/05

(22) Anmeldedatum: 19.05.2005

(24) Patent erteilt: 14.08.2009

(45) Patentschrift veröffentlicht: 14.08.2009

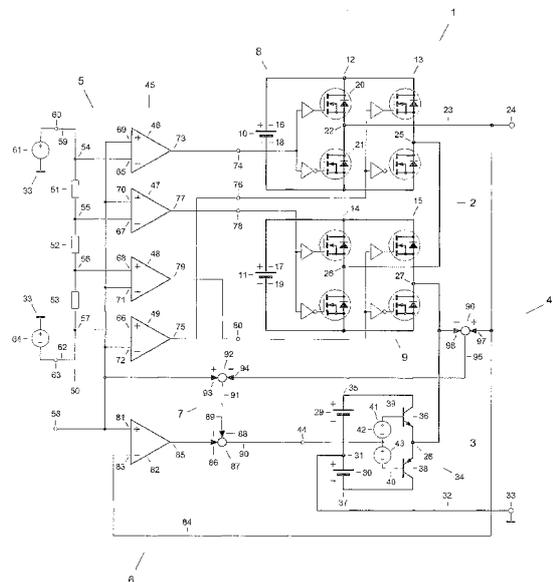
(73) Inhaber:  
ETH Zürich, ETH transfer, Rämistrasse 101  
8092 Zürich (CH)

(72) Erfinder:  
Johann W. Kolar, 8044 Zürich (CH)  
Johann Ertl, A-5270 Mauerkirchen (AT)

(54) **Multizellen Hybrid-Leistungsverstärker zur Realisierung einer verlustarmen Testspannungsquelle geringen Innenwiderstandes und hoher Bandbreite.**

(57) Die Erfindung betrifft eine, durch Serienschaltung eines Multizellen-Schaltverstärkers 2 und einer Analogverstärkerzelle 3 realisierte Vorrichtung zur verlustarmen Erzeugung einer hochfrequenten Testspannung. Die Vollbrücken-Schaltverstärkerzellen 8 und 9 sind in Brückenschaltung ausgeführt und weisen potentialfreie Versorgungsspannungen 10 und 11 mit gleichem Wert auf. Die Summe der symmetrischen Analogverstärkerzelle 3 wird unter Berücksichtigung einer dynamischen Reserve etwa gleich der 1,5-fachen Schaltverstärkerzellenversorgungsspannung 10 bzw. 11 gewählt. Die Vollbrücken-Schaltverstärkerzellen werden durch eine Komparatorkette 45 mit von einer Widerstandskette 50 abgegriffenen Vergleichsspannungen in Abhängigkeit des Ausgangsspannungswertes 58 angesteuert. Bei Ausgangsspannungen nahe Null befinden sich alle Vollbrücken-Schaltverstärkerzellen 8, 9 im Freilauf. Überschreitet der Ausgangsspannungswert 58 die halbe Schaltzellenversorgungsspannung 54, wird die Vollbrücken-Schaltverstärkerzelle 9, bei Überschreiten der 1,5-fachen Schaltzellenversorgungsspannung 54 darüber hinaus auch Vollbrücken-Schaltverstärkerzelle 8 auf Bildung einer positiven Ausgangsspannung in Höhe der zugehörigen Versorgungsspannung 10 bzw. 11 umgeschaltet, womit Ausgangsspannungswert 104 bzw. 105 resultieren. Die Analogverstärkerzelle muss so, entsprechend der Vorsteuerung 7 bzw. der Regelung 6 der Gesamtausgangsspannung 24 des Hy-

brid-Leistungsverstärkers 4 stets nur eine Spannung in Höhe der halben positiven oder negativen Schaltzellenversorgungsspannung einstellen.



## Beschreibung

[0001] Die Erfindung betrifft eine Vorrichtung zur Erzeugung einer hoch belastbaren und entsprechend dem Verlauf eines Steuersignals hochdynamisch änderbaren Testspannung wie sie im Oberbegriff des Patentanspruches 1 beschrieben ist.

## Stand der Technik

[0002] Gemäss dem Stand der Technik werden Leistungsverstärker zur Erzeugung von Testspannungen für die Prüfung linearer oder nichtlinearer Wechselspannungsverbraucher bei Forderung nach hoher Spannungsqualität, d.h. geringem Oberschwingungsgehalt, hoher Dynamik und geringer lastabhängiger Spannungsänderung in Analogtechnik mit Komplementär-Endstufe ausgeführt. Für hohe Ausgangsspannungen sind allerdings keine komplementären Transistoren verfügbar, womit ein relativ hoher schaltungstechnischer Aufwand resultiert. Weiters treten bei kleiner Ausgangsspannung oder bei aktiven Lasten, d.h. bei Gegenphasigkeit von Ausgangsspannung und Ausgangsstrom prinzipbedingt sehr hohe Verluste auf, die einen hohen Kühlaufwand und damit ein hohes Bauvolumen und Gewicht bedingen.

[0003] Alternativ können Testspannungsquellen auch durch Schaltverstärker realisiert werden, wobei jedoch für hohe Ausgangsfrequenzen und hohe Dynamik sehr hohe Schaltfrequenzen vorzusehen sind und aufgrund der relativ geringen Schaltgeschwindigkeit hochsperrender Leistungshalbleiter hohe Schaltverluste resultieren. Die hohe Schaltfrequenz bzw. ein entsprechender Abstand zur Nutzfrequenz ist erforderlich um die Unterdrückung schaltfrequenter Harmonischer durch ein Ausgangsfilter zu ermöglichen. Die hohe Dämpfung resultiert für hohe Frequenzen in einer relativ hohen Phasendrehung, die Bandbreite der Ausgangsspannungsregelung ist daher unter der Filterknickfrequenz liegend zu wählen. Verzerrungen der Ausgangsspannung durch Schaltzeitfehler oder Ventilspannungsabfälle können damit nur teilweise ausgegelt werden, weiters resultiert bei hohen Frequenzen eine relativ hohe Ausgangsimpedanz.

## Detaillierte Darstellung der Erfindung

[0004] Aufgabe der Erfindung ist es daher, eine Vorrichtung zu schaffen, welche die Erzeugung eines Testspannungsverlaufs hoher Qualität mit geringen Verlusten ermöglicht, d.h. auf ein geringes Bauvolumen der Testspannungsquelle führt.

[0005] Erfindungsgemäss wird dies durch die kennzeichnenden Merkmale des Patentanspruches 1 erreicht, weitere vorteilhafte Ausgestaltungen der Erfindung sind den abhängigen Ansprüchen zu entnehmen.

[0006] Grundgedanke der Erfindung ist, einen Schaltverstärker und einen Analogverstärker in Serienschaltung zu einem Hybridverstärker zu verbinden, wobei der Schaltverstärker als Multizellenverstärker in Vollbrückenstruktur mit gleichen, potentialgetrennten Versorgungsspannungen der durch Brückenschaltungen realisierten Zellen ausgeführt wird. Die Versorgungsspannungen werden im Weiteren als Schaltzellenversorgungsspannungen bezeichnet.

[0007] Die Steuerung der Vollbrücken-Schaltverstärkerzellen erfolgt so, dass die Summe der Schaltzellenausgangsspannungen den Ausgangsspannungssollwert entsprechend einer Amplitudenmodulation bestmöglich annähert, womit die Schaltfrequenz der Schaltzellen bei Vollaussteuerung gleich der Ausgangsfrequenz ist. Im Vergleich zu konventionellen, nach dem Prinzip der Pulsbreitenmodulation arbeitenden Schaltverstärkern resultieren so wesentlich geringere Schaltverluste.

[0008] Die jeweils verbleibende Differenz zum Ausgangsspannungssollwert wird durch die Analogverstärkerzelle übernommen, welche zu Sicherstellung einer entsprechenden Regelreserve eine höhere, z.B. die 1,5-fache Schaltzellenversorgungsspannung aufweist, die aufgrund der für hohe Ausgangsspannung hohen Schaltverstärkerzeilenzahl wesentlich unter der vollen Ausgangsspannung liegt, womit eine Realisierung mit komplementären Transistoren einfach möglich ist. Weiters werden die Verluste gegenüber einem reinen, die volle Ausgangsspannung erzeugenden Analogverstärker deutlich reduziert und sind in erster Näherung auch unabhängig von der Phasenverschiebung von Ausgangsspannung und Ausgangsstrom. Die Qualität der Ausgangsspannung wird allerdings wie bei einem rein analogen System durch den Analogverstärker bestimmt, womit eine hohe Bandbreite und eine hohe Abbildungstreue eines vorgegebenen Testspannungsverlaufs (Ausgangsspannungssollwert) sichergestellt sind. Um eine Verzerrung der Ausgangsspannung durch die Umschaltungen der Vollbrücken-Schaltverstärkerzellen zu vermeiden, erfolgen die Umschaltungen mit begrenzter, hinreichend weit unter der Slew-Rate des Analogverstärkers liegender Spannungssteilheit. Insgesamt resultiert damit ein verlustarmer, kompakter Hybrid-Leistungsverstärker hoher Bandbreite.

[0009] Für die Erklärung der Funktion der Vorrichtung soll im Weiteren zur besseren Überschaubarkeit die Serienschaltung nur einer Vollbrücken-Schaltverstärkerzelle mit der Analogverstärkerzelle betrachtet werden, wobei die Versorgungsspannung bzw. der Ausgangsspannungsbereich des Analogverstärkers wie vorstehend beschrieben über der Schaltzellenversorgungsspannung liegt. Die Amplitude der durch die Gesamtanordnung zu erzeugenden Sinusausgangsspannung, d.h. der Ausgangsspannungssollwert liege geringfügig unter dem 1,5-fachen Wert der Schaltzellenversorgungsspannung.

[0010] Die Vollbrücken-Schaltverstärkerzelle wird in an sich bekannter Weise durch eine potentialfreie Speisespannung, welche durch einen elektrischen Speicher gestützt wird und zwei, jeweils zwischen dem positiven und dem negativen Pol der Speisespannung angeordnete Brückenarme gebildet. Jeder Brückenarm weist zwei in Serie geschaltete Leistungstransistoren mit antiparallelen Dioden auf, wobei der Ausgang bzw. Wurzelpunkt des Brückenarmes zwischen den beiden Transistoren liegt. Die Schaltzellenausgangsspannung wird zwischen den Wurzelpunkten der Brückenarme ab-

gegriffen und kann entsprechend der Ansteuerung der Transistoren den positiven oder negativen Wert der Schaltzellenversorgungs­spannung aufweisen. Weiters kann zwischen den Schaltzellenausgangsklemmen eine bidirektionale Durch­verbindung, d.h. Spannung Null hergestellt werden, indem die beiden mit dem positiven, oder die beiden mit dem negativen Pol der Schaltzellenversorgungs­spannung verbundenen Transistoren durchgeschaltet werden. Dieser Schaltzustand wird im Folgenden als Freilaufzustand bezeichnet.

**[0011]** Der Analogverstärker weist eine gleich hohe positive wie negative Versorgungs­spannung auf, wobei der bei­den Spannungen gemeinsame Punkt als Potentialbezugspunkt gewählt wird und der Kollektor eines ersten npn-Aus­gangstransistors mit der positiven Versorgungs­spannungsklemme und der Kollektor eines zweiten komplementären pnp-Aus­gangstransistors mit der negativen Versorgungs­spannungsklemme verbunden ist. Die Verbindung der Emitterklemmen der Transistoren bildet den Analogverstärker­ausgang. Die Ansteuerung erfolgt durch eine Steuer­spannung auf beide Tran­sis­torbasisanschlüsse, welche zur Arbeits­punkteinstellung i.a. eine Potentialdifferenz aufweisen.

**[0012]** In der Umgebung des Nulldurchgangs des Ausgangsspannungssollwertes wird die Gesamtausgangsspannung nur durch den Analogverstärker gebildet; die Vollbrücken-Schaltverstärkerzelle befindet sich im Freilauf. Überschreitet der Ausgangsspannungssollwert bzw. die Analogverstärker­ausgangsspannung in positiver Richtung den Wert der halben Schaltzellenversorgungs­spannung, wird der Schaltzustand des Schaltverstärkers über Umschaltung eines Brücken­zwei­ges so geändert, dass die Schaltzellenversorgungs­spannung positiv in Serie zur Analogverstärker­spannung eingefügt wird. Um durch die Umschaltung der Vollbrücken-Schaltverstärkerzelle keine Ausgangsspannungs­verzerrung zu verur­sa­chen, erfolgt die Schaltzustandsänderung derart, dass die Schaltzellenausgangsspannung eine hinreichend weit un­ter der Slew-Rate des Analogverstärkers liegende Steilheit aufweist. Mit steigender Schaltzellenausgangsspannung sinkt die Analogverstärker­ausgangsspannung und erreicht schliesslich die negative halbe Schaltzellenversorgungs­spannung. Die Rücknahme der Analogverstärker­ausgangsspannung wird durch einen, den Analogverstärker ansteuernden und die Gesamtausgangsspannung, also die Summe der Ausgangsspannungen der Analogverstärkerzelle und des Multizellen-Schaltverstärkers mit dem Ausgangsspannungssollwert vergleichenden Ausgangsspannungs­regler vorgenommen. Vor­teilhaft erfolgt dabei eine Vorsteuerung des Reglerausgangs mit der Differenz des Ausgangsspannungssollwertes und der Ausgangsspannung des Multizellen-Schaltverstärkers, welche die momentan auf den Ausgangsspannungssollwert feh­lende Analogverstärker­ausgangsspannung definiert.

**[0013]** Sinkt der Ausgangsspannungssollwert wieder unter den Wert der halben Schaltzellenversorgungs­spannung, wird die Vollbrücken-Schaltverstärkerzelle wieder mit begrenzter Spannungssteilheit in den Freilauf geschaltet, entsprechend steigt die Analogverstärker­spannung vorerst wieder an, sinkt dann in Richtung des Nulldurchgangs des Ausgangsspan­nungssollwertes ab und erreicht nach dessen Nulldurchgang negative Werte. Diese werden vorerst wieder nur mittels des Analogverstärkers gebildet. Bei Unterschreiten der halben negativen Schaltzellenversorgungs­spannung wird durch entsprechende Umschaltung der Vollbrücken-Schaltverstärkerzelle die Schaltzellenversorgungs­spannung mit begrenzter Spannungssteilheit negativ in Serie zur Analogverstärker­ausgangsspannung gelegt.

**[0014]** Resultierend wird damit jeder Brücken­zweig des Schaltverstärkers innerhalb einer Ausgangsperiode nur einmal umgeschaltet, d.h. mit geringen Schaltverlusten eine Minimierung der Analogverstärker­ausgangsspannung und damit der Analogverstärker­verluste erreicht.

**[0015]** Eine erfindungsgemässe Erweiterung der Vorrichtung nach Anspruch 1 zur Verbesserung der Annäherung des Ausgangsspannungssollwertes durch die Ausgangsspannung des Multizellen-Schaltverstärkers bei hoher Änderungs­geschwindigkeit des Ausgangsspannungssollwertes beschreibt der Patentanspruch 2.

**[0016]** Die bestmögliche Approximation des Ausgangsspannungssollwertes durch den Schaltverstärker­teil ist dann gegeben, wenn die Ausgangsspannung des Multizellen-Schaltverstärkers genau durch die Schnittpunkte des Ausgangsspan­nungssollwertes mit den bei  $\pm 0,5$ -,  $\pm 1,5$ -,  $\pm 2,5$ -facher etc. Schaltzellenversorgungs­spannung liegenden Umschalt­schwel­len führt. Aufgrund der begrenzten Spannungssteilheit der Schaltzellenausgangsspannungen ist eine Umschaltung daher hinreichend weit vor dem Schnittpunkt der zugehörigen Schaltschwelle mit dem Ausgangsspannungssollwert auszulösen. Dies kann dadurch erreicht werden, dass für die Bestimmung der Umschaltung nicht der tatsächliche Ausgangsspan­nungssollwert sondern ein, als Summe des Ausgangsspannungssollwertes und eines der Änderungsgeschwindigkeit des Ausgangsspannungssollwertes proportionalen Anteiles gebildetes Vergleichssignal herangezogen wird, wobei der Schnitt des Vergleichssignals mit einer Umschalt­schwelle die Umschaltung der zugehörigen Schaltzelle auslöst. Der Proportionalitäts- bzw. Verstärkungsfaktor ist unabhängig von der Aussteuerung und kann durch geometrische Überlegungen ein­fach aus der Schaltzellenversorgungs­spannung und der Steilheit der Schaltzellenausgangsspannung bei Umschaltung (Schaltzellenausgangsspannungssteilheit) ermittelt werden.

**[0017]** Überschreitet die Änderungsgeschwindigkeit des Spannungssollwertes die Schaltzellenausgangsspannungssteil­heit, kann diese zur Verbesserung der Spannungsapproximation erhöht werden, wobei jedoch aufgrund der begrenzten Slew-Rate des Analogverstärkers eine Abweichung der Gesamtausgangsspannung vom Ausgangsspannungssollwert auftritt. Eine derartige Vorrichtung soll daher hier nicht näher beschrieben werden.

**[0018]** Ein vorteilhaftes Verfahren zur Sicherstellung einer gleichmässigen thermischen Belastung der Leistungshalbleiter der Vollbrücken-Schaltverstärkerzellen beschreibt der Patentanspruch 3.

**[0019]** Bei kleiner Aussteuerung des Hybridverstärkers, sind nur wenige Vollbrücken-Schaltverstärkerzellen an der Spannungsbildung beteiligt, die übrigen Vollbrücken-Schaltverstärkerzellen werden nicht umgeschaltet und verbleiben im Freilauf. Entsprechend treten keine Schaltverluste auf. Weiters ist auch bei hoher Aussteuerung eine ungleiche Belastung der Vollbrücken-Schaltverstärkerzellen gegeben, da z.B. bei ohmschem Lastverhalten die im Spannungsmaximum an der Spannungsbildung beteiligten Vollbrücken-Schaltverstärkerzellen einen relativ hohen Strom schalten. Vorteilhaft ist daher durch eine übergeordnete Steuerschaltung eine möglichst gleichförmige thermische Belastung der Vollbrücken-Schaltverstärkerzellen sicherzustellen. Dies kann erfindungsgemäss so erfolgen, dass für jede Vollbrücken-Schaltverstärkerzelle auf Basis der Kenntnis des Ausgangsstroms und der Ansteuerbefehle die Schalt- und Leitverluste und daraus die Halbleitersperrschichttemperaturen laufend berechnet werden und stets jene Vollbrücken-Schaltverstärkerzelle geschaltet wird für welche der Transistor mit maximaler Sperrschichttemperatur durch die Umschaltung stromlos wird.

### Aufzählung der Zeichnungen

**[0020]** Die Erfindung wird im Weiteren anhand von Zeichnungen näher erläutert.

In Fig. 1 ist die Vorrichtung nach Patentanspruch 1 gezeigt, welche durch Serienschaltung eines, aus Gründen der Übersichtlichkeit aus nur zwei Zellen bestehenden pulsamplitudenmodulierten Multizellen-Schaltverstärkers und eines Analogverstärkers eine, durch eine Steuerspannung vorgebbare Ausgangsspannung bildet.

In Fig. 2 ist die stationäre Abhängigkeit der Ausgangsspannung des Multizellen-Schaltverstärkers vom Ausgangsspannungswert gezeigt, welche durch die Ansteuerung der Vollbrücken-Schaltverstärkerzellen nach Anspruch 1 realisiert wird.

### Ausführung der Erfindung

**[0021]** In Fig. 1 ist ein erfindungsgemäss aus der Serienschaltung 1 eines an sich bekannten Multizellen-Schaltverstärkers 2 und einer an sich bekannten Analogverstärkerzelle 3 gebildeter Hybrid-Leistungsverstärker 4 gezeigt, wobei für den Multizellen-Schaltverstärker 2 eine Ansteuereinheit 5 und für die Analogverstärkerzelle 3 eine Regeleinrichtung 6 mit Vorsteuerkanal 7 vorgesehen ist.

**[0022]** Der Multizellen-Schaltverstärker 2 wird durch zwei Vollbrücken-Schaltverstärkerzellen 8 und 9 mit potentialfreien Versorgungsgleichspannungen 10 und 11 gebildet, wobei jede Vollbrücken-Schaltverstärkerzelle zwei Brückenarme, 12, 13 und 14, 15 aufweist welche zwischen dem positiven Pol 16 bzw. 17 und dem negativen Pol 18 bzw. 19 der zugehörigen Versorgungsgleichspannung 10 bzw. 11 angeordnet und einheitlich als Serienschaltung von zwei Leistungstransistoren 20, 21 mit antiparallelen Dioden ausgeführt sind, wobei der Emitter von Leistungstransistor 21 am negativen und der Kollektor von Leistungstransistor 20 am positiven Pol der zugehörigen Versorgungsspannung liegen und der Verbindungspunkt des Emitters von Transistor 20 und des Kollektors von Transistor 21 den Wurzelfpunkt und Ausgang des Brückenarmes bilden. Der Wurzelfpunkt 22 von Brückenarm 12 der Vollbrücken-Schaltverstärkerzelle 8 ist über eine Verbindungsleitung 23 an die, im Sinne der Ausgangsspannungszählung positive Ausgangsklemme 24 des Hybrid-Leistungsverstärkers 4 geführt. Der Wurzelfpunkt 25 des zweiten Brückenarmes 13 der Vollbrücken-Schaltverstärkerzelle 8 ist mit dem Wurzelfpunkt 26 des Brückenarmes 14 der Vollbrücken-Schaltverstärkerzelle 9 verbunden und der Wurzelfpunkt 27 des zweiten Brückenarmes 15 der Vollbrücken-Schaltverstärkerzelle 9 an den Ausgang 28 der Analogverstärkerzelle 3 geführt, welche zwei gleich hohe Versorgungsgleichspannungen 29 und 30 in Serienschaltung mit Mittelpunkt 31 aufweist, welcher über eine Verbindungsleitung 32 mit der im Sinne der Spannungszählung negativen Ausgangsspannungsklemme 33 des Hybrid-Leistungsverstärkers, welche den Potentialbezugspunkt bildet, verbunden ist. Die Analogverstärkerzelle wird in der Grundfunktion durch eine Komplementär-Ausgangsstufe 34 mit einem kollektorseitig mit der positiven Klemme 35 der Versorgungsgleichspannung 29 verbundenen npn-Leistungstransistor 36 und einem kollektorseitig mit der negativen Klemme 37 der Versorgungsgleichspannung 30 verbundenen pnp-Leistungstransistor 38 gebildet, wobei die Emitter der Transistoren 36 und 38 an der Ausgangsklemme 28 der Analogverstärkerzelle 3 verbunden sind. Zwischen die Basisanschlüsse 39 und 40 der Leistungstransistoren 36 und 38 ist zur Arbeitspunkt- bzw. Ruhestromeinstellung eine Serienschaltung 41 von zwei Gleichspannungsquellen 42 und 43 gelegt, wobei der Mittelabgriff 44 zwischen den Gleichspannungsquellen 42 und 43 den Steuereingang der Analogverstärkerzelle 3 bildet.

**[0023]** Die Steuerung 5 des Multizellen-Schaltverstärkers 2 wird durch eine Komparatorzelle 45 mit Komparatoren 46, 47, 48, 49 und eine Widerstandskette 50 mit Widerständen 51, 52, 53 in Serienschaltung gebildet von der Vergleichsspannungen 54, 55, 56, 57 abgegriffen werden, welche an jeweils einen Komparatoreingang geführt werden, wobei an den jeweils zweiten Komparatoreingang der Ausgangsspannungswert 58 gelegt ist.

**[0024]** Die durch einen Anschluss des Widerstandes 51 gebildete positive Klemme 59 der Widerstandskette 50 wird an die positive Klemme 60 einer, mit der negativen Klemme am Potentialbezugspunkt 33 liegenden Referenzspannungsquelle 61 und die durch einen Anschluss des Widerstandes 53 gebildete negative Klemme 62 der Widerstandskette 50 an die negative Klemme 63 einer Referenzspannungsquelle 64 deren positive Klemme mit dem Potentialbezugspunkt 33 verbunden ist gelegt, wobei beide Spannungsquellen 61 und 64 für Anordnung von zwei Vollbrücken-Schaltverstärkerzellen 8 und 9

einen Spannungswert gleich der 1,5-fachen Schaltzellenversorgungsspannung 10 oder 11 aufweisen; für N Vollbrücken-Schaltverstärkerzellen wäre der Spannungswert mit  $(N-0.5) \cdot U_z$  zu wählen, wobei  $U_z$  die Versorgungsgleichspannung (10 oder 11) der Vollbrücken-Schaltverstärkerzellen bezeichnet.

**[0025]** Die Vergleichsspannung 54 wird nun direkt von der positiven Klemme 59 der Widerstandskette 50 abgegriffen und an den negativen Eingang 65 des Komparators 46 geführt, weiters ist die Vergleichsspannung 57 vom der negativen Klemme 62 der Widerstandskette abgegriffen an den positiven Eingang 66 des Komparators 49 geführt. Weiters wird vom positiven Ende des zwischen den Widerständen 51 und 53 liegenden Widerstandes 52 die Vergleichsspannung 55 abgegriffen und an den negativen Eingang 67 des Komparators 47 geführt und die vom negativen Ende des Widerstandes 52 abgegriffene Vergleichsspannung 56 an den positiven Eingang 68 des Komparators 48 gelegt. Der Ausgangsspannungswert 58 liegt an den positiven Eingängen 69 und 70 der Komparatoren 46 und 47 und an den negativen Eingängen 71 und 72 der Komparatoren 48 und 49. Der Ausgang 73 von Komparator 46 ist an den Steuereingang 74 des Brückenzeiges 12 der Vollbrücken-Schaltverstärkerzelle 8, der Ausgang 75 von Komparator 49 an den Steuereingang 76 des Brückenzeiges 13 der Vollbrücken-Schaltverstärkerzelle 8, der Ausgang 77 von Komparator 47 an den Steuereingang 78 des Brückenzeiges 14 der Vollbrücken-Schaltverstärkerzelle 9 und der Ausgang 79 des Komparators 48 an den Steuereingang 80 des Brückenzeiges 15 der Vollbrücken-Schaltverstärkerzelle 9 gelegt. Für sämtliche Brückenzeige wird bei Auftreten einer Ansteuerspannung am Steuereingang der mit der positiven Klemme der Schaltzellenversorgungsspannung verbundene Transistor 20 durchgeschaltet und der mit der negativen Klemme der Schaltzellenversorgungsspannung verbundene Transistor 21 gesperrt. Ist der Pegel der Ansteuerspannung gleich Null, kehren sich die Verhältnisse um, es ist Transistor 20 gesperrt und Transistor 21 durchgeschaltet.

**[0026]** Schliesslich wird zu Realisierung der Ansteuereinheit 6 für die Analogverstärkerzelle 3 der Ausgangsspannungswert 58 an den positiven Eingang 81 eines Regelverstärkers 82 gelegt, an dessen negativen Eingang 83 über eine Verbindungsleitung 84 die von der positiven Ausgangsklemme 24 des Hybrid-Leistungsverstärkers 4 gegenüber Bezugspotential 33 abgegriffene Ausgangsspannung des Hybrid-Leistungsverstärkers gelegt wird. Am Ausgang 85 des Regelverstärkers tritt so die dynamisch bewertete Regeldifferenz der Hybridleistungsausgangsspannung auf und wird an einen ersten Eingang 86 eines Summiergliedes 87 an dessen zweitem Eingang 88 ein Vorsteuersignal 89 liegt, geführt, wobei der Ausgang 90 des Summiergliedes 87 an den Steuereingang 44 der Analogverstärkerzelle 3 gelegt wird. Das Vorsteuersignal 89 wird als Ausgang 91 eines Subtrahiergliedes 92 gebildet, an dessen positivem Eingang 93 der Ausgangsspannungswert 58 und an dessen negativem Eingang 94 die Ausgangsspannung des Multizellen-Schaltverstärkers 2 liegt, welche als Ausgang 95 eines Subtrahiergliedes 96 mit an der positiven Ausgangsklemme 24 des Multizellen-Schaltverstärkers 2 liegendem positivem Eingang 97 und an der negativen Klemme 27 des Multizellen-Hybridleistungsausgangsspannungswert 58 liegendem positivem Eingang 98 erhalten wird.

**[0027]** In Fig. 2 ist die stationäre, für erfindungsgemässe Steuerung 5 des Multizellen-Schaltverstärkers 2 resultierende stufenförmige Abhängigkeit 99 der Ausgangsspannung 95 des Multizellen-Schaltverstärkers 2 vom Ausgangsspannungswert 58 (stationäre Ausgangsspannungsscharakteristik) gezeigt. Hierbei ist auf der horizontalen Achse 100 beginnend von Ursprung 101 der Ausgangsspannungswert 58 und auf der vertikalen Achse 102 beginnend vom Ursprung 101 die Potentialdifferenz 95 der positiven und der negativen Ausgangsklemme 22 und 27 des Multizellen-Schaltverstärkers 2 aufgetragen.

**[0028]** Weiters ist als Charakteristik 103 strichliert die zwischen der positiven Ausgangsklemme 24 des Hybrid-Leistungsausgangsspannungswert 58 und Bezugspotential 33 messbare Ausgangsspannung in Abhängigkeit des Ausgangsspannungswertes 58 eingetragen, wobei eine ideale Regelung, d.h. eine verschwindende Regelabweichung 85 angenommen wurde.

**[0029]** Soll eine Ausgangsspannung des Hybrid-Leistungsausgangsspannungswert 58 nahe Null gebildet werden, weisen die Komparatoren 46, 47, 48, 49 entsprechend der sämtlich negativen Eingangsspannungsdifferenz Ausgangsspannungen 73, 75, 77, 78 gleich Null auf, womit für beide Vollbrücken-Schaltverstärkerzellen 8 und 9 die mit der negativen Klemme 18 bzw. 19 der zugehörigen Versorgungsspannung 10 bzw. 11 verbundenen Transistoren der Brückenzeige 12, 13 und 14, 15 durchgeschaltet sind und zwischen den Wurzelpunkten 22 und 25 sowie 26 und 27 eine bidirektionale Durchverbindung besteht und am Ausgang des Multizellen-Schaltverstärkers 2 keine Spannung 95 gebildet wird. Die Ausgangsspannung des Hybrid-Leistungsausgangsspannungswert 58 wird dann einzig durch die Analogverstärkerzelle 3 erzeugt. Steigt nun der Ausgangsspannungswert 58 an, wird bei Erreichen des halben Wertes 55 der Versorgungsgleichspannung 10 bzw. 11 der Vollbrücken-Schaltverstärkerzellen 8 bzw. 9 der Ausgang 77 des Komparators 47 von Null zu einer Ansteuerspannung von Brückenzeig 14 der Vollbrücken-Schaltverstärkerzelle 9 wechseln, der Schaltzustand der übrigen Komparatoren bleibt unverändert. Es wird somit in Brückenzeig 14 der mit der positiven Klemme der Versorgungsgleichspannung 11 verbundene Transistor durchgeschaltet und der bisher leitende Transistor dieses Brückenzeiges gesperrt. Demgemäss resultiert zwischen den Ausgangsklemmen 26, 27 der Vollbrücken-Schaltverstärkerzelle 9 bzw. zwischen den Ausgangsklemmen 22 und 27 des Multizellen-Schaltverstärkers 2 eine Spannung 104 in Höhe der Schaltverstärkerversorgungsspannung 11. Durch die Vorsteuerung 89 wird gleichzeitig die zwischen der Analogverstärkerzelle 3 und Bezugspotential 33 auftretende Analogverstärkerzelle 3 um den Spannungswert 104 reduziert, sodass die Ausgangsspannung 84 des Hybrid-Leistungsausgangsspannungswert 58 unverändert bleibt. Nichtidealitäten der Vorsteuerung werden durch den Regelverstärker 82 bzw. ein entsprechendes Reglerausgangssignal 85 ausgeglichen.

**[0030]** Die Änderungsgeschwindigkeit der Ausgangsspannung der Analogverstärkerzelle 3 ist durch die Slew-Rate begrenzt. Jede Umschaltung der Vollbrücken-Schaltverstärkerzellen wird daher über entsprechende Ansteuerung der

Brückenzeige so vorgenommen, dass eine unter der Slew-Rate liegende Änderungsgeschwindigkeit der Multizellen-Schaltverstärker Ausgangsspannung 99 resultiert.

**[0031]** Steigt der Ausgangsspannungssollwert 58 weiter, wird schliesslich der Vergleichswert 54 überschritten und auch am Ausgang der Vollbrücken-Schaltverstärkerzelle 8 eine positive Ausgangsspannung in Höhe der Versorgungsgleichspannung 10 gebildet, womit am Ausgang des Multizellen-Schaltverstärkers die Summe 105 der Versorgungsgleichspannungen 10 und 11 der Vollbrücken-Schaltverstärkerzellen 8 und 9 auftritt. Die Aussteuerung der Analogverstärkerzelle 3 bleibt somit immer in positiver oder negativer Richtung auf eine halbe Schaltverstärkerzellenversorgungsspannung beschränkt, womit geringe Verluste und eine einfache Realisierbarkeit erreicht werden, da die Summe der Versorgungsspannungen 29 und 30 des Analogverstärkers auch unter Berücksichtigung einer dynamischen Reserve relativ tief, etwa gleich der 1,5-fachen Schaltverstärkerversorgungsspannung 10 oder 11 gewählt werden kann.

**[0032]** Sinkt der Ausgangsspannungssollwert 58 beginnend von Null zu negativen Werten, wird nach Unterschreiten der halben negativen Schaltverstärkerzellenversorgungsspannung 56 die Vollbrücken-Schaltverstärkerzelle 9 durch Komparator 48 spannungssteilheitbegrenzt von Freilauf auf Bildung einer negativen Ausgangsspannung 106 in Höhe der zugeordneten Versorgungsspannung 11 umgeschaltet. Bei weiterem Absinken des Ausgangsspannungssollwertes 58 wird schliesslich der Vergleichswert 57 unterschritten und durch Komparator 49 die Vollbrücken-Schaltverstärkerzelle 9 spannungssteilheitbegrenzt von Freilauf auf Bildung einer negativen Ausgangsspannung in Höhe der zugeordneten Versorgungsspannung 10 umgeschaltet, womit am Ausgang des Multizellen-Schaltverstärkers 2 eine negative Spannung 107 in Höhe der negativen Summe der Schaltverstärkerzellenversorgungsspannungen 10 und 11 auftritt. Durch den Analogverstärker wird wieder die Differenz zur tatsächlich zu bildenden Ausgangsspannung abgedeckt und eine hohe Ausgangsspannungsqualität sichergestellt.

## Patentansprüche

1. Vorrichtung (4) zur verlustarmen Erzeugung einer hochfrequenten Testspannung (24) welche einen Multizellen-Schaltverstärker (2) und eine Analogverstärkerzelle (3) und eine Ausgangsspannungsregelung (6) aufweist, dadurch gekennzeichnet, dass der Multizellen-Schaltverstärker (2) und die Analogverstärkerzelle (3) zur Bildung eines Hybrid-Leistungsverstärkers (4) in Serie geschaltet werden, wobei für den Multizellen-Schaltverstärker (2) eine Ansteuerungseinheit (5) und für die Analogverstärkerzelle (3) eine Regeleinrichtung (6) mit Vorsteuerkanal (7) vorgesehen ist und der Multizellen-Schaltverstärker (2) durch zwei Vollbrücken-Schaltverstärkerzellen (8, 9) mit zwei potentialfreien Versorgungsgleichspannungen, einer oberen (10) und einer unteren (11) gebildet wird, wobei die obere Vollbrücken-Schaltverstärkerzelle (8) einen oberen linken Brückenzeig (12) und einen oberen rechten Brückenzeig (13) und die untere Vollbrücken-Schaltverstärkerzelle (9) einen unteren linken Brückenzeig (14) und einen unteren rechten Brückenzeig (15) aufweist, und der obere linke und rechte Brückenzeig (12, 13) zwischen dem positiven Pol (16) und dem negativen Pol (17) der oberen Versorgungsgleichspannung (10) und der untere linke und der untere rechte Brückenzeig (14, 15) zwischen dem positiven Pol (17) und dem negativen Pol (19) der unteren Versorgungsgleichspannung (11) angeordnet ist und sämtliche Brückenzeige (12, 13, 14, 15) einheitlich als Serienschaltung von zwei Leistungstransistoren (20, 21) mit antiparallelen Dioden ausgeführt sind, wobei der Emitter des jeweils unteren Leistungstransistors (21) am negativen und der Kollektor des jeweils oberen Leistungstransistors (20) am positiven Pol der oberen Versorgungsgleichspannung (10), resp. der unteren Versorgungsgleichspannung (11) liegt und der Verbindungspunkt des Emitters des oberen Leistungstransistors (20) und des Kollektors des unteren Leistungstransistors (21) jeweils den Wurzelpunkt und Ausgang eines Brückenzeiges bilden, und der obere linke Wurzelpunkt (22) des oberen linken Brückenzeiges (12) der oberen Vollbrücken-Schaltverstärkerzelle (8) über eine Verbindungsleitung (23) an die positive Ausgangsklemme (24) des Hybrid-Leistungsverstärkers (4) geführt ist und der obere rechte Wurzelpunkt (25) des oberen rechten Brückenzeiges (13) der oberen Vollbrücken-Schaltverstärkerzelle (8) mit dem unteren linken Wurzelpunkt (26) des unteren linken Brückenzeiges (14) der unteren Vollbrücken-Schaltverstärkerzelle (9) verbunden ist und der untere rechte Wurzelpunkt (27) des unteren rechten Brückenzeiges (15) der unteren Vollbrücken-Schaltverstärkerzelle (9) an den Ausgang (28) der Analogverstärkerzelle (3) geführt wird, welche zwei gleich hohe Analogverstärkerzellenversorgungsgleichspannungen, einer oberen (29) und einer unteren (30) in Serienschaltung mit Mittelpunkt (31) aufweist, welcher über eine Verbindungsleitung (32) mit der negativen Ausgangsspannungsklemme (33) des Hybrid-Leistungsverstärkers (4) verbunden ist, welche den Potentialbezugspunkt bildet, wobei die Analogverstärkerzelle in der Grundfunktion durch eine Komplementär-Ausgangsstufe (34) mit einem kollektorseitig mit der positiven Klemme (35) der oberen Analogverstärkerzellenversorgungsgleichspannung (29) verbundenen npn-Leistungstransistor (36) und einen kollektorseitig mit der negativen Klemme (37) der unteren Analogverstärkerzellenversorgungsgleichspannung (30) verbundenen pnp-Leistungstransistor (38) gebildet wird, und die Emitter npn-Leistungstransistors (36) und des pnp-Leistungstransistors (38) mit der Ausgangsklemme (28) der Analogverstärkerzelle (3) verbunden sind und zwischen dem Basisanschluss (39) des npn-Leistungstransistors (36), resp. dem Basisanschluss (40) des pnp-Leistungstransistors (38) eine Serienschaltung (41) von zwei Gleichspannungsquellen gleichen Wertes, einer oberen (42) und einer unteren (43), gelegt ist, und der Mittelabgriff (44) zwischen den Gleichspannungsquellen den Steuereingang der Analogverstärkerzelle (3) bildet, und der Multizellen-Schaltverstärker (2) durch eine Komparatorzelle (45) mit vier Komparatoren (46, 47, 48, 49) gesteuert wird, wobei von einer Widerstandskette (50) mit drei Widerständen (51, 52, 53) in Serienschaltung vier Vergleichsspannungen (54, 55, 56, 57) abgegriffen werden,

welche an jeweils einen Komparatoreingang geführt werden, wobei an den jeweils zweiten Komparatoreingang der Ausgangsspannungssollwert (58) geführt wird, wobei die durch einen Anschluss des ersten Widerstandes (51) gebildete positive Klemme (59) der Widerstandskette (50) an die positive Klemme (60) einer, mit der negativen Klemme am Potentialbezugspunkt (33) liegenden oberen Referenzspannungsquelle (61) und die durch einen Anschluss des dritten Widerstandes (53) gebildete negative Klemme (62) der Widerstandskette (50) an die negative Klemme (63) einer unteren Referenzspannungsquelle (64), deren positive Klemme mit dem Potentialbezugspunkt (33) verbunden ist, gelegt wird, wobei beide Referenzspannungsquellen, die obere (61) und die untere (64) für Anordnung der zwei Vollbrücken-Schaltverstärkerzellen, der oberen (8) und der unteren (9) einen Spannungswert gleich der 1,5-fachen Versorgungsgleichspannung der oberen Vollbrücken-Schaltverstärkerzelle (10) oder der unteren Vollbrücken-Schaltverstärkerzelle (11) aufweisen und für N Vollbrücken-Schaltverstärkerzellen der Spannungswert mit  $(N-0.5) \cdot U_z$  gewählt wird, wobei  $U_z$  die Höhe der oberen und unteren Versorgungsgleichspannung (10, 11) der oberen und unteren Vollbrücken-Schaltverstärkerzelle (8, 9) bezeichnet, und die erste Vergleichsspannung (54) direkt von der positiven Klemme (59) der Widerstandskette (50) abgegriffen und an den negativen Eingang (65) des ersten Komparators (46) geführt wird, und weiters die vierte Vergleichsspannung (57) von der negativen Klemme (62) der Widerstandskette (50) abgegriffen und an den positiven Eingang (66) des vierten Komparators (49) geführt ist und vom positiven Ende des zwischen dem ersten (51) und dem dritten Widerstand (53) liegenden zweiten Widerstandes (52) die zweite Vergleichsspannung (55) abgegriffen und an den negativen Eingang (67) des zweiten Komparators (47) geführt und die vom negativen Ende des zweiten Widerstandes (52) abgegriffene dritte Vergleichsspannung (56) an den positiven Eingang (68) des dritten Komparators (48) gelegt wird und der Ausgangsspannungssollwert (58) an den positiven Eingängen (69, 70) des ersten und des zweiten Komparators (46, 47) und an den negativen Eingängen (71, 72) des dritten und des vierten Komparators (48, 49) liegt, wobei der Ausgang (73) des ersten Komparators (46) am Steuereingang (74) des oberen linken Brückenzweiges (12) liegt und der Ausgang (75) des vierten Komparators (49) an den Steuereingang (76) des oberen rechten Brückenzweiges (13) geführt ist und der Ausgang (77) des zweiten Komparators (47) am Steuereingang (78) des unteren linken Brückenzweiges (14) liegt und der Ausgang (79) des dritten Komparators (48) an den Steuereingang (80) des unteren rechten Brückenzweiges (15) gelegt wird und für sämtliche Brückenzweige (12, 13, 14, 15) bei Vorliegen einer Ansteuerspannung am zugehörigen Steuereingang (74, 76, 78, 80) der jeweils mit der positiven Klemme der Versorgungsgleichspannung (10, 11) verbundene obere Leistungstransistor (20) durchgeschaltet und der mit der negativen Klemme der Versorgungsgleichspannung (10, 11) verbundene untere Leistungstransistor (21) gesperrt wird und für einen Pegel der Ansteuerspannung gleich Null jeweils der obere Leistungstransistor (20) gesperrt und der untere Leistungstransistor (21) durchgeschaltet wird und zur Realisierung der Ansteuereinheit (5) für die Analogverstärkerzelle (3) der Ausgangsspannungssollwert (58) an den positiven Eingang (81) eines Regelverstärkers (82) gelegt wird, an dessen negativen Eingang (83) über eine Verbindungsleitung (84) die von der positiven Ausgangsklemme (24) des Hybrid-Leistungsverstärkers (4) gegenüber Bezugspotential (33) abgegriffene Hybridleistungsverstärkerausgangsspannung geführt wird, womit am Ausgang (85) des Regelverstärkers die dynamisch bewertete Regeldifferenz der Hybridleistungsverstärkerausgangsspannung auftritt und an einen ersten Eingang (86) eines Summiergliedes (87) an dessen zweitem Eingang (88) ein Vorsteuersignal (89) liegt, geführt wird, wobei der Ausgang (90) des ersten Summiergliedes (87) an den Steuereingang (44) der Analogverstärkerzelle (3) gelegt wird und das Vorsteuersignal (89) als Ausgang (91) eines ersten Subtrahiergliedes (92) gebildet wird, an dessen positivem Eingang (93) der Ausgangsspannungssollwert (58) und an dessen negativem Eingang (94) die Ausgangsspannung des Multizellen-Schaltverstärkers (2) liegt, welche als Ausgang (95) eines zweiten Subtrahiergliedes (96) mit an der positiven Ausgangsklemme (24) des Hybrid-Leistungsverstärkers (4) liegendem positivem Eingang (97) und an der negativen Klemme (27) des Hybrid-Leistungsverstärkers (4) liegendem positivem Eingang (98) erhalten wird und die Schaltzustandsänderungen des Multizellen-Schaltverstärkers (2) so erfolgen, dass die durch die Analogverstärkerzelle (3) zu bildende Spannung eine, unter der Slew-Rate der Analogverstärkerzelle (3) liegende Änderungsgeschwindigkeit aufweist.

2. Vorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass der Ausgangsspannungssollwert (58) an den Eingang eines Differenziergliedes geführt wird und die Ausgangsspannung des Differenziergliedes an einen ersten Eingang eines Summierelementes geführt wird, an dessen zweitem Eingang der Ausgangsspannungssollwert (58) liegt und anstelle des Ausgangsspannungssollwertes (58) der Ausgang des Summierelementes an die positiven Eingänge (69) und (70) des ersten (46) und zweiten (47) Komparators und an die negativen Eingänge (71, 72) des dritten (48) und vierten (49) Komparators geführt wird, womit die Umschaltung der beiden Vollbrücken-Schaltverstärkerzellen, der oberen (8) oder der unteren (9), so frühzeitig erfolgt, dass trotz der mit Rücksicht auf die Slew-Rate begrenzten Umschaltgeschwindigkeit der Vollbrücken-Schaltverstärkerzellen, der oberen (8) oder der unteren (9), die Analogverstärkerzelle (3) in der Mitte des Umschaltintervalls eine Ausgangsspannung gleich Null aufweist.
3. Verfahren zur Steuerung der Vorrichtung nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass, um unabhängig von der Aussteuerung oder dem Phasenwinkel des Ausgangsstromes des Hybrid-Leistungsverstärkers (4) eine möglichst gleichmässige thermische Belastung der Leistungstransistoren zu erreichen beide Freilaufzustände der oberen und unteren Vollbrücken-Schaltverstärkerzelle (8, 9) für die Spannungsbildung herangezogen werden und für die obere und untere Vollbrücken-Schaltverstärkerzelle (8, 9) auf Basis der Kenntnis des Ausgangsstromes und der Ansteuerbefehle die Schalt- und Leitverluste und daraus die Halbleitersperrschichttemperaturen laufend berechnet werden

## **CH 698 432 B1**

und stets jene der beiden Vollbrücken-Schaltverstärkerzellen (8, 9) geschaltet wird, für welche der Transistor mit maximaler Sperrschichttemperatur durch die Umschaltung stromlos wird.

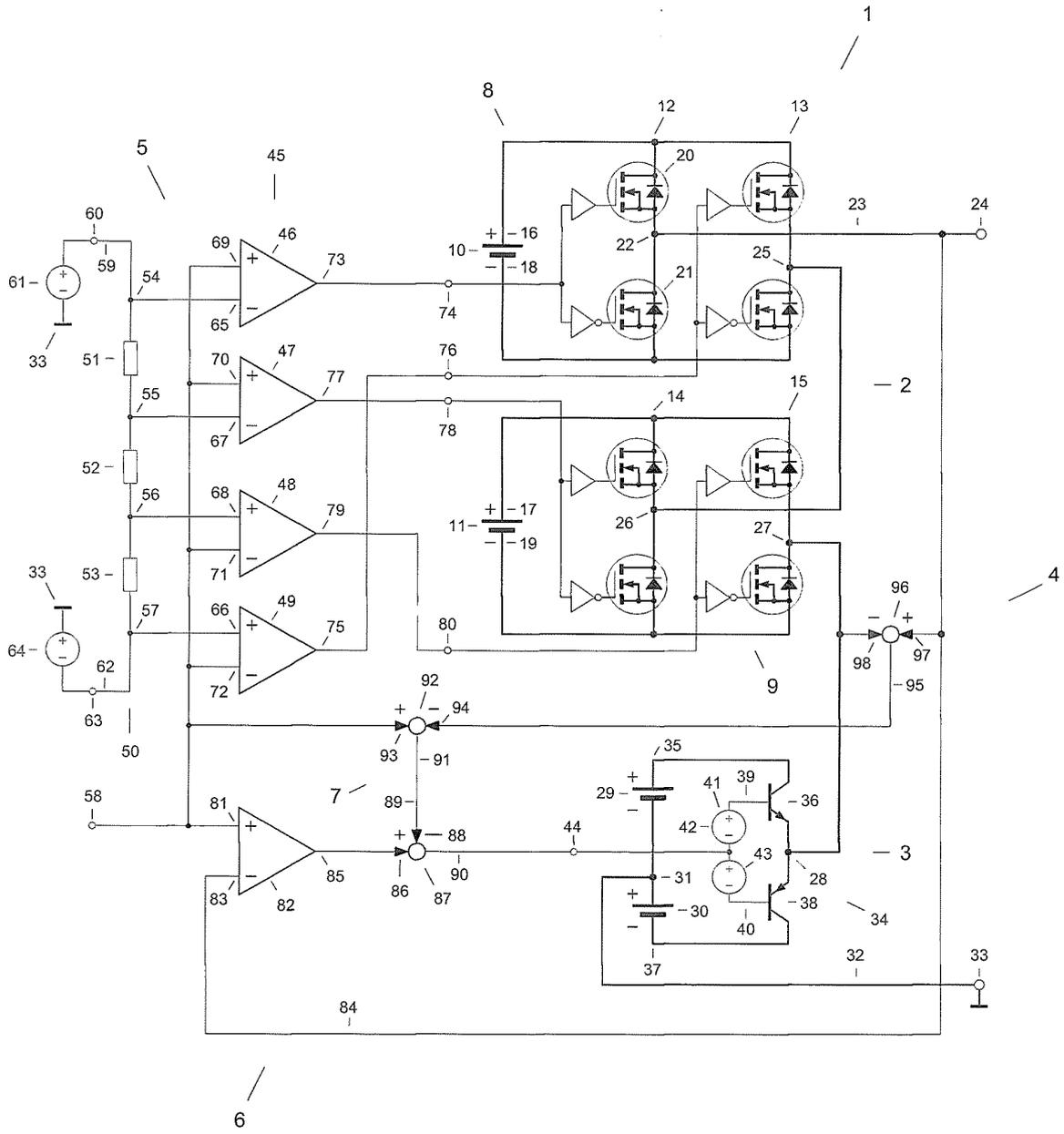


Fig.1

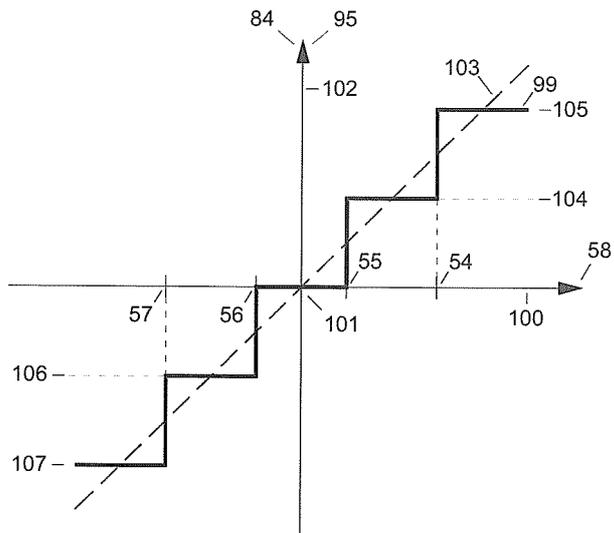


Fig.2